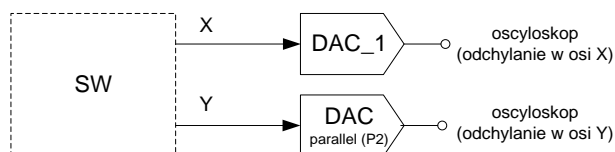


Zadanie: Aplikacja dwu przetworników DAC - sterowanie X-Y

W mikroprocesorowym systemie laboratoryjnym znajdują się trzy przetworniki typu DAC. Dwa w procesorze (DAC_0 i DAC_1) oraz jeden zewnętrzny (AD7524) dołączony do portu P2.

Należy napisać procedurę umożliwiającą narysowanie (przesuwanie plamki) na ekranie oscyloskopu wskazanej przez prowadzącego figury geometrycznej np. **romb**, **trójkąt**, **inicjał** itd.



Ponieważ wskazane figury składają się z odcinków linii prostych (równania liniowe 1-go rzędu) to nasuwającą się i polecana metodą rysowania jest obliczanie wartości Y na podstawie równania odpowiedniego odcinka f(X) w odpowiednich przedziałach zmiennej X.

Możliwe są też do zastosowania inne metody np.: korzystanie z tablic zawierających współrzędne punktów opisujących na płaszczyźnie XY wybraną figurę.

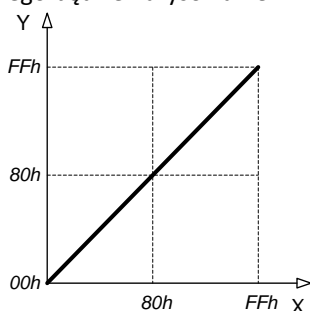
Pełny zakres zmienności danych X i Y to przedziały:

X – 00h-FFh lub 000h-FFFh zależnie od wybranej rozdzielczości przetwornika DAC_1

Y – 00h-FFh, wynika on z rozdzielczości przetwornika AD7524 (8-b)

Oczywiście możliwa jest zamiana przetworników sterujących osiami X i Y.

Pierwszym krokiem zadania laboratoryjnego będzie narysowanie linii prostej zgodnie z poniższym rysunkiem:



Uwagi

- 1) Obraz na ekranie oscyloskopu będzie widoczny jeśli plamka będzie się przesuwiała po kreślonej trajektorii cyklicznie, z jak największą częstotliwością. Z tego powodu należy ustawić maksymalną częstotliwość używanego zegara systemowego DCO lub przełączyć sygnały zegarowe MCLK i SMCLK do uruchomionego oscylatora kwarcowego XT2, zgodnie z poniżej podaną procedurą.

```
;------ Basic Clock Module Initialisation -----;
; - switch from DCO to XT2
; - MCLK & SMCLK supplied from XT2, ACLK = n/a
; - the DCO is left running

BCM0    bis.b    #OSCOFF,SR        ;turn OFF osc.1
        bic.b    #XT2OFF,BCSCTL1   ;turn ON  osc.2
        bic.b    #OIFG,&IFG1       ;clear OIFG
        mov      #0FFFFh,R15       ;delay (waiting for oscilator start)
BCM1    dec      R15               ;delay
        jnz      BCM1              ;delay
        bit.b    #OIFG,&IFG1       ;test OIFG
        jnz      BCM0              ;repeat test if needed

        ;MCLK
        bic.b    #040h,&BCSCTL2    ;select XT2CLK as source
        bic.b    #080h,&BCSCTL2    ;
        bic.b    #030h,&BCSCTL2    ;MCLK=source/1 (8MHz)

        ;SMCLK
        bis.b    #SELS,&BCSCTL2    ;select XT2CLK as source
        bic.b    #006h,&BCSCTL2    ;SMCLK=source/1 (8MHz)
;------
```

2) Poniżej podano przykład konfiguracji (przedstawiony również na wykładzie) przetwornika DAC_0. Należy zgodnie z nim dokonać konfiguracji przetwornika DAC_1 używanego w zadaniu.

```

;.....
bis.w    #REFON+REF2_5V,&ADC12CTL0    ;DAC_0 initialisation
bic      #DAC12SREF0,&DAC12_OCTL      ;Reference generator ON, VRef+=2.5V
bic      #DAC12SREF1,&DAC12_OCTL      ;set Vref=VREF+
bic      #DAC12RES,&DAC12_OCTL        ;
bic      #DAC12LSEL0,&DAC12_OCTL      ;12-bit resolution
bic      #DAC12LSEL1,&DAC12_OCTL      ;Load mode 0
bis      #DAC12IR,&DAC12_OCTL         ;
bis      #DAC12AMP0,&DAC12_OCTL      ;Full-Scale=1xVref
bis      #DAC12AMP1,&DAC12_OCTL      ;High speed amplifier output
bis      #DAC12AMP2,&DAC12_OCTL      ;
bic      #DAC12DF,&DAC12_OCTL        ;Data format - straight binary
bic      #DAC12IE,&DAC12_OCTL        ;Interrupt disabled
bis      #DAC12ENC,&DAC12_OCTL        ;DAC_0 conversion enabled
;.....

```

Zakładam, że o aplikacjach sterowania X-Y nie muszę pisać.