디지털논리설계 HW #3

Due date: 2021.5.26. 09:00

이름 : 최육진

학번 : 201811989

1. (연습문제 5.7) 순차 회로가 1개의 플립플롭 Q, 2개의 입력 x와 y, 그리고 1개의 출력 S를 갖는다. 그림 P5.7에 보여진 것과 같이 D 플립플롭에 연결된 전가산기로 구성된다. 순차 회로의 상태표와 상태도를 유도하라.

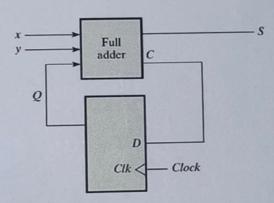


FIGURE P5.7

(Ansı	wer)		
स्मिश्ह	SETT	CHBAJEH	देख
Qtt)	2, 4	Qitti)	5
	0 0	0	0
0	01	1	1
0	10	0	1
0	1 1	0	0
1	0 0	1)
1	01	1	0
1	10	0	0
,	, ,	1	1