



다음의 조합논리회로를 디코더를 이용하여 설계하라.

전가산기를 디코더와 OR 게이트를 이용하여 설계하라.

- 1. 전가산기를 위한 진리표를 작성하라.
- 2. 전가산기를 설계하기 위해 필요한 디코더의 규격은?
- 3. 디코더와 OR 게이트를 이용하여 설계한 전가산기의 논리회로를 작성하라.



다음의 논리회로를 설계하라.

- 1 비트를 저장하는 레지스터가 4개 있다고 가정하고, 각각 R0, R1, R2, R3라고 하자. 이 레지스터의 출력 중 한 개를 선택하여 출력하는 논리회로를 멀티플렉서를 이용하여 설계하라.
- 1. 4개 중 하나를 선택하기 위해 필요한 멀티플렉서의 규격은 무엇인가?
- 2. 멀티플렉서의 선택 라인의 값에 따라 4개의 레지스터 출력 중 하나가 선택되어 출력되는 것은 표현하는 기능표를 작성하라. 기능표는 선택 라인의 조합과 논리회로의 출력을 나타낸다.
- 3. 이를 위한 논리회로를 작성하라.



다음의 조합논리회로를 ROM을 이용하여 설계하라.

전가산기를 ROM을 이용하여 설계하라.

- 1. 전가산기를 위한 진리표를 작성하라.
- 2. 전가산기를 설계하기 위해 필요한 ROM의 규격은?
- 3. 전가산기 구현을 위해 ROM의 각 워드에 저장되어 있어야 하는 내용을 작성하라.



Q&A

