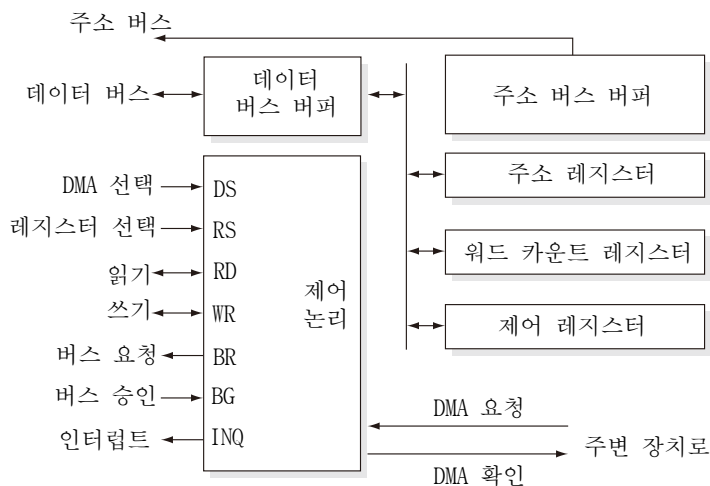


1. 4-way 집합-연관 사상을 하는 캐시 메모리를 사용하는 시스템에서 다음의 물음에 각각 답을 하여라. 단, 이 시스템의 주기억장치는 1 MB($=2^{20}$)이고, 캐시 메모리는 1 KB($=2^{10}$)의 용량을 갖는다. 또, 한 블록의 크기는 8 바이트($=2^3$)이고, 1 워드는 1 바이트이다. 각 문제는 특별하게 표시하지 않은 경우에는 2점이다.
- (a) 주기억장치는 몇 개의 블록으로 구성되어 있는가? () _____
- (b) 캐시 메모리에는 몇 개의 라인으로 구성되어 있는가?() _____
- (c) 캐시 메모리에는 몇 개의 집합으로 구성되어 있는가? () _____
- (d) CPU가 주기억장치의 워드에 접근하기 위해 생성한 주소는 각각 태그(tag), 세트(set), 워드(word)로 구성되는데 각각 몇 비트인가? () _____
2. 병렬처리 시스템과 관련된 다음의 물음에 답을 하라. 각 문제는 특별하게 표시하지 않은 경우에는 2점이다.
- (a) 명령어 사이클이 인출단계, 해석단계, 오퍼랜드 인출단계, 실행단계와 같이 4 단계로 구성된다고 가정하자. 이때, 각 단계 수행을 위해 각각 2, 1, 2, 2라는 시간이 요구된다고 하고, 이를 이용하여 4단계 명령어 파이프라인을 구성한다고 할 때 100개의 명령어로 구성된 프로그램을 실행할 때 4단계 명령어 파이프라인을 통해 취할 수 있는 속도 향상을 계산하라. (arg1) _____
- (b) 현재 우리가 사용하고 있는 대부분의 컴퓨터들이 한 CPU 내에 여러 개의 처리 코어(core)가 명령어를 처리하고 있다. 이러한 시스템을 Flynn의 기분에 따라 분류하면 어떤 종류에 해당하는가? () _____
3. 캐시 메모리와 메인 메모리를 이용하여 2개 계층의 메모리 시스템을 구성한 시스템에서 캐시 메모리 접근시간(acc_c), 메인 메모리 접근시간(acc_m), 적중률(h)이 각각 다음과 같을 때 평균 메모리 접근 시간을 계산하라. 각 문제는 특별하게 표시하지 않은 경우에는 2점이다.
- (a) $acc_c = 5 \text{ ns}$, $acc_m = 100 \text{ ns}$, $h = 0.9$: () _____
- (b) $acc_c = 5 \text{ ns}$, $acc_m = 100 \text{ ns}$, $h = 0.8$: () _____
4. 다음은 DMA 제어기의 블록 다이어그램을 나타낸 것이다. 이 그림을 참고하여, 입력 장치로부터 입력된 50개의 워드를 메인 메모리 1000번지부터 저장하려고 할 때 다음의 물음에 답하라. 이때, 주소 레지스터는 100번지, 워드 카운트 레지스터는 101번지에 할당되어 있다고 가정을 하자. 각 문제는 특별하게 표시하지 않은 경우에는 2점이다.



- (a) 위의 DMA 전송을 시작하기 전에 CPU가 100번지에 전송해야 하는 값은 무엇인가? () _____
- (b) 위의 DMA 전송을 위해 CPU가 101번지에 전송해야 하는 값은 무엇인가? () _____
- (c) DMA 블록 다이어그램에 보면 CPU에게 인터럽트 신호를 보내기 위해 *INQ* 출력이 있는데, 언제 DMA 제어가 CPU에게 인터럽트 신호를 전송하는가? () _____

5. 간단 컴퓨터를 위한 어셈블리어 프로그램이 아래와 같을 때 다음의 물음에 답을 하라.

```

                ORG 0
                LDA X
                BSA SH4
                STA Y
                HLT
X,              HEX 1212
Y,              HEX 0000
                ORG 100
SH4,HEX 0
                CIL
                CIL
                AND MSK
                BUN SH4 I
MSK,HEX FFFC
                END

```

- (a) 위 프로그램을 어셈블할 때 생성되는 심볼 테이블을 작성하라(3점).
- (b) 위 프로그램이 실행된 후 메모리 5번지에 저장되는 값을 적으라(2점).() _____
6. 마이크로 프로그램된 제어장치에서 명령어의 op-코드를 이용하여 명령어 실행을 위한 마이크로 프로그램 루틴의 주소 결정을 위한 매핑 방법이 아래의 그림과 같을 때 다음의 물음에 답을 하여라. 각 문제는 특별하게 표시하지 않은 경우에는 2점이다.

명령어	15				12		
	op-코드				주소필드		
매핑	0	x	x	x	x	0	0

- (a) 이 제어장치를 위한 제어 메모리가 저장하는 워드의 수를 계산하라.() _____
- (b) 이 제어장치를 위한 CAR 레지스터의 길이를 계산하라. () _____
- (c) 제어 메모리에 저장되는 실행 루틴에서 한 명령어 실행을 위한 루틴에 들어갈 수 있는 마이크로 명령어의 수는 최대 몇 개인가?() _____
7. 스택 구조에서 역 polish 표현과 계산하는 것에 대한 다음 물음을 답을 하라. 각 2점이다.

(a) 식 $5 \times 2 + 3 \times 4 - 6$ 을 역 polish 표현법으로 바꾸어라. ()

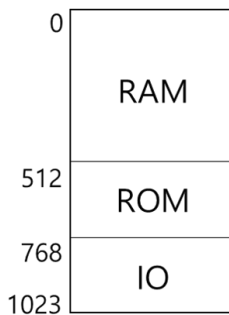
(b) 위에서 표현된 역 polish 식을 스택 구조에서 실행하는 중 4가 스택에 push 된 직후 스택의 상태를 그려라.

8. 두 개의 16비트 레지스터에 각각 0x1234, 0x8765가 저장되어 있을 때 다음의 물음에 답을 하라. 단, 두 문제는 각각 독립 문제이기 때문에 첫 번째 문제의 결과가 두 번째 문제에서 사용되지 않는다. 각 2점.

(a) 두 레지스터 각각을 대상으로 왼쪽 산술 시프트를 한 경우 값을 적으라. ()

(b) 두 레지스터 각각을 대상으로 오른쪽 산술 시프트를 한 경우 값을 적으라. ()

9. 어떤 시스템의 메모리 맵이 아래의 그림과 같다. 다음의 물음에 답을 하라.



(a) 이 시스템에서 메모리 주소는 몇 bit인가?(1점) ()

(b) 주소 bit 중 최상위 2 bits의 값이 00, 01, 10, 11인 경우 각각 활성화되는 메모리 영역을 적으라.(2점) ()

10. 메모리의 연속된 100개의 워드를 다음의 방법에 따라 출력할 경우 발생하는 인터럽트의 수를 적으라.각 1점.

(a) 프로그램된 IO ()

(b) 인터럽트 IO ()

(c) DMA ()

11. 4-way 집합 연관 사상에서 같은 캐시 집합에 매핑되는 메모리 블록 A, B, C, D, E에 CPU가 접근하는 순서가 아래와 같을 때 메모리 블록 E가 매핑될 때 교체 알고리즘에 따라 교체되는 블록은 무엇인가? 각 2점.

A → A → C → D → C → A → B → D → A → E

(a) LFU(Least Frequently Used) ()

(b) LRU(Least Recently Used)()