.9.5 Summierverstärker

in Summierverstärker kann mehrere Eingangs-pannungen zu einer Ausgangsspannung addie-en. Die Verstärkungsfaktoren sind für jede Ein-angsspannungen getrennt einstellbar.

$$-U_a = V_1 \cdot U_{e1} + V_2 \cdot U_{e2} + V_3 \cdot U_{e3} + \dots$$

V_1, V_2, V_3 Spannungsverstärkungsfaktoren

Im verzerrungsfreien Aussteuerbereich:

$$-U_a = \frac{R_K}{R_{e1}} \cdot U_{e1} + \frac{R_K}{R_{e2}} \cdot U_{e2} + \frac{R_K}{R_{e3}} \cdot U_{e3} + \dots$$

U_a	Ausgangsspannung
U_{e1}, U_{e2}, U_{e3}	Eingangsspannungen
R_{e1}, R_{e2}, R_{e3}	Eingangswiderstände
R_K	Gegenkopplungswiderstand

Beispiel 1: Verstärkungsfaktoren und Ausgangsspannung ermitteln

An den Eingängen eines Summierverstärkers **(Bild 1)** mit $R_{e1} = 1\ \text{k}\Omega$, $R_{e2} = 2{,}2\ \text{k}\Omega$, $R_{e3} = 3{,}3\ \text{k}\Omega$ und $R_K = 72\ \text{k}\Omega$ werden drei gleich große Eingangsspannungn mit 0,3 V angelegt. a) Ermitteln Sie die Verstärkungsfaktoren. b) Berechnen Sie die Ausgangsspannung U_a.

Lösung:

a) $V_1 = \frac{R_K}{R_{e1}} = 33\ \text{k}\Omega/(1\ \text{k}\Omega) = \mathbf{33}$

$V_2 = \frac{R_K}{R_{e1}} = 33\ \text{k}\Omega/(2{,}2\ \text{k}\Omega) = \mathbf{15}$

$V_3 = \frac{R_K}{R_{e1}} = 33\ \text{k}\Omega/(3{,}3\ \text{k}\Omega) = \mathbf{10}$

b) $-U_a = V_1 \cdot U_{e1} + V_2 \cdot U_{e2} + V_3 \cdot U_{e3} =$
$-U_a = 33 \cdot 0{,}2\ \text{V} + 15 \cdot 0{,}2\ \text{V} + 10 \cdot 0{,}2\ \text{V}$
$= \mathbf{11{,}6\ V}$

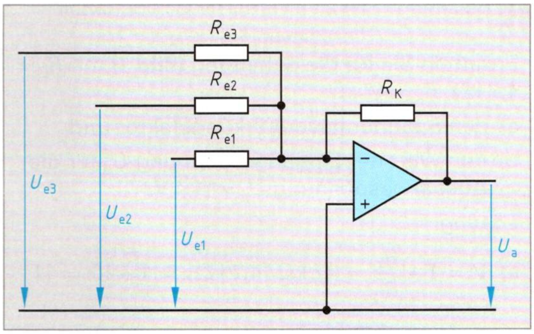


Bild 1: Summierverstärker mit drei Eingängen

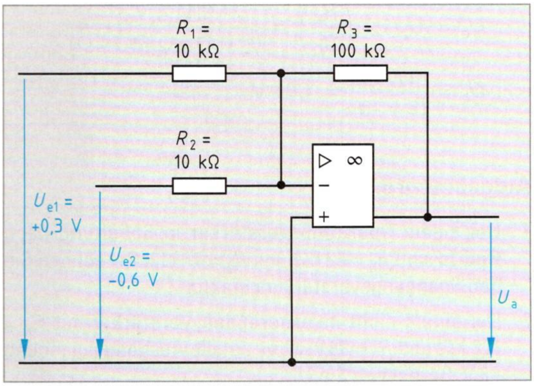


Bild 2: Verstärkerschaltung analysieren

ufgaben zu 6.9.5

Bei einem Summierverstärker nach Schaltung **Bild 2** ist $R_{e3} = 25\ \text{k}\Omega$. Die Ausgangsspannung soll folgende Bedingung erfüllen: $U_a = -(0{,}1\ U_{e1} + 0{,}2\ U_{e2} + 0{,}4\ U_{e3})$. Die drei Eingangsspannungen können je zwischen 0 V und −10 V schwanken. Berechnen Sie a) Gegenkopplungswiderstand, b) Eingangswiderstände R_{e1} und R_{e2}, c) maximale Ausgangsspannung.

. Für ein elektronisches Gerät wird eine periodische Treppenstufenspannung benötigt. Die vier Eingangsspannungen des Summierverstärkers mit $R_{e4} = 10\ \text{k}\Omega$ werden einem vierstufigen Ringzähler entnommen. Zur Zeit $t = 0$ s kippen alle vier Eingangsspannungen von −12 V auf 0 V zurück. Die Ausgangsspannung soll nach der Gleichung $U_a = -(0{,}05\ U_{e1} + 0{,}1\ U_{e2} + 0{,}2\ U_{e3} + 0{,}4\ U_{e4})$ verlaufen. Berechnen Sie a) Gegenkopplungswiderstand, b) Eingangswiderstände R_{e1}, R_{e2} und R_{e3}, c) Stufenhöhe der Ausgangsspannung, d) maximale Ausgangsspannung.

. Analysieren Sie die Verstärkerschaltung **Bild 2.** a) Welche Schaltungsart liegt vor? b) Welche Spannung U_a liegt am Ausgang an? c) Welcher Strom fließt durch R_3?

4. Ein Summierverstärker erzeugt mit $U_{e1} = 100$ mV und $U_{e2} = 330$ mV die Ausgangsspannung $U_a = -4{,}1$ V. a) Berechnen Sie R_K, für $R_{e1} = 2{,}2\ \text{k}\Omega$, $R_{e2} = 3{,}3\ \text{k}\Omega$. b) Wie groß wird die Ausgangsspannung U_a für $U_{e1} = 440$ mV? c) Auf welchen Wert ändert sich U_a für $U_{e1} = -440$ mV?

6.9.6 Nicht invertierender Verstärker und Impedanzwandler

Beim nicht invertierenden Verstärker **(Bild 1a)** sind Eingangsspannung und Ausgangsspannung phasengleich. Die Gegenkopplung erfolgt auf den invertierenden Eingang.

Die Schaltung als Impedanzwandler **(Bild 1b)** dient zur Anpassung eines hochohmigen Erzeugers an eine niederohmige Last. Eingangsspannung U_e und Ausgangsspannung U_a sind gleich groß und phasengleich.

Nicht invertierende Verstärker haben einen
- sehr großen Eingangswiderstand und einen
- sehr kleinen Ausgangswiderstand.

Beispiel 1: Nicht invertierenden Verstärker berechnen

Ermitteln Sie für die Schaltung **(Bild 1)** mit R_Q = 4,7 kΩ, R_K = 47 kΩ

a) den Spannungsverstärkungsfaktor und

b) den Wert der Eingangsspannung U_e für die Ausgangsspannung U_a = 11,4 V.

Lösung:

a) $V = 1 + \frac{R_K}{R_Q} = 47\ \text{k}\Omega/(4{,}7\ \text{k}\Omega) = 1 + 10 = \mathbf{11}$

b) $U_a = 1 + \left(\frac{R_K}{R_Q}\right) \cdot U_e \Rightarrow$

$$U_e = U_a/1 + \left(\frac{R_K}{R_Q}\right) = \frac{11{,}4\ \text{V}}{(1 + 47\ \text{k}\Omega/(4{,}7\ \text{k}\Omega)}$$

$$U_e = \frac{11{,}4\ \text{V}}{(1 + 10)} = \mathbf{1{,}04\ V}$$

Für $R_K/R_Q \ll V_0$:

$$U_a = \left(1 + \frac{R_K}{R_Q}\right) \cdot U_e \qquad V = 1 + \frac{R_K}{R_Q}$$

U_a Ausgangsspannung
U_e Eingangsspannung
R_K Rückkopplungswiderstand
R_Q Eingangsquerwiderstand
V Spannungsverstärkungsfaktor

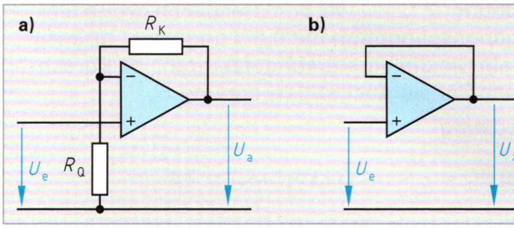


Bild 1: Nicht invertierender Verstärker und Impedanzwandler

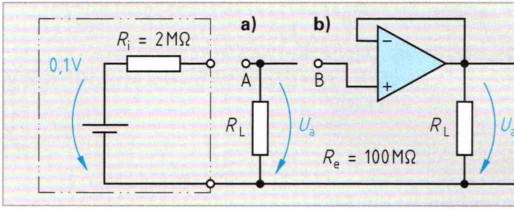


Bild 2: Anwendung eines Impedanzwandlers

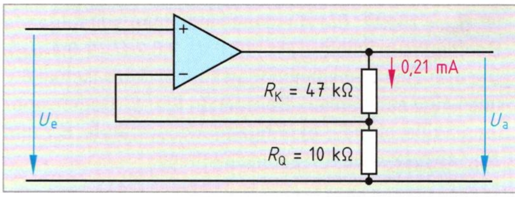


Bild 3: Schaltung analysieren

Aufgaben zu 6.9.6

1. Bei einem Operationsverstärker in Schaltung nach **Bild 1a** sind R_K = 22 kΩ und R_Q = 47 kΩ. Berechnen Sie den Spannungsverstärkungsfaktor.
2. Bei einem nicht invertierenden Verstärker mit R_K = 120 kΩ und R_Q = 39 kΩ beträgt die Ausgangsspannung –6 V. Berechnen Sie U_e.
3. Bei einem nicht invertierenden Verstärker soll am Ausgang das 10-fache der Eingangsspannung auftreten. Der Eingangsquerwiderstand beträgt 10 kΩ. Berechnen Sie R_K.
4. Die Ausgangsspannung eines Piezo-Sensors mit U_i = 0,1 V, R_i = 2 MΩ soll an einem Lastwiderstand R_L = 1 kΩ angeschlossen werden **(Bild 2a).** Wie groß ist die Ausgangsspannung U_a, wenn a) R_L direkt angeschlossen oder b) ein Impedanzwandler verwendet wird **(Bild 2b)?**
5. Ein invertierender Verstärker **(Bild 1a)** soll so geände werden, dass bei U_e = 300 mV die Ausgangsspannun U_a = 12 V wird. a) Auf welchen Wert ist der R_Q für R_K 150 kΩ einzustellen? b) Wählen Sie einen Widerstan aus der E24-Reihe so, dass die Ausgangsspannung au $U_a \leq 12$ V begrenzt wird.
6. Analysieren Sie die Schaltung **Bild 3.** a) Welche Ve stärkerart wird verwendet? b) Berechnen Sie de Spannungsverstärkungsfaktor V der Schaltung un c) die Spannungen U_e und U_a.
7. Leiten Sie den Verstärkungsfaktor V = 1 für den Impe danzwandler aus $V = 1 + R_K/R_Q$ her.

.9.7 Subtrahierverstärker und Differenzverstärker

ubtrahierverstärker

)er Operationsverstärker arbeitet als Subtrahier-erstärker, wenn beide Eingänge getrennt ange-teuert werden **(Bild 1).**

Für $V_1 \ll V_0$ und $V_2 \ll V_0$:

$$U_a = V_2 \cdot U_{e2} - V_1 \cdot U_{e1}$$

$$V_2 = \frac{1 + \frac{R_K}{R_{e1}}}{1 + \frac{R_{e2}}{R_Q}} \qquad V_1 = \frac{R_K}{R_{e1}}$$

U_a	Ausgangsspannung
V_1, V_2	Spannungsverstärkungsfaktoren
U_{e1}	Eingangsspannung am invertierenden Eingang
U_{e2}	Eingangsspannung am nicht invertierenden Eingang
R_K, R_{e1}, R_{e2}, R_Q	Widerstände

Beispiel 1: Subtrahierverstärker analysieren

Bei einem Subtrahierverstärker in Schaltung nach **Bild 1** sind die Widerstandsverhältnisse $R_K/R_{e1} = 4$ und $R_{e2}/R_Q = 1/4$. Wie hängt die Ausgangsspannungen von den Eingangsspannungen ab?

Lösung:

$$V_2 = \frac{1 + R_K/R_{e1}}{1 + R_{e2}/R_Q} = \frac{1+4}{1+1/4} = 4 \qquad V_1 = \frac{R_K}{R_{e1}} = 4$$

$$\Rightarrow U_a = \mathbf{4 \cdot (U_{e2} - U_{e1})}$$

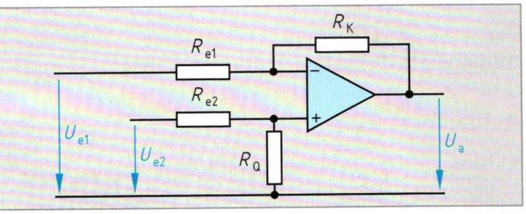


Bild 1: Subtrahierverstärker

Differenzverstärker

Werden bei einem Subtrahierverstärker beide Eingangsspannungen mit gleich großem Verstärkungsfaktor verstärkt, dann arbeitet die Schaltung als *Differenzverstärker*. Für die Widerstände gilt $R_{e1} = R_{e2} = R_e$ und $R_Q = R_K$

Nachteilig an der Differenzverstärkerschaltung sind die niederohmigen Eingänge.

$$U_a = \frac{R_K}{R_e} \cdot (U_{e2} - U_{e1}) \qquad V = \frac{R_K}{R_e}$$

U_a	Ausgangsspannung
V	Spannungsverstärkungsfaktor
U_{e1}	Eingangsspannung am invertierenden Eingang
U_{e2}	Eingangsspannung am nicht invertierenden Eingang
R_K, R_e	Widerstände

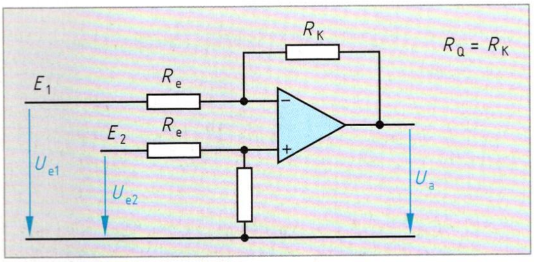


Bild 2: Differenzverstärker

Aufgaben zu 6.9.7

1. Bei einem Subtrahierverstärker **Bild 1**, mit $R_K = 220\ \text{k}\Omega$ und $R_Q = 56\ \text{k}\Omega$ soll die Ausgangsspannung $U_a = (2 \cdot U_{e2} - 5 \cdot U_{e1})$ sein. Die Spannung U_{e1} ändert sich in den Grenzen von –1 V bis +1,5 V und U_{e2} von –2 V bis +3 V. Berechnen Sie a) R_{e1} mithilfe von V_1, b) R_{e2} über R_{e1} und V_2, c) Ausgangsspannungsbereich.
2. Ein Subtrahierverstärker mit $R_{e1} = R_Q = 56\ \text{k}\Omega$ soll die Ausgangsspannung $U_a = (U_{e2} - 4 \cdot U_{e1})$ liefern. Der größte negative Wert von U_{e1} ist –2 V. Der größte positive Wert der Ausgangsspannung ist +10 V. Berechnen Sie a) R_K mithilfe von V_1, b) R_{e2} über R_K und V_2, c) den größten zulässigen positiven Wert von U_{e2}.
3. Ein Differenzverstärker mit den Betriebsspannungen $U_b = \pm 30$ V wird mit $V = 2$, $U_{e2} = 2$ V und U_{e1} zwischen –12 V und + 12 V angesteuert. a) Prüfen Sie anhand einer Wertetabelle nach, ob für $U_{e1} = \pm 12$ V der Aussteuerbereich überschritten wird. b) Zeichnen Sie das Diagramm $U_a = f(U_{e1})$
4. Eine Differenzverstärkerschaltung **(Bild 2)** mit $R_K = 27\ \text{k}\Omega$, $R_e = 4{,}7\ \text{k}\Omega$ wird mit $U_{e1} = 5$ V angesteuert.
   a) Welche Werte kann U_{e2} für $U_a = \pm 12$ V annehmen?
   b) Welche Grundschaltung entsteht, wenn E2 auf 0 V gelegt wird?

5. Zur Auswertung mit einem Arduino soll eine Schaltung zur Temperaturmessung mit Brückenschaltung **(Bild 1a)** und Differenzverstärker **(Bild 2, Seite 129)** für den Temperaturbereich ϑ = 0 °C bis ϑ = 40 °C entwickelt werden. Der AD-Umsetzer soll mit 0 V bis 4,5 V angesteuert werden.
   a) Es wird ein Sensor B1 mit Pt1000-Kennlinie zur Temperaturmessung verwendet. Entnehmen Sie der Kennlinie **Bild 1b** die Widerstandswerte für die Temperaturen ϑ = 0 °C und ϑ = 40 °C.
   b) Berechnen Sie die Brückenspannungen U_{AB} für die Temperaturen ϑ = 0 °C und ϑ = 40 °C.
   c) Berechnen Sie mit dem Verstärkungsfaktor V den Widerstand R_K für R_e = 1,8 kΩ.

   Die gemessene Brückenspannung U_{AB} weicht von der berechneten Brückenspannung ab, Fehler ≈ 60 %.
   d) Welche Ursache vermuten Sie?
   e) Ergänzen Sie die Schaltung so, dass die Eingangswiderstände des Differenzverstärkers hochohmig werden **(Bild 2)**.

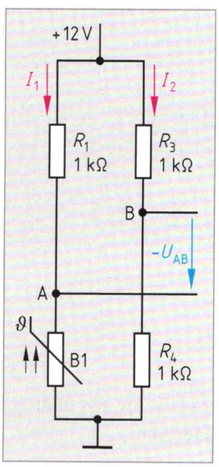


Bild 1a: Brückenschaltung

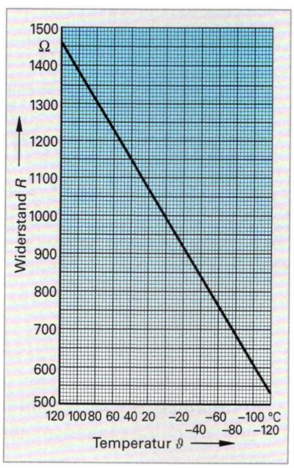


Bild 1b: Pt1000-Kennlinie

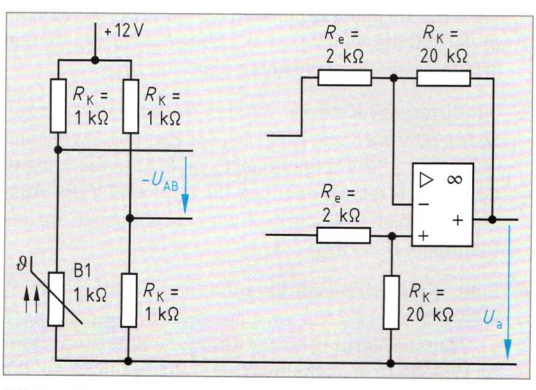


Bild 2: Temperaturmessschaltung

6.9.8 Instrumentenverstärker (INV)

Im Instrumentenverstärker werden die Eingäng des Differenzverstärkers mit nicht invertierende OPV beschaltet **(Bild 3)**. Der Verstärkungsfakto wird mit dem externen Widerstand R_G eingestell

$$U_a = \left(1 + \frac{2R}{R_G}\right) \cdot (U_{e2} - U_{e1}) \qquad V = 1 + \frac{2R}{R_G}$$

U_a	Ausgangsspannung
U_{e1}, U_{e2}	Eingangsspannungen
R_G	Widerstand Verstärkungseinstellung
V	Verstärkungsfaktor des INV
R	Interne Widerstände des INV

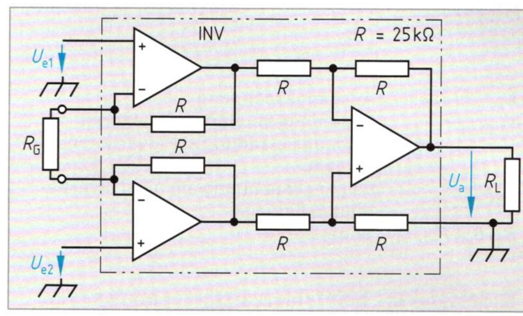


Bild 3: Beschaltete Instrumentenverstärkerschaltung

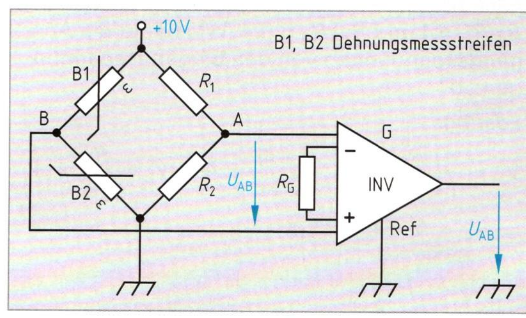


Bild 4: DMS-Brückenschaltung mit INV

Aufgaben zu 6.9.8

1. R = 25 kΩ. Welche Verstärkung ergibt sich fü R_G = 12,5 kΩ, R_G = 1,02 kΩ, R_G = 25,01 kΩ?
2. Bemessen Sie R_G **(Bild 3)** für die Verstärkungsfaktoren V = 1, V = 10, V = 100, V = 500, V = 10000.
3. Eine Brückenschaltung mit DMS liefert U_{AB} = ± 300 m **(Bild 4)**. Die Brückenspannung soll mit einem INV au U_A = ± 12 V verstärkt werden. a) Berechnen Sie der Verstärkungsfaktor. b) Wie ist R_G zu bemessen c) Welcher Fehler entsteht, wenn 1 %-Widerstände zur Verfügung stehen?

.9.9 Differenzier-Invertierer

eim Differenzier-Invertierer ist die Ausgangs-
pannung ein Maß für die Änderung der Ein-
angsspannung je Zeiteinheit **(Bild 1)**. Bei
inusförmiger Eingangsspannung ist die Aus-
angsspannung ebenfalls sinusförmig und eilt
er Eingangsspannung um eine Viertelperiode
90°) nach **(Bild 2).**

Im verzerrungsfreien Aussteuerbereich:

$$u_a = -R_K \cdot C_e \cdot \frac{\Delta u_e}{\Delta t} \qquad u_a = -R_K \cdot C_e \cdot \frac{du_e}{dt}$$

Bei Sinusspannungen:

$$V_s = \frac{R_K}{X_{Ce}} \qquad V_s = R_K \cdot \omega \cdot C_e$$

u_a Ausgangsspannung (Augenblickswert)
R_K Rückkopplungswiderstand
C_e Eingangskondensator
Δu_e Eingangsspannungsänderung
Δt Zeit für Δu_e
V_s Verstärkungsfaktor für Sinusspannung (Betrag)
ω Kreisfrequenz

Beispiel 1: Ausgangsspannung berechnen

Eine Sinus-Wechselspannung von 10 kHz 2 V liegt am Eingang eines Differenzier-Invertierers mit $R_K = 12\ \text{k}\Omega$ und $C_e = 4{,}7$ nF **(Bild 1).** Berechnen Sie die Ausgangsspannung.

Lösung:

$$V_s = \frac{U_{a\sim}}{U_{e\sim}} = R_K \cdot \omega \cdot C_e$$

$$\Rightarrow U_{a\sim} = U_{e\sim} \cdot R_K \cdot \omega \cdot C_e = 2\ \text{V} \cdot 12\ \text{k}\Omega \cdot 2\pi \cdot 10\ \text{kHz} \cdot 4{,}7\ \text{nF} = \mathbf{7{,}09\ V}$$

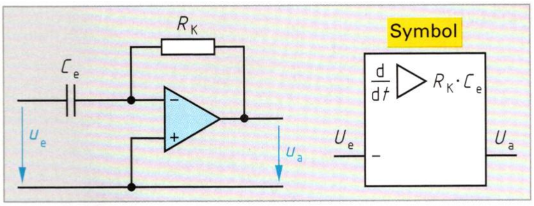


Bild 1: Differenzier-Invertierer

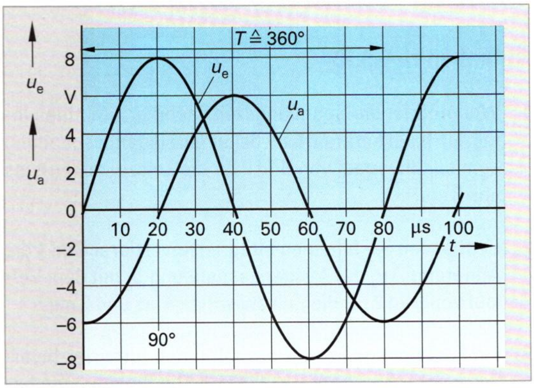


Bild 2: Spannungsverläufe

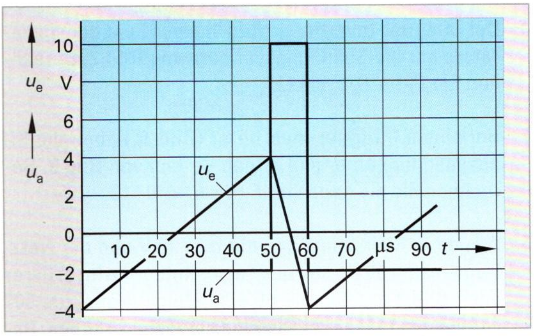


Bild 3: Spannungen beim Differenzier-Invertierer

ufgaben zu 6.9.9

. Wie groß ist der Eingangsspannungsanstieg $\Delta u_e/\Delta t$ eines Differenzier-Invertierers **(Bild 1)** bei einer Eingangsspannung u_e mit dem Verlauf von **Bild 3** für die Zeit zwischen 0 und 50 µs?

. Die Eingangsspannung u_e eines Differenzier-Invertierers **(Bild 1)** hat den Verlauf von **Bild 3.** Bestimmen Sie die zeitliche Änderung $\Delta u_e/\Delta t$ der Eingangsspannung u_e für die Zeit zwischen 50 µs und 60 µs.

. Ein Differenzier-Invertierer **(Bild 1)** hat die Spannungsverläufe von **Bild 3.** Berechnen Sie C_e für $R_K = 2{,}2\ \text{k}\Omega$.

. Bei einem Differenzier-Invertierer **(Bild 1)** mit C_e = 3,3 nF haben die Spannungen den Verlauf von **Bild 3.** Berechnen Sie R_K.

. Bei einem Differenzier-Invertierer **(Bild 1)** haben die Sinusspannungen u_e und u_a den Verlauf von **Bild 2.** Berechnen Sie den Rückkopplungswiderstand R_K für C_e = 2,0 nF.

. Aus einer Sinusspannung mit $\hat{u}_e$ = 12 V und f = 18 kHz soll über einen Differenzier-Invertierer nach **Bild 1** mit $R_K = 1{,}5\ \text{k}\Omega$ eine gleich große, um 90° nacheilende Ausgangsspannung gewonnen werden. Bestimmen Sie die Eingangskapazität C_e.

6.9.10 Integrier-Invertierer

Beim Integrier-Invertierer **Bild 1** ist die Ausgangsspannung u_a ein Maß für die Spannungszeitfläche (Fläche zwischen Zeitachse und Graph der Spannung) der Eingangsspannung u_e **(Bild 2)**. Bei sinusförmiger Eingangsspannung ist die Ausgangsspannung auch sinusförmig und eilt der Eingangsspannung um eine Viertelperiode (90°) voraus **(Bild 3)**.

Beispiel 1: Ausgangsspannung berechnen

Die Sinus-Wechselspannung $U_{e\sim} = 10$ V der Frequenz $f = 1$ kHz wird an den Eingang einer Integrierschaltung mit $C_K = 33$ nF und $R_e = 10$ kΩ gelegt **(Bild 1)**. Berechnen Sie die Ausgangsspannung.

Lösung:

$$V_s = \frac{U_{a\sim}}{U_{e\sim}} = \frac{1}{\omega \cdot C_K \cdot R_e}$$

$$\Rightarrow U_{a\sim} = \frac{U_{e\sim}}{\omega \cdot C_K \cdot R_e} = \frac{10\ \text{V}}{2\pi \cdot 1\ \text{kHz} \cdot 33\ \text{nF} \cdot 10\ \text{k}\Omega} = \mathbf{4{,}83\ V}$$

Im verzerrungsfreien Aussteuerbereich:

$$\Delta u_a = -\frac{1}{R_e \cdot C_K} \cdot u_e \cdot \Delta t$$

$$u_a = -\frac{1}{R_e \cdot C_K} \cdot \int u_e \cdot \mathrm{d}t$$

Bei Sinusspannungen:

$$V_s = \frac{X_{CK}}{R_e} \qquad V_s = \frac{1}{\omega \cdot C_K \cdot R_e}$$

u_e	Eingangsspannung (Augenblickswert)
$u_e \cdot \Delta t$	Spannungszeitfläche der Eingangsspannung
R_e	Eingangswiderstand
C_K	Rückkopplungskondensator
Δu_a	Änderung der Ausgangsspannung
Δt	Zeit für Δu_a
V_s	Verstärkungsfaktor für Sinusspannung (Betrag)
ω	Kreisfrequenz

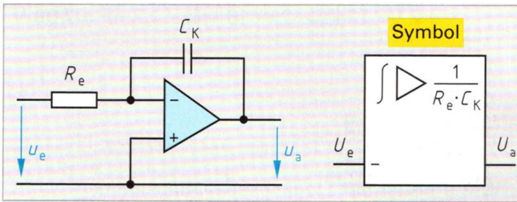


Bild 1: Integrier-Invertierer

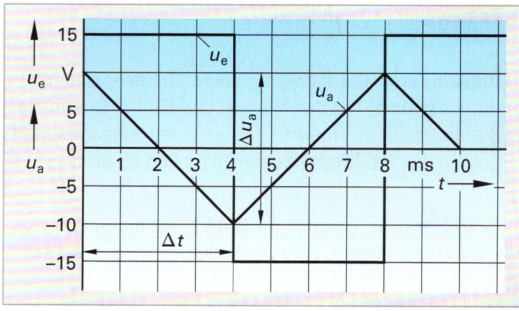


Bild 2: Spannungsverläufe

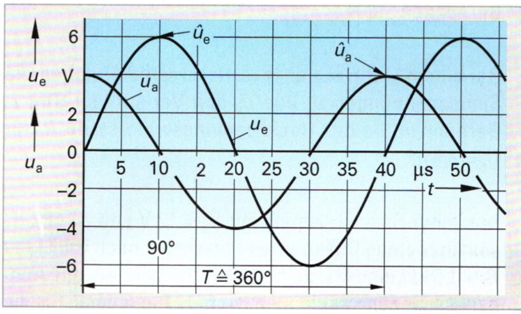


Bild 3: Spannungen beim Integrier-Invertierer

Aufgaben zu 6.9.10

1. Wie groß ist die Spannungszeitfläche $u_e \cdot \Delta t$ eines Integrier-Invertierers **Bild 1** bei einer Eingangsspannung u_e mit dem Verlauf von **Bild 2** für die Zeit zwischen 4 ms und 8 ms?

2. Bestimmen Sie für einen Integrier-Invertierer **Bild 1** die Änderung Δu_a der Ausgangsspannung u_a mit dem Verlauf von **Bild 2** für die Zeit zwischen 4 ms und 8 ms.

3. Ein Funktionsgenerator enthält einen Integrier-Invertierer nach **Bild 1** mit $C_K = 0{,}47$ µF. Die Spannungen haben den Verlauf von **Bild 2.** Berechnen Sie R_e.

4. Der Integrier-Invertierer **(Bild 1)** eines Funktionsgenerators hat die Spannungsverläufe von **Bild 2.** Berechnen Sie C_K für $R_e = 15$ kΩ.

5. Bei einem Integrier-Invertierer **(Bild 1)** haben die Sinusspannungen u_e und u_a den Verlauf von **Bild 3.** Berechnen Sie die Kapazität C_K für $R_e = 10$ kΩ.

6. Aus einer Sinusspannung mit $\hat{u}_e = 10$ V und der Netzfrequenz $f = 50$ Hz soll über einen Integrier-Invertierer nach **Bild 1** mit $C_K = 47$ nF eine gleich große, um 90° voreilende Ausgangsspannung gewonnen werden. Berechnen Sie den Eingangswiderstand R_e.

6.10 Kippschaltungen

6.10.1 Astabile Kippschaltung

Astabile Kippschaltungen mit integrierten Schaltkreisen erzeugen periodische Rechteckspannungen. Die Schwingfrequenz wird immer durch RC-Glieder bestimmt **(Bild 1)**.

Beispiel 1: Periodendauer berechnen

In einer astabilen Kippschaltung nach **Bild 1** sind R_1 und R_2 jeweils 100 kΩ, C_x = 470 nF. Berechnen Sie die Periodendauer T.

Lösung:

$$T = 0{,}693 \cdot C_x \cdot (R_1 + 2 \cdot R_2)$$
$$= 0{,}693 \cdot 470\ \text{nF} \cdot (100\ \text{k}\Omega + 2 \cdot 100\ \text{k}\Omega)$$
$$= \mathbf{97{,}7\ ms}$$

Für Schaltung **Bild 1** mit IC NE 555:

$$t_i = 0{,}693 \cdot C_X \cdot (R_1 + R_2) \qquad t_p = 0{,}693 \cdot C_X \cdot R_2$$

$$g = \frac{t_i}{T} \qquad f = \frac{1}{T} \qquad T = 0{,}693 \cdot C_X \cdot (R_1 + 2 \cdot R_2)$$

t_i	Impulsdauer (Ausgang auf U_b)
t_p	Pausendauer (Ausgang auf 0 V)
T	Periodendauer
g	Tastgrad
f	Pulsfrequenz
R_1, R_2	Beschaltungswiderstände
C_x	Beschaltungskapazität

vel.plu
MELGS

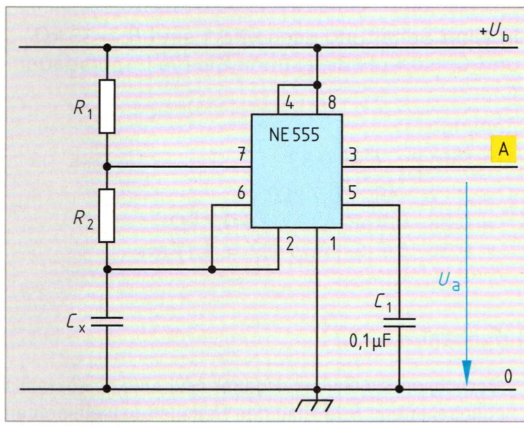


Bild 1: Astabile Kippschaltung mit dem IC NE555

Aufgaben zu 6.10.1

- Eine astabile Kippschaltung nach **Bild 1** enthält die Bauelemente C_x = 27 nF, R_1 = 12 kΩ und R_2 = 24 kΩ. Berechnen Sie für die Ausgangsspannung a) Impulsdauer t_i, b) Periodendauer T, c) Pulsfrequenz f und d) Tastgrad g.
- Die Rechteckausgangsspannung einer Schaltung nach **Bild 1** soll eine Impulsdauer von 3 ms und eine Pausendauer von 2 ms haben. Berechnen Sie für C_x = 100 nF a) Pulsfrequenz f, b) die Widerstände R_2 und R_1.
- Eine Schaltung nach **Bild 1** soll eine Rechteckspannung der Pulsfrequenz f = 440 Hz mit dem Tastgrad g = 0,6 liefern. Der Kondensator C_x hat 47 nF. Berechnen Sie a) Periodendauer T, b) Pausendauer t_p, c) die Widerstände R_2 und R_1.
- Bei einer astabilen Kippschaltung nach **Bild 1** sind C_x = 470 pF, R_1 = R_2 = 15 kΩ. Wie groß sind a) T, b) f, c) t_i, d) g?
- Bei einer Schaltung **Bild 1** ist R_1 = 10 kΩ. Die Rechteckausgangsspannung soll bei einem Tastgrad von g = 0,75 die Frequenz f = 25 kHz haben. Berechnen Sie a) R_2, b) T, c) t_i, d) C_x.
- Ein PWM-Generator nach **Bild 2** lässt sich als astabile Kippschaltung mit variablem Puls-/Pause-Verhältnis zum Dimmen von Leuchtmitteln verwenden. Berechnen Sie für die Mittelstellung des Potentiometers R_2 für diesen PWM-Generator a) t_i, b) t_p, c) f.

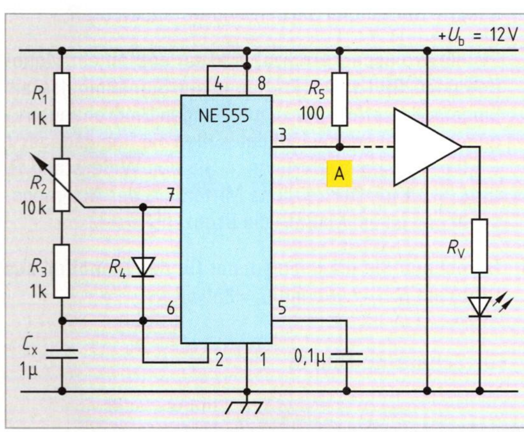


Bild 2: Astabile Kippschaltung mit einstellbarem Puls-/Pause-Verhältnis (PWM-Generator)

6.10.2 Monostabile Kippschaltung

Die monostabilen Kippschaltungen haben nur einen stabilen Zustand. Mit einem Ansteuersignal wird die Schaltung in den unstabilen Zustand gekippt. Das Zurückkippen in den stabilen Zustand erfolgt selbstständig nach der Impulsdauer t_i. Die Länge der Impulsdauer wird von der Schaltungsart und von der Beschaltung bestimmt.

In der Schaltung **Bild 1** wird der integrierte Schaltkreis SN 74 LS 123 für ein nachtriggerbares Monoflop verwendet. Die Ansteuerung erfolgt mit einem positiven Triggersignal am Anschluss 2. Die Impulsdauer t_i hängt von den Beschaltungsbauelementen R_x und C_x sowie vom Multiplikationsfaktor K ab. Die Größe von K entnimmt man **Bild 2.**

Beispiel 1: Impulsdauer berechnen

In einer Schaltung nach **Bild 1** sind $R_x = 33\ \text{k}\Omega$ und $C_x = 0{,}1\ \mu\text{F}$. Berechnen Sie die Impulsdauer t_i.

Lösung:

Aus **Bild 2:** $K = 0{,}33$

$$t_i = K \cdot C_x \cdot (R_x + 0{,}7\ \text{k}\Omega)$$
$$= 0{,}33 \cdot 0{,}1\ \mu\text{F} \cdot (33\ \text{k}\Omega + 0{,}7\ \text{k}\Omega)$$
$$= 0{,}33 \cdot 0{,}1\ \mu\text{F} \cdot 33{,}7\ \text{k}\Omega = \mathbf{1{,}11\ ms}$$

Aufgaben zu 6.10.2

1. Berechnen Sie die Impulsdauer t_i für eine monostabile Kippschaltung **Bild 1** mit den Beschaltungselementen $C_x = 10\ \text{nF}$ und $R_x = 47\ \text{k}\Omega$.
2. Eine Impulsverzögerungsschaltung enthält ein Monoflop nach **Bild 1** mit $C_x = 10\ \mu\text{F}$. Der Impuls soll $t_i = 0{,}25\ \text{s}$ dauern. Berechnen Sie den Widerstandswert R_x.
3. Ein elektronischer Drehzahlmesser enthält ein Monoflop nach **Bild 1.** Die Frequenz der Signalimpulse am Eingang entspricht der zu messenden Umdrehungsfrequenz. Die Ausgangsimpulse sollen die Impulsdauer $t_i = 1{,}0\ \text{ms}$ besitzen. Berechnen Sie den Widerstand R_x für $C_x = 0{,}1\ \mu\text{F}$. Der zeitliche Mittelwert der Ausgangsspannung ist ein Maß für die Drehzahl.
4. Berechnen Sie die Impulsdauer für das Monoflop aus **Bild 3** mit $R_1 = 47\ \text{k}\Omega$ und $C_1 = 330\ \text{nF}$.

Für Schaltung **Bild 3:**

$$t_i = 1{,}1 \cdot R_1 \cdot C_1$$

t_i Impulsdauer
R_1 Widerstand
C_1 Kondensator

Für Schaltung **Bild 1** mit dem IC SN 74 LS 123:

$$t_i = K \cdot C_x \cdot (R_x + 0{,}7\ \text{k}\Omega)$$

K Multiplikationsfaktor (Bild 2)
t_i Impulsdauer
R_x Beschaltungswiderstand (Bild 1)
C_x Beschaltungskapazität (Bild 1)

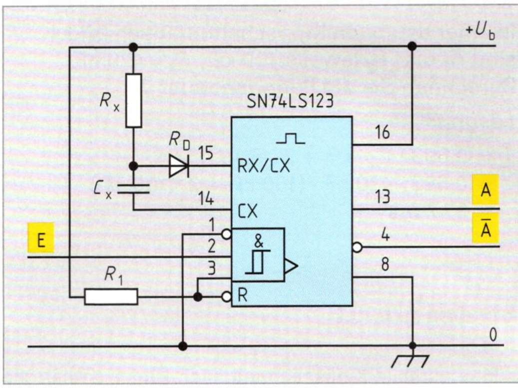


Bild 1: Nachtriggerbares Monoflop mit IC

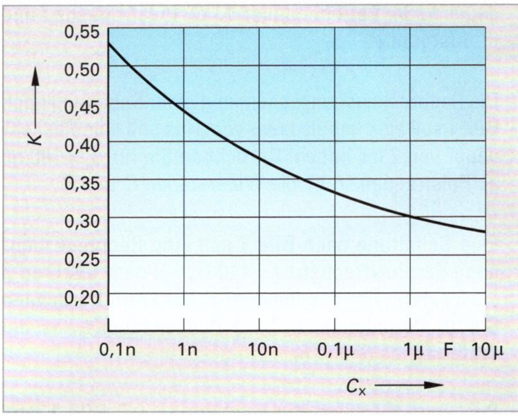


Bild 2: Multiplikationsfaktor K für Schaltung Bild 1

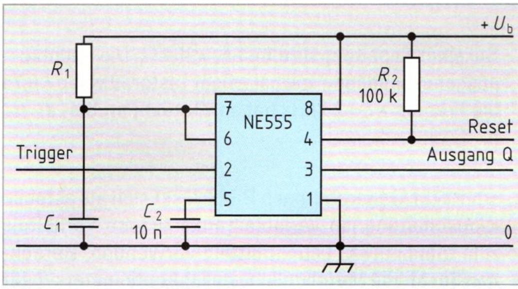


Bild 3: Monostabile Kippschaltung

6.10.3 Schwellwertschalter

Schwellwertschalter (Schmitt-Trigger) werden mit Rail-to-Rail-Operationsverstärkern aufgebaut. Das Umschalten wird von der Größe der Eingangsspannung gesteuert. Erreicht eine steigende Eingangsspannung den Schwellwert U_{1r}, so kippt die Ausgangsspannung beim nicht invertierenden Schwellwertschalter **(Bild 1)** ins Positive. Erreicht beim invertierenden Schwellwertschalter **(Bild 2)** eine steigende Eingangsspannung den Schwellwert U_{1f}, so kippt die Ausgangsspannung ins Negative. Da Rail-to-Rail-Operationsverstärker verwendet werden, erreicht die Ausgangsspannung den Wert der Betriebsspannung, d.h. $U_a = U_b$

$$\Delta U_1 = U_{1r} - U_{1f}$$

Beim nicht invertierenden Schwellwertschalter **Bild 1:**

Mit $R_M > R_e$

$$\Delta U_1 = \frac{R_e}{R_M} \cdot (U_{b1} - U_{b2})$$

$$U_{1r} = -\frac{R_e}{R_M} \cdot U_{b2} \qquad U_{1f} = -\frac{R_e}{R_M} \cdot U_{b1}$$

ΔU_1 Schaltdifferenz, Schalthysterese
U_{1r} Schwellwert für steigende Eingangsspannung
U_{1f} Schwellwert für sinkende Eingangsspannung
U_{b1} positive Betriebsspannung
U_{b2} negative Betriebsspannung
R_e Eingangswiderstand **(Bild 1)**
R_M Mitkopplungswiderstand
R_Q Querwiderstand **(Bild 2)**

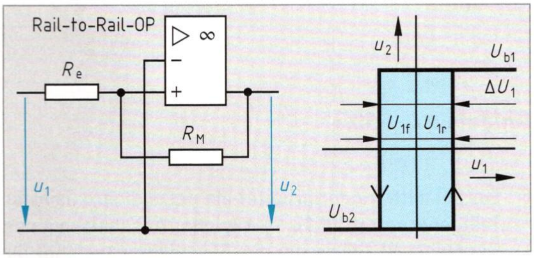


Bild 1: Nicht invertierender Schwellwertschalter

Beim invertierenden Schwellwertschalter **Bild 2:**

$$\Delta U_1 = \frac{R_Q}{R_Q + R_M} \cdot (U_{b1} - U_{b2})$$

$$U_{1r} = \frac{R_Q}{R_Q + R_M} \cdot U_{b2} \qquad U_{1f} = \frac{R_Q}{R_Q + R_M} \cdot U_{b1}$$

Legende: siehe oben

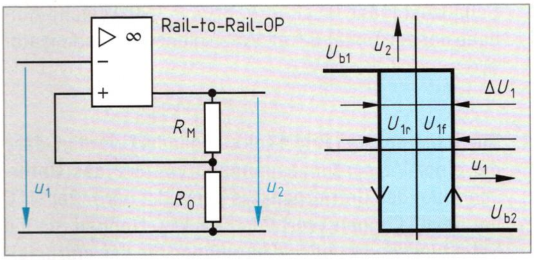


Bild 2: Invertierender Schwellwertschalter

Aufgaben zu 6.10.3

1. Ein Schwellwertschalter **Bild 1** liegt an U_{b1} = +5 V und U_{b2} = −5 V. Der Eingangswiderstand hat R_e = 1 kΩ. Berechnen Sie für eine Schaltdifferenz von ΔU_1 = 100 mV a) Mitkopplungswiderstand R_M, b) Schwellwerte U_{1r}, U_{1f}.

2. Ein Schwellwertschalter **Bild 2** hat U_{b1} = 12 V, U_{b2} = −12 V und R_M = 100 kΩ. Die Schaltdifferenz soll ΔU_1 = 0,77 V betragen. Berechnen Sie a) Widerstand R_Q (Reihe E12), b) Schwellwert für steigende Eingangsspannung, c) Schwellwert für sinkende Eingangsspannung.

3. Verbindet man einen nicht invertierenden Schwellwertschalter **(Bild 1)** und einen Integrier-Invertierer **(Bild 1,** Seite 132) so miteinander, dass jeweils der Ausgang der einen Schaltung an den Eingang der anderen Schaltung gelegt wird, dann entsteht ein Funktionsgenerator für Dreieckspannung und Rechteckspannung. Die Dreieckspannung u_{Dr} am Ausgang des Integrier- Invertierers bewegt sich zwischen den Schwellwerten U_{1r} und U_{1f} des Schwellwertschalters. Bei einem derartigen Funktionsgenerator mit U_{b1} = +15 V und U_{b2} = −15 V soll die Dreieckspannung Werte zwischen $\hat{u}_{Dr}$ = +10 V und $\check{u}_{Dr}$ = −10 V annehmen. Welchen Mitkopplungswiderstand R_M muss man wählen, wenn der Eingangswiderstand des Schwellwertschalters R_e = 22 kΩ beträgt?

4. Bei einem Funktionsgenerator entsprechend der Aufgabe 3 mit U_{b1} = +12 V und U_{b2} = −12 V besteht die Beschaltung des Schwellwertschalters aus R_e = 15 kΩ und R_M = 20 kΩ. Berechnen Sie für die Dreieckspannung a) Maximalwert $\hat{u}_{Dr}$, b) Minimalwert $\check{u}_{Dr}$, c) Spitze-Tal-Wert $\hat{\hat{u}}_{Dr}$.

Ein Schwellwertschalter (Schmitt-Trigger) erzeugt aus einem analogen Eingangssignalverlauf eindeutige Schaltzustände am Ausgang. Wird z. B. beim Timerbaustein NE 555 **(Bild 1)** die Spannung am Triggereingang kleiner als $^1/_3$ von U_b, schaltet der Ausgang auf $+U_b$. Erreicht die Spannung am Schwelleneingang (Threshold) $^2/_3$ U_b, schaltet der Ausgang auf Masse **(Bild 2)**.

Beispiel 1: Schaltschwellen berechnen

Ein Schwellwertschalter mit dem Baustein NE 555 liegt an 12 V Versorgungsspannung **(Bild 1)**.

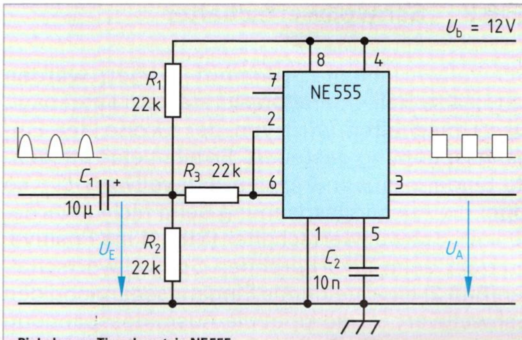
a) Bei welcher Eingangsspannung kippt der Ausgang?

b) Zeichnen Sie die Kennlinie $U_A = f(U_E)$

Lösung:

a) Bei $U_E < {}^1/_3\ U_b$ wird der Ausgang $+U_b$, bei $U_E > {}^2/_3\ U_b$ schaltet der Ausgang auf Masse.

b) **Bild 3**



Pinbelegung Timerbaustein NE 555:
1 Masse
2 Triggereingang (Setzen bei $U_E < {}^1/_3 \cdot U_b$)
3 Ausgang (bis 200 mA Ausgangsstrom)
4 Reset (Rücksetzen des Ausgangs)
5 Kontrollspannung
6 Rücksetzen bei $U_E > {}^2/_3 \cdot U_b$ (Schaltschwelle)
7 Open Collector Ausgang (Schaltet ein bei $U_E > {}^2/_3 \cdot U_b$
8 Versorgungsspannung U_b

Bild 1: Schwellwertschalter mit dem NE 555

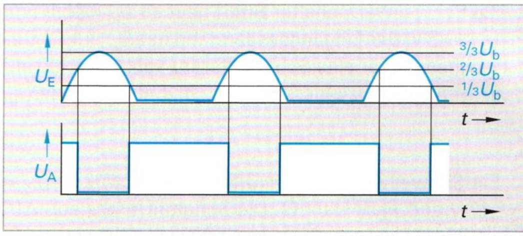


Bild 2: Schaltverlauf beim Schwellwertschalter

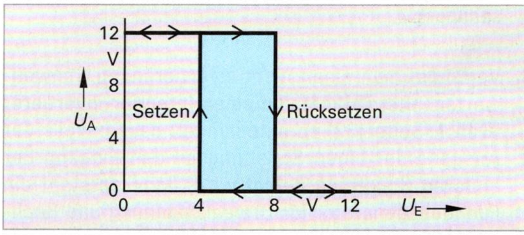


Bild 3: Kennlinie des Schwellwertschalter

Aufgaben zu 6.10.3

5. Ein Schmitt-Trigger arbeitet als netzsynchronisierter Taktgenerator **(Bild 1)**. a) Welcher Anschlusspin des Bausteins NE 555 ist für das Einschalten, welcher für das Ausschalten der Ausgangsspannung verantwortlich? b) Nennen Sie die Schaltschwellen bei einer geänderten Versorgungsspannung von +9 V. c) Geben Sie das Verhältnis zwischen der Ausgangsfrequenz und der Eingangsfrequenz der Signale an.

6. Ein Schwellwertschalter arbeitet als Übertemperatur-Melder nach **Bild 4.** Der Trimmer R_2 ist auf 5 kΩ eingestellt, der NTC-Widerstand R_1 im Eingangsspannungsteiler hat bei 25 °C einen Wert von 10 kΩ und bei 70 °C nur noch 1,6 kΩ. a) Welche Spannungen liegen jeweils an R_2? b) Welche Schaltzustände nimmt der Ausgang bei beiden Temperaturen an? c) Bei welchen Schaltzuständen leuchtet P_1 bzw. P_2? d) Welche Aufgabe hat der Taster S? e) Wozu dient der Kondensator C_1?

7. Die Schaltung von **Bild 4** soll so geändert werden, dass bei einer Versorgungsspannung von 9 V das Unterschreiten des Gefrierpunktes gemeldet wird. Der NTC hat bei 0 °C einen Wert von 32,8 kΩ. Nennen Sie die Schaltungsänderung und berechnen Sie den einzustellenden Wert von R_2.

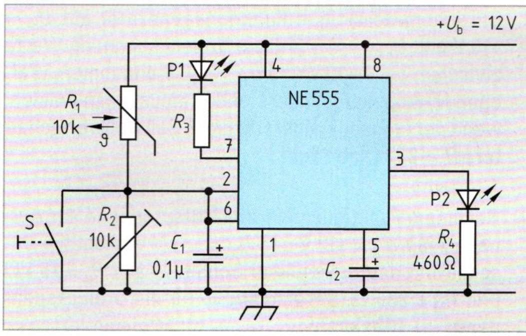


Bild 4: Übertemperatur-Melder

6.11 Stabilisieren und Regeln

6.11.1 Spannung stabilisieren

Bei der Spannungsstabilisierung mit Reihentransistor und Z-Diode **Bild 1** arbeitet der Transistor in Kollektorschaltung und wirkt dabei als Stromverstärker. Mit dieser Schaltung lässt sich nur ein Ausgangsspannungswert stabilisieren. Die Ausgangsspannung kann bei Leerlauf nur dann stabil bleiben, wenn parallel zum Lastwiderstand R_L ein Widerstand R_{Lv} als Vorlast geschaltet ist.

Der lineare Spannungsregler **Bild 2** hat einen besonders hohen Stabilisierungsfaktor und eine einstellbare Ausgangsspannung.

Beispiel 1: Ausgangsspannung berechnen

Bei der Spannungsstabilisierungsschaltung **Bild 1** beträgt $U_Z = 6{,}7$ V. Der Transistor hat folgende Daten: $U_{CE} = 4{,}5$ V, $U_{BE} = 0{,}7$ V. Berechnen Sie U_a und U_e.

Lösung:

$$U_a = U_Z - U_{BE} = 6{,}7\ \text{V} - 0{,}7\ \text{V} = 6\ \text{V}$$

$$U_a = U_e - U_{CE} \Rightarrow U_e = U_a + U_{CE} = 6\ \text{V} + 4{,}5\ \text{V} = \mathbf{10{,}5\ V}$$

Bei der Spannungsstabilisierung mit Reihentransistor:

$$U_a = U_e - U_{CE}$$

$$U_a = U_Z - U_{BE}$$

$$R_v = \frac{U_e - U_Z}{I_Z + I_B}$$

$$G \approx \frac{R_v}{r_Z}$$

Beim Spannungsregler mit OPV:

$$U_a = U_e - U_{RC1} - U_{CE1}$$

$$U_a = (U_Z + U_{BE2}) \cdot \left(1 + \frac{R_1}{R_2}\right)$$

U_a	Ausgangsspannung	I_B	Basisstrom
U_e	Eingangsspannung	I_Z	Z-Strom
U_{CE}	Kollektor-Emitter-Spannung	r_Z	differenzieller Widerstand der Z-Diode
U_Z	Z-Spannung	G	Glättungsfaktor
U_{RC1}	Spannungsfall am Strombegrenzungswiderstand R_{C1}	U_{BE}	Basis-Emitter-Spannung
R_1, R_2	Widerstände des Spannungsteilers	R_v	Vorwiderstand

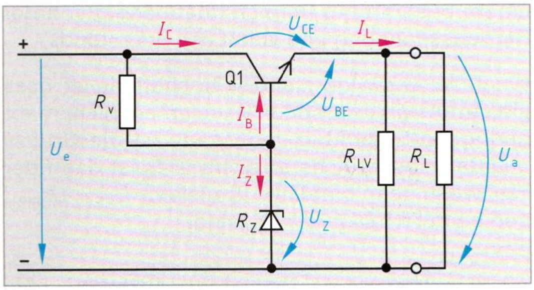


Bild 1: Spannungsstabilisierung mit Reihentransistor und Z-Diode

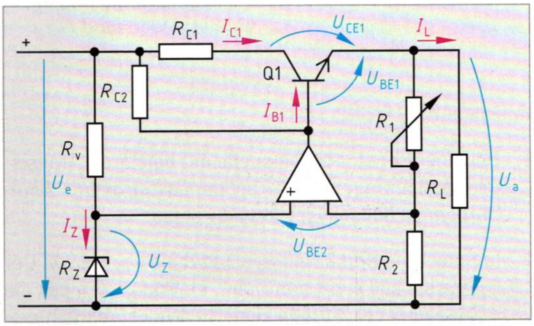


Bild 2: Linearer Spannungsregler mit OPV und Z-Diode

Aufgaben zu 6.11.1

1. Bei der Schaltung **Bild 1** sind $R_L = 100\ \Omega$, $U_e = 14$ V, $U_{CE} = 5$ V, $U_{BE} = 0{,}6$ V, $B = 60$, $I_Z = 3 \cdot I_B$, $r_Z = 5\ \Omega$. Berechnen Sie a) Vorwiderstand R_v, b) Glättungsfaktor G, c) Verlustleistung P_v des Transistors.
2. Bei der Stabilisierungsschaltung **Bild 1** betragen $U_Z = 6{,}8$ V und $I_Z = 20$ mA. Der Transistor mit $B = 100$ hat $U_{BE} = 0{,}6$ V und $I_B = 20$ mA. Die Transistorverlustleistung darf 6 W betragen. Ermitteln Sie a) Vorwiderstand R_v, b) Belastung der Z-Diode.
3. Von einer Schaltung **Bild 1** sind folgende Angaben bekannt: $U_e = 12$ V, $I_L = 0{,}4$ A, $U_{BE} = 0{,}75$ V, $B = 120$, $I_Z = 15$ mA, $R_v = 270\ \Omega$. Ermitteln Sie a) U_Z, b) U_a, c) P_v von Q1.
4. Bei einer Schaltung **Bild 1** sollen bei $U_a = 9$ V die Ströme $I_L = 1$ A und $I_Z = 20$ mA betragen. Der Transistor hat bei $U_{CE} = 5$ V und $U_{BE} = 0{,}6$ V ein B von 70. Berechnen Sie a) R_v, b) Belastung des Reihentransistors.
5. Der lineare Spannungsregler **Bild 2** hat folgende Daten: $U_e = 32$ V, $U_{CE1} = 2$ V, $R_{C1} = 47\ \Omega$, $U_Z = 3{,}6$ V, $U_{BE2} = 0{,}6$ V, $R_1 = 0$ kΩ bis 5 kΩ, $R_2 = 1$ kΩ. Berechnen Sie a) Ausgangsspannungsbereich, b) maximale Leistung am Transistor Q1, c) Leistung am Transistor Q1, wenn der Ausgang kurzgeschlossen wird und dabei U_{CE1} auf 1,8 V absinkt.

6. Der lineare Spannungsregler **Bild 2,** vorhergehende Seite, hat folgende Daten: U_{CE1} = 2 V, U_{BE1} = 0,63 V, B_1 = 100, U_{BE2} = 0,6 V, B_2 = 120, I_{C2} = 5 mA, U_Z = 9,1 V, I_Z = 10 mA, U_e = 25 V, I_{R2} = 2 mA, U_a = 18 V, I_L = 200 mA. Berechnen Sie a) R_{C2}, b) R_v, c) R_{C1}, d) R_2 und R_1.

Bei den Spannungsstabilisierungsschaltungen mit Operationsverstärkern **Bild 1** ist der Spannungsstabilisierung mit der Z-Diode ein invertierender bzw. ein nicht invertierender Verstärker nachgeschaltet.

7. Eine Spannungsstabilisierungsschaltung mit einem nicht invertierenden Verstärker **Bild 1** besitzt eine Z-Diode mit U_Z = 5,1 V und I_Z = 20 mA. Die Ausgangsspannung soll von 6 V bis 12 V einstellbar sein. R_Q = 10 kΩ. Berechnen Sie a) R_v, wenn U_b = 18 V beträgt und der Eingangsstrom am nicht invertierenden Eingang vernachlässigbar ist, b) Anfangswert und Endwert des Rückkopplungspotenziometers R_K.

8. Eine Spannungsstabilisierungsschaltung mit invertierendem Verstärker **Bild 1** hat folgende Daten: U_Z = 3,6 V, R_e = 6,8 kΩ, R_K = 25 kΩ bis 1 kΩ. Wie groß ist der Ausgangsspannungsbereich?

Bei der Spannungsstabilisierung

mit invertierendem Verstärker:	mit nicht invertierendem Verstärker:
$U_a = U_Z \cdot \frac{R_K}{R_e}$	$U_a = U_Z \cdot \left(1 + \frac{R_K}{R_Q}\right)$

U_a Ausgangsspannung
U_Z Z-Spannung
R_K Rückkopplungswiderstand
R_e Eingangswiderstand
R_Q Eingangsquerwiderstand

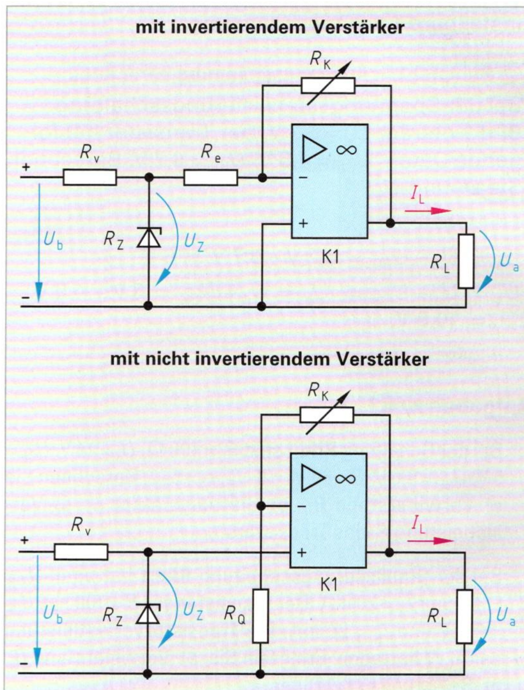


Bild 1: Spannungsstabilisierung mit Operationsverstärker und Z-Diode

6.11.2 Strom stabilisieren

Bei der Stromstabilisierung ist der Laststrom in einem bestimmten Bereich unabhängig von der Betriebsspannung und vom Lastwiderstand.

Wenn der Lastwiderstand so hochohmig ist, dass am stromstabilisierenden Bauelement nicht mehr genügend Spannung liegt, dann ist die Grenze des Betriebsbereichs erreicht. Dies ist dann der Fall, wenn beim bipolaren Transistor $U_{CE} < U_{CEmin}$ und beim FET $U_{DS} < U_{DSmin}$ sind.

Konstantstrom mit bipolarem Transistor:

$$I_L \approx \frac{U_Z - U_{BE}}{R_E}$$

I_L Laststrom
U_Z Z-Spannung
U_{BE} Basis-Emitter-Spannung
R_E Emitterwiderstand

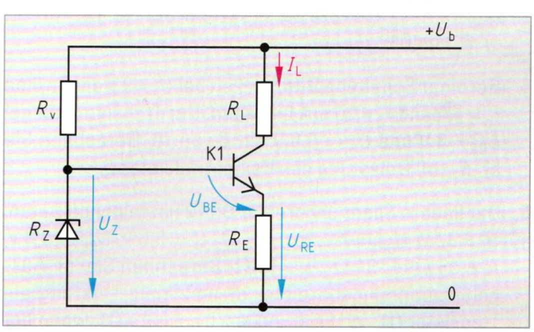


Bild 2: Konstantstromquelle mit bipolarem Transistor

Aufgaben zu 6.11.2

1. Bei einer Konstantstromquelle mit bipolarem Transistor **Bild 2** beträgt bei U_{RE} = 5 V der Laststrom I_L = 2 mA. Berechnen Sie den Emitterwiderstand.

2. In Schaltung **Bild 2** sind R_E = 1 kΩ und U_{BE} = 0,7 V. Der Laststrom soll 4 mA betragen. a) Wie groß muss die Z-Spannung der Z-Diode sein? b) Welche Verlustleistung tritt am Transistor bei Kurzschluss auf, wenn die Betriebsspannung 12 V beträgt?

6.11.3 Spannung regeln mit IC

Lineare Spannungsregler werden meist mit einem IC ausgeführt **(Bild 1)**. Bei diesen integrierten Spannungsreglern sind der Ausgangsspannungsbereich und der maximale Ausgangsstrom angegeben. Die Eingangsspannung muss um einige Volt größer sein als die maximale Ausgangsspannung, z. B. 3 V. Außerdem gibt der Hersteller den notwendigen Vorstrom I_v an.

Der Referenzstrom I_0 ist beim LM 317 sehr klein und damit vernachlässigbar.

Schaltregler für Festspannungen (DC-DC-Konverter) haben einen großen Eingangsspannungsbereich und einen hohen Wirkungsgrad. Sie können mit entsprechender Beschaltung, z. B. lineare Spannungsregler der Typen LM 317 oder 78xx ersetzen **(Bild 2)**.

Aufgaben zu 6.11.3

1. Bei einem Spannungsregler mit IC in Schaltung **Bild 1** soll $U_a = 12\,V$ betragen. I_v ist 6 mA, I_0 ist vernachlässigbar klein. Wie groß ist R_2, wenn $R_1 = 220\,\Omega$ beträgt?

2. In Schaltung **Bild 1** besteht der Spannungsteiler aus $R_1 = 240\,\Omega$ und $R_2 = 1080\,\Omega$. I_v ist 5 mA, I_0 ist zu vernachlässigen. Wie groß ist die Ausgangsspannung?

3. Die Schaltung **Bild 1** hat bei $U_e = 28\,V$ die Angaben $U_a = 15\,V$ und $I_L = 0{,}5\,A$. I_v beträgt 5 mA, I_0 ist sehr klein. Wie groß ist der Wirkungsgrad η der Schaltung?

4. Der integrierte Spannungsregler in Schaltung **Bild 1** hat folgende Angaben: $U_1 = 5\,V$, $I_v = 5\,mA$, $I_0 = 0{,}1\,mA$. Bei $U_e = 18\,V$ und $I_L = 1\,A$ beträgt der Wirkungsgrad $\eta = 40\,\%$. Wie groß ist die Ausgangsspannung?

5. In Schaltung **Bild 1** sind folgende Daten gegeben: $U_1 = 5\,V$, $I_0 = 0{,}1\,mA$, $U_a = 9\,V$, $R_1 = 1\,k\Omega$. Berechnen Sie a) R_2, b) U_{amin} und U_{amax}, wenn als R_2 ein 1-kΩ-Einstellwiderstand verwendet wird.

6. Die Schaltung **Bild 1** hat $U_a = 12\,V$ und $I_L = 0{,}7\,A$ bis 1 A. U_e schwankt zwischen 15 V und 20 V. $I_v = 5\,mA$, $I_0 = 0{,}1\,mA$ und $R_1 = 1\,k\Omega$. Ermitteln Sie a) R_2, b) maximale Verlustleistung im IC.

7. Von dem integrierten Spannungsregler LM 317 in Schaltung **Bild 1** sind bekannt: $I_v = 5\,mA$, $I_0 = 50\,\mu A$, Mindestspannungsfall zwischen Eingang und Ausgang des ICs $\Delta U_{min} = 3\,V$. U_a soll von 1,2 V bis 25 V einstellbar sein. Berechnen Sie a) U_1, b) R_1, c) R_{2max}, d) U_{emin}, e) I_{Lmax} bei $R_L = 27\,\Omega$, f) P_{vmax} im IC bei U_{emin} und U_{amin}.

$$U_a = U_1 \cdot \left(1 + \frac{R_2}{R_1}\right) + I_0 \cdot R_2$$

$$P_v = (U_e - U_a)\,(I_L + I_v + I_0) + U_1 \cdot I_0$$

U_a	Ausgangsspannung
U_1	Referenzspannung
R_1, R_2	Widerstände des Spannungsteilers
I_0	Referenzstrom
P_v	Verlustleistung im IC
U_e	Eingangsspannung
I_L	Laststrom
I_v	Vorstrom

Beispiel 1: Ausgangsspannung berechnen

Bei einer Schaltung mit integriertem Spannungsregler **Bild 1** beträgt $R_1 = 240\,\Omega$ und $R_2 = 150\,\Omega$. Der Referenzstrom I_0 beträgt 50 µA, die Referenzspannung 1,2 V. Wie groß ist die Ausgangsspannung?

Lösung:

$$U_a = U_1 \cdot \left(1 + \frac{R_2}{R_1}\right) + I_0 \cdot R_2$$

$$= 1{,}2\,V \cdot \left(1 + \frac{150\,\Omega}{240\,\Omega}\right) + 50\,\mu A \cdot 150\,\Omega = \mathbf{1{,}96\,V}$$

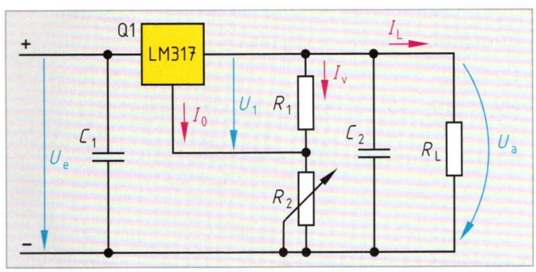


Bild 1: Spannungsreglung mit IC

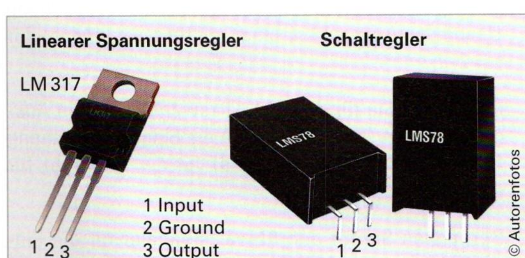


Bild 2: Linearer Spannungsregler und Schaltregler für Festspannungen

6.11.4 Schaltnetzteile (SNT)

6.11.4.1 Energiefluss in Schaltnetzteilen

Schaltnetzteile verwenden Induktivitäten zur Energieumsetzung und Kondensatoren zum Zwischenspeichern der Energie **(Bild 1)**.

Der Aufwärtswandler wandelt kleinere Spannungen in größere Spannungen um. Die Energieübertragung steuert der Widerstand R_{DS} des FET **(Bild 2)**.

Beispiel 1: Ausgangsspannung beim Aufwärtswandler berechnen

Leiten Sie U_a des Aufwärtswandlers aus der Energiebilanz $W_e = W_a$ her.

Lösung:

$U_e \cdot \Delta I_L \cdot t_e = (U_a - U_e) \cdot \Delta I_L \cdot t_a$

nach U_a auflösen: $U_a = \boldsymbol{U_e \frac{t_e + t_a}{t_a}}$

Der Abwärtswandler wandelt größere Spannungen in kleinere Spannungen um **(Bild 3)**. Spule und Kondensator bilden einen LC-Tiefpass, der die Gleichspannung erzeugt. Das Verhältnis von Ausgangsspannung zu Eingangsspannung entspricht dem Tastgrad g.

Beispiel 2: Ausgangsspannung beim Abwärtswandler berechnen

Leiten Sie U_a des Abwärtswandlers aus der Energiebilanz $W_e = W_a$ her.

Lösung:

$(U_e - U_a) \cdot \Delta I_L \cdot t_e = U_a \cdot \Delta I_L \cdot t_a$

nach U_a auflösen: $U_a = \boldsymbol{U_e \frac{t_e}{t_a + t_e}}$

$I_L =$ const. $\quad W = U \cdot I_L \cdot t \quad g = \frac{t_i}{t_i + t_p} = \frac{t_i}{T}$

Aufwärtswandler

$W_e = U_e \cdot \Delta I_L \cdot t_i \quad W_a = (U_a - U_e) \cdot \Delta I_L \cdot t_p$

Abwärtswandler

$W_e = (U_e - U_a) \cdot \Delta I_L \cdot t_i \quad W_a = U_a \cdot \Delta I_L \cdot t_p$

g	Tastgrad	T	Periodendauer
I_L	Spulenstrom	U	Spannung
t	Zeit	W	elektrische Arbeit
t_i	Einschaltzeit	Δ	Differenzzeichen
t_p	Pausendauer	Indizes: e, i ein; a aus	

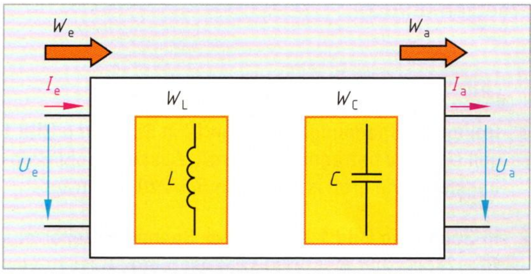


Bild 1: Energiefluss im SNT

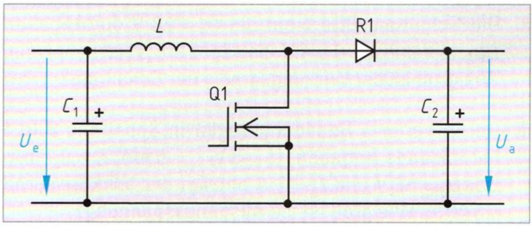


Bild 2: Aufwärtswandler

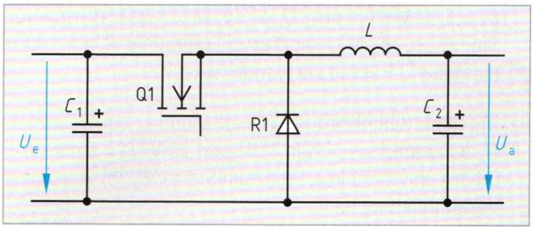


Bild 3: Abwärtswandler

Aufgaben zu 6.11.4.1

1. Berechnen Sie für den Aufwärtswandler für die Eingangsgrößen $U_e = 12$ V, $I_e = 2$ A die Ausgangsspannung U_a und den Ausgangsstrom I_a a) für $t_e = t_a$ und b) für $t_e = 2 \cdot t_a$.

2. Berechnen Sie für den Aufwärtswandler für die Ausgangsgrößen $U_a = 24$ V, $I_a = 1$ A die Eingangsspannung U_e und den Eingangstrom I_e a) für $t_e = t_a$ und b) für $t_e = 2 \cdot t_a$.

3. Berechnen Sie für den Abwärtswandler für die Eingangsgrößen $U_e = 12$ V, $I_e = 2$ A die Ausgangsspannung U_a und den Ausgangstrom I_a a) für $t_e = t_a$ und b) für $t_e = 9 \cdot t_a$.

4. Berechnen Sie für den Abwärtswandler für die Ausgangsgrößen $U_a = 2{,}4$ V, $I_a = 10$ A die Eingangsspannung U_e und den Eingangsstrom I_e a) für $t_e = t_a$ und b) für $t_e = 9 \cdot t_a$.

6.11.4.2 Durchflusswandler

Beim Durchflusswandler wird während der Leitphase und während der Sperrphase des elektronischen Schalters Energie zum Verbraucher übertragen. Durchflusswandler ohne Transformator sind nur für Abwärtssteuerung geeignet.

Der Oszillator G1 im Steuer-IC wird eingeschaltet, wenn die Spannung zwischen dem nicht invertierenden Eingang des Komparators K1 und dem Referenzspannungseingang negativ ist **(Bild 1)**. Der Oszillator lädt mit einem konstanten Strom den Kondensator C_1 nach dem Einschalten einmal und anschließend entlädt er ihn wieder. Besitzt die Ausgangsspannung dann noch nicht den Sollwert, so wird der Oszillator erneut vom Komparator gestartet. Der Schalttransistor Q1 ist jeweils während der Ladezeit des Kondensators C_1 leitend **(Bild 2)**. Die Größe der Einschaltdauer des Schalttransistors Q1 hängt deshalb von der Kapazität von C_1 ab.

$$L_1 = \frac{U_e - U_a}{I_{max}} \cdot t_i \qquad C_2 = \frac{(I_{max} - I_L)^2 \cdot U_e \cdot t_i}{2 \cdot \Delta U_a \cdot I_{max} \cdot U_a}$$

$$f = \frac{2 \cdot I_L \cdot U_a}{I_{max} \cdot U_e \cdot t_i} \qquad I_{Lmax} = \frac{I_{max}}{2}$$

L_1	Induktivität der Speicherdrossel
U_e	Eingangsspannung
U_a	Ausgangsspannung
I_{max}	maximaler Strom durch den Schalttransistor
t_i	Einschaltdauer des Schalttransistors
C_2	Kapazität des Ladekondensators
I_L	Laststrom
ΔU_a	Restwelligkeit der Ausgangsspannung
f	Schaltfrequenz des Durchflusswandlers
I_{Lmax}	höchstzulässiger Laststrom

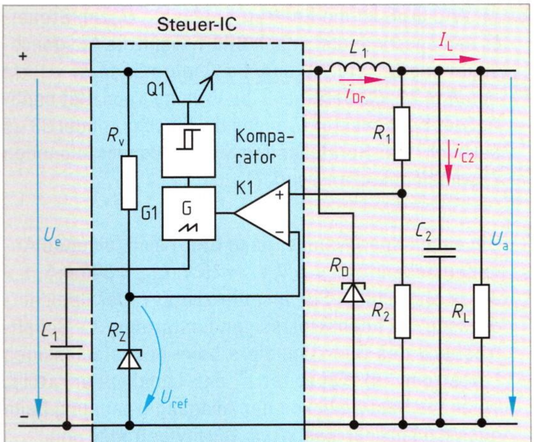


Bild 1: Durchflusswandler

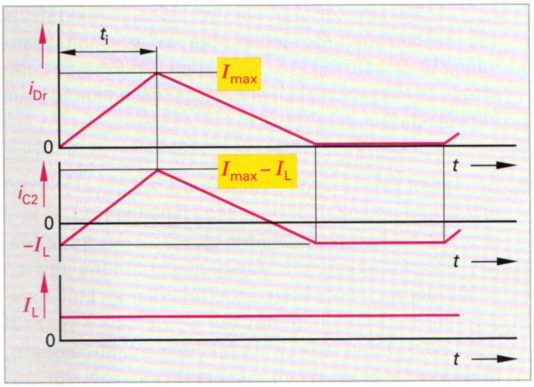


Bild 2: Ströme im Durchflusswandler

Aufgaben zu 6.11.4.2

1. Bei einem Durchflusswandler nach **Bild 1** sind folgende Angaben bekannt: U_e = 12 V, U_a = 5 V, I_L = 200 mA, I_{max} = 500 mA, t_i = 15 µs. Berechnen Sie
   a) Induktivität L_1 der Speicherdrossel,
   b) Schaltfrequenz,
   c) höchstzulässigen Laststrom.

2. Bei einem Durchflusswandler nach **Bild 1** mit U_e = 20 V, I_{max} = 500 mA und t_i = 11 µs sollen U_a = 9 V und I_L = 150 mA betragen. Als Restwelligkeit der Ausgangsspannung sind 15 mV zugelassen. Ermitteln Sie
   a) Induktivität L_1 der Speicherdrossel,
   b) Kapazität C_2 des Ladekondensators,
   c) Schaltfrequenz.

3. Ein Durchflusswandler nach **Bild 1** für U_e = 15 V mit I_{max} = 500 mA, t_i = 19 µs, L_1 = 200 µH und C_2 = 1000 µF soll einen Laststrom von 180 mA abgeben. Berechnen Sie
   a) U_a,
   b) ΔU_a,
   c) Schaltfrequenz f,
   d) Wirkungsgrad η, wenn der Eingangsstrom 130 mA beträgt.

4. Ein Durchflusswandler nach **Bild 1** mit der Schaltfrequenz 28 kHz und der Einschaltdauer 15 µs hat L_1 = 300 µH, C_2 = 500 µF, I_{max} = 500 mA und U_e = 18 V. Berechnen Sie
   a) U_a,
   b) I_L,
   c) ΔU_a.

6.11.4.3 Sperrwandler

Beim Sperrwandler wird nur während der Sperrphase des elektronischen Schalters Energie von der Spule an den Verbraucher übertragen. Sperrwandler sind für Aufwärtssteuerung und für Abwärtssteuerung geeignet. Der Steuer-IC von Schaltung **Bild 1,** vorhergehende Seite, kann auch bei Sperrwandlern mit Aufwärtssteuerung verwendet werden **(Bild 1, Bild 2).**

$$L_1 = \frac{U_e}{I_{max}} \cdot t_i \qquad C_2 = \frac{(I_{max} - I_L)^2 \cdot U_e \cdot t_i}{2 \cdot \Delta U_a \cdot I_{max} \cdot (U_a - U_e)}$$

$$f = \frac{(U_a - U_e) \cdot 2 \cdot I_L}{I_{max} \cdot U_e \cdot t_i} \qquad I_{Lmax} = \frac{I_{max} \cdot U_e}{2 \cdot U_a}$$

L_1 Induktivität der Speicherdrossel
U_e Eingangsspannung
I_{max} maximaler Strom durch den Schalttransistor
t_i Einschaltdauer des Schalttransistors
C_2 Kapazität des Ladekondensators
I_L Laststrom
ΔU_a Restwelligkeit der Ausgangsspannung
U_a Ausgangsspannung
f Schaltfrequenz des Sperrwandlers
I_{Lmax} höchstzulässiger Laststrom

Aufgaben zu 6.11.4.3

1. Im Steuer-IC des Sperrwandlers nach **Bild 1** beträgt die Referenzspannung 1,2 V. Wie groß muss der Widerstand R_1 sein, wenn die Ausgangsspannung 20 V und der Widerstand R_2 = 1,2 kΩ sein sollen?

2. a) Wie groß ist die Referenzspannung U_{ref} im Steuer-IC des Sperrwandlers nach **Bild 1,** wenn die Ausgangsspannung U_a = 10,2 V und die Widerstände R_2 = 1 kΩ und R_1 = 7,5 kΩ betragen? b) Welche Kapazität benötigt der Kondensator C_1, wenn die Einschaltdauer 33 µs sein soll? Der Hersteller des Steuer-ICs gibt folgenden Zusammenhang an: $t_i \approx C_1/(12\ \mu A/V)$.

3. Bei einem Sperrwandler nach **Bild 1** sind folgende Angaben bekannt: U_e = 5 V, U_a = 15 V, I_{max} = 500 mA, t_i = 30 µs. Berechnen Sie a) Induktivität L_1 der Speicherdrossel, b) höchstzulässigen Laststrom, c) Schaltfrequenz des Sperrwandlers beim höchstzulässigen Laststrom, d) Kapazität C_2 des Ladekondensators, wenn die Restwelligkeit der Ausgangsspannung beim höchstzulässigen Laststrom 150 mV betragen soll.

4. Ein Sperrwandler nach **Bild 1** für eine Eingangsspannung von 10 V hat eine Speicherdrossel mit L_1 = 200 µH und einen Ladekondensator mit C_2 = 1000 µF. Bei einem I_{max} = 500 mA soll der höchstzulässige Laststrom 100 mA betragen. Berechnen Sie a) Ausgangsspannung, b) Schaltfrequenz beim höchstzulässigen Laststrom, c) Restwelligkeit der Ausgangsspannung beim höchstzulässigen Laststrom.

5. Bei einem Sperrwandler nach **Bild 1** mit I_{max} = 500 mA und t_i = 20 µs sollen die Ausgangsspannung U_a = 18 V und der höchste Laststrom I_{Lmax} = 100 mA betragen. Als Restwelligkeit der Ausgangsspannung dürfen 30 mV bei I_{Lmax} auftreten. Ermitteln Sie a) Eingangsspannung, b) Induktivität der Spule, c) Kapazität des Ladekondensators, d) höchste Schaltfrequenz, e) Wirkungsgrad, wenn der Eingangsstrom 265 mA beträgt.

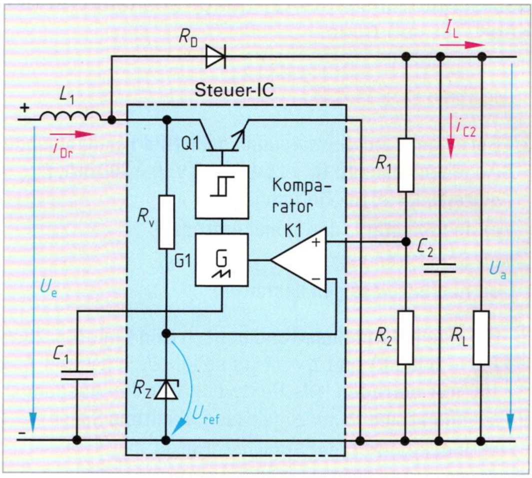


Bild 1: Sperrwandler

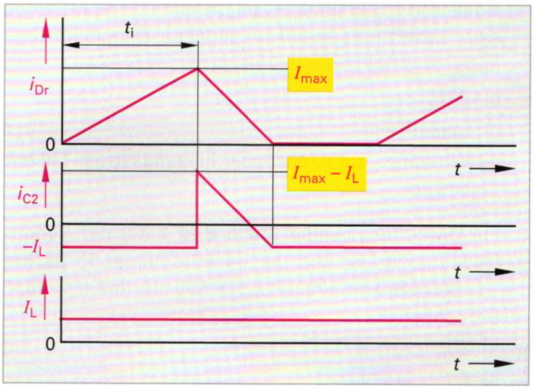


Bild 2: Ströme im Sperrwandler

7 Digitaltechnik

7.1 Aufbau der Zahlensysteme

Jedes Zahlensystem hat so viele Ziffern, wie die Basis B des Zahlensystems groß ist. Die kleinste Ziffer eines Zahlensystems hat den Wert 0, die größte Ziffer den Wert $B-1$.

Die *Stellenwerte* der Ziffern sind Potenzen der Basis des Zahlensystems **(Tabelle 1)**. Die erste Stelle links vor dem Komma bzw. dem Dezimalpunkt hat den Stellenwert B_0, die zweite B_1, die dritte B_2, die n-te Stelle B^{n-1}. Das Produkt aus Ziffer mal Stellenwert einer Stelle nennt man *Potenzwert*.

Die Summe der Prozentwerte ergibt die Zahl.

Übersteigt eine Ziffer in einer Stelle die größte Ziffer des Zahlensystems um 1, so erfolgt ein Übertrag vom Wert 1 in die links benachbarte Stelle. Die Stelle selbst wird zu 0.

Beispiel 1: Dezimalsystem

Das Dezimalsystem hat die Basis $B = 10$. Welche Werte haben die kleinste und die größte Ziffer?

Lösung:

Die kleinste Ziffer hat den Wert **0**.

Die größte Ziffer hat den Wert $B-1 = 10-1 = \mathbf{9}$.

Beispiel 2: Zahlensysteme

Ein Zahlensystem hat nur die Ziffern 0, 1, 2, 3, 4.

a) Welche Basis B hat dieses Zahlensystem?

b) Wie heißt die nächstgrößere Zahl in diesem Zahlensystem nach 2344?

Lösung:

a) $4 = B-1 \Rightarrow B = 4+1 = \mathbf{5}$

b)
$$\begin{array}{lr} & 2344 \\ + & 1 \\ \text{Übertrag} & {\scriptstyle 11} \\ \hline & \mathbf{2400} \end{array}$$

Aufgaben zu 7.1

1. Ein Zahlensystem wird Sechser-Zahlensystem genannt.
a) Wie lauten die Ziffern dieses Zahlensystems?
b) Wie heißt die Basis des Systems?

2. Es ist ein Siebener-Zahlensystem gegeben.
a) Wie lauten die Ziffern dieses Zahlensystems?
b) Wie heißt die Basis dieses Systems?

3. Ein Zahlensystem hat die Ziffern 0, 1, 2, 3, 4, 5, 6, 7.
a) Benennen Sie dieses Zahlensystem.
b) Welche Basis hat dieses Zahlensystem?

4. Von einem Zahlensystem ist die größte Ziffer mit 5 angegeben. Welche Basis hat dieses Zahlensystem?

5. Welchen Stellenwert hat die fünfte Stelle von rechts bei einer ganzen Dezimalzahl?

6. Welchen Stellenwert hat die achte Stelle von rechts bei einer ganzen Dezimalzahl?

7. Welche Stellenwerte haben die Ziffern der Dezimalzahl 4876?

8. Welche Stellenwerte hat eine fünfstellige Zahl eines Zahlensystems mit der Basis B?

9. Berechnen Sie die Stellenwerte der Zahl 2342 eines Zahlensystems mit der Basis 5.

10. Berechnen Sie die Stellenwerte einer fünfstelligen Zahl des Zahlensystems mit Basis 8 (Oktalsystem).

11. Ein Zahlensystem hat die Ziffern 0 bis 7.
a) Wie lautet die nächstgrößere Zahl nach 7067?
b) Welche Zahl folgt auf die Zahl 277?
c) Welche Stellenwerte hat die Zahl 567?

12. Ein Zahlensystem hat die Ziffern 0, 1, 2, 3.
a) Wie lautet die nächstgrößere Zahl nach 333?
b) Welche Stellenwerte hat die Zahl 2023?
c) Welche Potenzwerte hat die Zahl 2023?

Tabelle 1: Aufbau der Dezimalzahl 5341,26

Ziffer	5	3	4	1	2	6
Benennung	Tausender	Hunderter	Zehner	Einer	Zehntel	Hundertstel
Stellenwert	$10^3 = 1000$	$10^2 = 100$	$10^1 = 10$	$10^0 = 1$	$10^{-1} = 0{,}1$	$10^{-2} = 0{,}01$
Potenzwert	$5 \cdot 10^3 = 5000$	$3 \cdot 10^2 = 300$	$4 \cdot 10^1 = 40$	$1 \cdot 10^0 = 1$	$2 \cdot 10^{-1} = 0{,}2$	$6 \cdot 10^{-2} = 0{,}06$

7.2 Dualzahlen

Dualzahlen bestehen aus den zwei Ziffern 0 und 1. Die kleinste Ziffer ist 0, die größte Ziffer ist 1.

7.2.1 Umwandlung von Dualzahlen in Dezimalzahlen

Für die Umwandlung werden das Potenzwertverfahren und das Multiplikations-Additions-Verfahren verwendet.

Potenzwert-Verfahren:

Dualzahlen wandelt man in Dezimalzahlen um, indem man die Potenzwerte addiert.

Beispiel 1: Potenzwerte beim Dualsystem

Eine Dualzahl lautet 1 0110.

a) Berechnen Sie die Potenzwerte.

b) Wie heißt die entsprechende Dezimalzahl?

Lösung:

a)

Zahl:	1	0	1	1	0
Stelle:	5.	4.	3.	2.	1.
Potenzwert:	$\mathbf{1 \cdot 2^4}$	$\mathbf{0 \cdot 2^3}$	$\mathbf{1 \cdot 2^2}$	$\mathbf{1 \cdot 2^1}$	$\mathbf{0 \cdot 2^0}$

b) $1 \cdot 2^4 + 0 \cdot 2^3 + 1 \cdot 2^2 + 1 \cdot 2^1 + 0 \cdot 2^0$

$= 16 + 0 + 4 + 2 + 0 = \mathbf{22}$

Beispiel 2: Potenzwerte beim Dualsystem

Eine Dualzahl lautet 11,1101.

a) Berechnen Sie die Potenzwerte.

b) Wie heißt die entsprechende Dezimalzahl?

Lösung:

a)

Zahl:	1	1	,	1	1	0	1
Stelle:	2.	1.		1.	2.	3.	4.
	links vom Komma		|	rechts vom Komma			
Potenzwert:	$\mathbf{1 \cdot 2^1}$	$\mathbf{1 \cdot 2^0}$		$\mathbf{1 \cdot 2^{-1}}$	$\mathbf{1 \cdot 2^{-2}}$	$\mathbf{0 \cdot 2^{-3}}$	$\mathbf{1 \cdot 2^{-4}}$

b)

$1 \cdot 2^1 + 1 \cdot 2^0 + 1 \cdot 2^{-1} + 1 \cdot 2^{-2} + 0 \cdot 2^{-3} + 1 \cdot 2^{-4}$

$= 2 + 1 + 0{,}5 + 0{,}25 + 0 + 0{,}0625$

$= \mathbf{3{,}8125}$

Multiplikations-Additions-Verfahren:

Man multipliziert den Wert der Ziffer der höchsten Stelle mit 2 und addiert den Wert der Ziffer der zweithöchsten Stelle dazu. Das Ergebnis schreibt man unter die zweithöchste Stelle der Dualzahl.

Diese Dezimalzahl multipliziert man wieder mit 2, addiert zum Ergebnis der Multiplikation den Wert der dritthöchsten Stelle der Dualzahl hinzu und schreibt das Ergebnis unter die dritthöchste Stelle der Dualzahl. Dieses Verfahren setzt man bis zur ersten Stelle fort. Unter dieser Stelle steht dann die gesuchte Dezimalzahl.

Man kann in der Lösungszeile auch auf den Rechengang verzichten und nur das Ergebnis unter der Dualziffer eintragen.

Beispiel 3: Umwandlung dual ⇒ dezimal

Wandeln Sie die Dualzahl 10010 nach dem Multiplikations-Additions-Verfahren in eine Dezimalzahl um.

Lösung:

1	0	0	1	0
	$2 \cdot 1 + 0 = 2$	$2 \cdot 2 + 0 = 4$	$2 \cdot 4 + 1 = 9$	$2 \cdot 9 + 0 = \mathbf{18}$

Aufgaben zu 7.2.1

1. Wandeln Sie die Dualzahl 101 in eine Dezimalzahl um.

2. Wandeln Sie die Dualzahl 10101 in eine Dezimalzahl um.

Wandeln Sie in Dezimalzahlen um mit dem Potenzwertverfahren:

3. a) 1010 b) 1100 c) 1101 d) 11101

4. a) 110010 b) 110101 c) 111001 d) 101001

5. a) 11011,11 b) 11,011 c) 1110,0111 d) 1100,1101

6. a) 101,01 b) 1111,11 c) 10101,001 d) 11101,1101

Wandeln Sie in Dezimalzahlen um mit dem Multiplikations-Additions-Verfahren:

7. a) 110101 b) 1110 c) 10001 d) 1101101

8. a) 101010 b) 1110001 c) 110011 d) 10011110

9. a) 111,1011 b) 110,0011 c) 11101,0111 d) 0,11011

10. a) 1001,0011 b) 11,10101 c) 11001,101 d) 0,001001

7.2.2 Umwandlung von Dezimalzahlen in Dualzahlen

Für die Umwandlung werden das Zerlegungsverfahren und das Resteverfahren verwendet.

Zerlegungsverfahren:

Die Dezimalzahlen zerlegt man in eine Summe von Zweierpotenzen.

Beispiel 1: Zerlegungsverfahren

Wandeln Sie die Dezimalzahl 9 in eine Dualzahl um.

Lösung:

1. Schritt: Die nächsttiefer liegende Zweierpotenz ist $8 = 2^3$. Die Dualzahl hat also 4 Stellen. Die 4. Stelle hat den Wert 1, also Ziffer 1.

2. Schritt: $9 - 8 = 1$. Die zu 1 nächstliegende Zweierpotenz ist $2^0 = 1$. Die 1. Stelle hat den Wert 1, also Ziffer 1. Die restlichen Stellen haben die Ziffern 0.

Ergebnis: Die der Dezimalzahl 9 entsprechende Dualzahl lautet **1001**.

Resteverfahren:

Die ganzzahlige Dezimalzahl wird durch 2 dividiert, Ergebnis und Rest werden aufgeschrieben. Danach wird das Ergebnis in gleicher Weise bis auf 0 dividiert. Die Reste sind die Ziffern der Dualzahl. Von unten nach oben gelesen ergeben sie die Dualzahl.

Beispiel 2: Resteverfahren

Wandeln Sie die Dezimalzahl 22 in eine Dualzahl um.

Lösung:

	Rest		Dualziffer	
22 : 2 = 11	0	⇒	0	↑
11 : 2 = 5	1	⇒	1	
5 : 2 = 2	1	⇒	1	Leserichtung
2 : 2 = 1	0	⇒	0	
1 : 2 = 0	1	⇒	1	
	22	≙	**10110**	

Für die Nachkommastellen von Dezimalzahlen ist ein entgegengesetztes Verfahren, also Multiplikation mit 2, anzuwenden. Ergibt die Multiplikation z.B. $0{,}67 \cdot 2 = 1{,}34$, so wird die 1 als Dualziffer notiert und der Rest 0,34 wieder mit 2 multipliziert.

Die Rechnung ist beendet, wenn die Nachkommastelle 0 ist. Tritt dies nicht ein, erfolgt Abbruch. Das Ergebnis ist hier von oben nach unten zu lesen.

Beispiel 3: Umwandlung dezimal ⇒ dual

Wandeln Sie die Dezimalzahl 0,625 in eine Dualzahl um.

Lösung:

	Rest		Dualziffer	
0,625 · 2 = 1	,25	⇒	1	
0,25 · 2 = 0	,5	⇒	0	Leserichtung ↓
0,5 · 2 = 1	,0	⇒	1	
	0,625	≙	**0,101**	

Aufgaben zu 7.2.2

1. Wandeln Sie die Dezimalzahlen durch Zerlegung in Zweierpotenzen in Dualzahlen um:
   a) 6 b) 11 c) 14 d) 17 e) 25

2. Wandeln Sie die Dezimalzahlen durch Zerlegung in Zweierpotenzen in Dualzahlen um:
   a) 5 b) 10 c) 13 d) 22 e) 35

3. Wandeln Sie die Dezimalzahlen nach dem Restverfahren in Dualzahlen um:
   a) 5423 b) 6725 c) 306 d) 872 e) 1010 f) 257

4. Wandeln Sie die Dezimalzahlen nach dem Restverfahren in Dualzahlen um:
   a) 2223 b) 1002 c) 876 d) 895 e) 17 f) 3245

5. Schreiben Sie die Dezimalzahlen als Dualzahlen:
   a) 34 b) 64 c) 16,25

6. Schreiben Sie die Dezimalzahlen als Dualzahlen:
   a) 28 b) 32 c) 15,8125

7. Wandeln Sie in Dualzahlen um:
   a) 1,54 b) 10,25 c) 0,45

8. Wandeln Sie in Dualzahlen um:
   a) 4,5 b) 0,052 c) 15,025

9. Wie lauten die den Dezimalzahlen entsprechenden Dualzahlen?
   a) 20,02 b) 17,5 c) 3,75

10. Wie lauten die den Dezimalzahlen entsprechenden Dualzahlen?
    a) 1,76 b) 0,086 c) 12,25

7.2.3 Addition und Subtraktion von Dualzahlen

0 + 0 = 0	0 – 0 = 0
1 + 0 = 1	1 – 0 = 1
1 + 1 = 10	1 – 1 = 0
	10 – 1 = 1

Bei der Addition von Dualzahlen werden die Überträge in der nächsthöheren Stelle mitaddiert. Bei der Subtraktion wird von der nächsthöheren Stelle eine 1 entliehen.

Beispiel 1: Addition

Berechnen Sie 10110 + 11010.

Lösung:

```
  10110
+ 11010
  1111
-------
 110000
```

Beispiel 2: Subtraktion

Berechnen Sie 101101 – 11111.

Lösung:

```
 101101
– 11111
  1111
-------
 001110
```

Aufgaben zu 7.2.3

Berechnen Sie:

1. a) 110101 + 11011 b) 101011 + 111001
   c) 100101 + 1100101 d) 111111 + 1010
2. a) 100010 + 1111 b) 1101011 + 11101
   c) 100001111 + 1010001 d) 1111111 + 100001
3. a) 1100 – 1001 b) 1111 – 1010
   c) 11001 – 1
4. a) 10011 – 10001 b) 111000 – 10
   c) 101010 – 1001
5. a) 111011 – 1101 b) 1111101 – 11111
   c) 101101 – 100111
6. a) 111011 – 11001 b) 1010101 – 101010
   c) 11001100 – 1100110

7.2.4 Multiplikation und Division von Dualzahlen

1 · 1 = 1	0 : 1 = 0
1 · 0 = 0	1 : 1 = 1

Die Multiplikation von Dualzahlen wird wie bei Dezimalzahlen durch stellenverschobenes Untereinanderschreiben der einzelnen Produkte und anschließender Addition durchgeführt. Entsprechend geht man bei der Division vor.

Beispiel 3: Multiplikation

Berechnen Sie 1011 · 101.

Lösung:

```
1011 · 101
1011
 0000
  1011
 1
------
110111
```

Beispiel 4: Division

Berechnen Sie 10110 : 100.

Lösung:

```
10110 : 100 = 101,1
100
 110
 100
  100
  100
  000
```

Aufgaben zu 7.2.4

1. Berechnen Sie mit Dualzahlen:
   a) 6 · 5 b) 12 · 7 c) 3 · 8 d) 5 · 5
2. Berechnen Sie mit Dualzahlen:
   a) 6 · 7 b) 8 · 14 c) 4 · 5 d) 5 · 6
3. Lösen Sie die folgenden Aufgaben:
   a) 110 · 11,1 b) 1101 · 100
   c) 1011 · 1010 d) 111,11 · 101
4. Führen Sie folgende Berechnungen durch:
   a) 101,1 · 111 b) 1001 · 1000
   c) 10010 · 11 d) 1001,11 · 10
5. Berechnen Sie mit Dualzahlen:
   a) 15 : 5 b) 24 : 6 c) 8 : 2 d) 16 : 4
6. Berechnen Sie:
   a) 11011 : 110 b) 10110,1 : 110
   c) 111,111 : 11 d) 101010 : 1100

7.2.5 Subtraktion durch Komplementaddition

3ei der Komplementaddition (von lat. complementum = Ergänzung) wird die Subtraktion auf eine Addition zurückgeführt. Man bildet das 1-Komplement (Einerkomplement) bei Dualzahlen, indem man die Ziffern invertiert.

Zum 1-Komplement addiert man in der ersten Stelle von rechts eine 1. Dieses 2-Komplement (Zweierkomplement) wird anschließend zum Minuenden addiert. Tritt ein Übertrag in die höchste Stelle auf, so wird dieser im Ergebnis gestrichen. Der Rest ist eine positive Zahl. Tritt im Ergebnis kein Übertrag in die höchste Stelle auf, so wird von der Ergebniszahl das 1-Komplement gebildet und in der ersten Stelle um 1 erhöht. Diese Zahl erhält ein negatives Vorzeichen.

Beispiel 1: Subtraktion mit positivem Ergebnis

Berechnen Sie 1100 – 11.

Lösung:

1. Schritt:	– 0011	Subtrahend auf Länge des Minuenden bringen
2. Schritt:	1100	1-Komplement des Subtrahenden bilden, 1-Komplement
	+ 1	und 1 addieren
	1101	2-Komplement
3. Schritt:	1100	
	+ 1101	Addition des 2-Komplements
	11	
	11001	Übertrag in höchster Stelle
4. Schritt:	11001	ergibt positives Vorzeichen, weglassen
Ergebnis:	**1001**	

Beispiel 2: Subtraktion mit negativem Ergebnis

Berechnen Sie 111 – 1010.

Lösung:

1. Schritt:	0101	2-Komplement des
	+ 1	Subtrahenden bilden
	0110	
2. Schritt:	111	
	+ 0110	Addition
	11	
	1101	
3. Schritt:	0010	kein Übertrag in die höchste
	+ 1	Stelle, 1-Komplement bilden
	0011	und 1 addieren
Ergebnis:	**–11**	

Das Zweierkomplement kann negative ganze Zahlen im Dualsystem darstellen ohne die Vorzeichen + und –.

Aufgaben zu 7.2.5

Berechnen Sie:

1. a) 1101 – 110 b) 11101 – 111
   c) 101010 – 1010 d) 111101 – 11010

2. a) 111011 – 1100 b) 11011 – 110
   c) 11001100 – 10101 d) 11001 – 1111

3. a) 111 – 10010 b) 1101 – 1111
   c) 110110 – 111111 d) 101 – 111

4. a) 1110100 – 111110111 b) 10 – 1111
   c) 111 – 11011 d) 1111 – 10111

5. Die Dezimalzahlen 2345 und 253 sind gegeben. Es soll die Differenz 2345 – 253 gebildet werden. a) Wandeln Sie die Dezimalzahlen in Dualzahlen um. b) Bilden Sie die Differenz. c) Bilden Sie die Differenz nach dem Verfahren von Beispiel 1. d) Kontrollieren Sie das Ergebnis durch die Dezimalrechnung.

6. Die Dezimalzahlen 632, 531 und 23 sind gegeben. Es soll mit Dualzahlen die Berechnung 632 – 531 + 23 durchgeführt werden. a) Wandeln Sie die Dezimalzahlen um. b) Führen Sie die Berechnung durch.

7. Bilden Sie aus den Dezimalzahlen 1654 und 345 die Differenz 1654 – 345. a) Wandeln Sie die Dezimalzahlen in Dualzahlen um. b) Bilden Sie die Differenz nach dem Verfahren von Beispiel 1. c) Kontrollieren Sie das Ergebnis durch Dezimalrechnung.

8. Die Dezimalzahlen 254, 332 und 25 sind gegeben. Mit Dualzahlen soll die Berechnung 254 – 332 + 25 erfolgen. a) Wandeln Sie die Dezimalzahlen in Dualzahlen um. b) Führen Sie die Berechnung aus. c) Kontrollieren Sie das Ergebnis durch Dezimalrechnung.

7.3 BCD-Codes

BCD[1]-Codes verwendet man noch bei Digitaluhren und bei einigen AD-Umsetzern. Zum Rechnen ist von diesen BCD-Codes z. B. der 8-4-2-1-Code **(Tabelle 1)** geeignet. Für jede Dezimalziffer sind vier Binärziffern = 1 Tetrade[2] erforderlich. Bei der Addition muss zur Ergebnistetrade der Wert 0110 addiert werden, wenn ein Tetradenübertrag oder eine Pseudotetrade (Tetrade, die im Code nicht vorkommt) entsteht (Tabelle 1). Bei der Subtraktion gelten besondere Regeln (Tabellenbuch Informations- und Systemtechnik).

Tabelle 1: 8-4-2-1-Code

Dezimalziffer	8-4-2-1-Code	Dezimalziffer	8-4-2-1-Code
0	0000	5	0101
1	0001	6	0110
2	0010	7	0111
3	0011	8	1000
4	0100	9	1001
Stellenwert	8421	Stellenwert	8421

Korrekturwert beim Addieren: + 0110
bei Pseudotetrade erfolgt Tetradenübertrag

Beispiel 1: Rechnen im 8-4-2-1-Code

Berechnen Sie 16 + 15 im 8-4-2-1-Code.

Lösung:

```
16:    0001 0110
15:  + 0001 0101
            1 1
     -----------
       0010 1011   Pseudotetrade
            0110   Korrektur
            111
     -----------
31:    0011 0001
```

Beispiel 2: Rechnen im 8-4-2-1-Code

Berechnen Sie 8 + 5 + 3 im 8-4-2-1-Code.

Lösung:

```
8:     0000 1000
5:   + 0000 0101
     -----------
       0000 1101   Pseudotetrade
            0110   Korrektur
            11
     -----------
       0001 0011
3:   + 0000 0011
              11
     -----------
16:    0001 0110
```

Aufgaben zu 7.3

Berechnen Sie im 8-4-2-1-Code:

1. a) 3 + 5 b) 8 + 3 c) 4 + 5 d) 6 + 8
2. a) 2 + 3 b 9 + 4 c) 5 + 5 d) 7 + 6
3. a) 6 + 8 b) 2 + 1 c) 17 + 5 d) 18 + 12
4. a) 6 + 7 b) 5 + 2 c) 28 + 3 d) 22 + 17
5. a) 13 + 15 b) 18 + 33 c) 6 + 15 d) 22 + 11
6. a) 26 + 17 b) 42 + 88 c) 27 + 72 d) 36 + 15
7. a) 7 + 5 + 4 b) 18 + 14 + 22 c) 13 + 12 + 2
8. a) 6 + 2 + 1 b) 17 + 3 + 14 c) 18 + 22 + 5

7.4 Hexadezimalzahlen

Das Hexadezimalsystem (Sedezimalsystem) hat die Basis $B = 16$. Bei den Hexadezimalziffern mit den Werten 10 bis 15 dienen die ersten sechs Buchstaben des Alphabets als Zahlenzeichen.

7.4.1 Hexadezimalzahlen und Dualzahlen

Hexadezimalzahlen wandelt man in Dualzahlen um, indem man für jede Ziffer der Hexadezimalzahl die entsprechende vierstellige Dualzahl schreibt.

Beispiel 3: Hexadezimalzahl ⇒ Dualzahl

Wandeln Sie die Hexadezimalzahl CAFE in eine Dualzahl um.

Lösung:

Hexadezimalzahl:	C	A	F	E
Dualzahl:	**1100**	**1010**	**1111**	**1110**

Dualzahlen wandelt man in Hexadezimalzahlen um, indem man in der gegebenen Dualzahl von rechts Vierergruppen bildet und für diese die entsprechenden Hexadezimalziffern einsetzt.

Beispiel 4: Dualzahl ⇒ Hexadezimalzahl

Wandeln Sie die Dualzahl 1 1101 0101 in eine Hexadezimalzahl um.

Lösung:

Dualzahl:	0001	1101	0101	
Hexadezimalzahl:	1	D	5	= **1D5**

[1] BCD von Binary Coded Decimal = binär codiertes Zehnersystem
[2] griech. Tetrade = Vierergruppe

Aufgaben zu 7.4.1

1. Wandeln Sie die Hexadezimalzahlen in Dualzahlen um:
   a) 11 (sprich: eins eins) b) 1C
   c) ACF d) 33D

2. Drücken Sie die Hexadezimalzahlen als Dualzahlen aus:
   a) 14 (sprich: eins vier) b) 2E
   c) 46B d) FFA

3. Wandeln Sie folgende Hexadezimalzahlen in Dualzahlen um:
   a) EE b) ABC
   c) EF65 d) 7B2

4. Schreiben Sie die Hexadezimalzahlen als Dualzahlen:
   a) CD0 b) AFF
   c) 457D d) 52EF

5. Wandeln Sie die Dualzahlen in Hexadezimalzahlen um:
   a) 110010 b) 1101
   c) 11011 1101 d) 11000110

6. Schreiben Sie die Dualzahlen als Hexadezimalzahlen:
   a) 11100 b) 1110
   c) 10101010 d) 110011 0011

7. Wie lauten die den Dualzahlen entsprechenden Hexadezimalzahlen?
   a) 11110 b) 10001
   c) 1001101 d) 11110110

8. Wandeln Sie folgende Dualzahlen in Hexadezimalzahlen um:
   a) 110011 b) 1001001
   c) 1001101011 d) 11100011 1101

7.4.2 Addition und Subtraktion von Hexadezimalzahlen

Für die Addition und Subtraktion von Hexadezimalzahlen gelten die gleichen Regeln wie im Dezimalsystem. Zu beachten ist nur, dass eine übertragene oder geborgte 1 den Wert 16 hat. Ferner müssen für die Dezimalzahlen 10 bis 15 die Buchstaben A bis F gesetzt werden.

Beispiel 1: Addition von Hexadezimalzahlen

Addieren Sie die Hexadezimalzahlen 2A + 35.

Lösung:

2A		0010 1010
+ 35	⇔	+ 0011 0101
5F		**0101 1111**

Beispiel 2: Addition von Hexadezimalzahlen

Addieren Sie 6BC + 8AE.

Lösung:

6BC		0110 1011 1100
+ 8AE	⇔	+ 1000 1010 1110
F6A		**1111 0110 1010**

Beispiel 3: Subtraktion von Hexadezimalzahlen

Berechnen Sie 6B – 4E.

Lösung:

Da E von B nicht abgezogen werden kann, muss eine 1 mit dem dezimalen Wert 16 von der nächsthöheren Stelle geborgt werden. (B + 16) – E ergibt dann D.

6B		0110 1011
– 4E	⇔	– 0100 1110
1D		**0001 1110**

Aufgaben zu 7.4.2

1. Zur leichteren Addition von Hexadezimalzahlen soll eine Additionstafel angelegt werden. Dazu sind die Hexadezimalziffern 0 bis F waagrecht in einer Zeile nebeneinander zu schreiben. Unter der 0 trägt man senkrecht untereinander die Hexadezimalziffern 1 bis F auf. a) Bilden Sie die Summe aus Zeilenziffer und Spaltenziffer und tragen Sie diese in das entsprechende Feld der Tafel ein. b) Verbinden Sie durch eine Treppenlinie in der Tafel die Stellen jeder Spalte, an der F in 10 übergeht. c) Vergleichen Sie die Hexadezimalzahlen über und unter der Treppenlinie.

2. Führen Sie mit der in Aufgabe 1 angelegten Additionstafel folgende Addition von Hexadezimalzahlen durch:
   a) 3 + D b) 8 + F c) 2 + B d) 9 + F

3. Führen Sie mit der in Aufgabe 1 angelegten Additionstafel folgende Berechnungen durch:
   a) 7 + C b) 6 + F c) D + C d) E + E

4. Berechnen Sie
   a) B – 6 b) F – 9 c) E – A d) AB – 3F e) E4 – D8

5. Berechnen Sie
   a) E – 4 b) B – 9 c) F – E d) CD – 9B e) AE – 8F

6. Die Dezimalzahlen 945 und 432 sind gegeben. a) Wandeln Sie diese Dezimalzahlen in Hexadezimalzahlen um. b) Berechnen Sie die Summe 945 + 432 mit den unter a) ermittelten Hexadezimalzahlen. c) Berechnen Sie die Differenz 945 – 432 mit den Hexadezimalzahlen. d) Wandeln Sie die Ergebniszahlen von b) und c) in Dezimalzahlen um, und vergleichen Sie mit der Dezimalrechnung.

7.4.3 Hexadezimalzahlen und Dezimalzahlen

Hexadezimalzahlen wandelt man in Dezimalzahlen um, indem man die Potenzwerte der Stellen der Hexadezimalzahl berechnet und diese addiert.

Beispiel 1: Hexadezimalzahl ⇒ Dezimalzahl

Wie lautet die der Hexadezimalzahl 1AD3 entsprechende Dezimalzahl?

Lösung:

	1		A		D		3	
	$1 \cdot 16^3$	+	$10 \cdot 16^2$	+	$13 \cdot 16^1$	+	$3 \cdot 16^0$	
=	4096	+	2560	+	208	+	3	= **6867**

Will man die Berechnung von 16er-Potenzen umgehen, so wandelt man die Hexadezimalzahl zunächst in die entsprechende Dualzahl um. Die Dualzahl wandelt man z. B. nach dem Multiplikations-Additions-Verfahren in die gesuchte Dezimalzahl um.

Beispiel 2: Hexadezimalzahl ⇒ Dualzahl ⇒ Dezimalzahl

Welche Dezimalzahl entspricht der Hexadezimalzahl 2E6?

Lösung:

1. Schritt: Umwandlung Hexadezimal ⇒ Dual:
2E6 = 0010 1110 0110

2. Schritt: Umwandlung Dual ⇒ Dezimal:

1	0	1	1	1	0	0	1	1	0
	2	5	11	23	46	92	185	371	**742**

Dezimalzahlen wandelt man in Hexadezimalzahlen um, indem man nach dem Resteverfahren die Dezimalzahl bis auf 0 durch 16 teilt und die Reste als Hexadezimalziffern anschreibt.

Beispiel 3: Dezimalzahl ⇒ Hexadezimalzahl

Wandeln Sie die Dezimalzahl 4299 in eine Hexadezimalzahl um.

Lösung:

	Rest	Hexadezimalziffer	
4299 : 16 = 268	11	B	↑ Leserichtung
268 : 16 = 16	12	C	
16 : 16 = 1	0	0	
1 : 16 = 0	1	1	
4299 =		**10CB**	

Beispiel 4: Dezimalzahl ⇒ Hexadezimalzahl

Wandeln Sie die Dezimalzahl 4296 in eine Hexadezimalzahl um.

Lösung:

	Rest	Hexadezimalziffer	
$4296 : 16^3 = 1$	200	1	↓ Leserichtung
$200 : 16^2 = 0$	200	0	
$200 : 16^1 = 12$	8	C	
$8 : 16^0 = 0$	8	8	
4296 =	**10C8**		

Will man das Teilen durch 16 vermeiden, so kann man eine gegebene Dezimalzahl zunächst in die entsprechende Dualzahl verwandeln. Aus der Dualzahl gewinnt man durch Bilden von Vierergruppen die gesuchte Hexadezimalzahl.

Beispiel 5: Dezimalzahl ⇒ Dualzahl ⇒ Hexadezimalzahl

Wandeln Sie die Dezimalzahl 42 in eine Hexadezimalzahl um.

Lösung:

1. Schritt: Umwandlung Dezimal ⇒ Dual:

	Rest	Dualziffer	
42 : 2 = 21	0	0	↑ Leserichtung
21 : 2 = 10	1	1	
10 : 2 = 5	0	0	
5 : 2 = 2	1	1	
2 : 2 = 1	0	0	
1 : 2 = 0	1	1	

2. Schritt: Umwandlung Dual ⇒ Hexadezimal:
42 ≙ 0010 1010
2 A = **2A**

Aufgaben zu 7.4.3

1. Wandeln Sie in Dezimalzahlen um: a) 3E b) AD c) 4F d) 9D
2. Wandeln Sie die Hexadezimalzahlen in Dezimalzahlen um: a) 27 b) 6A3 c) 7DF4 d) 80BC
3. Welchen Dezimalzahlen entsprechen die Hexadezimalzahlen? a) 2B0 b) AA3 c) 6FF d) 03B
4. Geben Sie die Dezimalzahlen zu den Hexadezimalzahlen an: a) 66F b) 80C c) ABC d) EEA
5. Wandeln Sie die Dezimalzahlen in Hexadezimalzahlen um: a) 56 b) 18 c) 23 d) 85 e) 334 f) 741 g) 345 h) 4521
6. Wie lauten die Hexadezimalzahlen zu den Dezimalzahlen? a) 16 b) 36 c) 72 d) 79

7.5 Kombinatorische Digitaltechnik (Schaltnetze)

7.5.1 Schaltalgebraische Begriffe

Die Schaltalgebra beschreibt bei logischen Schaltungen die Verknüpfung der Schaltelemente. Aus der Wertetabelle für die Variablen kann man mit den Verknüpfungszeichen die Schaltfunktion aufstellen **(Tabelle 1).** Die UND-Verknüpfung, z. B. bei Reihenschaltung zweier Schließer, wird durch „∧" (sprich: und) ausgedrückt, die ODER-Verknüpfung, z. B. bei Parallelschaltung zweier Schließer durch „∨" (sprich: oder). Der Umkehr-Term einer Variablen, z. B. bei Steuerung eines Relais über einen Öffner, wird durch einen Strich über der Variablen (z. B. $\bar{a}$; sprich: a nicht) gekennzeichnet.

Das Zeichen „∧" kann in der Rechnung weggelassen werden, entsprechend wie das Zeichen „·" bei der Multiplikation.

In der Schaltalgebra kennzeichnet man Signale mit *kursiv* (schräg) gedruckten Kleinbuchstaben, bei Bedarf mit angehängten Zahlenindizes. Anschlüsse und Bauelemente kennzeichnet man mit senkrecht gedruckten Großbuchstaben.

Aus der Wertetabelle erhält man die Schaltfunktion, wenn man von jeder Zeile mit $s = 1$ aus den Variablen einen UND-Term bildet und die verschiedenen UND-Terme mit ∨ verknüpft (ODER-Normalform).

Meist kann die so gewonnene Funktion noch vereinfacht werden.

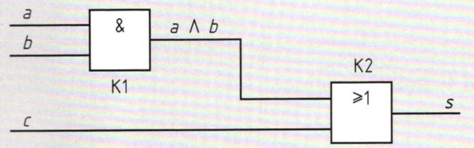
In gleicher Weise kann man die invertierte Schaltfunktion $\bar{s}$ aus den Zeilen mit $s = 0$ erhalten.

Aufgaben zu 7.5.1

1. Stellen Sie von der Schaltung **Bild 2** die Wertetabelle für die Signale *e* und *a* von E und A auf. (Wert 1 bedeutet: Spannung vorhanden).
2. Stellen Sie von der Schaltung **Bild 3** die Wertetabelle für die Signale e, a_1, a_2 auf. (Wert 1 bedeutet: Spannung vorhanden).
3. Stellen Sie von Schaltung **Bild 1,** folgende Seite, die Wertetabelle mit e_1, e_2, e_3 und k_2 auf.
4. Geben Sie von Schaltung **Bild 1,** folgende Seite, die Wertetabelle für e_1, e_2, e_3, e_4 und a_2 an.

Tabelle 1: Verknüpfungszeichen in der Digitaltechnik

Operation	DIN EN	US-Norm	Grafcet	VHDL
UND	∧	·	·	&
ODER	∨	+	+	#
NICHT	‾	–	/	!



$s = (a \wedge b) \vee c$				
a	*b*	*a* ∧ *b*	*c*	*s*
0	0	0	0	0
0	0	0	1	1
0	1	0	0	0
0	1	0	1	1
1	0	0	0	0
1	0	0	1	1
1	1	1	0	1
1	1	1	1	1

Bild 1: Schaltung und Wertetabelle der Schaltfunktion $s = (a \wedge b) \vee c$

Beispiel 1: Schaltfunktion zu Bild 1

Zu der Reihenschaltung der Schließer *a* und *b* ist ein Schließer *c* parallel geschaltet. a) Wie lautet die Schaltfunktion *s*? b) Stellen Sie die Wertetabelle auf.

Lösung:

a) Die Reihenschaltung von *a* und *b* ergibt einen UND-Term. Dieser bildet zusammen mit *c* einen ODER-Term. $s = (\boldsymbol{a} \wedge \boldsymbol{b}) \vee \boldsymbol{c}$

b) **Bild 1**

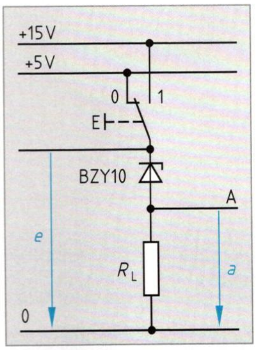


Bild 2: Schaltung mit Z-Diode

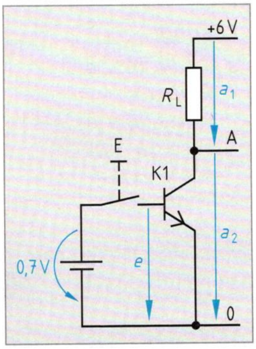


Bild 3: Schaltung mit Transistor

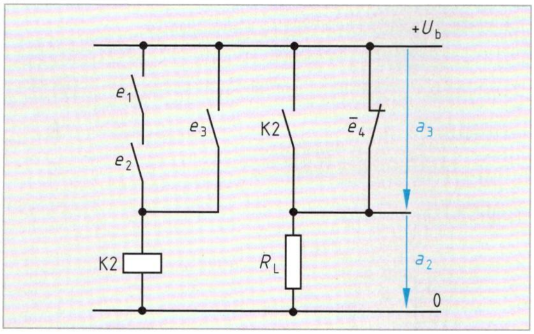


Bild 1: Relaisschaltung

5. Zeichnen Sie die Schaltung mit binären Elementen (Tabellenbuch Informationstechnik) für folgende Schaltfunktionen.

a) $s_1 = a \vee b$ b) $s_2 = a \wedge b \vee \overline{c}$
c) $s_3 = (a \wedge b) \vee c$ d) $s_4 = (a \wedge b) \vee c\overline{d}$

6. Zeichnen Sie die Schaltung mit binären Elementen für folgende Schaltfunktionen.

a) $s_1 = a \wedge b$ b) $s_2 = b \wedge c \wedge a$
c) $s_3 = (a \wedge c) \vee \overline{b}$ d) $s_4 = (a \wedge b) \vee c \vee d$

7. Wie lautet die Schaltfunktion vom Ausgangssignal a_2 der Schaltung **Bild 1?**

8. Schreiben Sie die Schaltfunktion für Ausgangssignal a_3 von Schaltung **Bild 1.**

7.5.2 Kommutativgesetz der Schaltalgebra

Das Kommutativgesetz (Vertauschungsgesetz) gilt in UND-Termen und in ODER-Termen.

Beispiel 1: Kommutativgesetz

Wenden Sie das Kommutativgesetz an auf die Schaltfunktion $s = (a \wedge b) \vee c$.

Lösung:

$s = (a \wedge b) \vee c$
$= ab \vee c$
$= (b \wedge a) \vee c$
$= c \vee (a \wedge b)$
$= c \vee (b \wedge a)$

Für die UND-Terme gelten die Rechenregeln der Multiplikation, jedoch ist $x \wedge x = x$.

Für die ODER-Terme gelten die Rechenregeln der Addition, jedoch ist $1 \vee x = 1$ und $x \vee x = x$.

In der Schaltalgebra gibt es keine Zahlen 2, 3, 4,... und auch kein Quadrat.

Enthalten die Terme die Zeichen 1 oder 0, so is oft eine zusammenfassende Berechnung mög lich.

Beispiel 2: Schaltalgebraisches Umformen

Berechnen Sie: a) $(a \wedge 1) \vee (b \wedge 0)$; b) $(a \wedge 1) \vee ($

Lösung:

a) $(a \wedge 1) \vee (b \wedge 0) = a1 \vee b0 = a1 = \boldsymbol{a}$

b) $(a \wedge 1) \vee 0 = a1 \vee 0 = a1 = \boldsymbol{a}$

Aufgaben zu 7.5.2

Wenden Sie das Kommutativgesetz so oft an, dass die Ele mente der nachfolgenden Terme in möglichst vielen ver schiedenen Reihenfolgen auftreten.

1. a) $(a \vee b) \wedge c$ b) $(a \wedge b) \vee c$
c) $(a \wedge b) \wedge (c \vee d)$

2. a) $s_1 = bc \vee d$ b) $s_2 = (c \vee d) \wedge b$
c) $s_3 = ac \vee b$

3. a) $s_1 = b \wedge (c \vee d)$ b) $s_2 = (d \vee c) \wedge a$
c) $s_3 = a \wedge (c \vee b)$

4. a) $s_1 = r \wedge (t \vee x)$ b) $s_2 = (a \vee b) \wedge c$

Berechnen Sie.

5. a) $a \vee 1$ b) $a \wedge 0$ c) $a \vee a$
d) $b \wedge b$ e) $\overline{b} \vee 1$

6. a) $x \vee x$ b) $1 \vee y$ c) $x \vee y \vee 1$
d) $x \wedge x \wedge y$ e) $b \wedge \overline{b} \wedge 0$

Vereinfachen Sie die Terme. Hinweis: Bei der Darstel lung werden Verknüpfungszeichen nach DIN, Grafcet und VHDL verwendet:

7. a) $a + (a \cdot 1)$ b) $\overline{a} + bc + 1$
c) $!bc \cdot 1 \cdot 0$ d) $(!b \cdot c) + d$

8. a) $a + (\overline{a} \cdot 0)$ b) $(a \cdot b \cdot a) + b$
c) $(\overline{a} \cdot b) + (d \cdot d)$ d) $(a + b) \cdot (a + b)$

9. a) $a + (1 \cdot 0 \cdot b)$ b) $1 + (0 \cdot b)$
c) $\overline{a} \cdot 0 \cdot 1$ d) $(!a \cdot 1) + (1 \cdot b)$

10. a) $(a + b) + (1 + b)$ b) $1 \cdot (a + 0)$
c) $\overline{b} \cdot 0 \cdot b$ d) $(!b + 1) \cdot (1 + 0)$

7.5.3 Assoziativgesetz der Schaltalgebra

Das Assoziativgesetz (Verbindungsgesetz) gilt für ODER-Terme und für UND-Terme.

Beispiel 1: Assoziativgesetz anwenden

Stellen Sie für ein Relais K1 mit drei parallelen Schließern *a, b, c* die Schaltfunktion auf und formen Sie sie durch Anwendung des Assoziativgesetzes um.

Lösung:

Die Parallelschaltung der drei Schließer stellt eine ODER-Funktion dar.

$y_{K1} = a \vee b \vee c = (a \vee b) \vee c = (a \vee c) \vee b$
$= (\boldsymbol{b} \vee \boldsymbol{c}) \vee \boldsymbol{a}$

Das Kommutativgesetz und das Assoziativgesetz lassen sich beliebig miteinander kombinieren.

Aufgaben zu 7.5.3

1. Bestimmen Sie für K1 der Schaltung **Bild 1** a) Schaltfunktion y_{K1}, b) umgeformte Schaltfunktion nach dem Assoziativgesetz.

2. Ermitteln Sie von Schaltung **Bild 1** für A2 a) Schaltfunktion y_{A2}, b) umgeformte Schaltfunktion.

3. Stellen Sie für die Wendeschützschaltung **Bild 2** die Schaltfunktion y_{Q1} für das Rechtslaufschütz Q1 auf.

4. Stellen Sie für die Wendeschützschaltung **Bild 2** die Schaltfunktion y_{Q2} für das Linkslaufschütz Q2 auf.

Zeichnen Sie die Schaltpläne mit binären Elementen für die Schaltfunktionen.

5. a) $s_1 = a \wedge \bar{b} \wedge c$ b) $s_2 = a \vee (b \vee \bar{c})$
   c) $s_3 = (a \wedge b) \vee c$

6. a) $s_1 = (\bar{a} \vee b) \vee c$ b) $s_2 = a \wedge c \wedge d$
   c) $s_3 = (\bar{a} \vee c) \wedge d$

7. Wenden Sie das Assoziativgesetz an.
   a) $s = abcd \vee xyz$ b) $s = c \vee d \vee e \vee \bar{f}$
   c) $s = ac \wedge de$ d) $s = xy \vee tz$

8. Wenden Sie das Verbindungsgesetz an.
   a) $s = iklmn \vee pqrs$ b) $s = (a \vee b) \vee (c \vee d)$
   c) $s = xyz \wedge jk$ d) $s = abc \wedge (i \vee k)$

Beispiel 2: Schaltalgebraisches Umformen

Eine Lampe H soll aufleuchten, wenn die in Reihe liegenden Schließer *a* und *b* und *c* oder die in Reihe liegenden Schließer *d* und *e* betätigt sind. a) Wie lautet die Schaltfunktion? b) Wenden Sie auf die Schaltfunktion das Assoziativgesetz und das Kommutativgesetz an (2 Möglichkeiten).

Lösung:

a) $h = (a \wedge b \wedge c) \vee (d \wedge e)$

b) $h = a \wedge (b \wedge c) \vee (d \wedge e) = \boldsymbol{b} \wedge (\boldsymbol{c} \wedge \boldsymbol{a}) \vee (\boldsymbol{e} \wedge \boldsymbol{d})$

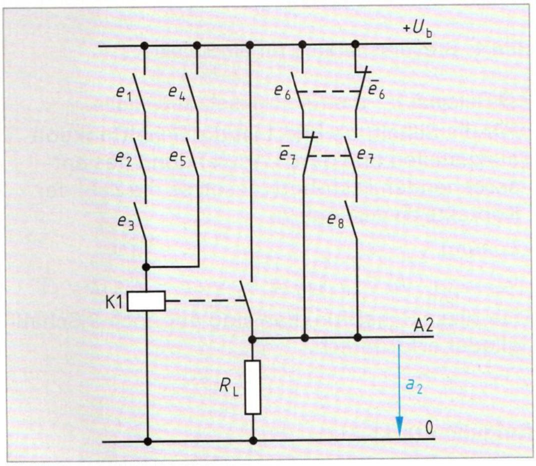


Bild 1: Relaisschaltung

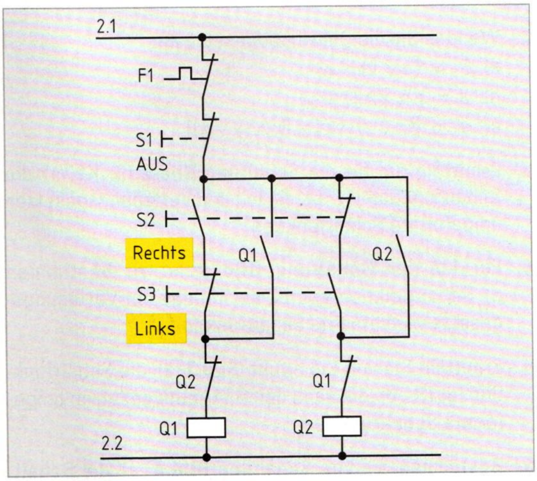


Bild 2: Steuerstromkreis der Wendeschützschaltung

7.5.4 Distributivgesetze der Schaltalgebra

In der Schaltalgebra gelten zwei Distributivgesetze (Verteilungsgesetze, von lat. distribuere = verteilen).

$$a \wedge (b \vee c) = (a \wedge b) \vee (a \wedge c)$$

$$(a \vee b) \wedge (a \vee c) = a \vee (b \wedge c)$$

Bei mehr als 3 Variablen gelten die Distributivgesetze entsprechend, z. B. bei 4 Variablen:
$(a \vee b) \wedge (c \vee d) = (a \wedge c) \vee (a \wedge d) \vee (b \wedge c) \vee (b \wedge d)$
sowie
$(e \vee g) \wedge (e \vee h) \wedge (f \vee g) \wedge (f \vee h) = (e \wedge f) \vee (g \wedge h)$

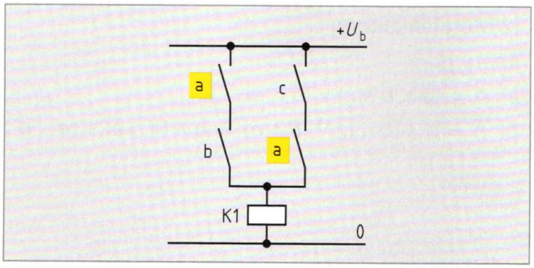


Bild 1: Steuerschaltung für ein Relais

Beispiel 1: Distributivgesetz anwenden

Für die Schaltung **Bild 1** ist die Schaltfunktion aufzustellen und durch Anwendung des entsprechenden Distributivgesetzes die Zahl der Kontakte zu verringern.

Lösung:

$y_{K1} = (a \wedge b) \vee (a \wedge c) = ab \vee ac = a \wedge (b \vee c)$.

Für diese Schaltfunktion sind nur noch 3 Schaltglieder erforderlich.

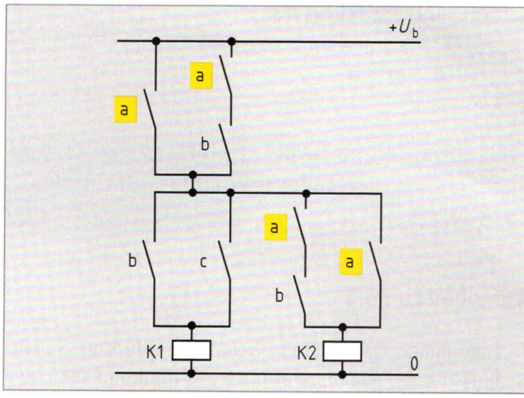


Bild 2: Steuerschaltung für zwei Relais

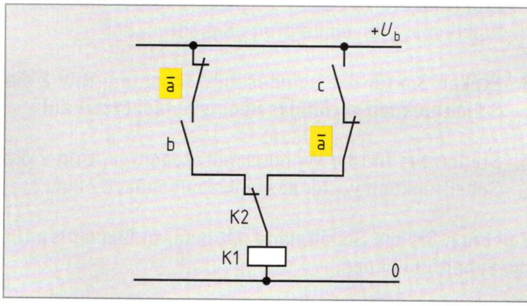


Bild 3: Steuerschaltung für ein Relais

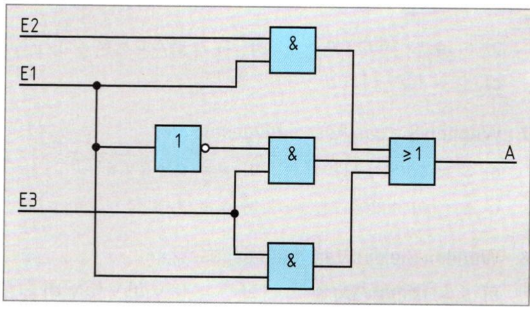


Bild 4: Steuerschaltung mit Kippglied

Aufgaben zu 7.5.4

1. Wenden Sie die Verteilungsgesetze an.
   a) $s_1 = x \vee (y \wedge z)$
   b) $a = (e_1 \wedge e_2) \vee (e_3 \wedge e_4)$
   c) $s_2 = x \vee y \vee (x \wedge z)$
2. Wenden Sie die Distributivgesetze an.
   a) $s_1 = (u \vee v) \wedge w$
   b) $a = y \vee x \wedge (x \vee y)$
   c) $s_2 = [(x \vee z) \wedge y] \vee [x \wedge (y \vee x)]$
3. Ermitteln Sie für die Schaltung **Bild 2** für K1 a) die Schaltfunktion y_{K1}, b) die mit den Verteilungsgesetzen umgeformte Schaltfunktion.
4. Für K2 der Schaltung **Bild 2** ist zu bestimmen a) Schaltfunktion y_{K2}, b) die mithilfe der Verteilungsgesetze vereinfachte Schaltfunktion.
5. Ermitteln Sie von Schaltung **Bild 3** a) die Schaltfunktion für K1, b) die nach den Distributivgesetzen umgeformte Schaltfunktion.
6. Bestimmen Sie von Schaltung **Bild 4** a) die Schaltfunktion für A, b) die nach den Verteilungsgesetzen umgeformte Schaltfunktion.

7.5.5 Schaltalgebraische Funktionen

Schaltalgebraische Funktionen beschreiben die Verknüpfung von Binärzeichen und Variablen.

7.5.5.1 Umkehrgesetze für eine Variable

Beim Invertieren bildet man aus Binärzeichen, aus Variablen oder aus Termen die Umkehr-Terme. Das drückt man durch einen aufgesetzten Strich aus, z. B. $\overline{a}$ (sprich: a nicht).

Beispiel 1: Negation

Bilden Sie die Umkehr-Terme zu a) 1; b) a; c) $a \wedge b$

Lösung:

a) $\overline{1} = 0$; b) $\overline{a}$; c) $\overline{a \wedge b}$

Das Invertieren eines Umkehr-Terms führt zum Ausgangsterm.

Beispiel 2: Doppelte Negation

Invertieren Sie a) $\overline{1} = 0$; b) $\overline{a}$; c) $\overline{a \wedge b}$

Lösung:

a) $\overline{\overline{1}} = \overline{0} = 1$; b) $\overline{\overline{a}} = a$; c) $\overline{\overline{a \wedge b}} = a \wedge b$

Terme aus einer invertierten Variablen und derselben nicht invertierten Variablen lassen sich vereinfachen.

Beispiel 3: Schaltalgebraisches Vereinfachen

Vereinfachen Sie $b \wedge (a \vee \overline{a})$

Lösung:

$b \wedge (a \vee \overline{a}) = b \wedge 1 = b$

$\overline{a} \vee a = 1$	$\overline{a} \wedge a = 0$

Aufgaben zu 7.5.5.1

Invertieren Sie:

1. a) 0 b) $1 \vee 0$ c) $1 \vee b$ d) $1 \wedge \overline{1}$ e) $\overline{a \vee b}$
2. a) 0 b) $0 \wedge 1$ c) $1 \wedge b$ d) $1 \vee \overline{1}$ e) $\overline{a \wedge b}$

Bilden Sie die Umkehrterme:

3. a) $\overline{a} \wedge b$ b) $c \vee \overline{d}$ c) $\overline{a} \vee b$ d) $\overline{a} \wedge b \wedge d$
4. a) $\overline{a} \vee bd$ b) $\overline{ab \vee c}$ c) $ab\overline{c}$ d) $\overline{a}b \vee c\overline{d}$

Vereinfachen Sie:

5. a) $ab \vee \overline{a}b$ b) $c\overline{d}f \vee cdf$ c) $\overline{a}bca$ d) $x_1 x_2 \overline{x}_3 x_3$
6. a) $abc \vee a\overline{b}c$ b) $cd \vee c\overline{d}e\overline{e}$ c) $e\overline{fg} \vee efg$ d) $\overline{y}_2 y_3 y_2 y_3$
7. a) $x \wedge (\overline{x} \vee b)$ b) $(a \wedge b)(\overline{a} \vee ab)$ c) $\overline{g} \wedge (a \vee \overline{a})$ d) $(\overline{a} \wedge b)(1 \vee a)$
8. a) $ab \vee a\overline{b} \vee \overline{a}b$ b) $(v\overline{u} \vee vu) \wedge u$ c) $x \wedge (\overline{x} \vee bx \vee x)$ d) $\overline{a}b \vee \overline{ab} \vee \overline{a}c$

7.5.5.2 Umkehrgesetze für mehrere Variablen

Die Umkehrgesetze für mehrere Variablen werden beim Austausch binärer Elemente angewendet. Beim einfachen NICHT-Element wird das Zeichen 1 nicht durch & ersetzt, es bleibt bei 1. Die Anschlüsse werden aber invertiert.

Ein gegebenes binäres Element K1 kann durch ein anderes, gleichwertiges binäres Element K2 ersetzt werden, wenn man alle & von K1 durch ≥1 in K2 bzw. alle ≥1 von K1 durch & in K2 ersetzt und in K2 alle Anschlüsse gegenüber dem Zustand in K1 invertiert.

Durch Invertieren der Eingänge und des Ausgangs entsteht das andere Binärzeichen.

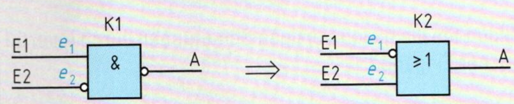


Bild 1: Gleichwertige binäre Elemente

Beispiel 4: Grafisches Umformen

Wandeln Sie das linke Schaltglied von **Bild 1** durch Vorziehen des Invertierungskreises vom Ausgang auf die Eingänge um.

Lösung:

1. Schritt:
   Es liegt UND-Verknüpfung vor
   ⇒ Es entsteht ODER-Verknüpfung **(Bild 1).**
2. Schritt:
   Eingang E1 ist nicht invertiert ⇒ Invertierung.
   Eingang E2 ist invertiert ⇒ Invertierung entfällt.
3. Schritt:
   Ausgang A ist invertiert ⇒ Invertierung entfällt.

Das Invertieren schaltalgebraischer Terme kann man mit den de Morgan'schen Gesetzen vornehmen **(Bild 1).**

Augustus de Morgan (* 27. Juni 1806 in Indien, † 18. März 1871 in London), englischer Mathematiker. Er veröffentlichte 1838 die nach ihm benannten Gesetze (Regeln).

Beispiel 1: Gesetz nach de Morgan anwenden

Invertieren Sie: $e \wedge (f \vee g)$

Lösung:

$\overline{e \wedge (f \vee g)} = \bar{e} \vee \overline{(f \vee g)} = \bar{\boldsymbol{e}} \vee (\bar{\boldsymbol{f}} \wedge \bar{\boldsymbol{g}})$

de Morgan'sche Gesetze:

$\overline{a \wedge b} = \bar{a} \vee \bar{b}$ $\quad$ $\overline{a \vee b} = \bar{a} \wedge \bar{b}$

de Morgan's Law:

Break the line and change the sign.

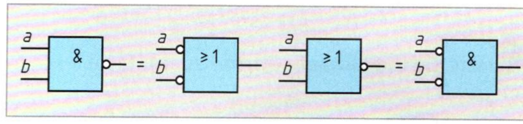
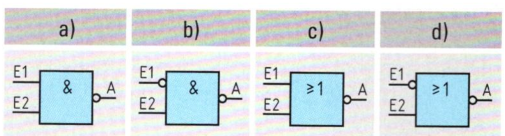


Bild 1: Umformen mit den de Morgan'schen Gesetzen

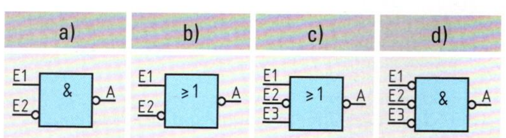
Aufgaben zu 7.5.5.2

Bilden Sie die gleichwertigen Schaltungen ohne Negierungen am Ausgang.

1.

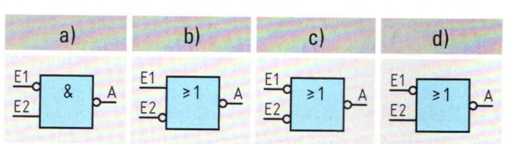


2.

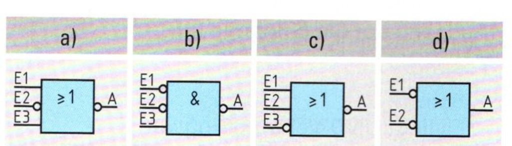


Bilden Sie die gleichwertigen Schaltungen durch Invertieren der Eingänge.

3.



4.



Formen Sie mithilfe der de Morgan'schen Gesetze die Terme um.

5. a) $\overline{a \wedge b}$ $\quad$ b) $\overline{a \wedge \bar{b}}$
c) $\overline{\bar{a} \wedge b}$ $\quad$ d) $\overline{\bar{a} \vee \bar{b}}$

6. a) $\overline{a \wedge b \wedge c}$ $\quad$ b) $\overline{\bar{a} \wedge \bar{b}}$
c) $\overline{\bar{a} \wedge b \wedge c}$ $\quad$ d) $\overline{a \vee \bar{b}}$

7. a) $\overline{a \vee b \wedge c}$ $\quad$ b) $\overline{a \vee b \vee c}$
c) $\overline{\bar{a} \vee b \wedge c}$ $\quad$ d) $\overline{a \vee b \vee \bar{c}}$

8. a) $\overline{\bar{a} \wedge b \vee c}$ $\quad$ b) $\overline{a \wedge b \vee \bar{c}}$
c) $\overline{\bar{a} \wedge \bar{b} \vee c}$ $\quad$ d) $\overline{a \vee \bar{b} \vee \bar{c}}$

9. Beweisen Sie, dass $a \wedge b \vee a \wedge \bar{b} = a$ ist.

10. Beweisen Sie, dass $(a \vee b) \wedge (a \vee \bar{b}) = a$ ist.

11. Beweisen Sie, dass $a \wedge (\bar{a} \vee b) = a \wedge b$ ist.

12. Beweisen Sie, dass $a \vee \bar{a} \wedge b = a \vee b$ ist.

13. Vereinfachen Sie:
a) $\overline{a\bar{b}c \vee \bar{d}}$ $\quad$ b) $\overline{a \vee \overline{b\bar{c}d} \vee \bar{e}}$
c) $\overline{\bar{a}b \vee \overline{cd} \vee a\bar{c} \vee acd}$

14. Vereinfachen Sie:
a) $\overline{(a \vee b)\,\bar{c} \vee (\bar{a} \vee \bar{d})\,b}$ $\quad$ b) $\overline{(a \vee b)\,c \vee e\,(d \vee f)}$
c) $\overline{\overline{ab \vee c} \vee \overline{ab} \vee d}$

15. Bestimmen Sie zu $s = \overline{\overline{e_1\,e_2} \vee \overline{e_1\,e_2}\,e_3 \vee \overline{e_1\,e_3}\,e_4}$ die vereinfachte Schaltfunktion.

16. Vereinfachen Sie die Schaltfunktion.
$s = \overline{\overline{a \vee \overline{(a \vee b)}} \vee \bar{c} \vee [b \vee \overline{\overline{(a \vee b)}}]}$

17. Vereinfachen Sie.
$s = \overline{\overline{a \vee \overline{ab}} \vee \bar{c} \vee \overline{(b \vee \overline{ab})}}$

18. Wie lautet die vereinfachte Schaltfunktion für s?
$\bar{s} = \overline{\overline{a\bar{b}} \vee \bar{a}c \vee \overline{bcd} \vee \bar{a}}$

7.6 Logische Verknüpfungen von Zahlen

Dualzahlen, Hexadezimalzahlen und Dezimalzahlen lassen sich mithilfe der Funktionen NICHT, ODER, UND und XOR logisch verknüpfen **(Bild 1)**. Für Dualzahlen gelten die Regeln von **Tabelle 1.**

Die Ziffern der Zahlen werden Stelle für Stelle bitweise miteinander verknüpft.

Hexadezimalzahlen **(Tabelle 2)** werden logisch miteinander verknüpft, indem man für jede ihrer Ziffern die entsprechende vierstellige Dualzahl einsetzt und diese miteinander verknüpft.

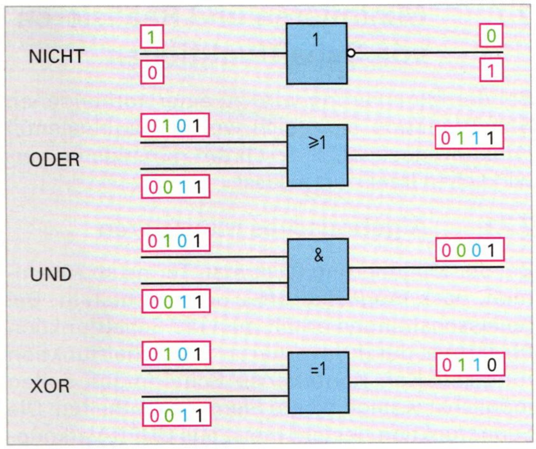


Bild 1: Logische Verknüpfungen

Tabelle 1: Logische Verknüpfungen von Dualzahlen		
Art, Bezeichnung	Regel	
NICHT (/, !, ¬) invertieren, negieren	$\overline{0} = 1;$	$\overline{1} = 0$
ODER (∨, |, #) arithmetisches ODER, „verodern"	$0 \vee 0 = 0;$ $1 \vee 0 = 1;$	$0 \vee 1 = 1$ $1 \vee 1 = 1$
UND (∧, &) arithmetisches UND, „verunden"	$0 \wedge 0 = 0;$ $1 \wedge 0 = 0;$	$0 \wedge 1 = 0$ $1 \wedge 1 = 1$
XOR (↮, $), Antivalenz, exklusives ODER	$0 \nLeftrightarrow 0 = 0;$ $1 \nLeftrightarrow 0 = 1;$	$0 \nLeftrightarrow 1 = 1$ $1 \nLeftrightarrow 1 = 0$

Tabelle 2: Hexadezimalzahlen			
Dezimal	Hexadezimal	Dezimal	Hexadezimal
0	0	16	10
1	1	⋮	⋮
2	2	31	1F
3	3		
4	4	127	7F
5	5	⋮	⋮
6	6	255	FF
7	7		
8	8	256	100
9	9	⋮	⋮
10	A	512	200
11	B		
12	C	511	1FF
13	D	⋮	⋮
14	E	4095	FFF
15	F		

Aufgaben zu 7.6

1. Invertieren Sie die Dualzahlen.
   a) 1110 0110 0001 0110
   b) 1010 1101 0110 1010
   c) 1000 0000 0101 1111
   d) 0000 0000 0000 0001

2. Invertieren Sie die Dualzahlen.
   a) 1111 1111 1111 1111
   b) 1011 1101 1001 0111

3. Invertieren Sie die Dualzahlen und geben Sie diese dann als Hexadezimalzahlen an.
   a) 1010 0001
   b) 1000 0001
   c) 0000 1110

4. Die Dualzahlen A = 1011 0011 und B = 0101 1010 sind gegeben.
   a) Welches Ergebnis liefert die Verknüpfung A ∧ B?
   b) Wie lautet das Ergebnis der XOR-Verknüpfung von A und B?
   c) Bilden Sie A ∨ B.

5. Die Dualzahlen A = 1010 1111 0110 1101 und B = 0000 0000 1010 1101 sind gegeben.
   a) Bilden Sie A ∨ B.
   b) Welchen Zahlenwert ergibt die XOR-Verknüpfung beider Zahlen?
   c) Bilden Sie A ∧ B.

Berechnen Sie die logischen Verknüpfungen der Hexadezimalzahlen.

6. a) A35C ∨ B670 b) 66FB ∧ 880A
   c) 87C0 ↮ 77CF d) (8FB ∨ 11BC) ∧ AB
   e) (10D ∧ CDA) ∨ A0 f) (1A ∨ CD) ↮ BA

7. a) AF ∨ BCD b) 6B7 ∧ ABCD
   c) BFA ↮ ADC d) (8CD ∨ 3FE) ∧ BD
   e) (10BF ∧ CBB) ∨ 5E f) (3B ∨ 4F) ↮ 3CA

7.7 Minimieren und Realisieren von Schaltfunktionen

el.plus/
ELGS38

Bei der Minimierung wird zu einer vorhandenen Schaltfunktion die gleich wertige (äquivalente) Funktion gesucht, die sich am günstigsten verwirklichen (realisieren) lässt.

7.7.1 Algebraisches Minimieren

Bei der Minimierung fasst man Terme so zusammen, dass möglichst oft 1 oder 0 entsteht. Bei Relaisschaltungen erhält man die Schaltfunktion für Öffner durch Invertieren der Schaltfunktion für Schließer. Kontaktlose Schaltungen sollen möglichst wenige binäre Elemente enthalten. Die Schaltfunktion besteht meist aus ODER-Verknüpfungen. Diese enthalten die Eingangsvariablen in UND-Verknüpfung. Schaltfunktionen in dieser Form entsprechen der ODER-Normalform.

Beispiel 1: Schaltfunktion aufstellen

Eine Schaltung liefert das Ausgangssignal $x = 1$, wenn der Schließer a und der Öffner $\bar{b}$ oder die Schließer c und d betätigt sind. a) Stellen Sie die Schaltfunktion für ein Relais mit Schließer auf. b) Formen Sie die Schaltfunktion so um, dass die Schaltung über einen Öffner eines Relais arbeitet.

Lösung:

a) $x = (a \wedge \bar{b}) \vee (c \wedge d)$

b) $\bar{x} = \overline{a\bar{b} \vee cd} = \overline{(a\bar{b})}\;\overline{(cd)} = (\bar{a} \vee b) \wedge (\bar{c} \vee \bar{d})$

Beispiel 2: Schaltfunktion vereinfachen

a) Vereinfachen Sie die Schaltfunktion $x = (a \wedge c) \vee (b \wedge c) \vee (\bar{a} \wedge \bar{b} \wedge \bar{c}) \vee (\bar{a} \wedge b \wedge \bar{c})$

b) Zeichnen Sie die Schaltung.

Lösung:

a) $x = ac \vee bc \vee \bar{a}\bar{b}\bar{c} \vee \bar{a}b\bar{c}$
$\quad = ac \vee bc \vee \bar{a}\bar{c}(\bar{b} \vee b)$
$\quad = (a \wedge c) \vee (b \wedge c) \vee (\bar{a} \wedge \bar{c})$

b) **Bild 1**

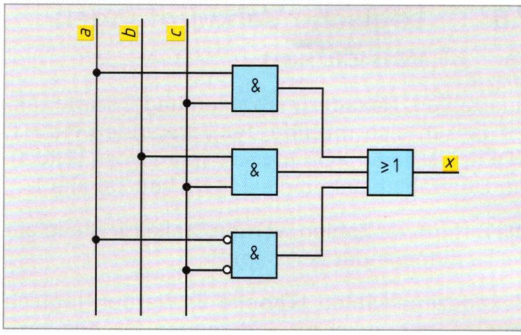


Bild 1: Logik-Funktionsschaltplan

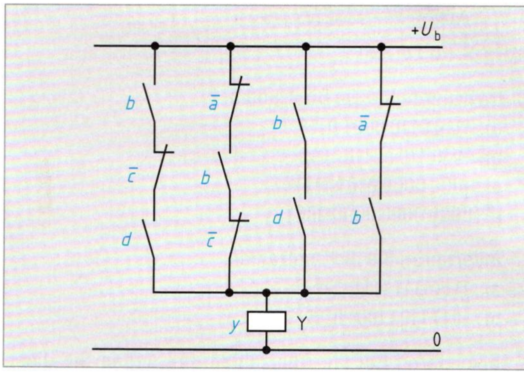


Bild 2: Stromablaufplan

Aufgaben zu 7.7.1

1. Vereinfachen Sie die Schaltfunktionen so, dass sich die Schaltung mit möglichst wenigen Schaltelementen verwirklichen lässt.
   a) $y = (b \wedge c) \vee (a \wedge b) \vee (\bar{b} \wedge c) \vee (a \wedge b \wedge c)$
   b) $y = (a \vee b)(a \vee c)(ab \vee bc)$
   c) $y = (a\bar{b} \vee ac)(b \vee c)$

2. Vereinfachen Sie die Schaltung **Bild 2** zu einer äquivalenten Schaltung mit wenigen Schaltelementen.

3. Weisen Sie die schaltalgebraische Vereinfachung $\bar{a} \vee a \wedge b = \bar{a} \vee b$ nach
   a) durch zweimaliges Invertieren der linken Seite,
   b) mithilfe der Wertetabelle.

4. Beweisen Sie, dass $a \vee \bar{a} \wedge b = a \vee b$ richtig ist
   a) durch zweimaliges Invertieren der linken Seite,
   b) mithilfe der Wertetabelle.

5. Eine Schaltung mit den Schaltelementen a, b, c, $\bar{a}$, $\bar{b}$ und $\bar{c}$ ergibt das Ausgangssignal $x = 1$ jeweils bei den 4 Schaltkombinationen $\bar{a} \wedge \bar{b} \wedge \bar{c}$, $a \wedge \bar{b} \wedge \bar{c}$, $a \wedge \bar{b} \wedge c$ sowie $a \wedge b \wedge c$.
   a) Wie lautet die Schaltfunktion für die günstigste Schaltung mit Schaltelementen?
   b) Wie heißt die Schaltfunktion, wenn das Ausgangssignal von einem Relais mit einem Öffner $\bar{x}$ geliefert wird?
   c) Skizzieren Sie die Schaltungen.

6. Vereinfachen Sie die Schaltfunktionen so, dass zum Aufbau der Schaltung möglichst wenige binäre Elemente benötigt werden.
   a) $y = (a \wedge b) \vee (\bar{b} \wedge c) \vee (a \wedge b \wedge c) \vee (b \wedge c)$
   b) $y = (\bar{b} \vee a \wedge c) \wedge (b \vee c)$
   c) $y = (a \vee b) \wedge (a \wedge b \vee c)$

7.7.2 Realisieren mit NAND-Elementen

Sämtliche Schaltfunktionen lassen sich mit lauter NAND-Elementen verwirklichen. Die Elemente der minimierten Schaltfunktionen werden einzeln durch NAND-Elemente ersetzt **(Tabelle 1).** Steht von den Eingangssignalen auch jeweils deren Invertierung zur Verfügung, dann lässt sich die Schaltung weiter minimieren. Zur algebraischen Minimierung wird die Schaltfunktion zweimal invertiert. Dabei werden die de Morgan'schen Gesetze angewendet.

Beim Entwerfen der Schaltung mit NAND-Elementen beginnt man mit den am häufigsten negierten Variablen der minimierten Schaltfunktion.

Beispiel 1: Schaltfunktion umformen

Verwirklichen Sie die Schaltfunktion $y = a \vee \bar{b} \vee (\bar{c} \wedge d)$ mit möglichst wenigen NAND-Elementen. Von sämtlichen Eingangsvariablen stehen auch die invertierten Signale zur Verfügung.

Lösung:

$y = a \vee \bar{b} \vee \bar{c}d$

Substitution (Einsetzen):

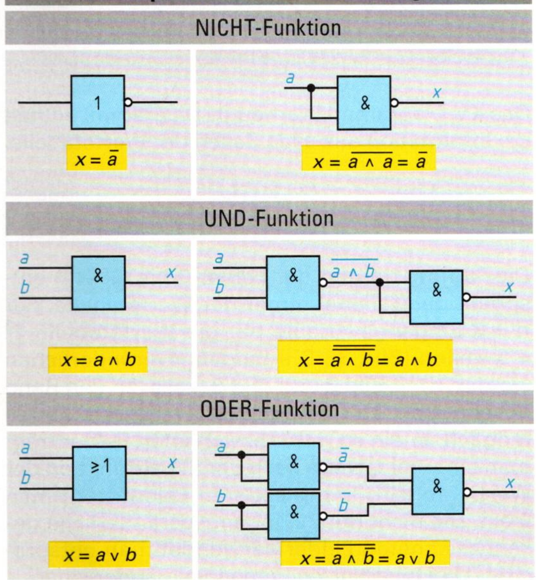
$\bar{c}d = u$

$\Rightarrow y = a \vee \bar{b} \vee u$

$\Rightarrow \bar{y} = \overline{a \vee \bar{b} \vee u} = \bar{a}\, b\, \bar{u}$

$\Rightarrow \bar{\bar{y}} = y = \overline{\bar{a}\, b\, \bar{u}} = \overline{\bar{a}\, b\, \overline{\bar{c}\, d}}$

Tabelle 1: Äquivalente NAND-Schaltungen



d	c	b	a	x
0	0	0	0	1
0	0	1	0	1
1	1	1	0	1
1	1	1	1	1

Bild 1: Wertetabelle

d	c	b	a	x
0	0	1	0	1
0	1	1	0	1
1	1	0	1	1
1	1	1	1	1

Bild 2: Wertetabelle

Aufgaben zu 7.7.2

Formen Sie die Schaltfunktionen so um, dass sie sich mit möglichst wenigen NAND-Gliedern verwirklichen lassen und zeichnen Sie die Schaltung. Von den Eingangsvariablen stehen die nicht invertierten und die invertierten Signale zur Verfügung.

1. a) $x = a \vee b \vee \bar{c}$
b) $y = (a \wedge b) \vee (\bar{a} \wedge c) \vee d$
c) $x = (a \vee \bar{c})(b \vee \bar{c})(a\bar{c} \vee ab)$

2. a) $x = \bar{a} \vee \bar{b} \vee c$
b) $y = (\bar{a} \wedge d) \vee b \vee (c \wedge \bar{d})$
c) $x = (ac \vee \bar{b}c)(\bar{b} \vee c)(a \vee a\bar{b})$

3. Eine Schaltung soll nur bei den in der Wertetabelle **Bild 1** zusammengestellten Kombinationen das Ausgangssignal $x = 1$ liefern.
a) Entwerfen Sie die Schaltfunktion mit ausschließlich und möglichst wenigen NAND-Elementen. Die Eingangssignale stehen invertiert und nicht invertiert zur Verfügung.
b) Zeichnen Sie die Schaltung.

4. a) Stellen Sie die Schaltfunktion für die in Wertetabelle **Bild 2** angeführten Kombinationen auf. Es sollen dabei ausschließlich und möglichst wenige NAND-Elemente verwendet werden. Die Eingangsvariablen stehen invertiert und nicht invertiert zur Verfügung.
b) Zeichnen Sie die Schaltung.

5. Bei den beiden Eingangsvariablen *a* und *b* lautet für die Ausgangsvariable *x* die Antivalenzverknüpfung[1] $x = (\bar{a} \wedge b) \vee (a \wedge \bar{b})$. Bestimmen Sie die Schaltung dieser Antivalenzschaltung mit NAND-Elementen, wenn
a) die negierten Signale der Eingangsvariablen nicht vorhanden sind,
b) die negierten und die nicht negierten Signale von *a* und *b* zur Verfügung stehen.

[1] lat. Antivalenz = gegensätzliche Wertigkeit

7.7.3 Aufstellen des KV-Diagramms

Das KV-Diagramm ist eine grafische Darstellung der Wertetabelle, Bild 1.

Das KV-Diagramm[1] (Karnaugh-Diagramm) enthält die Information aus allen Zeilen der Wertetabelle.

Ein KV-Diagramm hat bei *n* Eingangsveränderlichen 2^n Felder.

Die Nummerierung der Felder 0 bis ($2^n - 1$) entspricht der Zeilennummer der Wertetabelle. Für $n = 3$ Eingangsvariable hat die Wertetabelle $2^3 = 8$ Zeilen **(Bild 3)**. Die Eingangsveränderlichen werden nach **Bild 2** und **Bild 3,** links, an den Rand geschrieben. Es sind auch andere Zuordnungen möglich. In die so gekennzeichneten Felder trägt man eine 1 ein, wenn nach der Schaltfunktion der Wert 1 auftritt. In die anderen Felder trägt man 0 ein. Die nicht durch Eingangsveränderliche gekennzeichneten Felder verwendet man entsprechend bei invertierten Eingangsveränderlichen.

Beispiel 1: Schaltfunktion ⇒ KV-Diagramm

Stellen Sie die Schaltfunktion $x = (a \wedge b) \vee (\overline{a} \wedge c)$ in einem KV-Diagramm dar.

Lösung:

Die Funktion hat 3 Eingangsvariable ⇒ KV-Diagramm hat $2^3 = 8$ Felder **(Bild 3)**. Wegen des Terms $a \wedge b$ bekommen das 3. und 7. Feld den Wert 1; der Term $\overline{a} \wedge c$ bewirkt den Wert 1 für das 4. und 6. Feld. Infolge der ODER-Verknüpfung gehört das Signal $x = 1$ zum 3., 4., 6. und 7. Feld.

Beispiel 2: Schaltfunktion ⇒ KV-Diagramm

Übertragen Sie von Wertetabelle **Bild 4** die Schaltkombinationen, die $x = 1$ liefern, in ein Karnaugh-Diagramm.

Lösung:

Das KV-Diagramm hat 16 Felder **(Bild 2)**. Für die erste Zeile der Wertetabelle $\overline{a}\overline{b}c\overline{d}$ sucht man im KV-Diagramm, wo keine *a*-Markierung (Felder 0; 4; 2; 6; 10; 14; 8; 12), wo keine *b*-Markierung (verbleiben Felder 0; 4; 8; 12), wo *c*-Markierung (verbleiben Felder 4; 12) und wo keine *d*-Markierung (verbleibt Feld 4) vorhanden ist. Feld 4 erhält den Wert 1. Entsprechend erhält man für die zweite Zeile der Wertetabelle für $\overline{a}bcd$ im Feld 14 den Wert 1. Die dritte Zeile der Wertetabelle gibt für $a\overline{b}\overline{c}d$ im Feld 9 den Wert 1. Im KV-Diagramm erhalten die Felder 4, 14 und 9 den Wert 1 **(Bild 5)**.

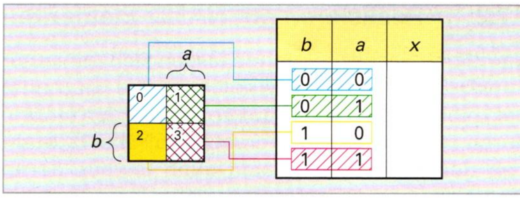


Bild 1: Eine mögliche Zuordnung Wertetabellenzeile zur KV-Feldnummer

Es sind auch andere Zuordnungen möglich!

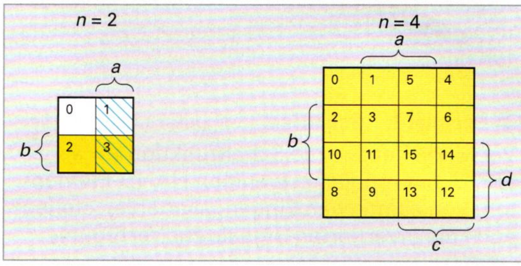
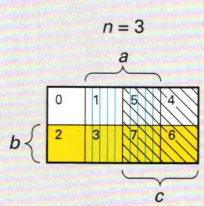


Bild 2: KV-Diagramme mit $n = 2$ und $n = 4$ Eingangsveränderlichen



c	b	a	x	Zeile
0	0	0		0
0	0	1		1
0	1	0		2
0	1	1		3
1	0	0		4
1	0	1		5
1	1	0		6
1	1	1		7

Bild 3: KV-Diagramm und Ansatz der Wertetabelle für $n = 3$ Eingangsveränderliche

d	c	b	a	x
0	1	0	0	1
1	1	1	0	1
1	0	0	1	1
alle übrigen				0

Bild 4: Wertetabelle

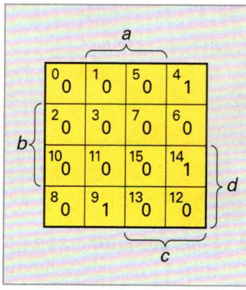


Bild 5: KV-Diagramm

[1] K von Maurice Karnaugh (sprich: [kaːrnɔː]), engl. Mathematiker, V von Edward W. Veitch (sprich: [viːtʃ]), amerik. Informatiker

Aufgaben zu 7.7.3

1. Erstellen Sie das KV-Diagramm bei zwei Eingangsvariablen für die Schaltfunktion $y = \bar{a}$.
2. Tragen Sie die Schaltfunktion $y = \bar{b}$ in das KV-Diagramm für zwei Eingangsvariable ein.
3. Welche Felder des KV-Diagramms für 3 Eingangsvariable erhalten den Wert 1 bei der Schaltfunktion $x = a \wedge \bar{c}$?
4. Erstellen Sie das KV-Diagramm bei drei Eingangsveränderlichen für die Schaltfunktion $x = \bar{a} \wedge b$.
5. Tragen Sie die Schaltfunktion $y = a \vee \bar{c}$ in das KV-Diagramm für drei Eingangsveränderliche ein.
6. Übertragen Sie die Schaltfunktion $y = \bar{a} \vee b$ in das KV-Diagramm für drei Eingangsvariable.

7.7.4 Minimieren mit dem KV-Diagramm

Besitzen im KV-Diagramm benachbarte Felder den Wert 1, dann können diese Felder zu Blöcken zusammengefasst werden. Man kann also 2, 4 oder 8 benachbarte Felder mit 1 zusammenfassen. Der Inhalt jedes Blockes ist ein UND-Term. Er besteht aus denjenigen Eingangsvariablen, die den zusammengefassten Feldern gemeinsam sind. Die UND-Terme sind mit ODER-Verknüpfungen zu verbinden. Zur Minimierung sollen möglichst viele Felder zusammengefasst werden. Anstelle der Felder mit 1 kann man auch Felder mit 0 in entsprechender Weise zusammenfassen. Der Wert 1 von einem Feld darf für mehrere Blöcke verwendet werden.

Beispiel 1: Schaltfunktion minimieren

Minimieren Sie mithilfe des KV-Diagramms die Schaltfunktion $x = (\bar{a} \wedge c) \vee (b \wedge c) \vee (a \wedge b)$.

Lösung:

Der Term $\bar{a}c$ hat 1 in den Feldern 4 und 6; der Term bc in den Feldern 6 und 7 und der Term ab im 7. und 3. Feld **(Bild 1)**. Die Zusammenfassung der Felder 4 und 6 ergibt $\bar{a}c$ und die Felder 7 und 3 den Term ab. Die minimierte Schaltfunktion heißt $x = (\bar{a} \wedge c) \vee (a \wedge b)$.

Beispiel 2: Schaltglieder minimieren

Minimieren Sie die Schaltfunktion für das KV-Diagramm **Bild 2** für eine Schaltung mit möglichst wenigen Schaltgliedern.

Lösung:

Feld 6 und 4 ergibt $x_1 = \bar{a}c$. Feld 4 und 5 ergibt $x_2 = \bar{b}c$. $x = x_1 \vee x_2 = \bar{a}c \vee \bar{b}c = c \wedge (\bar{a} \vee \bar{b})$. Es sind 3 Schaltglieder erforderlich.

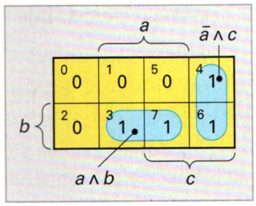


Bild 1: KV-Diagramm. Zusammenfassung Felder mit dem Wert 1

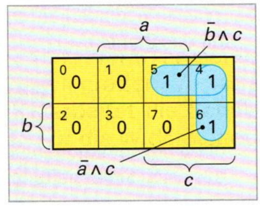


Bild 2: KV-Diagramm. Zusammenfassung Felder mit dem Wert 1

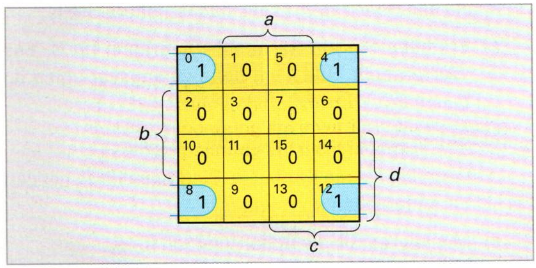


Bild 3: KV-Diagramm Zusammenfassung von Eckfeldern mit dem Wert 1

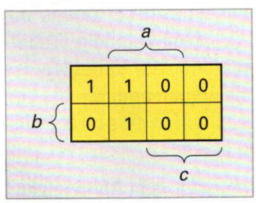


Bild 4: KV-Diagramm für 3 Eingangsveränderliche mit $n = 2^3 = 8$ Feldern

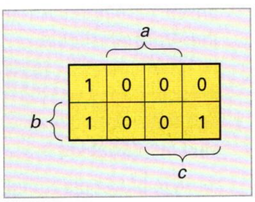


Bild 4: KV-Diagramm für 3 Eingangsveränderliche mit $n = 2^3 = 8$ Feldern

Als benachbart gelten auch die erste und die letzte Zeile oder die erste und die letzte Spalte des Karnaugh-Diagramms **(Bild 3)**.

Beispiel 3: Eckfelder zusammenfassen

Bestimmen Sie die minimierte Schaltfunktion für das Karnaugh-Diagramm **Bild 3.**

Lösung:

Sämtlichen vier Feldern mit 1 sind $\bar{a}$ und $\bar{b}$ gemeinsam $\Rightarrow x = \bar{a} \wedge \bar{b}$

Aufgaben zu 7.7.4

1. Minimieren Sie die Schaltfunktion des KV-Diagramms **Bild 4.**
2. Minimieren Sie die Schaltfunktion des KV-Diagramms **Bild 5.**

3. Wie lautet die Schaltfunktion des KV-Diagramms **Bild 1** für das Signal $x = 1$?

4. Bestimmen Sie die minimierte Schaltfunktion des KV-Diagramms **Bild 2** für das Signal $x = 1$. Vereinfachen Sie die Schaltfunktionen mithilfe von KV-Diagrammen so, dass sich die Schaltung mit möglichst wenigen binären Elementen verwirklichen lässt.

5. Bei einem Addierer **(Bild 3)** werden a_1 und b_1 mit dem Übertrag $ü_0$ aus der nächstniedrigeren Stelle addiert. Der Ausgang des Addierwerks liefert die Summenziffer s_1 und den Übertrag $ü_2$ an die nächsthöhere Stelle.
   a) Erstellen Sie ein Karnaugh-Diagramm für s_1 aus Wertetabelle **Bild 4** mit den Eingangsvariablen a_1, b_1 und $ü_0$.
   b) Geben Sie die Schaltfunktion für s_1 an.
   c) Erstellen Sie ein Karnaugh-Diagramm für $ü_2$ mit den Veränderlichen a_1, b_1 und $ü_0$.
   d) Minimieren Sie die Schaltfunktion für $ü_2$.

6. Ein Code-Konverter **(Bild 5)** soll die Binärzahlen des 8-4-2-1-Codes mit den Variablen a_1, b_1, c_1, d_1 in die entsprechenden Binärzahlen eines BCD-Codes mit den Veränderlichen a_2, b_2, c_2, d_2 umwandeln **(Tabelle 1)**. Von den $2^4 = 16$ Kombinationen der Variablen des 8-4-2-1-Codes werden nur diejenigen benützt, die den Dezimalziffern 0 bis 9 entsprechen. In diesem Bereich sind die Variablen $a_2 = a_1$ und $b_2 = b_1$.
   a) Wie lautet die Schaltfunktion für c_2 in Abhängigkeit der Variablen a_1, b_1, c_1, d_1 für die Dezimalziffern von 0 bis 9?
   b) Übertragen Sie diese Schaltfunktion in ein Karnaugh-Diagramm und tragen Sie zusätzlich in diejenigen Felder den Buchstaben X ein, die zu den 6 Pseudotetraden (Redundanzen) des 8-4-2-1-Codes gehören.
   c) Minimieren Sie die Schaltfunktion für c_2. Lösungshinweis: Da die redundanten Tetraden im Code nicht benützt werden, setzt man in jedes Feld mit X in der Weise 1 oder 0 ein, dass zur Minimierung möglichst große Blöcke gebildet werden können.

7. a) Stellen Sie für den Code-Konverter **(Bild 5)** von Aufgabe 6 die Schaltfunktion für d_2 auf in Abhängigkeit der Variablen a_1, b_1, c_1, d_1 für den Bereich der Dezimalziffern von 0 bis 9 des 8-4-2-1-Codes **(Tabelle 1)**.
   b) Übertragen Sie diese Schaltfunktion in ein Karnaugh-Diagramm und kennzeichnen Sie darin die Felder der 6 Pseudotetraden des 8-4-2-1-Codes mit X.
   c) Minimieren Sie die Schaltfunktion für d_2 unter Berücksichtigung der Redundanzen.

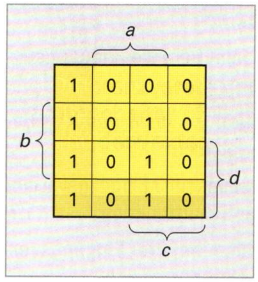


Bild 1: KV-Diagramm für 4 Eingangsveränderliche mit $n = 2^4 = 16$ Feldern

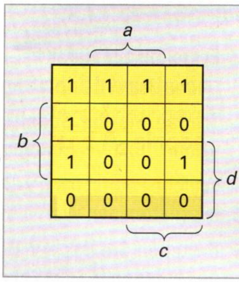


Bild 2: KV-Diagramm für 4 Eingangsveränderliche mit $n = 2^4 = 16$ Feldern

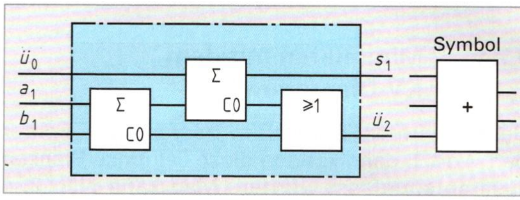


Bild 3: 1-Bit-Volladdierer

Eingang	a_1	0	0	0	0	1	1	1	1
	b_1	0	0	1	1	0	0	1	1
	$ü_0$	0	1	0	1	0	1	0	1
Ausgang	s_1	0	1	1	0	1	0	0	1
	$ü_2$	0	0	0	1	0	1	1	1

Bild 4: Wertetabelle für Addierer

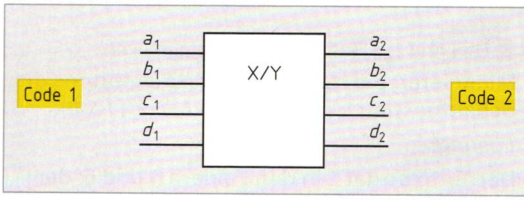


Bild 5: Code-Konverter

Tabelle 1: Code-Umwandlung

Dezimalziffer	0	1	2	3	4	5	6	7	8	9
a_1	0	1	0	1	0	1	0	1	0	1
b_1	0	0	1	1	0	0	1	1	0	0
c_1	0	0	0	0	1	1	1	1	0	0
d_1	0	0	0	0	0	0	0	0	1	1
a_2	0	1	0	1	0	1	0	1	0	1
b_2	0	0	1	1	0	0	1	1	0	0
c_2	0	0	0	0	1	0	1	1	1	1
d_2	0	0	0	0	0	1	1	1	1	1