



1^η ΟΜΑΔΑ ΑΣΚΗΣΕΩΝ
ΓΙΑ ΤΟ ΜΑΘΗΜΑ "Συστήματα Μικροϋπολογιστών"
(παράδοση μέχρι 14 Απριλίου 2021)

Ασκήσεις προσομοίωσης

Να γίνει έλεγχος των προγραμμάτων με τη χρήση του προσομοιωτή του εκπαιδευτικού συστήματος μLAB. Περιγραφή του συστήματος, το πρόγραμμα προσομοίωσης, τις οδηγίες χρήσης και εγκατάστασης θα βρείτε στο site του μαθήματος.

(Οι 3 ασκήσεις που ακολουθούν είναι όλες ασκήσεις προσομοίωσης - να υλοποιηθούν και να δοκιμαστούν στο πρόγραμμα προσομοίωσης του εκπαιδευτικού συστήματος μLAB)

1^η ΑΣΚΗΣΗ: Σε ένα μΥ-Σ 8085 να γραφεί σε assembly το παρακάτω πρόγραμμα που δίνεται σε γλώσσα μηχανής και να εξηγηθεί η λειτουργία του:

0E 08 3A 00 20 17 DA 0D 08 0D C2 05 08 79 2F 32 00 30 CF

Το πρόγραμμα υποθέτουμε ότι είναι φορτωμένο στη μνήμη με αρχή τη διεύθυνση 0800 και δίνεται για διευκόλυνσή σας ότι οι bold κωδικοί είναι εντολές.

Η διαδικασία της αποκωδικοποίησης (disassembly) θα διευκολυνθεί με τη χρήση του πίνακα 2 του παραρτήματος 2 των σημειώσεων σελ. 98-99, *Εισαγωγή στο Εκπαιδευτικό Σύστημα mLAB*. Να δοθεί το πρόγραμμα σε assembly (και με συμβολικές διευθύνσεις). Επίσης να γίνει και το διάγραμμα ροής του προγράμματος. Τι αλλαγές πρέπει να γίνουν για να έχουμε συνεχή λειτουργία του παραπάνω προγράμματος, δηλαδή να επαναλαμβάνεται χωρίς τέλος;

Υπόδειξη: Μπορείτε να ακολουθήσετε τη διαδικασία της εφαρμογής 1 της 1^{ης} εργαστηριακής άσκησης (σελ. 36) των σημειώσεων - *Εισαγωγή στο Εκπαιδευτικό Σύστημα mLAB*.

2^η ΑΣΚΗΣΗ: Να γραφεί σε assembly πρόγραμμα που να απεικονίζει ένα αναμμένο led το οποίο να κινείται αριστερά (από το LSB προς το MSB) και να συνεχίζει να κινείται κυκλικά (θέσεις led 0123456701... κ.λπ.) όταν το MSB της θύρας των dip switch είναι OFF. Αλλιώς, όταν το MSB των dip switch γίνεται ON να αναστρέφεται η κατεύθυνση και το αναμμένο led να κινείται δεξιά (από το MSB προς το LSB). Τέλος, LSB της θύρας των dip switch όταν γίνεται OFF το led να σταματάει εκεί που βρίσκεται. Στη συνέχεια, όταν ξαναγίνει ON να συνεχίζεται η κίνησή του σύμφωνα με το MSB των dip switch. Αρχική θέση του αναμμένου led να θεωρηθεί το LSB.

Να γίνει χρήση της θύρας εισόδου dip switch (θέση μνήμης 2000 Hex) και της θύρας εξόδου των LED (που αντιστοιχεί στη θέση μνήμης 3000 Hex – προσοχή στην αντίστροφη λογική απεικόνισης). (Διάρκεια ανάμματος ~½ sec).

Μπορείτε να εισάγετε χρονοκαθυστέρηση μέσω της ρουτίνα DELB (προκαλεί μεταβλητή καθυστέρηση ίση με την τιμή του ζεύγους BC επί 1 ms) που υπάρχει στο παράρτημα 1 (σελ. 91: των σημειώσεων - *Εισαγωγή στο Εκπαιδευτικό Σύστημα mLAB*). Για να κάνετε έλεγχο ορθότητας υπάρχουν 2 τρόποι: **α.** βηματική εκτέλεση του προγράμματός σας (προσοχή να έχετε αντικαταστήσει τη ρουτίνα DELB με 3 εντολές NOP), **β.** για να ελέγξετε σε ένα επιλεγμένο σημείο του προγράμματος την ορθότητα λειτουργίας μέχρι εκεί, εισάγετε την εντολή CF (αντιστοιχεί σε RST 1, σελ. 60: των σημειώσεων - *Εισαγωγή στο Εκπαιδευτικό Σύστημα mLAB*) που προκαλεί επιστροφή στο monitor πρόγραμμα όπου μπορείτε να εξετάσετε τιμές καταχωρητών και θέσεων μνήμης.

Παρατήρηση: Να σημειωθεί ότι χρειάζεται να δίνεται στην αρχή ενός προγράμματος η εντολή IN 10H που αίρει την προστασία της μνήμης του εκπαιδευτικού συστήματος μLAB επιτρέποντας έτσι πρόσβαση για αποθήκευση μεταβλητών και δεδομένων οπουδήποτε στην διαθέσιμη μνήμη RAM του συστήματος (0800 – 0BFF Hex) βλ. χάρτη μνήμης μLAB - σελ. 7 των σημειώσεων - *Εισαγωγή στο Εκπαιδευτικό Σύστημα mLAB*. Αλλιώς επιτρέπεται πρόσβαση μόνο στην περιοχή των διευθύνσεων 0W0 - 0BAF Hex (χώρος δεδομένων χρήστη).

3^η ΑΣΚΗΣΗ: Να επεκταθεί το 4^ο παράδειγμα που αφορά στη μετατροπή δυαδικού αριθμού των 8 bits σε δεκαδική μορφή 2 ψηφίων (σελ. 84 του βιβλίου) χωρίς τον περιορισμό να είναι μικρότεροι του 100₁₀. Τα 8 bit του δυαδικού αριθμού υποθέτουμε δίνονται από τα dip switches της πόρτας εισόδου (θέση μνήμης 2000 Hex). Το αποτέλεσμα να εμφανισθεί στην πόρτα εξόδου των LED (που αντιστοιχεί στη θέση 3000 Hex) ως εξής: οι μονάδες στα 4 LSB και οι δεκάδες 4 MSB. Αναφορικά με την απεικόνιση των αριθμών, η σύμβαση να είναι: αναμμένο =>1, σβηστό=>0.

Στην περίπτωση που ο αριθμός είναι μεγαλύτερος του 99 και μικρότερος του 200, να αναβοσβήνουν συνεχώς (μέχρι να αλλάξει ο αριθμός) τα 4 LSB των LED. Αν ο αριθμός είναι μεγαλύτερος του 199, να αναβοσβήνουν συνεχώς τα 4 MSB. Επιλέξτε ένα ρυθμό που να είναι ορατός. Το πρόγραμμα να είναι συνεχούς λειτουργίας.

*Παρατήρηση: Τα προγράμματα να συνοδεύονται υποχρεωτικά στα κυριότερα σημεία τους από **σύντομα** σχόλια.*

Θεωρητικές Ασκήσεις

4^η ΑΣΚΗΣΗ: Να μελετηθεί από τεχνικο-οικονομική άποψη η κατασκευή μιας φορητής ηλεκτρονικής συσκευής με τη χρήση 3 διαφορετικών τεχνολογιών:

1. Χρήση διακριτών στοιχείων και I.C. όπως μικροελεγκτών, περιφερειακών, μνημών κλπ. Τοποθετημένα σε μια σε μια σχετικά μεγάλη πλακέτα. Το αρχικό κόστος σχεδίασης θεωρούμε ότι είναι 20.000€. Το κόστος των I.C. ανά τεμάχιο θεωρούμε ότι είναι 10€ και η κατασκευή της πλακέτας με την συναρμολόγησή της επίσης 10€ ανά τεμάχιο.
2. Χρήση FPGAs και μικρού αριθμού περιφερειακών τοποθετημένα σε μια σε μια πλακέτα. Αρχικό κόστος σχεδίασης: 10.000€, κόστος ανά τεμάχιο των I.C.: 30€, κόστος πλακέτας ανά τεμάχιο και συναρμολόγησης: 10€.
3. Σχεδίαση ειδικού SoC-1 με μια μικρή πλακέτα. Αρχικό κόστος σχεδίασης: 100.000€, κόστος ανά τεμάχιο των I.C.: 2€, κόστος πλακέτας και συναρμολόγησης ανά τεμάχιο: 2€.
4. Σχεδίαση ειδικού SoC-2 με μια πολύ μικρή πλακέτα. Αρχικό κόστος σχεδίασης: 200.000€, κόστος ανά τεμάχιο των I.C.: 1€, κόστος πλακέτας και συναρμολόγησης ανά τεμάχιο: 1€.

Να σχεδιαστούν οι αντίστοιχες καμπύλες κόστους ανά τεμάχιο για τις 4 τεχνολογίες. Να υποδειχθούν οι τέσσερις περιοχές αριθμού τεμαχίων που είναι συμφερότερες (χαμηλότερου κόστους) για την κάθε μία τεχνολογία. Επίσης διερευνήστε για ποια τιμή κόστους ανά τεμάχιο των I.C. στην τεχνολογία των FPGAs (αντί των 30€) θα μπορούσε να εξαφανιστεί η επιλογή της 1^{ης} τεχνολογίας; Σχολιάστε τα αποτελέσματα.

Ασκήσεις στην Γλώσσα Περιγραφής Υλικού Verilog

Να επιλυθούν τα παρακάτω προβλήματα από το βιβλίο: “Ψηφιακή Σχεδίαση” του Morris Mano & Michael Ciletti (5^η έκδοση):

5^η ΑΣΚΗΣΗ: (i) Να δοθεί σε επίπεδο πυλών (δομική) περιγραφή των εξής λογικών συναρτήσεων:

$$F1=A(BC+D)+B'C'D, \quad F2(A,B,C,D)=\Sigma(0,2,3,5,7,9,10,11,13,14),$$

$$F3=ABC+(A+BC)D+(B+C)DE, \quad F4=A(B+CD+E)+BCDE.$$

(ii) Να δοθεί επίσης ο κώδικας Verilog για τις ίδιες συναρτήσεις σε Μοντελοποίηση ροής δεδομένων (με εντολές συνεχούς ανάθεσης).

6^η ΑΣΚΗΣΗ: (i) Σχεδιάστε το λογικό διάγραμμα των ψηφιακών κυκλωμάτων που ορίζονται από τις παρακάτω περιγραφές Verilog:

(a) **module** Circuit_A (A, B, C, D, F);
 input A, B, C, D;
 output F;
 wire w, x, y, z, a, d;
 and (x, D, A, b);
 and (y, c, A);

```

and (w, z ,D);
or (z, y, C);
or (F, x, w);
not (c, C);
not (b, B);
endmodule

```

(b) **module** Circuit_B (F1, F2, F3, X, Y, W, Z);
output F1, F2, F3;
input X, Y, W, Z;
or (F1, F2, F3);
nor (F2, w1, w2, w3);
or (F3, w4, w5);
and (w1, w6, Z);
and (w2, w6, w7, W);
or (w3, w7, W, Z);
not (w6, Y);
not (w7, X);
xnor (w4, Y, Z);
xor (w5, X, W);
endmodule

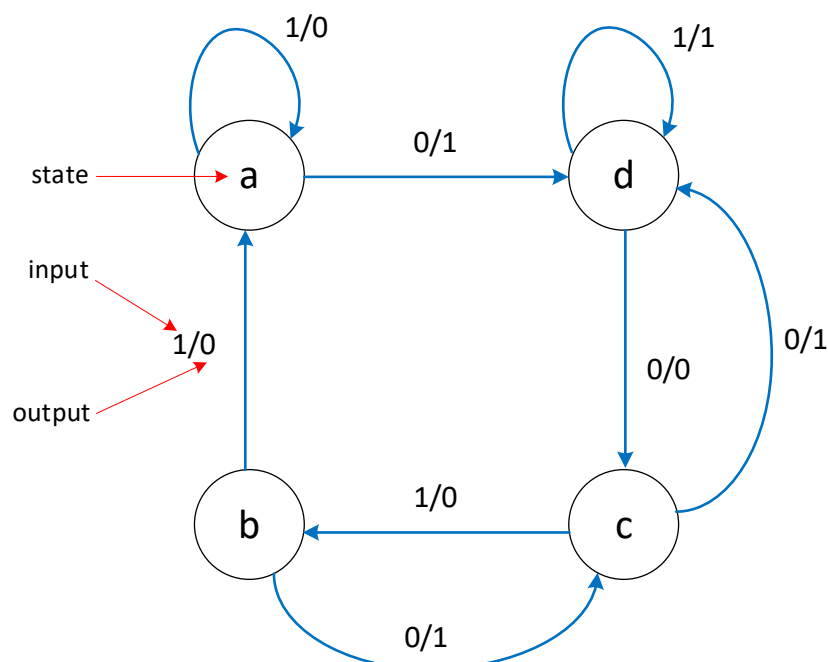
(c) **module** Circuit_C (x1, x2, x3, A, B);
output x1, x2, x3;
input A, B;
assign x1 = A && B;
and (x2, A, B);
assign x3 = A || B;
endmodule

(ii) Δώστε την ιεραρχική περιγραφή HDL σε επίπεδο πύλης για έναν αθροιστή-αφαιρέτη τεσσάρων bit για μη προσημασμένους δυαδικούς αριθμούς.

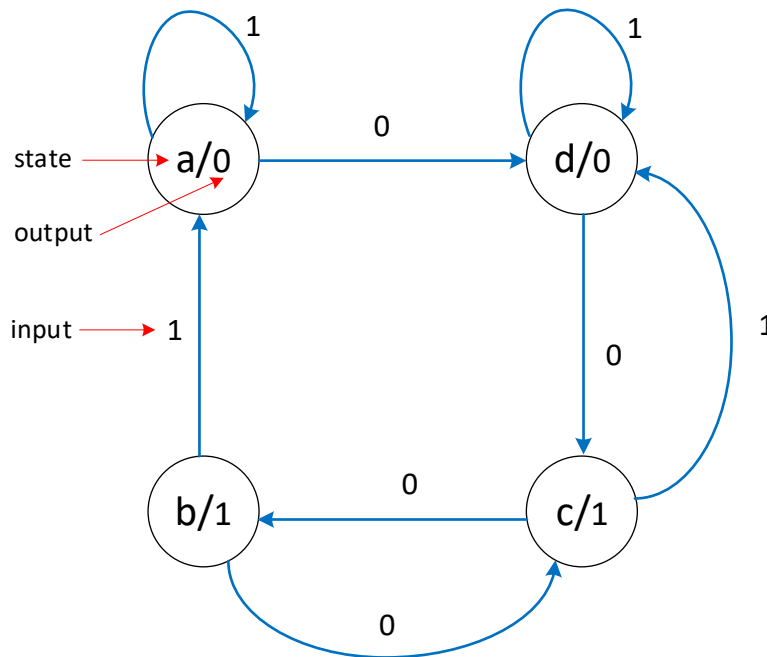
(iii) Χρησιμοποιώντας τον τελεστή υπό συνθήκη (? :), γράψτε μια περιγραφή ροής δεδομένων HDL ενός αθροιστή-αφαιρέτη τεσσάρων bits μη προσημασμένων αριθμών.

7^η ΑΣΚΗΣΗ: Οι παρακάτω ζητούμενες περιγραφές συμπεριφοράς, να δοθούν χωρίς τα προγράμματα δοκιμαστικής εισόδου για επαλήθευση ορθότητας.

(i) Γράψτε ένα μοντέλο Verilog της Mealy FSM (η έξοδος είναι συνάρτηση της παρούσας εισόδου και κατάστασης) που περιγράφεται από το διάγραμμα κατάστασης του παρακάτω σχήματος:



(ii) Γράψτε ένα μοντέλο Verilog της Moore FSM (η έξοδος είναι συνάρτηση μόνο της παρούσας κατάστασης) που περιγράφεται από το διάγραμμα κατάστασης του παρακάτω σχήματος:



Παρατηρήσεις:

Η παρούσα 1^η ομάδα ασκήσεων θα πρέπει να παραδοθεί ηλεκτρονικά (upload στο site του μαθήματος) μέχρι την **Κυριακή 14 Απριλίου 2021**. Οι ασκήσεις παραδίδονται κατά ομάδες των δυο (2) ή του ενός (1) ατόμου χωρίς αυτό να έχει επίπτωση στο βαθμό. Στην 1^η περίπτωση θα πρέπει να γίνεται upload **και από τους 2 σπουδαστές** η ίδια αναφορά και με τα δυο ονόματα στην 1^η σελίδα της αναφοράς. Αλλιώς θα θεωρείται ότι δεν έχει παραδοθεί. Σε ξεχωριστά αρχεία να είναι οι κώδικες των προσομοιώσεων (αυτό δεν αφορά στα αρχεία της Verilog). Τα αρχεία με τους κώδικες και η αναφορά **να συμπεριστούν σε ένα αρχείο** που θα γίνει upload. Οι αναφορές σας να είναι σύντομες και περιεκτικές. Τα προγράμματα να έχουν σύντομα σχόλια όπου κρίνετε ότι χρειάζονται για να κατανοηθεί η λειτουργία τους.

Ο βαθμός από τις Ομάδες Ασκήσεων, που συνολικά θα δοθούν, θα ληφθεί υπόψη κατά 20%. Η Εργαστηριακή Άσκηση θα ληφθεί υπόψη κατά 10% και ο βαθμός της γραπτής εξέτασης κατά 70% στην διαμόρφωση του τελικού βαθμού.

Διευκρινίζεται ότι όσοι περσινοί σπουδαστές παρέδωσαν τις Ομάδες των Ασκήσεων δεν χρειάζεται να τις παραδώσουν φέτος (αυτές ισχύουν για 1 έτος).

Σημείωση: Αν θέλετε να εγκαταστήσετε το mLab σε σύστημα linux μπορείτε να κάνετε χρήση της Virtual Machine στο Oracle Virtualbox.