AOHNA 9 - 4 - 2021

2η ΟΜΑΔΑ ΑΣΚΗΣΕΩΝ ΓΙΑ ΤΟ ΜΑΘΗΜΑ "Συστήματα Μικροϋπολογιστών"

Παράδοση 27/4/2021

Ασκήσεις προσομοίωσης (να υλοποιηθούν και να δοκιμαστούν στο πρόγραμμα προσομοίωσης του εκπαιδευτικού συστήματος μLAB)

1 ΑΣΚΗΣΗ: Σε ένα μΥ-Σ 8085 να γραφεί σε assembly που να επιτελεί τις παρακάτω λειτουργίες:

- (α) Να αποθηκευθούν οι αριθμοί 0-255 με αύξουσα σειρά στις διαδοχικές θέσεις της μνήμης με αρχή τη διεύθυνση 0900 Η (να απενεργοποιηθεί η προστασία μνήμης— εκτέλεση της εντολής ΙΝ 10Η). Οι αριθμοί να αποθηκευθούν όχι χειροκίνητα αλλά μέσω προγράμματος και να ελέγξετε αν έγινε η ζητούμενη λειτουργία σωστά.
- (β) Υπολογίστε τον αριθμό των μονάδων (δυαδικών ψηφίων 1) των παραπάνω δεδομένων. Το αποτέλεσμα να αποθηκευθεί στον διπλό καταχωρητή BC.
- (γ) Υπολογίστε το πλήθος από τους παραπάνω αριθμούς (0-255) που είναι μεταξύ των αριθμών 10H και 60H περιλαμβανομένων (10H \leq x_n \leq 60H) και φυλάξτε το αποτέλεσμα στον καταχωρητή D. Σημείωση: Τα αποτελέσματα για τα (β) και (γ) είναι από πριν γνωστά. Έτσι διευκολύνεται η επιβεβαίωση της ορθότητας των αντίστοιχων προγραμμάτων σας.
- **2^η ΑΣΚΗΣΗ:** Δίνεται ένα μΥ-Σ 8085 που ελέγχει τα LED της πόρτας εξόδου (3000 Hex) εξομοιώνοντας με αυτά, τα φώτα ενός χώρου. Να γραφεί πρόγραμμα Assembly, που όταν το MSB της θύρας εισόδου dip switch (θέση μνήμης 2000 Hex) από OFF γίνει ON και ξανά OFF τότε να ανάβει όλα τα LED της πόρτας εξόδου. Αυτό να παραμένει ανοιχτό για περίπου 20 sec και μετά να σβήνει. Αν όμως ενδιάμεσα ξαναενεργοποιηθεί το pushbutton (OFF ON OFF το MSB των dip switch) να ανανεώνεται ο χρόνος των 20 sec.

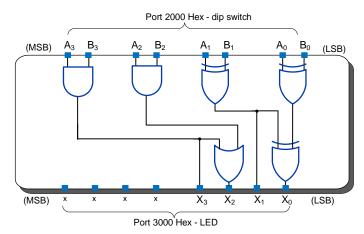
Να γίνει χρήση των ρουτινών χρονοκαθυστέρησης του εκπαιδευτικού συστήματος μLAB. Θεωρήστε ότι το σύστημα παρακολουθεί με διακριτική ικανότητα όχι μεγαλύτερη του 1/10 sec.

3^η **ΑΣΚΗΣΗ:** Να γραφούν σε assembly 8085 και να εκτελεστούν στο μLAB, 4 προγράμματα με τις εξής λειτουργίες:

- i. Να διαβάζει την πόρτα εισόδου των dip switches και με βάση το 1° δεξιότερο ΟΝ, να ανάβει το αντίστοιχης τάξης led (π.χ. για 1011 0100 => ΟΟΟΟ ΟΧΟΟ, όπου Ο=σβηστό led, X=αναμμένο led). Το πρόγραμμα να είναι συνεχούς λειτουργίας.
- ii. Να αναμένει το πάτημα του δεκαεξαδικού πληκτρολογίου και μόνο των αριθμών 1 έως 8. Κάθε φορά να ανάβει το led της αντίστοιχης θέσης και όλα τα υψηλότερης τάξης led μετά από αυτό (π.χ. για 3 => XXXX XXOO, όπου Ο=σβηστό led, X=αναμμένο led). Να γίνει χρήση της ρουτίνας ΚΙΝD που υπάρχει στο παράρτημα 1 των σημειώσεων του μLAB. Το πρόγραμμα να είναι συνεχούς λειτουργίας.
- iii. Με βάση την ύλη των σελ. 76 79 (των σημειώσεων του μLAB) να γίνει απευθείας ανάγνωση του πληκτρολογίου χωρίς τη χρήση της ρουτίνας KIND. Το αποτέλεσμα του κωδικού (βάσει του πίνακα 1 της σελ. 74) να εμφανίζεται στα 2 αριστερότερα 7-segment display με βάση τις ρουτίνες DCD (Display Character Decoder) και STDM (Store Display Message), σελ. 80-82.

Σημ.: Δεν χρειάζεται η εύρεση του κωδικού του πλήκτρου HDWR STEP λόγω της μη υλοποίησης της λειτουργίας του στον προσομοιωτή.

4^η ΑΣΚΗΣΗ: Να εξομοιωθεί η λειτουργία ενός υποθετικού Ι.С. που περιλαμβάνει 6 πύλες όπως φαίνεται στο σχήμα. Τα bits εισόδου πρέπει να αντιστοιχούν ακριβώς όπως φαίνονται στο σχήμα με τα dip switches της πόρτας εισόδου 2000 Hex, και οι έξοδοι με τα LEDs που πρέπει να είναι τα τέσσερα LSB της πόρτας εξόδου 3000 Hex. Οι πύλες, όπως φαίνεται στο σχήμα, είναι 2 AND, 1 OR και 3 XOR. Η αντιστοιχία των led με τις λογικές στάθμες έχει ως εξής: αναμμένο led => '1' και σβηστό led => '0'. Οι αδιάφορες θέσεις της εξόδου να έχουν μόνιμα σβηστά led.



Παρατήρηση: Τα προγράμματα να συνοδεύονται υποχρεωτικά στα κυριότερα σημεία τους από πολύ σύντομα σχόλια.

Θεωρητικές Ασκήσεις

 $\mathbf{5}^{\eta}$ **ΑΣΚΗΣΗ:** Να δοθεί η εσωτερική οργάνωση μια μνήμη SRAM 256×4 bit αντίστοιχης με αυτήν που φαίνεται στο σχ. 3.2 (βιβλίο θεωρίας). Να εξηγηθεί μέσω ενός παραδείγματος με ποιο τρόπο γίνεται η ανάγνωση και εγγραφή στη μνήμη αυτή (ποια σήματα ενεργοποιούνται, ποιοι διακόπτες και πύλες ανοίγουν ή κλείνουν κλπ.). Θεωρήστε ότι πέραν των \overline{CS} και \overline{WE} ότι διαθέτει ξεχωριστό σήμα για την ανάγνωση \overline{RD} .

6η **ΑΣΚΗΣΗ:** Να σχεδιασθεί ένα σύστημα μνήμης που να περιλαμβάνει χώρο 8KBytes ROM ακολουθούμενη χωρίς κενό διευθύνσεων από 4KBytes RAM. Η ROM ξεκινά από τη διεύθυνση 0000Η και υλοποιείται χρησιμοποιώντας 2 ολοκληρωμένα μνήμης των 2K×8 bit (ROM) και 1 ολοκληρωμένο μνήμης 4K×8 bit (ROM) -συνολικά 3 ICs. Θεωρήστε ότι οι ROMs έχουν δύο εισόδους ελέγχου \overline{CE} (chip enable) και \overline{OE} (output enable). Η RAM να υλοποιηθεί με χρήση 2 ολοκληρωμένων μνήμης των 2K×8 SRAMs (2 ICs). Να κατασκευαστεί ο χάρτης μνήμης. Οι μνήμες SRAMs έχουν δύο τις εισόδους ελέγχου \overline{CE} (chip enable), \overline{OE} (output enable) και επιπλέον πρόσθετη γραμμή ελέγχου \overline{WE} . Η αποκωδικοποίηση να γίνει με δύο τρόπους χρησιμοποιώντας:

- (α) ένα αποκωδικοποιητή 3:8 (74LS138) και λογικές πύλες,
- (β) μόνο λογικές πύλες.

Να σχεδιασθεί το λογικό διάγραμμα της μνήμης και η συνδεσμολογία με τα απαιτούμενα σήματα από το system bus του 8085.

7η ΑΣΚΗΣΗ: Σχεδιάστε ένα μΥ-Σ 8085 που να έχει τον εξής χάρτη μνήμης:

 0000-2FFF Hex
 : ROM (12Kbytes)

 3000-5FFF Hex
 : RAM (12Kbytes)

 6000-6FFF Hex
 : ROM (4Kbytes)

7000 Hex : θύρα εξόδου (Memory map I/O)
 70 Hex : θύρα εισόδου (Standard I/O)

Παρέχονται ολοκληρωμένα κυκλώματα: μία ROM των 16KBytes, 3 RAMs των 4KBytes, μΕ 8085, καταχωρητές και απομονωτές (απλής και διπλής κατεύθυνσης) των 8 bits, κωδικοποιητές 3 σε 8 και οι βασικές λογικές πύλες. Χρησιμοποιείστε μόνο όσα σας χρειάζονται και στην ποσότητα που θέλετε. Σχεδιάστε τα κυκλώματα διασύνδεσης. Τα βασικά σήματα ελέγχου του 8085 είναι $\overline{\text{RD}}$, $\overline{\text{WR}}$, $\overline{\text{IO}}/\overline{\text{M}}$ και ALE.