

Praktische Auslegung einer elektrischen und thermischen Simulation einer Platine zur Ansteuerung einer Leistungselektronik

Christian Schmid

Hochschule Augsburg, Fakultät für Elektrotechnik, Augsburg, Deutschland, Christian.Schmid1@Hs-Augsburg.de

Zusammenfassung

In dieser Arbeit wird die thermische Auslegung des Leiterbahnquerschnitt einer handelsüblichen gedruckten Leiterplatte (PCB) untersucht. Daraus soll bestimmt werden, wie stark sich die Vorgabe aus der Industrie mit den von Comsol simulierten Werten unterscheidet. Zur Berechnung werden Verfahren aus der Lehre und der Industrie verwendet. Es wird eine Daumenregel mit einer Spice Simulation und dem Model vom Comsol verglichen und die Gründe für die unterschiedlichen Temperaturen erörtert.

Abstract

In this dissertation the thermal dimensioning of a trace-profile on a common Printed-Circuit-Board (PCB) is examined. Industrial standards will be examined and compared with the calculated and simulated results from Comsol. Standards from education and industries will be used for the calculations. A rule of thumb, a Spice simulation and a Comsol model will be compared and the discussed regarding different results.

1 Grundlagen

1.1 Wärmefluss

Es gibt 3 Wärmeausbreitungsmöglichkeiten. Durch Konvektion und Strahlung wird die Energie an die Umluft abgegeben. Durch Konduktion fließt die Wärme durch die Platine und in das Gehäuse, siehe Abbildung 1.

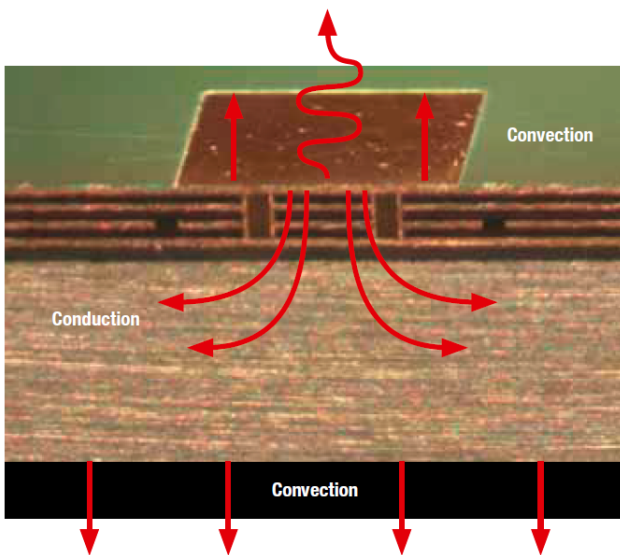


Abbildung 1: Wärmefluss auf einer Platine, [1]

1.2 Thermische Auslegung

Elektrische Bauteile werden vom Hersteller im Betriebstemperaturbereich getestet und ausgelegt. Bei größerer Betriebstemperatur nimmt die Lebenszeit der Bauteile ab.

Besonders gefährdet sind zum Beispiel Elektrolyt Kondensatoren. Meist beträgt die maximale Temperatur 105°C oder weniger.

Bei Erhöhung der Betriebstemperatur um jeweils 10K halbiert sich die Lebensdauer der Bauteile [3].

Ziel sind niedrige Temperaturen durch geringe thermischen Verluste.

Die Leiterbahn wird abhängig von der Anwendung unterschiedlich ausgelegt um elektrische Verluste durch Selbstinduktion und Widerstand gering zu halten.

Eine Versorgungsleitung führt einen größeren Strom und benötigt daher einen größeren Leiterbahnquerschnitt als eine Messleitung. Der Strom geht quadratisch in die Leistungsformel ein, siehe Formel 1.

$$P_{\text{elektrisch}} = P_{\text{thermisch}} = I^2 \cdot R_{\text{Leiter}} \quad (1)$$

1.3 Leistungselektronik

In der Leistungselektronik wird getaktet an- und abgeschaltet. Die Schaltfrequenz ist einige Dekaden größer als die Nutzfrequenz. Das System ist träger als die Schaltfrequenz. Das Verfahren in Abbildung 2 wird zur Aussteuerung von Motoren verwendet.

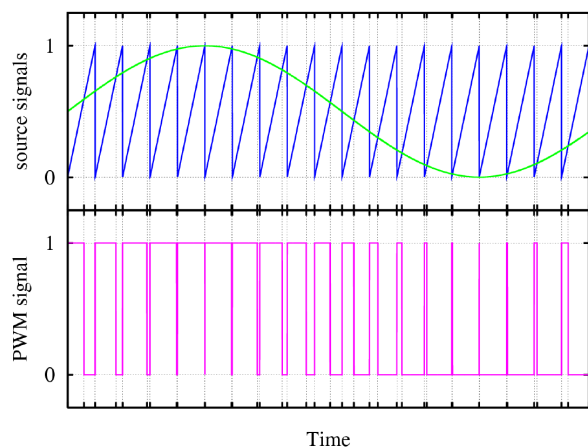


Abbildung 2: Aussteuerung einer Phase eines Motors, [2]

Da sich der eingestellte Strom sehr schnell ändert und das System sich nur langsamer ändert kann davon ausgegangen werden dass im Mittel ein konstanter Strom fließt.

2 Thermisches Design

Industriestandards empfehlen Leiterbahnquerschnitte abhängig von der Strombelastung [5].

2.1 Platinenaufbau

Der Aufbau einer 2 lagigen Platine ist in Abbildung 3 dargestellt.

Die mittlere Schicht der Platine besteht aus FR4, einem 1,5mm breiten Dielektrikum [6]. Die Leiterbahnhöhe auf Ober- und Unterseite betragen jeweils 35µm [7].

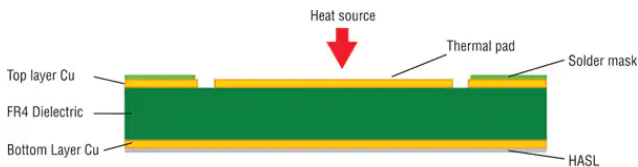


Abbildung 3: Querschnitt einer Platine [6]

Durch Vias kann die Wärmeenergie schneller durch die Platine fließen. Dieser Fall wird nicht untersucht.

2.2 Überprüfung des Vorgabewerts

Die Arbeit widmet sich der Bestimmung des Thermischen Widerstands und der Platinenerwärmung durch den eingestellten Strom.

Für die Arbeit wird die Platine für einen Strom von $I_{Strang} = 5A$ ausgelegt.

Nach Industriestandard ist für eine maximale Erwärmung von 10K eine Leiterbahnbreite von $b = 4mm$ notwendig[5]. Die Platine hat die Maße 15mmx25mm. Die Abmaße der zu simulierende Platine sind in Abbildung 4 ersichtlich.

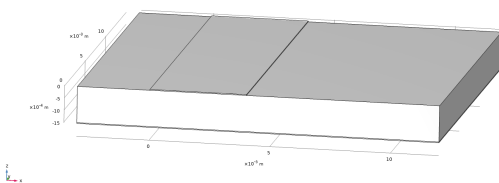


Abbildung 4: Geometrie der verwendeten Platine

3 Händische Rechnung

3.1 Vorbedingungen

Der Wärmestrom wird durch den elektrischen Strom der Leiterbahn und den Widerstand des Leiters bestimmt.

Die elektrische Leitfähigkeit von Kupfer beträgt

$$\rho_{Cu} = \frac{58.1 \cdot 10^6}{S \cdot m^{-1}} [1].$$

Die zu simulierende Leiterbahnlänge beträgt

$$l = 15mm.$$

Die Querschnittsfläche der Leiterbahn beträgt:

$$A = b \cdot h = 4mm \cdot 35\mu m = 140 \cdot 10^{-9} m^2 \quad (2)$$

Der Widerstand der Leiterbahn beträgt:

$$R_{Leiter} = \frac{1}{\rho} \cdot \frac{l}{A} = 1,84 \cdot 10^{-3} \Omega \quad (3)$$

Der elektrische Schaltplan ist in Abbildung 5 ersichtlich. Es stellt sich eine Spannung über den Widerstand ein, vgl. Formel 4.

$$U_{Verlust} = I_{Strang} \cdot R_{Leiter} \quad (4)$$

Die Verlustspannung beträgt $U_{Verlust} = 5A \cdot 1,84 \cdot 10^{-3} \Omega = 9.2mV$. Die elektrische Verlustleistung wird mit Formel 1 berechnet: Es wird $P_{Thermisch} = (5A)^2 \cdot 1,84 \cdot 10^{-3} \Omega = 46 \cdot 10^{-3} W$ in das System eingepreßt. Die Erwärmung wird mit Formel 5 berechnet.

$$\Delta T = P_{Thermisch} \cdot \Theta_{Junction,Ambient} \quad (5)$$

3.2 Berechnung

Die Berechnung der Erwärmung erfolgt mit dem thermischen Widerständen Θ , vgl Formel 6.

$$\Theta_{Junction,Ambient} = \frac{1}{hA} \quad (6)$$

Der Wärme-Transfer-Koeffizient zwischen Platine und Umgebung wird mit $h = 10 \frac{W}{m^2 K}$ angenommen [4].

Der thermische Widerstand $\Theta_{Junction,Ambient}$ wird nach Formel 7 berechnet.

Für den Wärmestrom wird die gesamte Oberfläche der Platine verwendet. Die Fläche der Oberseite und der Unterseite der Platine betragen:

$$A = 2 \cdot 15mm \cdot 25mm.$$

$$\Theta_{Junction,Ambient} = \frac{\frac{1}{10 \frac{W}{m^2 K}}}{2 \cdot 15mm \cdot 25mm} = 133 \frac{K}{W} \quad (7)$$

Die Platine erwärmt sich nach der Formel 5 um

$$\Delta T = 46 \cdot 10^{-3} W \cdot 133 \frac{K}{W} = 6,1K.$$

3.3 Elektrischer Schaltplan für den Wärmestrom

Um den Wert genauer zu bestimmen wird ein Ersatzschaltbild erstellt. Es werden die thermischen Widerstände berechnet. Das Ersatzschaltbild wird ohne thermische Kapazitäten dargestellt, da uns der statische Zustand interessiert, nicht der transiente. Um das System noch von Hand zu simulieren, wird angenommen, dass der Wärmestrom nur nach oben und nach unten fließt. Der thermische Widerstand wird durch Formel 8 berechnet.

$$\Theta = \frac{Höhe}{A \cdot \lambda} \quad (8)$$

Die thermische Leitfähigkeit von Kupfer beträgt:

$$\lambda_{Cu} = 360 \frac{W}{mK} [1]$$

Für den spezifischen Fall beträgt der thermische Widerstand von der Leiterbahn:

$$\Theta_{Leiterbahn} = \frac{35\mu m}{4mm \cdot 15mm \cdot 360 \frac{W}{mK}} = 1,62 \cdot 10^{-3} \frac{K}{W}$$

Die thermische Leitfähigkeit von FR4 beträgt:

$$\lambda_{FR4} = 0,3 \frac{W}{mK} [1]$$

Für den spezifischen Fall beträgt der thermische Widerstand von dem Dielektrikum:

$$\Theta_{FR4} = \frac{1,5mm}{4mm \cdot 15mm \cdot 0,3 \frac{W}{m \cdot K}} = 83,3 \frac{K}{W}$$

Der thermische Widerstand zwischen Leiterbahn und Ambient beträgt:

$$\Theta_{Leiterbahn, Ambient} = \frac{1}{10 \frac{W}{m^2 \cdot K}} = 1666 \frac{K}{W}$$

Der thermische Widerstand zwischen Platine ohne Leiterbahn und Ambient beträgt:

$$\Theta_{PCB, Ambient} = \frac{1}{2 \cdot 25mm \cdot 15mm - 4mm \cdot 15mm \frac{W}{m^2 \cdot K}} = 134 \frac{K}{W}$$

Es wird eine Parallelschaltung entwickelt.

Ein Teil des Wärmestroms fließt über die Leiterbahn direkt an die Umgebung.

Ein anderer Teil fließt senkrecht durch die Platine und gibt dort die Wärmeenergie ab. Der Schaltplan ist in Abbildung 5 dargestellt.

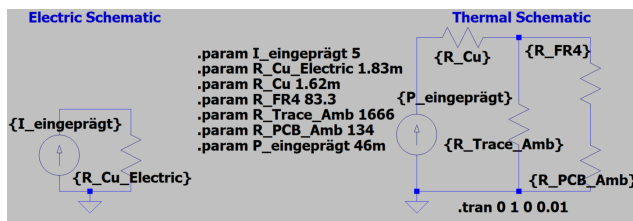


Abbildung 5: Schaltplan: Elektrischer Stromkreis (links)
Schaltplan: Statische Temperatur (rechts)

Die Leistung in Abbildung 5 stellt die Stromquelle dar. Die Spannung ist die Temperaturerhöhung zur Referenztemperatur. Die Widerstände sind die thermischen Widerstände zwischen den Elementen.

Laut Spice Model erwärmt sich die Platine um $\Delta T = 8,8K$

4 Simulation

Die berechneten Werte werden in Comsol überprüft.

4.1 Allgemein

An einem Ende wird Strom eingeprägt. Am anderen Ende ist Masse. Die Geometrie ist in Abbildung 4 ersichtlich. Mit Formel 9 berechnet das Simulationsprogramm den Wärmefluss an die Umwelt.

$$-n \cdot q = \epsilon \sigma (T_{amb}^4 - T^4) \quad (9)$$

Mit Formel 10 und 11 berechnet das Simulationsprogramm das Zusammenspiel der Elektrotechnik und der Thermodynamik.

$$\rho c_p u \cdot \nabla = \nabla \cdot (\kappa \nabla T) + Q_e \quad (10)$$

$$Q_e = J \cdot E \quad (11)$$

4.2 Netz

Die Vernetzung ist in Abbildung 6 dargestellt. Die Breiten der beiden Geometrien unterscheiden sich deutlich. Ein Abmaß beträgt $15mm$. Das andere Abmaß ist $35\mu m$. Wird das Netz gröber als normal eingestellt werden folgende Warnungen erzeugt:

Edge is much shorter than the specified minimum element size.

Face is (or has a narrow region that is) much smaller than the specified minimum element size.

Domain has a region that is much thinner than the specified minimum element size.

Das Netz muss genauer eingestellt werden damit dieser Fehler nicht mehr auftritt.

Es kann nur eine endliche Fläche untersucht werden. Die Simulationszeiten verlängern sich bei und großen Flächen stark.

Unabhängig ob Warnungen beim Vernetzen auftreten unterscheiden sich die Ergebnisse der berechneten Spannung und der Temperatur nicht.

Die Netzunabhängigkeit wurde überprüft und ist gegeben.

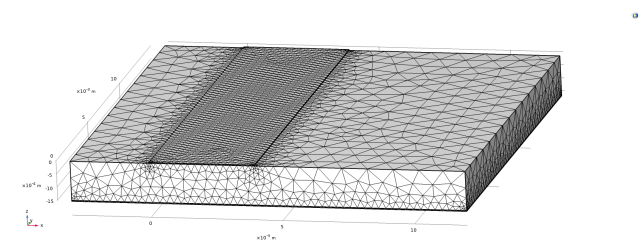


Abbildung 6: Vernetzung des Modells

4.3 Spannungsverlauf

Die Spannung verläuft linear über die Leiterbahn. Das stimmt mit dem erwartenden Ergebnis überein. Die maximale Spannung beträgt $U_{Verlust} = 9,22mV$, vgl. Abbildung 7.

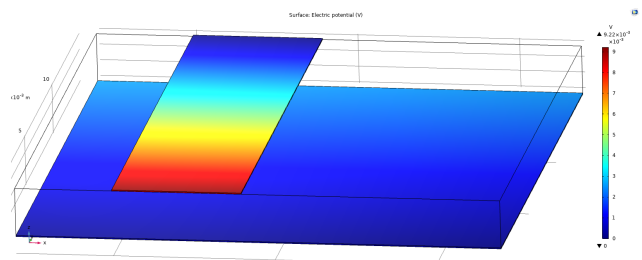


Abbildung 7: Spannungsabfall über der Leiterbahn

4.4 Statischer Temperaturverlauf

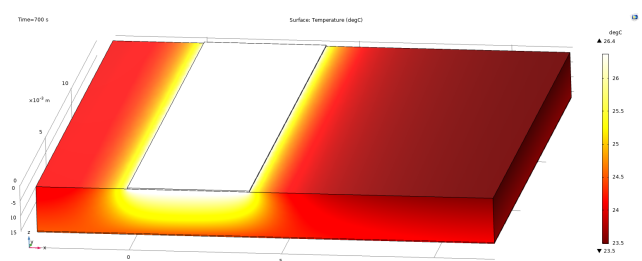


Abbildung 8: Thermische Endzustände

Die Temperatur erhöht sich in der Simulation in der Mitte der Leiterbahn um $6,4K$. Kupfer ist ein sehr guter Wärmeleiter. Er hat einen sehr geringen Widerstand.

Am Rand der Leiterbahn ist die Temperatur immernoch nahezu identisch. Die Wärme verteilt sich sehr gut. Das Dielektrikum hingegen hat einen großen thermischen Widerstand. Die Unterseite der Platine ist bereits $2K$ kälter., vgl. Abbildung 8.

Bereits wenige Millimeter daneben ist die Temperatur deutlich niedriger, vgl. Abbildung 9. $8mm$ neben der Leiterbahn steigt die Oberflächentemperatur um $3K$

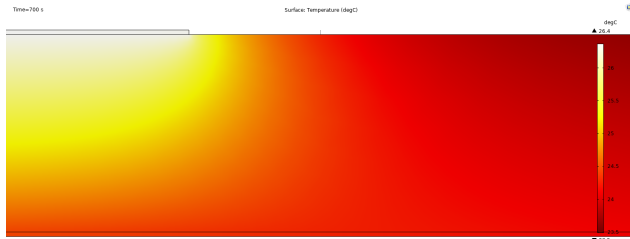


Abbildung 9: Detailansicht Wärmefluss auf der Platine

4.5 Transienter Temperaturverlauf

In Abbildung 10 ist der transiente Verlauf für einen Punkt im Mittelpunkt der Leiterbahn $8mm$ neben der Leiterbahn dargestellt.

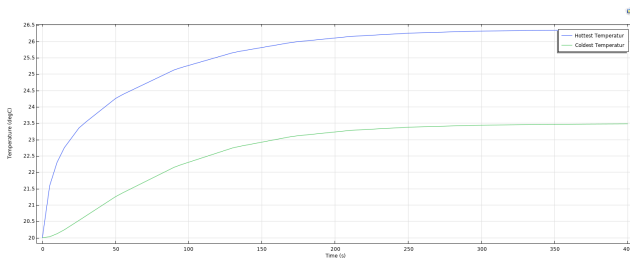


Abbildung 10: Änderung der Temperatur mit der Zeit

Die Simulation ist zeitabhängig für $t < 350s$. Für Zeiten $t > 350s$ ändert sich das Ergebnis nur noch minimal. Die statische Endtemperatur ist erreicht. Die Kurvenform ist die einer Differentialgleichung. $T(t) = K \cdot e^{\lambda t}$ mit $\lambda < 0$. Es ist ein stabiles System. Die eingepreiste Leistung ist gleich der abgegebenen Leistung. Wegen der Trägheit des Systems ist auf den schematischen Schaltplan in Abbildung 11 zu schließen. Das Einschwingverhalten von der grünen Bahn lässt auf in Reihe geschaltete PT_1 Glieder schließen.

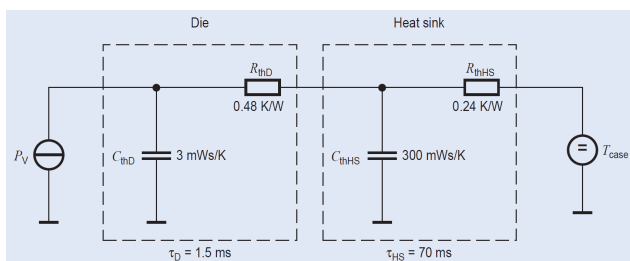


Abbildung 11: Ersatzschaltplan: Thermodynamisches Verhalten [8]

5 Fazit

Der Leiterbahnquerschnitt wurde nach geltendem Industriestandard ermittelt.

Die erste Formel gilt als Daumenregel und ist von der simulierten Lösung um $\Delta T = 6,1K - 6,4K = 0,3K$ entfernt. Das h in Formel 5 bezieht sich auf eine 2-Fach so große Fläche als simuliert wurde. Daher weicht der Wert ab. Die Spice Simulation mit $\Delta T = 8,8K - 6,4K = 2,4K$ ist weiter entfernt.

Es wurde davon ausgegangen, dass der Wärmestrom der nicht direkt an die Umwelt abgegeben wird immer $1,5mm$ durch das Dielektrikum fließt. Die Annahme scheint nicht zu stimmen.

$\Theta_{*, Ambient}$ sind die dominierenden Faktoren in der Gleichung.

Auch die FEM-Simulation hat einen Fehler in der Praxis. Die Platinen in der Industrie sind größer als die simulierte Platine. Mit den berechneten Werten von Comsol kann mit Grundlagen der Regelungstechnik ein genaueres Spice Model erzeugt werden.

Die Formeln aus der Industrie enthalten Sicherheiten. Für die meisten Platinenlayouts sind die Werte aus der Industrie in Ordnung und der Fehler vernachlässigbar. Wegen fehlender aktiver Last konnten keine Messwerte aufgenommen werden.

Literatur

- [1] Wuerth Elektronik eiSos [online], [Zugriff am 22.12.2021] Verfügbare unter: https://www.wuerthonline.com/web/en/index.php/show/media/04_leiterplatte/2011_2/relaunch/produkte-5/heatsink/neu_2011/TecReport012011EN-S.pdf
- [2] Prof. Dr. Reddig, Vorlesung Leistungselektronik
- [3] TDK-Lambda Germany GmbH [online], [Zugriff am 22.12.2021] Verfügbare unter: <https://www.emea.lambda.tdk.com/de/KB/Was-Sie-über-die-Lebensdauer-von-Stromversorgungen-wissen-sollten.pdf> Aachen, TDK-Lambda Germany GmbH
- [4] Texas Instruments, 01.04.2013, [Zugriff am 22.12.2021] Verfügbare unter: <https://www.ti.com/lit/pdf/snva419?keyMatch=THERMAL%20DESIGN%20BY%20INSIGHT%20NOT%20HINDSIGHT>
- [5] IPC [online], [Zugriff am 22.12.2021] Verfügbare unter <https://www.ipc.org/TOC/IPC-2221.pdf>, United States, IPC
- [6] Cree, Inc. Optimizing PCB Thermal Performance for Cree XLamp LEDs 22.12.2010, [Zugriff am 22.12.2021] Verfügbare unter <https://www.digikey.de/en/articles/optimizing-pcb-thermal-performance-for-cree-xlamp-leds>
- [7] Aisler B. V. [online], [Zugriff am 22.12.2021] Verfügbare unter <https://aisler.net/help/design-rules-and-specifications/specifications>
- [8] Infineon Technologies AG, 11.07.2000, [Zugriff am 22.12.2021] Verfügbare unter: <https://www.infineon.com/dgdl/smdpack.pdf?fileId=db3a304330f6860601311905ea1d4599>