

印刷电路板设计最佳实践调查

1. 绪论

印刷电路板（PCBs）几乎是所有现代电子设备的基础构建模块。随着技术的进步，对 PCB 的要求不断提高，需要设计出更高性能、更小尺寸和更高可靠性的产品。因此，在 PCB 设计的整个生命周期中坚持既定的最佳实践变得至关重要。从最初的概念化和元件选择到复杂的布局过程和制造文件的生成，遵循这些指南对于实现所需的电气特性（包括信号和电源完整性、有效的热管理和电磁兼容性（EMC））至关重要。此外，这些实践显著地促进了最终产品的可制造性（面向制造的设计 - DFM）和易装配性（面向装配的设计 - DFA）。本报告旨在对最新的 PCB 设计最佳实践进行全面调查，借鉴各种在线资源，提供技术分析和说明性示例，以强调其重要性。

2. 元件布局最佳实践

PCB 上的战略性元件布局是影响最终产品电气性能和可制造性的基本步骤。

2.1 为信号完整性布局

元件的排列在维持 PCB 内电信号质量方面起着关键作用。功能相关的元件应彼此靠近放置。这种分组最大限度地缩短了连接它们的走线长度，从而减少了信号衰减和电磁干扰（EMI）的可能性。例如，将电路板上的模拟和数字部分分开有助于防止数字噪声耦合到敏感的模拟电路中。这种分离意味着布局的逻辑组织与电路原理图相呼应，而在复杂的混合信号设计中，可能需要更精细的方法，可能涉及特定功能块内的仔细接地策略和屏蔽。

关键元件，如高速处理器和振荡器，应靠近其各自的电源放置。这种放置最大限度地减小了电源和地环路的面积，从而减少了寄生电感，提高了输送给这些敏感设备的电源稳定性。在此上下文中，“靠近”是指物理上的接近，关于这种接近程度的定量指南可以在元件数据手册中找到，或者通过仿真分析电压降和环路电感来确定。

去耦电容对于稳定集成电路（ICs）的电源至关重要，尤其是在快速开关事件期间。这些电容应尽可能靠近 IC 的电源引脚放置，以提供局部的电荷储存。确保这些电容到地平面的低电感回流路径同样重要，这可以通过使用宽走线或直接过孔来实现。去耦电容的有效性很大程度上受到其与 IC 连接电感的影响，并且使用多个较小电容还是少量较大电容的选择，以及走线和过孔的物理布局，都会影响该电感。较小的电容通常表现出较低的等效串联电感（ESL），并且在较高频率下更有效，而不同值的电容组合可以解决更广泛频率范围内的噪声。

优化电源分配网络（PDN）还包括将电源元件靠近 PCB 的电源入口放置。这种布置建立了到关键 IC 电源引脚的直接、低电阻路径，最大限度地减少了电压降，并增强了电路板整体电源完整性。电源元件的放置不仅影响电压调节，还会影响通过输入/输出连接器进入或离开电路板的传导 EMI 的可能性。将这些元件放置在靠近输入端可以帮助抑制内部产生的噪声，并且输入滤波可以进一步减轻 EMI。

2.2 为可制造性布局

除了电气性能之外，元件布局还显著影响 PCB 制造的便利性和效率。过于密集地或靠近电路板边缘放置元件会阻碍自动化装配和焊接过程。遵守贴片机提供的标准间距指南对于防止装配错

误至关重要。这些间距要求可能因元件的类型和尺寸以及制造商使用的特定装配设备而异，这突显了早期与制造商协商这些限制的重要性，以避免代价高昂的重新设计。制造商通常提供 DFM 指南，其中明确规定了这些间距要求。

保持相似元件（如 IC 和二极管）方向的一致性简化了自动化装配和人工检查。确保 PCB 丝印上的极性标记与元件方向准确匹配也至关重要。一致的方向不仅有利于自动化过程，还使人工返工和故障排除更加直接。表示设计文件中元件方向的最佳实践包括清晰的丝印标记，例如引脚 1 指示器。还应创建具有一致方向的标准化库元件。

为了高效的生产测试和质量控制，用于在线测试（ICT）的测试点应放置在易于接近的位置，没有其他元件造成的障碍。应在设计过程的早期考虑测试点的放置和类型。常见的类型包括直插式引脚、表面贴装焊盘和专用测试夹，它们的放置需要在可访问性与最小化走线长度和信号干扰的可能性之间取得平衡。

自动化焊接和检查设备需要元件周围有足够的空间才能有效运行。这不仅涉及水平间距，还包括较高元件的垂直间隙。元件封装的选择直接影响这些间隙要求，因为不同的封装具有不同的高度，可能需要特定的间隙以适应贴片机的吸嘴和焊接工具。

最后，为元件识别、极性和测试点提供充分且明确的丝印标签对于帮助装配、检查和维修至关重要。丝印设计需要在提供的信息量与可读性以及避免与焊盘或过孔重叠之间取得平衡。应在设计规则中定义推荐的字体大小和线宽，以确保可读性。

战略性元件布局是 PCB 设计的基础方面，影响电气性能和可制造性。设计和制造团队之间的紧密合作对于理解和遵守装配限制至关重要。像 OrCAD X 这样的工具提供了通过考虑功能关系和装配要求来辅助元件布局的功能。

表 1: 元件布局注意事项

目标 最佳实践 技术分析 摘要 ID
--- --- --- ---
信号完整性 功能分组 最小化走线长度，减少信号衰减和 EMI。分离噪声敏感的模拟电路和噪声大的数字电路。 1
信号完整性 关键元件靠近电源 减小电源和地环路面积，最小化电感，提高电源稳定性。 1
信号完整性 去耦电容布局 提供局部电荷储存，在开关瞬态期间稳定电源。低电感路径至关重要。 1
信号完整性 电源分配网络优化 通过提供直接、低电阻的路径，最小化电压降，增强电源完整性。 1
可制造性 元件间距 防止自动化装配和焊接过程中的干扰。遵守贴片机指南。 1
可制造性 元件方向 简化装配和检查。确保极性正确。 4
可制造性 测试可访问性 便于高效的生产测试和质量控制。 1
可制造性 自动化过程的间隙 确保元件可触及，焊点可以正确形成和检查。 1
可制造性 丝印标签 通过提供清晰的元件识别和极性，帮助装配、检查和维修。 1

3. 不同信号类型的最佳布线技术

电信号在 PCB 上的布线方式显著影响电子设备的整体性能和可靠性。不同类型的信号具有独特的要求，需要特定的布线技术。

3.1 高速信号

高速信号的布线需要仔细注意细节，以保持信号完整性。关键的高速信号应采用尽可能短的走线长度进行布线。这最大限度地减少了传播延迟并降低了信号反射的可能性。应避免走线中的急弯，而应使用 45 度角或平滑的弧线，以防止阻抗不连续。虽然最小化长度很重要，但有时为了避开障碍并保持受控阻抗，可能需要稍长但设计更仔细的路径。

为高速信号走线保持一致的特性阻抗对于最小化信号反射和确保信号完整性至关重要。这通过精确控制走线宽度、走线到参考平面（通常是地平面或电源平面）的高度以及 PCB 材料的介电常数来实现。走线蚀刻和介电层厚度的制造公差会影响实际阻抗，因此建议考虑设计裕量并使用仿真工具分析这些变化的影响。

对于高速数据传输，使用差分对是一种常见的最佳实践。这些线对应该紧密地布在一起，并具有匹配的长度，以确保信号同时到达接收器并有效抑制共模噪声。虽然差分对内的长度匹配至关重要，但对于极高的频率，即使很小的长度不匹配也可能导致相位差，从而降低信号质量，可能需要使用蛇形布线或延迟线。

过孔用于连接不同层上的走线，它们会引入阻抗不连续，并可能成为反射的来源，尤其是在高频下。因此，应尽量减少高速信号路径中的过孔数量。当不可避免地使用过孔时，在信号过孔附近放置地过孔有助于提供良好的回流路径。不同类型的过孔，如通孔、盲孔、埋孔和微孔，具有不同的电气特性，其中微孔由于其尺寸较小和电感较低，通常提供更好的高频性能。

最后，高速信号走线绝不应布在电源平面或地平面上的分割或间隙之上。这会中断回流路径，导致 EMI 和信号完整性问题增加。在具有多个电源轨的复杂电路板中，完全避免分割平面可能具有挑战性，在这种情况下，使用跨接电容来桥接回流路径中的间隙可以帮助最小化影响。

3.2 模拟信号

模拟信号的布线需要优先考虑噪声隔离的技术。敏感的模拟信号走线应与噪声大的数字和高电流电源走线物理分离，以防止通过电磁场耦合噪声。模拟信号走线与数字/电源走线之间的推荐最小距离取决于信号频率和电压水平，并且地平面和屏蔽也可以在实现足够的隔离方面发挥作用。

模拟信号最好布在完整的地平面之上。这提供了稳定的参考并有助于屏蔽信号免受外部噪声的影响。此外，考虑使用连接到地的保护走线并将其放置在敏感模拟信号旁边，以进一步减少噪声拾取。如果保护走线正确接地并适当间隔，它们会非常有效，常见的建议是间隔 3W 到 5W，其中 W 是信号走线的宽度。

对于模拟电流环路，尤其是在传感电路中，重要的是最小化环路面积，以减少对磁场干扰的敏感性。此原则适用于信号和电源环路，并且会影响电流检测电阻及其相关电路的放置。应放置检测电阻器，以最小化被测电流和电压检测路径的环路面积。

3.3 电源信号

有效布线电源信号的重点是最大限度地减少损耗并确保足够的电流输送。电源分配应使用较粗的铜走线，以降低走线电阻，从而最大限度地减少电压降并提高载流能力。所需的走线宽度可以根据预期电流和允许的温升进行计算，可以使用在线走线宽度计算器或参考 IPC-2152 标准。

电源走线应保持短而直接，以最大限度地减少电感，电感会导致电压尖峰和 EMI。电感还与电源分配的环路面积有关，并且紧密间隔的电源和地平面可以创建低电感路径。

当跨多层连接电源或地平面时，尤其是在高电流路径中，应并联使用多个过孔。这降低了总电阻并分配了电流，防止单个过孔中产生过多的热量。给定电流所需的过孔数量和尺寸取决于其直径、镀层厚度和允许的温升，一些经验法则建议每个 10 密耳的过孔大约承受 1 安培的电流。这些过孔的放置模式（如均匀网格）也会影响其有效性。

电源走线应与敏感信号走线（尤其是模拟信号）隔离，以避免噪声耦合。如果不可避免地需要并行布线，则应保持足够的间距，或者应将走线布在具有中间地平面的不同层上。以 90 度角布线信号和电源走线也可以最大限度地减少耦合。在要求更高的应用中，多层板中的屏蔽走线或带状线配置可以提供更好的隔离。

最佳布线技术高度依赖于被布线的信号类型及其具体要求。保持信号完整性通常涉及平衡各种设计参数。像 OrCAD X 这样的工具提供了受控阻抗布线、差分对创建和自动布线等功能，可以帮助实施这些最佳实践。

表 2：按信号类型划分的最佳布线技术

信号类型	最佳实践	技术依据	摘要 ID
---	---	---	---
高速	最小化长度并避免不连续性	减少传播延迟和信号反射。平滑阻抗过渡。	2
高速	受控阻抗	通过匹配走线上的阻抗，最小化信号反射，确保信号完整性。	1
高速	差分对	提高抗噪能力，减少 EMI，确保信号同时到达。	2
高速	战略性过孔布局	最小化阻抗不连续性和反射。地过孔提供回流路径。	2
高速	避免在分割平面上布线	防止回流路径中断，减少 EMI 和信号完整性问题。	2
模拟	与数字和电源隔离	防止通过电磁场耦合噪声。	1
模拟	使用地平面和保护走线	提供稳定的参考，屏蔽噪声。保护走线进一步减少噪声拾取。	2
模拟	最小化环路面积	降低对磁场干扰的敏感性，尤其是在电流环路中。	18
电源	使用更粗的铜走线	降低走线电阻，最小化电压降，提高载流能力。	18
电源	最小化电感	通过保持走线短而直接来减少电压尖峰和 EMI。	18
电源	高电流使用多个过孔	降低电阻，分配电流，防止单个过孔中产生热量。	1
电源	与敏感信号隔离	防止噪声耦合到敏感信号，尤其是模拟信号。	18

4. 电源分配网络 (PDN) 设计最佳实践

设计良好的电源分配网络 (PDN) 是确保 PCB 上所有元件都能获得稳定和干净电源的基础。

在多层 PCB 设计中利用电源层和地层是一项主要的最佳实践。这些层作为信号的稳定电压参考，有助于控制信号走线的阻抗，并有助于耗散元件产生的热量。PCB 叠层的顺序和层间距显著影响 PDN 的性能。常见的配置包括将信号层与地层相邻放置，并紧密耦合电源层和地层。

4.1 去耦电容布局（详细）

去耦电容的布局是 PDN 设计的关键方面。这些电容应尽可能靠近每个 IC 的电源引脚放置。这种接近最大限度地减少了电容和 IC 之间电源路径的电感，使电容能够有效地提供瞬时电流需求并滤除高频噪声。理想情况下，电容应位于与 IC 同一侧的电路板上，并尽可能靠近电源引脚。但是，元件尺寸和布局密度有时可能需要折衷，因此最大限度地减小电容和 IC 电源引脚之间的环路面积至关重要。

确保去耦电容具有通往地平面的短而低电感的返回路径同样重要。这可以通过使用宽走线并将过孔直接从电容的接地引脚连接到地平面来实现。过孔的电感在高频下会变得很大，因此并联使用多个过孔并将它们靠近电容焊盘放置可以帮助最小化这种电感。

为了在较宽的频率范围内进行有效的去耦，建议并联使用不同值的电容组合。通常，较小值的电容（例如， $0.1\mu\text{F}$ ）在去耦高频噪声方面有效，而较大值的电容（例如， $10\mu\text{F}$ ）在处理较低频率的噪声和提供大容量电荷存储方面更好。IC 数据手册通常会根据 IC 的电源要求和开关特性提供适当的电容值及其数量的建议。也可以使用仿真工具来针对特定设计优化去耦网络。

4.2 电源和地平面设计（详细）

使用完整的、不间断的电源和地平面对于为电源和回流电流提供低阻抗路径至关重要。这些平面不仅可以减少噪声，还可以通过提供一致的参考来改善信号完整性。这些平面中的分割或间隙会中断回流路径，导致 EMI 和信号完整性问题增加。虽然避免此类不连续性是理想的，但具有多个电源轨的复杂电路板可能需要平面分割。在这种情况下，仔细规划和使用跨接电容来桥接回流路径中的间隙可以帮助最小化负面影响。

应将不同电压电平的电源层分开，以防止意外短路并最小化不同电源轨之间的噪声耦合。IPC-2221 提供了基于电压差的导体之间推荐隔离距离的指南。

对于敏感的模拟电路，通常有益的是提供与噪声大的数字地平面隔离的专用地平面。然后应在一个仔细选择的点连接这些模拟和数字地平面，以最大限度地减少地环路并将数字噪声注入模拟电路。虽然单点接地是一个常见的建议，但其在复杂的多层板中的实际应用需要仔细规划地平面结构和该单连接点的位置。

当跨不同层连接电源和地平面时，尤其是在高电流路径中，应使用多个过孔。这降低了连接的总阻抗，并有助于更均匀地分配电流，从而防止任何单个过孔中产生过多的热量。这些过孔的均匀网格放置模式通常提供更好的电流和热量分布。

最后，应在连接到电源层和地层的过孔上使用热焊盘。这些焊盘通常由过孔焊盘和平面之间的一些窄连接（辐条）组成，通过防止大的铜平面充当过度的散热器来促进焊接，否则会导致焊点形成不良。热焊盘的设计需要在为焊接提供热隔离和保持良好的电气连接之间取得平衡。常见的设计包括四个定义宽度的辐条。

设计良好的 PDN 对于确保稳定和干净的电源输送至关重要，这对于所有元件的正常运行和整体系统性能至关重要。去耦电容的战略性布局和电源层及地层的仔细设计是有效 PDN 的关键要素。像 OrCAD X 这样的工具可以帮助进行 PDN 分析和优化。

表 3: PDN 设计最佳实践

最佳实践 | 技术分析 | 摘要 ID

---|---|---

最小化 PCB 叠层（使用电源层和地层） | 提供稳定的电压参考，控制阻抗，辅助散热。 | 1

将去耦电容靠近电源引脚放置 | 最小化电源路径的电感，为 IC 提供局部电荷储存。 | 1

确保去耦电容的低电感接地路径 | 对于有效的高频去耦至关重要。通过宽走线和直接过孔实现。

| 1

使用多个去耦电容值 | 通过处理不同的噪声成分，过滤更宽频率范围内的噪声。 | 1

利用完整的电源层和地层 | 为电源和回流电流提供低阻抗路径，减少噪声并提高信号完整性。

| 1

分离不同电压电平的平面 | 防止意外短路，最小化不同电源轨之间的噪声耦合。 | 1

为敏感电路使用专用地平面对 | 最小化地环路和噪声注入到敏感模拟电路中。 | 1

高电流平面连接使用多个过孔 | 降低阻抗并改善电流分布，防止热量积聚。 | 1

在连接到平面的过孔上使用热焊盘 | 通过防止过多的热量散失到大型铜平面中来促进焊接。 | 1

5. PCB 设计中的热管理最佳实践

有效的热管理对于通过防止元件过热来确保电子设备的可靠性和寿命至关重要。

5.1 散热器考虑因素

当元件产生大量热量时，需要使用散热器。选择合适的散热器取决于元件的功耗要求及其热阻。应考虑散热器的表面积、材料的热导率（例如，铝或铜）、散热片的形状以及系统中的预期气流等因素。确定所需的散热器尺寸和类型涉及热计算，该计算考虑了元件的结温、环境温度、功耗以及元件和散热器的热阻。

将散热器正确安装到元件上对于确保有效的热传递至关重要。使用导热界面材料（TIMs），例如导热膏或垫，来填充元件和散热器之间的微小气隙，从而改善热接触。TIM 的选择取决于具体的应用和所需的热性能水平，需要考虑的关键特性包括热导率、热阻、施加方法和工作温度范围。

5.2 导热过孔布局

导热过孔在将热量从表面贴装元件传导出去方面起着重要作用。这些过孔应直接放置在或非常靠近发热元件（如处理器和功率器件）下方。这种放置提供了一条低电阻的热通道，使热量可以垂直传递到内部铜平面或电路板的另一侧。元件数据手册中可能会规定不同元件封装（如 QFN 和 BGA）下方导热过孔的最佳密度和排列。对于 BGA 封装，一种称为焊盘内过孔的技术（即将过孔直接放置在元件的导热焊盘内）可能特别有效。

导热过孔的尺寸和间距也是重要的设计考虑因素。过孔直径通常在 0.2 毫米到 0.4 毫米（8-16 密耳）之间，为了防止装配期间焊料芯吸并确保可靠的镀层，通常建议过孔之间的距离为 1 到 1.2 毫米（40 到 48 密耳）。虽然在高元件密度设计中可能更喜欢较小的过孔，但较大的过孔可以提供更好的热性能，但这可能会影响可用的布线空间。

为了有效地散发热量，导热过孔必须连接到内部接地层或电源层，并且连接处应有不间断的铜。这些铜层的尺寸和厚度会影响其作为散热器的能力，通常更大更厚的平面提供更好的散热效果。将导热过孔连接到多个内部平面可以进一步提高热性能。

在功耗非常高的应用中，可以使用填充和封盖过孔。这些过孔填充有导热材料（如铜或环氧树脂），然后在两端用铜封盖。与标准的镀通孔过孔相比，这种结构提高了导热性，并且允许直接放置在元件焊盘下方而没有焊料芯吸的风险，使其适用于高功率 LED 和 RF 元件。然而，填充和封盖过孔会增加制造成本，因此其使用应根据应用的热要求来权衡。

5.3 其他热管理技术

除了散热器和导热过孔外，还可以采用其他技术进行有效的热管理。选择具有较高导热率的 PCB 材料（如陶瓷或金属芯 PCB）对于有显著散热需求的应用是有益的。然而，与标准的 FR-4 相比，这些材料通常成本更高，因此是否使用它们应基于对热要求的仔细评估和允许的温升。

PCB 上元件的排列也会影响热性能。发热元件（如功率晶体管和二极管）应分散放置，以防止热量积聚。元件布局还应考虑外壳内的气流，以促进对流冷却。可以使用利用计算流体动力学（CFD）的仿真工具来分析气流模式并识别 PCB 上的潜在热点。

在高功率应用中，采用由高导电金属（如铜或铝）制成的汇流条或使用热管可以有效地将热量从关键元件传递出去。汇流条为局部散热提供了优异的导热性，而热管则可以在较长的距离上以最小的温降传递热量。与传统的散热器和导热过孔相比，这些是更高级的热管理解决方案。

最后，热焊盘应应用于连接到大型铜平面的元件焊盘。与过孔上的热焊盘类似，这些焊盘由焊盘和平面之间的一些窄连接（辐条）组成，通过防止热量快速散失到平面中来帮助确保正确的焊接。这些热焊盘的设计需要在良好的焊点形成要求与有效热传递需求之间取得平衡。常见的配置包括四个定义宽度的辐条。

PCB 设计中的有效热管理通常需要这些技术的组合。散热器、导热过孔、材料选择和元件布局都在散热和将元件温度维持在安全工作范围内起着至关重要的作用。热仿真和分析工具对于在设计过程的早期识别和缓解潜在的热问题非常有价值。

表 4：热管理技术

技术	机制	注意事项	摘要 ID
散热器	对流， 传导	根据功耗、材料导热率、散热片设计、气流选择。使用导热界面材料正确安装。	1
导热过孔	传导	放置在发热元件下方，考虑密度、尺寸、间距、与铜平面的连接。高功率应用使用填充/封盖过孔。	1
材料选择	传导	高热应用使用高导热率材料（陶瓷、金属芯 PCB）。	18

元件布局考虑气流 | 对流 | 分散放置发热元件，优化外壳内的气流。 | 21

汇流条和热管 | 传导 | 高功率应用中，有效传递关键元件的热量。 | 18

焊盘上的热焊盘 | 传导 | 通过防止快速散热到大型铜平面来促进连接到大型铜平面的元件的焊接。 | 7

6. 确保信号完整性并最小化电磁干扰 (EMI) 和电磁兼容性 (EMC)

保持信号完整性并最大限度地减少电磁干扰 (EMI) 以确保电磁兼容性 (EMC) 是 PCB 设计的关键方面，尤其对于高速和高频电子设备而言。

6.1 信号完整性最佳实践

信号完整性通过确保电信号从发射器传输到接收器时没有明显的失真或损耗来维持。受控阻抗布线是一种基本实践，其中信号走线的特性阻抗保持一致，以防止反射和信号失真。特别是对于高速信号，传输线的正确端接对于吸收线路末端的信号并防止反射也至关重要。常见的端接方法包括串联、并联和戴维宁端接，选择取决于驱动器和接收器阻抗以及功耗要求等因素。

串扰是相邻信号走线之间不希望有的电磁耦合，可以通过确保并行走线之间有足够的间距来最小化，特别是对于高速或敏感信号。一个通用的准则是保持至少三倍走线宽度的间距。串扰还受并行走线的长度以及走线到参考平面的高度的影响。在密集设计中最小化串扰的先进技术包括使用保护走线、在正交层上布线以及在多层板中采用带状线配置。

地弹是由数字电路中快速开关电流引起的，可以通过实施完整、低电感的地平面并使用多个接地连接来减轻。去耦电容的放置通过提供局部电流源并最小化地平面中的波动，也在减少地弹方面起着至关重要的作用。

对于高速信号，应尽量减少或消除过孔残桩（未使用的过孔部分），因为它们会导致信号反射并充当天线。诸如背钻之类的技术可用于去除过孔残桩，该过程通常用于非常高速的信号，在这种情况下，即使很小的反射也可能是有害的。

6.2 EMI/EMC 最佳实践

最小化电磁干扰 (EMI) 并确保电磁兼容性 (EMC) 涉及一系列设计技术。适当的接地至关重要，需要利用具有低阻抗的完整地平面的全面接地策略。这为信号提供了回流路径，并有助于屏蔽 EMI。在混合信号设计中，通常需要分离模拟地和数字地，并将它们连接在一个仔细选择的点上。在复杂的多层板中实现有效的接地可能涉及使用专用接地层并在策略性位置（例如靠近电源）连接不同的接地部分。

屏蔽是另一种有效的 EMI 管理技术。这可能涉及使用地平面、连接到地的铜箔以及围绕敏感元件或噪声电路的屏蔽罩来抑制辐射。虽然屏蔽非常有效，但它通常会增加成本和复杂性，因此确定何时真正需要它是至关重要的。使用时，应将屏蔽正确接地到地平面。

EMI 滤波器，例如铁氧体磁珠、电容器和电感器，应放置在适当的位置（如电源输入和信号线），以抑制不必要的高频噪声并防止传导发射。滤波器类型的选择及其元件的值至关重要，并且取决于噪声的频率范围、源和负载的阻抗以及允许的信号衰减。

优化 PCB 层叠对于信号完整性和 EMC 至关重要。使用地平面和电源平面来屏蔽信号层并提供受控阻抗是一种关键策略。许多应用中常见且有效的层叠配置是四层板，配置为：信号-地-电源-信号。

如前所述，元件布局在 EMI/EMC 方面也发挥着作用。应将噪声大的元件（如高速数字电路和开关电源）放置在远离敏感模拟元件的地方，以防止噪声耦合。此外，最小化电流环路的面积（特别是对于高频信号和电源电路）有助于减少信号完整性问题和辐射 EMI。

信号完整性和 EMI/EMC 紧密相连，必须在整个 PCB 设计过程中加以考虑。包括适当的布局、接地、屏蔽和滤波的全面方法对于实现信号完整性和 EMC 合规性至关重要。仿真工具对于在设计周期的早期分析设计的信号完整性和 EMI/EMC 性能非常有价值。

表 5：信号完整性和 EMI/EMC 最佳实践

目标	最佳实践	技术分析	摘要 ID

信号完整性 | 受控阻抗布线 | 通过保持一致的阻抗来防止反射和信号失真。 | 1
信号完整性 | 正确端接 | 吸收线路末端的信号，防止反射，尤其对于高速信号。 | 9
信号完整性 | 减少串扰 | 通过足够的间距，最小化相邻走线之间不希望有的电磁耦合。 | 4
信号完整性 | 管理地弹 | 通过使用完整的地平面和去耦电容，最小化由于快速开关电流导致的地平面电压波动。 | 11

信号完整性 | 避免过孔残桩 | 通过最小化或消除高速路径中未使用的过孔部分来防止信号反射和辐射。 | 4
EMI/EMC | 适当接地 | 为信号提供低阻抗的回流路径，屏蔽 EMI。模拟和数字电路分别接地。 | 1
EMI/EMC | 屏蔽 | 使用地平面、铜箔和围绕敏感或噪声电路的屏蔽罩来抑制辐射 EMI。 | 1
EMI/EMC | 滤波 | 使用铁氧体磁珠和电容器等元件来抑制不必要的高频噪声并防止传导发射。 | 12

EMI/EMC | PCB 层叠优化 | 通过使用地平面和电源平面来屏蔽信号层并提供受控阻抗，从而最小化 EMI。 | 1
EMI/EMC | 元件布局 | 通过将噪声大的元件放置在远离敏感区域的地方来减少噪声耦合。 | 1
EMI/EMC | 最小化环路面积 | 减少信号完整性问题和辐射 EMI，尤其对于高频信号和电源电路。 | 12

7. 面向制造的设计 (DFM) 最佳实践

在设计过程的早期进行面向制造的设计 (DFM) 对于降低制造成本、提高生产良率和缩短产品上市时间至关重要。

遵守所选 PCB 制造商的能力至关重要。这包括在他们指定的最小走线宽度和间距、过孔尺寸、层数、材料规格和其他制造公差范围内进行设计。早期与制造商沟通以了解他们的限制并相应地优化设计至关重要。在设计阶段共享设计文件、规格、关键要求和任何潜在的关注领域可以防止以后出现问题。

根据载流能力和阻抗要求优化走线宽度和间距是另一项重要的 DFM 实践。应保持走线之间足够的间距，以防止短路和串扰。IPC 标准为根据电压和电流水平确定适当的走线宽度和间距提供了有价值的指南，并且可以配置 PCB CAD 软件中的设计规则检查来强制执行这些标准。

还必须遵守过孔设计规则，以确保可靠的镀层和可制造性。这包括遵守最小钻孔尺寸、环形圈要求（钻孔周围的铜焊盘）和纵横比限制（板厚与钻孔直径的比率）。为了确保过孔内的良好镀层质量，通常建议纵横比为 10:1 或更小。

阻焊考虑对于防止组装过程中的焊桥至关重要。应确保元件焊盘和过孔周围有适当的阻焊间隙，并保持足够的阻焊桥（相邻焊盘之间的阻焊材料）。可以在 PCB CAD 软件中设置设计规则，以定义最小阻焊桥宽度和铜特征周围的间隙，以避免诸如阻焊膜碎片之类的问题。

PCB 上的丝印提供装配和测试所需的重要信息。应遵循丝印指南，以确保文本和标记清晰可辨、不与焊盘或过孔重叠，并提供必要的元件识别和极性信息。通常使用大约 0.04 英寸（1 毫米）的推荐字体大小和 0.006 英寸（0.15 毫米）的线宽，以确保制造后的可读性。

保持 PCB 上的铜特征与板边缘之间足够的间隙对于防止在处理和拼板分离（将单个 PCB 从较大的板上分离出来）期间发生短路或损坏非常重要。所需的特定边缘间隙可能因制造过程而异，但通常建议至少为 7-10 密耳。

为了高效的制造和装配，应考虑将单个 PCB 布置在较大的板上（拼板）的方式。将必要的工艺孔和掰断槽口纳入拼板设计非常重要。应与 PCB 制造商讨论拼板策略，常见的方法包括阵列拼板和铣刀分割拼板。

最后，利用 PCB CAD 软件中提供的设计规则检查（DRC）是确保可制造设计的关键步骤。应根据特定制造商的能力和公差配置 DRC 设置。自定义这些设置可确保 DRC 准确反映制造商的限制，并有助于在设计过程的早期识别潜在的制造问题。

从一开始就进行面向制造的设计可以带来显著的优势，包括降低制造成本、提高生产良率和缩短上市时间。与 PCB 制造商合作以及使用 DFM 分析工具是此过程的重要组成部分。

表 6：DFM 最佳实践

方面	最佳实践	技术/制造原因	摘要 ID
---	---	---	---
走线宽度和间距	根据电流和阻抗优化，保持足够的间距	防止短路，确保载流能力，控制信号阻抗。	1
过孔	遵循尺寸、环形圈、纵横比的设计规则	确保可靠的镀层和层之间的电气连接。	25
阻焊	确保焊盘和过孔周围有适当的间隙，保持阻焊桥	防止组装期间的焊桥，确保可靠的焊点。	25
丝印	遵循可读性、不重叠和信息量的指南	为组装和测试提供必要的元件识别和极性。	1
板边缘	保持铜与边缘之间足够的间隙	防止在处理和拼板分离期间发生短路或损坏。	6
拼板	考虑拼板以提高制造效率	优化制造过程并降低成本。	46
设计规则检查	利用 CAD 软件中的 DFM 检查	在设计早期识别和解决潜在的制造问题。	2

8. 面向装配的设计 (DFA) 最佳实践

面向装配的设计 (DFA) 侧重于创建易于且经济高效地装配的 PCB 布局，最大限度地减少错误并提高生产效率。

元件布局是 DFA 的关键方面。元件的放置应便于自动化装配，并考虑到元件的方向、贴片机吸嘴所需的间距以及焊接和检查的可及性等因素。禁止放置区域（定义元件周围不应放置其他元件的区域）对于防止装配过程中的干扰非常重要。这些禁止放置区域的大小取决于特定的元件和所使用的装配设备。

元件之间足够的间距对于防止焊桥、允许正确焊接以及在必要时进行返工至关重要。间距要求可能因元件类型而异，一般准则建议分立元件的最小间距为 10-30 密耳，集成电路的间距更大。

使用与制造商规格匹配的准确元件封装对于确保 PCB 上的元件焊盘具有可靠焊接所需的正确尺寸和间距至关重要。可以通过使用可靠的元件库并始终对照元件数据手册验证封装来避免封装错误。

在 PCB 丝印上清晰标示元件的极性对于防止装配错误至关重要，尤其是对于二极管和电解电容等极性元件。应使用标准的符号和约定进行这些标记，例如二极管阴极的线条和电容正极的“+”号。

应策略性地定位测试点，以便在装配测试和故障排除期间易于探查。它们的放置应确保可及性，而不会干扰其他元件或走线。

最大限度地减少设计中独特元件的数量可以简化采购、库存管理和装配过程。元件标准化（例如使用电阻器和电容器的首选值系列以及选择具有多种功能的元件）可以降低成本并提高装配效率。

应尽量减少在电路板同一侧混合使用表面贴装 (SMT) 和通孔 (THT) 元件，因为这会增加装配的复杂性和成本。如果两种类型的元件都是必需的，则首选的装配顺序通常是先贴装和焊接 SMT 元件，然后是 THT 元件。

对于 THT 元件，将其定向以方便高效焊接（尤其是在波峰焊过程中）非常重要。这有助于降低焊桥和焊点不足的风险。

面向装配的设计侧重于使 PCB 易于且经济高效地制造，最大限度地减少错误并提高生产效率。仔细的元件放置、间距和方向对于成功装配至关重要。准确的文档（包括物料清单 (BOM) 和装配图）对于指导装配过程至关重要。

表 7: DFA 最佳实践

方面	最佳实践	装配益处	摘要 ID
--- --- --- ---			
元件布局	为自动化装配而放置，考虑禁止放置区域	便于装配机器高效准确地放置元件。	1
元件间距	确保元件之间有足够的间距	防止焊桥，允许正确的焊接和返工。	1
元件封装	使用与制造商规格匹配的准确封装	确保正确的焊盘尺寸和间距，以实现可靠的焊接。	2
极性标记	在丝印上清晰标示极性	防止极性元件的装配错误。	3

测试点可及性 | 定位易于探查的测试点 | 便于高效的装配测试和故障排除。 | 1
最小化元件数量 | 减少独特元件的数量 | 简化采购、库存和装配。 | 50
避免混合技术 | 尽量减少同一侧的 SMT 和 THT | 降低装配的复杂性和成本。 | 3
元件焊接方向 | 为了高效焊接而定向，特别是波峰焊 | 减少焊桥和焊点不足等焊接缺陷。 | 51

9. 结论

本调查探讨了一系列对于成功设计印刷电路板至关重要的最佳实践。这些实践涵盖了元件布局、信号布线、电源分配网络设计、热管理、信号完整性、EMI/EMC 考虑、面向制造的设计和面向装配的设计，它们相互关联，共同决定了最终电子产品的性能、可靠性和成本效益。

在整个设计生命周期中遵守这些指南至关重要。从最初的元件选择和放置到复杂的信号布线和最终制造文件的确定，每个步骤都受益于对这些既定实践的承诺。通过遵循这些建议，设计人员可以提高信号和电源完整性，确保有效的热管理，最大限度地减少电磁干扰并确保兼容性，简化制造和装配过程，并最终生产出更高质量和更具成本效益的电子设备。

随着技术的进步，PCB 设计领域不断发展。因此，持续学习和适应新兴的最佳实践对于保持电子产品开发的前沿至关重要。利用先进的 PCB 设计软件和仿真工具在实施和验证这些最佳实践方面发挥着至关重要的作用，使设计人员能够创建越来越复杂和可靠的电子系统。

引用的著作

1.PCB Design Layout Guidelines: Best Practices - EMA Design Automation, 访问时间为 四月 14, 2025, <https://www.ema-eda.com/ema-resources/blog/pcb-design-layout-guidelines-best-practices-ema/>

2.Simple PCB Layout Design: Tips and Strategies, 访问时间为 四月 14, 2025, <https://resources.pcb.cadence.com/blog/2024-simple-pcb-layout-design-tips-and-strategies>

3.14 Tips For PCB Design For Assembly | Sierra Circuits, 访问时间为 四月 14, 2025, <https://www.protoexpress.com/blog/tips-pcb-design-for-assembly/>

4.5 Typical PCB Design Challenges With Solutions for Engineers - Sierra Circuits, 访问时间为 四月 14, 2025, <https://www.protoexpress.com/blog/pcb-design-challenges-with-solutions-for-engineers/>

5.DFA Guidelines for PCB | Cadence, 访问时间为 四月 14, 2025, <https://resources.pcb.cadence.com/blog/2024-dfa-guidelines-for-pcb>

6.DFA Guidelines for an Efficient PCB Design | Manufacturing - Altium Resources, 访问时间为 四月 14, 2025, <https://resources.altium.com/p/dfa-guidelines-efficient-pcb-design>

7.Best Practices of PCB Design - Bead Electronics Contact Pins, 访问时间为 四月 14, 2025, <https://beadelectronics.com/blog/best-practices-of-pcb-design>

8.PCB Design Best Practices | Cadence, 访问时间为 四月 14, 2025, <https://resources.pcb.cadence.com/pcb-design-blog>

9.Tips and PCB Design Guidelines for EMI & EMC - Sierra Circuits, 访问时间为 四月 14, 2025, <https://www.protoexpress.com/blog/7-pcb-design-tips-solve-emi-emc-issues/>

10. Blog | PCB Resources - Sierra Circuits, 访问时间为 四月 14, 2025, <https://www.protoexpress.com/blog/>
11. Signal Integrity Basics and Fundamentals in PCB Layout - PCB Design & Analysis, 访问时间为 四月 14, 2025, <https://resources.pcb.cadence.com/blog/2024-signal-integrity-basic>
12. How to Manage Signal Integrity and EMI in PCB Design—and Avoid Costly Delays - Actalent, 访问时间为 四月 14, 2025, <https://www.actalentservices.com/en/insights/articles/how-to-manage-signal-integrity-and-emi-in-pcb-design>
13. PCB Design for Beginners - YouTube, 访问时间为 四月 14, 2025, <https://www.youtube.com/playlist?list=PL3aaAq2OJU5EsYtNwTPHNO3RHNJN34FbO>
14. Advanced PCB Design Techniques: OrCAD X Routing and Placement | Cadence, 访问时间为 四月 14, 2025, <https://resources.pcb.cadence.com/blog/advanced-pcb-design-techniques-orcad-x-routing-and-placement-cadence>
15. EMI Design Guidelines: Best Practices - Free Online PCB CAD Library - Ultra Librarian, 访问时间为 四月 14, 2025, <https://www.ultralibrarian.com/2023/08/15/emi-design-guidelines-best-practices-ulc>
16. High-Speed PCB Design Guide - S3VI, 访问时间为 四月 14, 2025, <https://s3vi.ndc.nasa.gov/ssri-kb/static/resources/High-Speed%20PCB%20Design%20Guide.pdf>
17. The Roadmap to Low-EMI PCB Design: 9 Essential Steps - EMC FastPass, 访问时间为 四月 14, 2025, <https://emcfastpass.com/the-roadmap-to-low-emi-pcb-design-9-essential-steps/>
18. 7 PCB Layout Design Tips for Power Electronics | Sierra Circuits, 访问时间为 四月 14, 2025, <https://www.protoexpress.com/blog/pcb-layout-design-tips-for-power-electronics/>
19. High Power/Current PCB Best Practices? - EEVblog, 访问时间为 四月 14, 2025, <https://www.eevblog.com/forum/eda/high-powercurrent-pcb-best-practices/>
20. 12 PCB Thermal Management Techniques to Reduce Heating - Sierra Circuits, 访问时间为 四月 14, 2025, <https://www.protoexpress.com/blog/12-pcb-thermal-management-techniques-to-reduce-pcb-heating/>
21. Thermal management techniques for printed circuit boards - Gatema PCB, 访问时间为 四月 14, 2025, <https://www.gatemapcb.com/thermal-management-techniques-for-printed-circuit-boards/>
22. Achieving Efficient Heat Flow: PCB Thermal Management Best Practices - Flux, 访问时间为 四月 14, 2025, <https://www.flux.ai/p/blog/achieving-efficient-heat-flow-pcb-thermal-management-best-practices>
23. PCB Thermal Design Guide: Tips For PCB Analysis and Performance, 访问时间为 四月 14, 2025, <https://resources.pcb.cadence.com/blog/2024-pcb-thermal-design-guide-tips-for-pcb-analysis-and-performance>

- 24.High-Speed PCB Design: Ensuring Signal Integrity, EMI Mitigation, and Thermal Management - Altium Resources, 访问时间为 四月 14, 2025, <https://resources.altium.com/p/high-speed-pcb-design-ensuring-signal-integrity-emi-mitigation-and-thermal-management>
- 25.How Thermal Vias Enhance Heat Dissipation in PCBs - Sierra Circuits, 访问时间为 四月 14, 2025, <https://www.protoexpress.com/kb/how-thermal-vias-enhance-heat-dissipation-in-pcbs/>
- 26.Thermal Vias Management in PCB Designs - Altium Resources, 访问时间为 四月 14, 2025, <https://resources.altium.com/p/management-of-thermal-vias>
- 27.How closely should I space my thermal vias? - Electronics Stack Exchange, 访问时间为 四月 14, 2025, <https://electronics.stackexchange.com/questions/371234/how-closely-should-i-space-my-thermal-vias>
- 28.Exploring Advanced PCB Design Techniques for Enhanced Performance - Bay Area Circuits, 访问时间为 四月 14, 2025, <https://bayareacircuits.com/exploring-advanced-pcb-design-techniques-for-enhanced-performance/>
- 29.Thermal management/vias when designing PCBs : r/PrintedCircuitBoard - Reddit, 访问时间为 四月 14, 2025, https://www.reddit.com/r/PrintedCircuitBoard/comments/lkqn4r/thermal_managementvias_when_designing_pcbbs/
- 30.Printed Circuit Board Design for EMC and Signal Integrity - LearnEMC, 访问时间为 四月 14, 2025, <https://learnemc.com/printed-circuit-board-design-for-emc-and-signal-integrity>
- 31.EMI and EMC Compliance 101 for PCB Designers - Altium Resources, 访问时间为 四月 14, 2025, <https://resources.altium.com/p/emi-and-emc-compliance-101-pcb-designers>
- 32.Beyond the Surface: The Impact of Advanced PCB Layering on Electronics Manufacturing, 访问时间为 四月 14, 2025, <https://www.sierraassembly.com/blog/impact-of-advanced-pcb-layering-on-electronics-manufacturing/>
- 33.Innovations in PCB Design: The Role of Advanced Circuit Simulation Techniques PDF, 访问时间为 四月 14, 2025, https://www.researchgate.net/publication/382295063_Innovations_in_PCB_Design_The_Role_of_Advanced_Circuit_Simulation_Techniques_PDF
- 34.Effective PCB Design: Techniques to Improve Performance - NXP Community, 访问时间为 四月 14, 2025, <https://community.nxp.com/t5/Technology-Days-Training/Effective-PCB-Design-Techniques-to-Improve-Performance/ta-p/1124256>
- 35.8 Advanced PCB Design for Manufacturing Guidelines - Zuken US, 访问时间为 四月 14, 2025, <https://www.zuken.com/us/blog/8-advanced-pcb-design-for-manufacturing-guidelines/>
- 36.DFM Rules - Sierra Circuits, 访问时间为 四月 14, 2025, <https://www.protoexpress.com/kb/dfm-rules/>

- 37.Design for Manufacturing (DFM) Considerations for PCB Design - Autodesk, 访问时间为 四月 14, 2025, <https://www.autodesk.com/products/fusion-360/blog/design-for-manufacturing-dfm-considerations-pcb-design/>
- 38.PCB Design For Manufacturability (DFM) - Bittele Electronics, 访问时间为 四月 14, 2025, <https://www.7pcb.com/dfm>
- 39.PCB Design Guidelines for DFM | AdvancedPCB - Advanced Circuits, 访问时间为 四月 14, 2025, <https://www.advancedpcb.com/en-us/blog/pcb-design-guidelines-for-dfm/>
- 40.PCB design best practices: manufacturability verification or design for manufacturing analysis - Electronic Systems Design - Siemens Digital Industries Software Blogs, 访问时间为 四月 14, 2025, <https://blogs.sw.siemens.com/electronic-systems-design/2023/07/27/pcb-design-best-practices-design-for-manufacturing/>
- 41.PCB DFA (Design for Assembly) - MADPCB, 访问时间为 四月 14, 2025, <https://madpcb.com/dfa/>
- 42.Approaches to PCB Design for Signal Integrity and Manufacturability | AdvancedPCB, 访问时间为 四月 14, 2025, <https://www.advancedpcb.com/en-us/blog/approaches-to-pcb-design-for-signal-integrity-and-manufacturability/>
- 43.DFM Issues to Check Before PCB Manufacturing - Sierra Circuits, 访问时间为 四月 14, 2025, <https://www.protoexpress.com/blog/dfm-issues-pcb-manufacturing/>
- 44.DFA Rules | Sierra Circuits, 访问时间为 四月 14, 2025, <https://www.protoexpress.com/kb/dfa-rules/>
- 45.PCB Design For Manufacturing (DFM) Guidelines | MCL - Millennium Circuits Limited, 访问时间为 四月 14, 2025, <https://www.mclpcb.com/blog/design-for-manufacturing-pcbs/>
- 46.PCB Basics - SparkFun Learn, 访问时间为 四月 14, 2025, <https://learn.sparkfun.com/tutorials/pcb-basics/all>
- 47.How to design your first PCB (in less than 10 minutes) - YouTube, 访问时间为 四月 14, 2025, <https://www.youtube.com/watch?v=0cwwYz2HmLw>
- 48.Design for Manufacturing (DFM) - PCB Design & Analysis - Cadence, 访问时间为 四月 14, 2025, <https://resources.pcb.cadence.com/blog/design-for-manufacturing-or-dfm-analysis-pcb-dfm-process-slp>
- 49.Guide on PCB Design for Assembly, 访问时间为 四月 14, 2025, <https://www.acceleratedassemblies.com/blog/a-guide-on-pcb-design-for-assembly>
- 50.Optimize PCB assembly with Design for Assembly (DFA) - ELEPCB, 访问时间为 四月 14, 2025, <https://www.elepcb.com/blog/design-for-assembly/>
- 51.DFA : Design for Assembly - Super Engineer, 访问时间为 四月 14, 2025, <https://www.superengineer.net/blog/dfx-dfa-design-for-assembly>
- 52.A Complete Guide to PCB Design and Layout - Circuit Basics, 访问时间为 四月 14, 2025, <https://www.circuitbasics.com/make-custom-pcb/>