

## COMPARATIVA ENTRE PSOC 3, 4 Y 5

3º DISEÑO DE SISTEMAS ELECTRÓNICOS

2015-2016

Sofía Fernández Moreno

15513804-M



*ugr*

Universidad  
de **Granada**

**Haz una comparativa entre PSoC 3 , PSoC4 y PSoC 5.**  
**Destaca las diferencias y ventajas de unos frente a otros.**  
**Haz un resumen de las características de cada uno.**

PSoC 1	PSoC 3	PSoC 4	PSoC 5/5LP
8-bit M8C core up to 24 MHz, 4 MIPS	8-bit 8051 core (single-cycle) up to 67 MHz, 33 MIPS	32-bit <a href="#">ARM Cortex-M0</a> up to 48 MHz, ? MIPS	32-bit <a href="#">ARM Cortex-M3</a> up to 80 MHz, 84 MIPS
Flash: 4 KB to 32 KB SRAM: 256 bytes to 2 KB	Flash: 8 KB to 64 KB SRAM: 3 KB to 8 KB	Flash: 16 KB to 32 KB SRAM: 2 KB to 4 KB	Flash: 32 KB to 256 KB SRAM: 8 KB to 64 KB
I <sup>2</sup> C, SPI, UART, FS USB 2.0	I <sup>2</sup> C, SPI, UART, LIN, FS USB 2.0, I <sup>2</sup> S, CAN	I <sup>2</sup> C, SPI, UART .	I <sup>2</sup> C, SPI, UART, LIN, FS USB 2.0, I <sup>2</sup> S
16 digital PSoC blocks	16 to 24 UDBs (Universal Digital Blocks)	4 UDBs	20 to 24 UDBs
1 Delta-Sigma ADC (6 to 14-bit) 131 ksps @ 8-bit; Up to two DACs (6 to 8-bit)	1 Delta-Sigma ADC (8 to 20-bit) 192 ksps @ 12-bit; Up to four DACs (8-bit)	1 SAR ADC (12-bit) 1 Msps @ 12-bit; Up to two DACs (7 to 8-bit)	1 Delta-Sigma ADC (8 to 20-bit) 192 ksps @ 12-bit; 2 SAR ADCs (12-bit) 1 Msps @ 12-bit; Up to four DACs (8-bit)
Up to 64 I/O	Up to 72 I/O	Up to 36 I/O	Up to 72 I/O
Operation: 1.7 V to 5.25 V Active: 2 mA, Sleep: 3 µA Hibernate: ?	Operation: 0.5 V to 5.5 V Active: 1.2 mA, Sleep: 1 µA, Hibernate: 200 nA	Operation: 1.71 V to 5.5 V Active: 1.6 mA, Sleep: 1.3 µA, Hibernate: 150 nA	Operation: 2.7 V to 5.5 V Active: 2 mA, Sleep: 2 µA, Hibernate: 300 nA
Requires ICE Cube and FlexPods		On-chip SWD, Debug	On-chip JTAG, SWD, SWV, Debug, Trace
CY8CKIT-001 Development Kit	CY8CKIT-001 Development Kit CY8CKIT-030 Development Kit	CY8CKIT-040 Pioneer Kit CY8CKIT-042 Pioneer Kit CY8CKIT-049 Prototype Kit	CY8CKIT-001 Development Kit CY8CKIT-050 Development Kit CY8CKIT-059 Prototype Kit

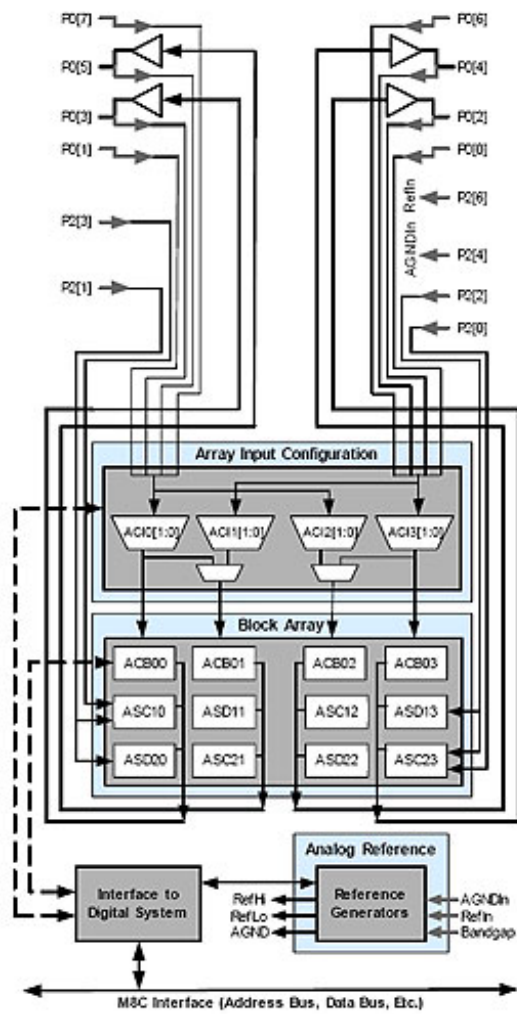
La primera generación de Cypress PSoC "Programmable System-on-Chip" - PSoC 1 - fue el primer sistema analógico programable que era de uso general, flexible y con un rendimiento utilizable. Varias empresas realizaron intentos de analógica programable pero eran demasiado restringidos, lentos o se basó únicamente en conmutación de bloques analógicos de condensadores.

El PSoC es simplemente analógica programable, ya que tiene un procesador y también programación digital. Sin embargo, el PSoC estuvo bastante limitado en las aplicaciones que se podía usar. Las velocidades del amplificador operacional eran limitadas. Las compensaciones no eran grandes. Basándose en los bloques de condensadores conmutados para algunas funciones analógicas limitando el ancho de banda de las señales.

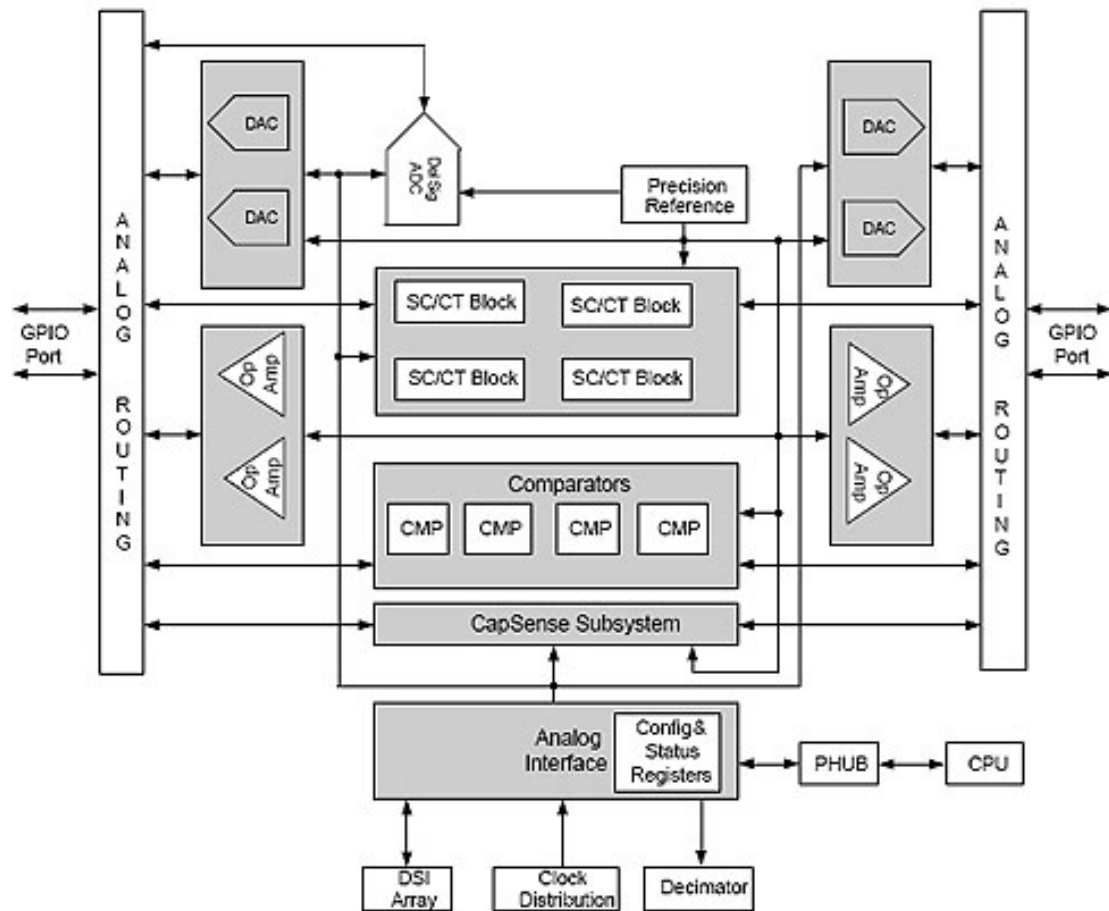
El PSoC 1 tiene un núcleo 8 bit M8C . El PSoC 3 tiene un núcleo 8 bit 8051 (presumiblemente dirigido a personas familiarizadas con ese procesador). El PSoC 4 y 5 usa 32 bits de núcleos Cortex (M0 y M3 respectivamente). El PSoC 5 fue lanzado con el PSoC 3 y se adaptó a las personas que querían un procesador potente, pero a un costo. El precio depende de pincount, la velocidad y el tamaño de la memoria, pero los precios típicos para una versión ampliada de cada serie son \$ 9 para el PSoC 1, hasta \$ 22 para el PSoC 3 y hasta \$ 20 para el 5LP PSoC. No hay muchos dispositivos PSoC 4 disponible todavía, pero los que están disponibles son menos de \$ 3, pero éstos están en paquetes más pequeños por lo que no son directamente comparables con los precios de la PSoC1 más grande, 3 y 5LP dado anteriormente, pero los precios parecen bastante un poco más bajos que el PSoC 5.

Para unas aplicaciones en las que la eficiencia analógica es máxima y a bajo costo es atractivo el PSoc 4. Sin embargo, otras personas pueden mirar las cosas desde un alto rendimiento, punto de vista digital y ver el análogo como se acaba de proporcionar unas pocas funciones básicas.

La sección analógica del PSoC 1 se muestra a continuación (tomado de la ficha de datos de PSoC).



El núcleo analógico PSoC 3 y 5 es bastante diferente y se muestra a continuación:



PSoC 4 y 5 tienen uno o más 12 bit SAR ADCs en comparación con los más lentos los Delta-Sigma en el PSoC 1 y 3. Se muestra el encaminamiento interno de la sección analógica del PSoC 5 a continuación:

