

HW-1 과제

제출 기한: 2024년 9월 27일 17:00

- (1) 1-bit 입력 데이터 **A, B**와 하위 비트 위치에서 전달되는 carry 입력 **Cin**을 더하여 출력 **S (sum)**과 **Co (carry out)**을 제공하는 1-bit FA (Full adder)에 대한 Truth Table을 구하고, 출력 **Co**에 대해 SOP (Sum of Product) canonical 형식으로, 출력 **S**에 대해 POS (Product of Sum) canonical 형식의 Boolean Equation을 구하고, **Co**에 대해 기본 게이트 (AND, OR, NOT)를 이용하여 회로도를 구하시오.
- (2) 0 에서 15 사이의 정수 값이 입력으로 주어질 때, 해당 입력 값이 **2 혹은 3으로 나뉘어지지 않는** 경우에만 출력 **Z** 가 1로 구동되는 회로를 설계하고자 한다. 입력 데이터는 4-bit로 표시되고, 각 비트 위치를 **Y3Y2Y1Y0** 로 표시할 때 다음 물음에 답하시오. 단 입력 0에 대해 출력 **Z**는 1로 구동되는 것으로 가정한다.
 - 1) 이 문제에 대한 Truth Table을 구하시오.
 - 2) 출력 **Z**에 대한 Boolean Equation을 SOP 형태로 구하시오.
 - 3) 2)에서 구한 출력 **z**에 대한 회로도를 기본 게이트 (AND, OR, NOT)를 이용하여 제시하시오. 모든 게이트의 입력은 필요한 만큼 정의/사용 가능.
- (3) 다음 그림과 같이 4-bit 덧셈과 뺄셈을 모두 수행할 수 있는 Adder/Subtractor 구조에서 "**7 - 5**" 연산을 수행하는 경우, 블록도 그림위에 각 비트 위치 (빨간 체크부분), A, B, Cout, Cin 값 및 최종 연산 결과값 (S3 ~ S0), Overflow 출력 값을 그림내 각 위치에 제시하시오.

