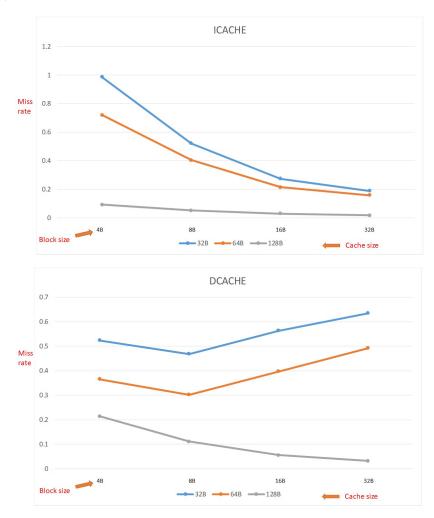
Term Project - Lab 4 (Cache Simulator) Report

Basic:

在講義第 27 頁圖表中,隨著 block size 的上升,miss rate 會出現先下降再上升的趨勢,造成這種趨勢的原因是因為增加 block size 會造成 index 數下降(cache size 固定),address 指到同一個 index 的機率上升,當 tag 也相同,hit rate 就會上升,miss rate 便下降。但若是持續增加 block size,在固定的 cache size 下,index 會更少,少到一個地步,tag 不相同的機率反而會上升,進而造成 miss rate 上升。

Cache size 增加,在相同的 block size 下,擁有更多的 index,因此 miss rate 也會隨 之降低。

對於 ICACHE 來說,由於資料量不夠,且資料的隨機性不佳,幾乎每次都加四 (pc+4),導致沒辦法呈現 miss rate 上升的趨勢。對於 DCACHE 來說,資料量更少,導致結果較不穩定。 Cache size 較大的時候,和 ICACHE 趨勢較吻合; Cache size 較小的時候,則和講義較吻合。



Advanced:

在圖表中,隨著增加 n-way,miss rate 在相同 cache size 下,大致皆為下降的趨勢。造成這種趨勢的原因是因為 way 數增加,可以在一個 set 內擁有更多 block。當有指到相同 set 的 data 時,較不會發生覆蓋先前資料的情況,miss rate 會下降。但 way 數增加,在相同 block 和 cache 的情況下,set 數會下降,下降到一定程度時,若剛好有較多資料持續指到同一個 set,則有小概率造成 miss rate 些微增加。

Cache size 增加,在相同的 block size 和 n-way 情况下,擁有更多的 number of set, 因此 miss rate 也會隨之降低。

