

文档信息 Document Information



适用产品信息 Chip Platform	适用版本信息 OS Version	关键字 Keyword
UDS710+UDX710组合方案	NA Lantial For	双摄 三摄 四摄
Unisoc Co	ntiderition	



- 1 综述 For hiar nfidential For hiar
 - 2 平台介绍
 - 3 Camera配置方案
 - 4 原理图、PCB设计要点
 - 5 模组设计要点
 - 6 无支架方案

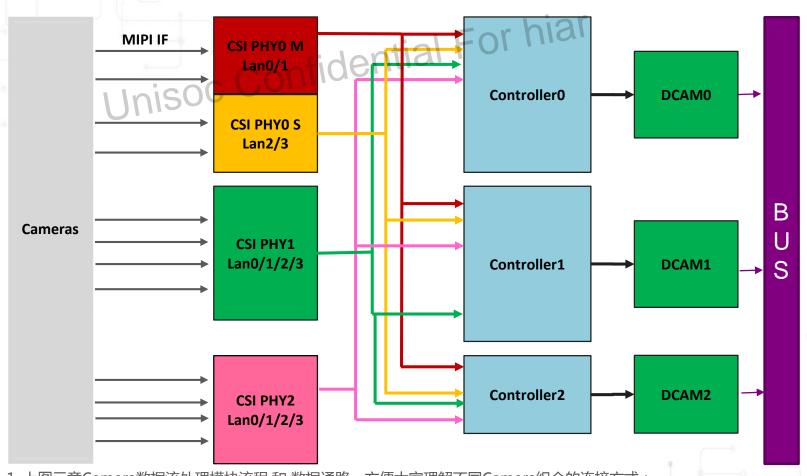
● UDS710+UDX710平台都有MIPI CSI接口,但Camera挂在UDS710部分。本文档主要介绍UDS710平台Camera部分的设计,分章节说明了平台基本信息、camera方案的设计、硬件设计要求,以及摄像头模组的要求,并对双摄有支架/无支架方案进行了一定的介绍,旨在帮助客户快速理解UDS710平台 Camera设计方案,解决客户在camera设计过程中常见的硬件设计疑问。

基于UDS710平台的Camera设计,共有四类信号需要了解,文档将针对这四类信号分别进行介绍。

- 1. MIPI CSI信号,每组CSI包括数对差分数据信号DP/N,和一对差分时钟信号CKP/N; Camera的连接方式受限于UDS710内部的CSI PHY, CSI Controller 和 DCAM模块;
- 2. I2C信号, UDS710作为Host, 通过I2C总线来对Camera进行配置或者对Camera状态进行读取;
- 3. 其他信号,通常这些信号有PWDN、RST。另外,还有MCLK信号,双摄模式下还有FS_DUALCAM(V_SNYC)信号用于多个Camera之间同步抓帧;
- 4. 四组电源: Sensor模拟电源AVDD、核心数字部分电源DVDD、IO接口电源IOVDD、对焦马达电源AFVDD。

平台介绍-Camera Function Block





- 1. 上图示意Camera数据流处理模块流程 和 数据通路,方便大家理解不同Camera组合的连接方式;
- 2. 这里的Camera代表了产品中多个模组的组合;
- 3. MIPI IF(Interface) 为CSI总线;
- 4. CSI PHY, Controller, DCAM, Bus均为芯片内部功能模块;图像数据最终通过Bus写入DDR,被图像处理单元获取。
- 5. 连线展示了PHY与Controller之间的所有可配连接关系;

平台介绍 - Camera DCAM

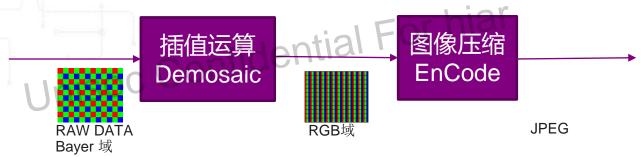


- 1. DCAM为Camera数据通路上最为关键的处理单元,它主要功能为:
 - 生成多条数据流,比如,一路数据用于预览,而另一路数据用于抓拍,不同的数据流可通过切割、抽取等处理方法拥有不同的图像大小和分辨率;
 - Camera输出为RAW格式时, DCAM中的3A模块还需要根据RAW数据动态调整Camera的曝光、白平衡、对焦;
 - 图像的旋转,裁剪,抽帧;
 - 错误检测: ISP FIFO Overflow, JPEG数据超限制,线错误,帧错误, DCAM Buff Overflow等等。
- 2. UDS710拥有3个DCAM模块,分别为DCAM0, DCAM1, DCAM2:
 - DCAMO 支持最高24M Pixels Camera,支持数据输入格式类型为RAW, RGB, YUV, JPEG;
 - DCAM1 支持最高24M Pixels Camera, 支持数据输入格式类型为RAW, RGB, YUV, JPEG;
 - DCAM2 支持最高2M Pixels Camera,不支持RAW,支持IR,RGB,YUV, JPEG;
- 3. 每个DCAM只能同时处理一个CSI PHY的数据, UDS710最多支持2颗Camera同时工作,工作场景如下:
 - 单摄:可支持最高24M @30fps
 - 双摄:可支持24M+8M,20M+12M,16M+16M,12M+20M,8M+24M等像素组合;
 - 三摄四摄方案:可支持像素组合方案跟双摄方案一致,原理上也是双摄同时工作,只是搭配不同摄像头而已;

客户具体三摄四摄设计请咨询我司技术支持;



/ 通常Camera MIPI总线上输出的数据格式有RAW, YUV, RGB, JPEG;这些格式之间存在如下关系:



- 1. RAW格式:是从Camera Sensor最初获取的数字格式数据,又称为Bayer格式,每个像素信息只有RGB中的某个颜色信息,且4个像素中有2个像素为Green信息,1个Red信息,1个Blue信息,即GRBG格式;2M像素Camera以RAW10格式(每个像素10bit)输出时,它的数据量为2M*10bit*30帧=600Mbps;
- 2. RGB格式: RGB格式是由RAW数据插值计算后获取的、每个像素均包含了RGB三种颜色的信息。比如RGB888格式,一个像素由8bit Red、8bit Green、8bit Blue信息、共3bytes表示。RGB565格式中一个像素则由5bit R、6bit G、5bit B、共16bit表示……,比如2M像素以RGB888格式表示时,它的数据量为2M*24bit*30fps=1.44Gbps;
- 3. YUV格式:YUV与RGB编码方式(色域)不同。RGB使用红、绿、蓝三原色来表示颜色。而YUV使用亮度、色度来表示颜色。同样YUV也存在YUV422,YUV420格式。RGB与YUV可通过算法来进行转换。
- 4. JPEG: 通过JPEG压缩算法去除冗余数据的过程属于有损压缩,压缩率越大,恢复图像后质量越低。还以2M Camera为例,RGB888 48Mbit大小的静图以10:1压缩率处理后大小仅为4.8Mbit,码率为144Mbps;一般压缩的目的是减小存储空间和便于传输;
- 5. 比较:传输同样质量的图像,RAW数据码流比RGB/YUV数据码流要小,而JEPG码流则取决于压缩率。我们可以根据Camera 的输出参数估算出Camera对MIPI CSI总线的要求。
- 6. 输出RGB/YUV格式的Camera内部集成了插值运算单元,而输出RAW后还需要接收端(UDS710)来完成插值运算。

平台介绍 - CSI PHY(1/3)



- MIPI CSI PHY接收MIPI信号线上传输的电信号,转换为8bit的数字信号传输给Controller处理。另外,PHY还对总线进行状态 1. itial For hiar 控制和错误检测。更多信息可以参考CSI PHY相关协议。
- UDS710提供了3个CSI PHY供用户设计使用:
 - CSI PHY1 (对应CSI1_CKP/N, CSI1_DP/N0/1/2/3管脚)共拥有4对差分数据输入(Lane)和1对差分CLK输入,每对数据 线最高支持速率为2.5Gbps(D-PHY 1.2) , , 可以作为单Lane或双lane、4lanePHY使用, 不使用的Lane将被关闭。另外, 多Lane模式工作下,Lane number必须连续,比如,禁止跳过Lane1而由Lane0 Lane2组成双Lane PHY。

✓ 单Lane模式下: CSI1_CKP/N接收Camera CLK信号, CSI1_DP/N0接 收Camera data0信号;其余Data Lane不使用;

✓ 双Lane模式下, CLK同上, CSI1 DP/N0, CSI1 DP/N1分别接收 Camera Data0 Data1信号;其余Data Lane不使用;

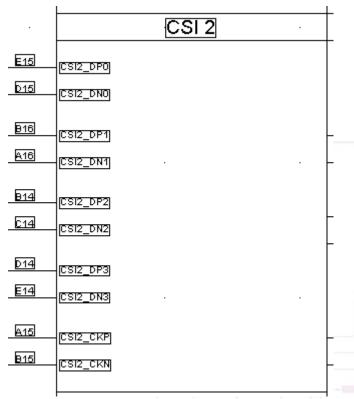
✓ 四lane模式下, CLK同上, CSI1_DP/N0, CSI1_DP/N1, CSI1 DP/N2, CSI1 DP/N3分别接收Camera Data0 Data1 Data2 Data3信号;

CSI 1 A10 CSI1_DPO B10 CSI1_DNO C11 CSI1 DP1 B11 CSI1_DN1 B13 CSI1_DP2 A13 CSI1_DN2 E12 CSI1_DP3 D12 CSI1_DN3 B12 CSI1_CKP A12 CSI1_CKN

平台介绍 - CSI PHY(2/3)



- **CSI PHY2** (对应CSI2_CLKP/N, CSI2_DP/N0/1/2/3管脚) 共拥有4对差分数据线和1对差分CLK输入,每对数据线最高支持速率为2.5Gbps(D-PHY 1.2) ,CSI PHY1也同样只能同时服务一颗Camera,可将CSI PHY2配置为单lane / 双lane 或4lane PHY,使用单lane时必须使用lane0;
 - ✓ 单Lane模式下: CSI2_CKP/N接收Camera CLK信号, CSI2_DP/N0接收Camera lane0信号,其他lane不使用;
 - ✓ 双Lane模式下, CLK同上, CSI2_DP/N0, CSI2_DP/N1分别接收Camera lane0 lane1信号, 其他lane不使用
 - ✓ 四lane模式下,CLK同上,CSI2_DP/N0,CSI2_DP/N1,CSI2_DP/N2,CSI2_DP/N3分别接收Camera lane0 lane1 lane2 lane3信号:



平台介绍 - CSI PHY(3/3)



• **CSI PHY0** (对应CSI0_CLKP/N**0/1**, CSI0_DP/N**0/1/2/3**管脚) 共拥有4对差分数据线和2对差分CLK输入,每对数据线最高支持速率为2.5Gbps(D-PHY 1.2),CSI PHY0可以作为一个4lane PHY工作,也可以作为2个单独的2lane PHY(CSI0_M和CSI0_S)工作,而且CSI2_M CSI0_S可以同时独立工作。同样,不管4Lane模式下还是2lane模式下,lane number必须连续。

✓ 单Lane模式下:

- ✓ 方案1: CSI0_CKP/N0接收Camera CLK信号, CSI0_DP/N0接收Camera data0信号, CSI0_DP/N1不使用, CSI0 S (CSI0_CLKP/N1, CSI0_CLKP/N2, CSI0_CLKP/N3) 不使用或者用于接收另外一颗Camera数据;
- ✓ 方案2: CSI0_CKP/N1接收Camera CLK信号, CSI0_DP/N2接收Camera data0信号, CSI0_DP/N3不使用, CSI0 M (CSI0_CLKP/N0, CSI0_CLKP/N0, CSI0_CLKP/N1) 不使用或者用于接收另外一颗Camera

数据;

✓ 双Lane模式下:

- ✓ 方案1: CSIO_CKP/N0接收Camera CLK信号, CSIO_DP/N0, CSIO_DP/N1分别接收Camera Data0 Data1数据;
- ✓ 方案2: CSIO_CKP/N1接收Camera CLK信号, CSIO_DP/N2, CSIO_DP/N3分别接收Camera Data0 Data1数据;
- ✓ 方案1 与 方案2也可同时工作;

✓ 四Lane模式下:

✓ CSI0_CKP/N0接收Camera CLK信号, CSI0_DP/N0, CSI0_DP/N1, CSI0_DP/N2, CSI0_DP/N3分别接收Camera的Data0 Data1 Data2 Data3; 四lane模式不可使用CSI0_CKP/N1作为CLK输入。

	CSI 0 M		
E8 D8	CSIO_DPO CSIO_DNO		
<u>D9</u>	CSIO_DP1 CSIO_DN1		
A7 B7	- <mark>CSIO_CKPO</mark>		
		CSI 0 S	
E11 D11	CSIO_DP2 CSIO_DN2		

平台介绍 – CSI Controller



- 1. UDS710集成了3个PHY Controller (有些地方写作Host);
- 2. Controller主要作用:
 - 系统通过Controller对PHY进行控制:选择PHY数据通路、active lane的数量,关闭/复位PHY,控制PHY的状态机转换(如LP/HS状态),读取PHY状态、错误信息……
 - 合并(Merger)多条Lane传输的数据、并传输给DCAM;对PHY传输的数据进行解析、错误检测,比如线错误检测、帧错误检测、包错误检测……
- 3. PHY与Controller之间存在MUX,软件可以配置PHY至Controller的通路,限制见Function Block页图示;其中,由于Controller2只能接收2条lane的数据,所以,不支持将4lane PHY MUX至Controller2,也不支持将CSI0 MUX至Controller2;
- 4. Controller与DCAM组合关系固定,不存在MUX开关,所以,软件不可配,见Function Block页图示;

平台介绍-Camera电源、控制信号



- I2C: UDS710 I2C0 I2C1专用于 Camera 控制,有Camera设计时,不允许 I2C0/1用于扩展其它外设。
- 控制信号:

控制信号:		- hiar
PIN No.	PIN Name	Description
B4	CMMCLK0	CMOS sensor master clock 0 output (MCLK0)
B5 U1113C	CMMCLK1	CMOS sensor master clock 1 output (MCLK1)
B6	CMMCLK2	CMOS sensor master clock 2 output (MCLK2)
D6	CMPD0	CMOS sensor power down 0 (PWDN0)
C6	CMPD1	CMOS sensor power down 1 (PWDN1)
F6	CMPD2	CMOS sensor power down 2 (PWDN2)
C5	CMRST0	CMOS sensor reset 0 (RST0)
E6	CMRST1	CMOS sensor reset 1 (RST1)
F7	CMRST2	CMOS sensor reset 2 (RST2)

3. PWR: UMP510G为Camera提供如下规格电源输出。

UMP510G LDO	可调电压范围(v)	输出电流(mA)	描述
VDDCAMA0	1.8~3.3	200	为第一个Camera模拟部分提供AVDD电源
VDDCAMA1	1.8~3.3	200	为第二个Camera模拟部分提供AVDD电源
VDDCAMD0	1.0~1.25	400	为第一个Camera数字核心部分提供DVDD电源
VDDCAMD1	1.0~1.25	200	为第二个Camera数字核心部分提供DVDD电源
VDDCAMMOT	1.8~3.3	400	为Camera对焦马达提供AFVDD电源
VDDCAMIO	1.8	100	为Camera接口电路提供IOVDD电源

Camera配置方案



- 基于前文所述的UDS710平台的介绍,这里例举四种Camera配置方案(讨论前后摄不同时工作的情况,所有双摄设计中的副摄默 tial For hiar 认为定焦)
 - 1. 方案一:后单4lane模组;前单4lane模组
 - 2. 方案二:后双摄4lane模组+2lane模组;前单摄4lane模组;
 - 3. 方案三:后三摄4lane模组+2lane模组+2lane模组;前单摄4lane模组
 - 4. 方案四:后四射4lane模组+2lane模组+2lane模组+2lane模组;前单摄通过Switch与后主摄共用CSI1

Camera配置方案-方案一:前单后单



方案特点

- 工作模式:
- 工作模式:

前置摄像头24M,后置摄像头24M

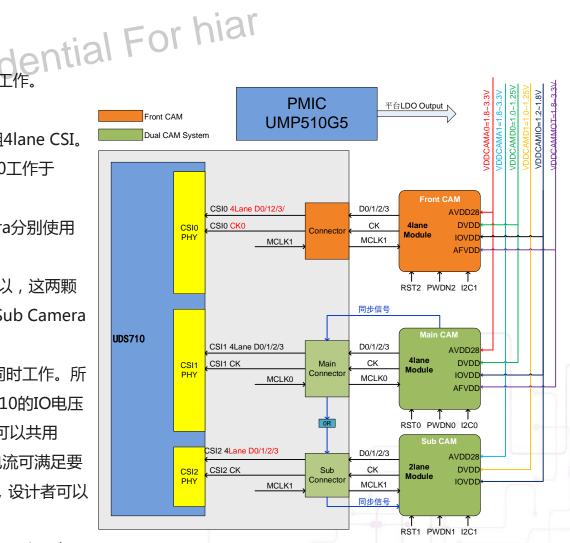
- 设计注意:
- 1. 8M以上camera一般需要4条data lane, 所以CSI2必须工作 在4lane PHY模式下,同时注意CSI2 CLK必须使用CKO。
- 2. 如果产品定义中摄像头像素不大于8M时,为减少走线可删 除lane2 lane3; 当然,只有2lane的情况下, Camera还可 以选择连接到CSIO S PHY 或者 CSI1 PHY。但此时DCAM 的路径也需要通过dts文件同步修改;
- 3. 同样,禁止Camera模组共用MCLK、CMRST、CMPD;
- 4. 两颗Camera不同时工作,可以共用I2C信号,但示例中并未 如此设计;
- 5. 电源方案:两颗Camera不同时工作,所以AVDD可以共用 VDDCAMA0,也可以选择单独供电,UMP510G有2路 VDDCAMA, 所以可以单独提供给每一个摄像头供电; AFVDD也可共用VDDCAMMOT, 无需外置LDO; VDDCAMD请根据sensor功耗确认是否需要外置LDO。



Camera配置方案-方案二:前单后双(一)



- 该方案使用了UDS710所有三个PHY接口;
- 工作模式:
 - 1. 后双摄20M+12M, 前单摄24M,前后摄不同时工作。
- 设计注意:
 - 1. 方案要支持2颗16M以上的 Camera,需要两组4lane CSI。 所以,CSI2必须工作于4lane模式下。注意CSI0工作于 4lane模式时CLK必须选择CKO。
 - 2. 禁止CMRST、CMPD共用,所以,三颗Camera分别使用了三组CMRST CMPD信号;
 - 3. Sub Camera与Front Camera不同时工作,所以,这两颗Camera共用MCLK1和I2C1; Main Camera与Sub Camera同时工作,所以不可共用MCLK和I2C;
 - 4. 电源方面: Front Camera与Main Camera不同时工作。所以,AVDD/AFVDD可以共用一组电源;UDS710的IO电压域为1.8V,所以通常多颗Camera的IOVDD是可以共用VDDCAMIO的;而对于DVDD,只要电压、电流可满足要求,多颗Camera也可以共用一路VDDCAMD,设计者可以自行斟酌;
 - 5. 同时工作的Camera, VSYNC要连接在一起并用0ohm电阻 互相隔开以备调试;

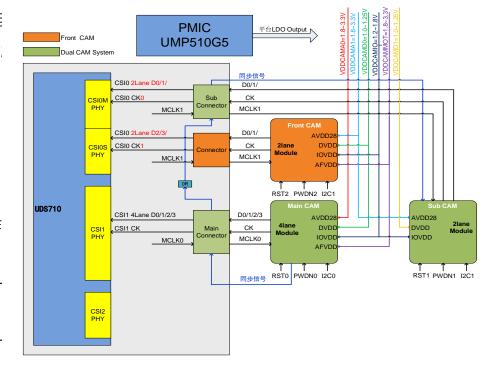


Camera配置方案-方案二:前单后双(二)



方案特点:

- 工作模式:
- idential For hiar 1. 后双摄24M+8M, 前单摄8M,前后摄不同时工作。
- 设计注意:
 - 1. 4lane Camera连接CSI1; 两颗2lane Camera可以连 接至CSI2 M, CSI2 S, CSI1 PHY三者中的任意两个;但 CSI2被拆分使用时切记时钟线要选择正确的输入端口
 - 2. 禁止CMRST、CMPD共用,所以,三颗Camera分别 使用了三组CMRST CMPD信号;
 - 3. Sub Camera与Front Camera不同时工作,所以,这 两颗Camera可共用MCLK1和I2C1; Main Camera与 Sub Camera同时工作,所以不可共用MCLK和I2C;
 - 4. 电源方面: Front Camera与Sub Camera 不同时工作 所以, AVDD也可共用一组电源; Front Camera与 Main Camera不同时工作,所以,AFVDD可以共用一 组电源VDDCAMMOT;
 - 5. 同时工作的Camera, VSYNC要连接在一起并用Oohm 电阻互相隔开以备调试;

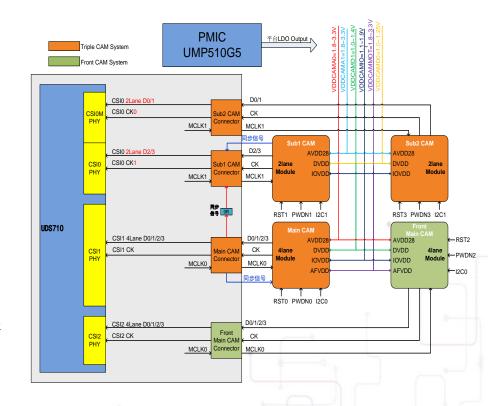


Camera配置方案-方案三:后三摄



方案特点:

- 工作模式:
- 1. 前摄24M , 使用4lane PHYC Confidential For hiar 2. 后三挥24M 2. 后三摄24M+8M+8M(可使用更低像素),
 - 3. 后面详细介绍各三摄方案
- 设计注意:
 - 1. 4lane Camera连接CSI1和CSI2;两颗2lane Camera可以 连接至CSIO M, CSIO S;但CSIO被拆分使用时切记时钟线 要选择正确的输入端口;
 - 2. 禁止CMRST、CMPD共用,所以,三颗Camera分别使用 了三组CMRST CMPD信号;
 - 3. sub1 Camera与sub2 Camera不同时工作,所以,这两颗 Camera可共用MCLK1和I2C1; Main Camera与Sub1 Camera同时工作,所以不可共用MCLK和I2C;
 - 4. 电源方面: Front Camera与Sub Camera 不同时工作,所 以, AVDD也可共用一组电源; Front Camera与Main Camera不同时工作,所以,AFVDD可以共用一组电源 **VDDCAMMOT**;
 - 5. 同时工作的Camera, VSYNC要连接在一起并用Oohm电阻 互相隔开以备调试;



后三摄方案一:超广角+Bokeh



- 三摄配置:主摄(Main),辅摄(Sub1)和超广角Super Wide Camera (Sub2)
- 方案描述:主摄和辅摄同时工作实现虚化(Bokeh)效果,超广角单独实现超广拍摄,实际上是一组 双摄加一个单摄的配置,超广不会和主摄同时成像。但是需要注意,如果做从主摄到超广的无缝软切,则可能主摄需要和超广同时上电,来避免切换时的黑屏卡顿,具体视所需效果而定。
- 摆放方式:竖置摆放方式如下,超广在最上,中间为主摄,辅摄在最下

Super Wide (Sub2) Camera

- Super Wide Camera, 一般FOV 120°左右
- 畸变校正实现超广角拍照(需要标定)

Main Camera

- Bokeh中的Main Camera , FOV正常
- 可与Sub1 Camera实现 Bokeh
- 建议选用像素较高的sensor(如16M,13M),且支持PDAF

Sub1 Camera

- Bokeh中的Sub1 Camera, FOV要比Main Camera略大
- 与Main Camera 配合,实现Bokeh功能
- 一般选用低像素sensor如5M,2M等,多为FF模组

后三摄方案一:超广角+Bokeh



如果横置摆放,手机背朝上时,超广在最左,主摄在中间,辅摄在最右,其他设计和竖置相同,实际上就是竖置摆放方式逆时针旋转90度

Addition For high

Super Wide (Sub2)
Camera

Main Camera

Sub1 Camera

● 注意事项

- ➤ Main Camera在上, Sub1 Camera在下
- ➤ Main与Sub Camera推荐Baseline 10mm
- ➤ FOV_Sub> FOV_Main,推荐大6°~8°
- ➤ Main与Sub1 Camera必须带硬件每帧同步信号
- 硬件设计:根据确定的方案采用相应的硬件设计,后三摄和前摄加起来总共四摄,CSI接口,电源,以及控制信号线的分配,视模组的具体配置而定
 - ➤ CSI: 一般8M及以下的模组可使用2lane, 8M以上需要4lane, 2M及以下1lane即可
 - ▶电源:一般模组会有4路电源,AVDD,DVDD,IOVDD和AFVDD,FF模组没有AFVDD电源,部分2M及以下模组没有DVDD电源,DVDD和IOVDD合用。各型号的sensor的DVDD电压不尽相同选用时需注sensor的各路电压等级,同时工作的模组尽量不要共用电源
 - ▶ 控制信号: I2C的分配情况需依据模组各器件地址和使用场景决定

后三摄方案二:微距+Bokeh



- 三摄配置:主摄(Main),辅摄(Sub1)和微距(Sub2)
- 方案描述:主摄和辅摄同时工作实现虚化(Bokeh)效果,微距单独实现微距拍摄,实际上是一组双摄加一个单摄的配置,与方案一设计大体相同,将超广换成微距模组即可
- 摆放方式:主摄要求放在辅摄上面,因为微距相对比较独立,摆放的位置没有严格要求,建议三摄竖置摆放
- 硬件设计:与后三摄方案一大体相同,框图可参考P19,Sub2 Camera为微距模组。

Main Camera

- Bokeh中的Main Camera, FOV正常
- 可与Sub Camera实现 Bokeh
- 建议选用像素较高的sensor(如16M,13M),且支持PDAF

Sub1 Camera

- Bokeh中的Sub Camera, FOV要比Main Camera略大
- 与Main Camera 配合,实现Bokeh功能
- 一般选用低像素sensor如5M, 2M等, 多为FF模组

Micro (Sub2) Camera

- 实现微距拍照
- 一般选用低像素sensor如2M,多为FF模组

后三摄方案三:光学变焦+Bokeh



- 三摄配置:主摄(Main),辅摄(Sub1)和长焦Tele Camera(Sub2)
- 方案描述:主摄和辅摄同时工作实现虚化(Bokeh)效果,长焦镜头和主摄实现光学变焦,主摄会和辅摄或者长焦同时开启,相当于两组双摄,均需遵循双摄的设计要求
- 摆放方式: 竖置摆放方式如下, 长焦在最上, 中间为主摄, 辅摄在最下

Tele (Sub2) Camera

- Tele Camera, FOV较小。
- 可与Main Camera实现融合光学变焦。
- FOV尽量接近主摄的 1/2 或者 1/3

Main Camera

- Main Camera , FOV正常。
- 可与Tele Camera实现融合光学变焦。
- 可与Sub Camera实现 Bokeh
- 建议选用像素较高的sensor (如16M,13M),且支持PDAF

Sub1 Camera

- Bokeh中的Sub Camera, FOV略大于Main。
- 与Main Camera 配合,实现Bokeh功能。
- 一般选用低像素sensor如5M, 2M等, 多为FF模组

后三摄方案三:光学变焦+Bokeh



● 注意事项

- ▶主摄 与长焦摄像头相邻,Baseline 越小越好,且必须带支架,光轴偏差小于1.5°
- ▶主摄在上,副摄在下,推荐Baseline 10mm
- > FOV_Sub > FOV_Main,推荐大6°~8°
- > 主摄与副摄Sub1 Camera必须带硬件每帧同步信号
- ▶ 主摄与长焦摄像头Sub2 Camera必须带硬件每帧同步信号
- 硬件设计:与后三摄方案一大体相同,框图可参考P19,Sub2 Camera为长焦模组,注意:长焦和主摄会同时工作,不可共用除IOVDD外的各路电源,并且必须要添加主摄和长焦之间的硬件同步信号

后三摄方案四:超广角+光学变焦+Bokeh



- 三摄配置:主摄(Main),超广(Sub1)和长焦(Sub2)
- 方案描述:主摄和超广同时工作实现虚化(Bokeh)效果,长焦镜头和主摄实现光学变焦,主摄会和超广或者长焦同时开启,相当于两组双摄,均需遵循双摄的设计要求
- 摆放方式: 竖置摆放方式如下, 长焦在最上, 中间为主摄, 超广在最下

Tele (Sub2) Camera

- Tele Camera, FOV较小。
- 可与Main Camera实现融合光学变焦。
- FOV尽量接近主摄的 1/2 或者 1/3

Main Camera

- Main Camera , FOV正常。
- 可与Sub2 Camera实现融合光学变焦。
- 可与Sub1 Camera实现 Bokeh
- 建议选用像素较高的sensor (如16M,13M),且支持PDAF

Super Wide (Sub1) Camera

- Super Wide Camera, 一般FOV 120°左右
- 畸变校正实现超广角拍照(需要标定)
- sub1 camera 与Main Camera 配合,实现Bokeh功能。

后三摄方案四:超广角+光学变焦+Bokeh



也有将主摄放在最上,长焦放中间,超广放在最下的设计,由于超广的FOV 远大于主摄, 因此这种方案也是可行的, 用户可根据实际情况选择摆放 • 注意事项 Unisoc Confidential

- ➤ Main 与Tele Camera相邻 , Baseline 越小越好 , 且必须带支架 , 光轴 偏差小干1.5°
- ➤ Main Camera在上, Super Wide Camera在下,推荐Baseline 10mm
- ▶ 建议Main与Super Wide Camera带硬件每帧同步信号
- ➤ 建议Main与Tele Camera带硬件每帧同步信号
- 硬件设计:与后三摄方案一大体相同,框图可参考P19,Sub1 Camera模组 为超广角, Sub2 camera 模组为长焦模组,注意:超广和主摄会同时工作, 不可共用除IOVDD外的各路电源,并且必须添加主摄和超广之间,主摄和长 焦之间的硬件同步信号。

Main Camera

Tele (Sub2) Camera

Super Wide (Sub1) Camera

Camera配置方案-方案四:后四摄前单摄



后四摄配置是后三摄配置上的拓展,四摄中的三摄可以是主摄+Bokeh+超广角,主摄+Bokeh+长焦,也可以是主摄+超广角+长焦,基于以上三摄配置,额外增加一个微距/TOF等可以独立工作的摄像头方案。

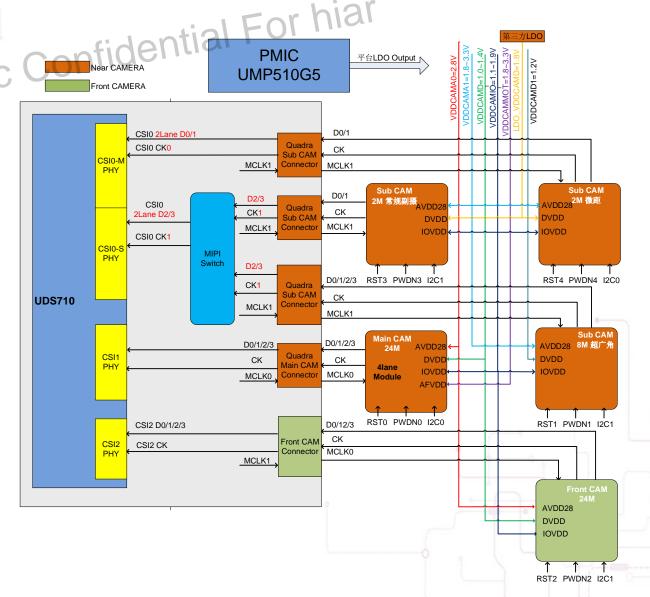
- 后四摄配置:主摄/辅摄/长焦/超广角/微距/TOF客户可以根据需求配置后四摄方案
- 方案描述:主摄和辅摄同时工作实现虚化(Bokeh)效果,主摄和长焦摄像头同时工作实现光学变焦功能,超广角单独实现超广拍摄,微距单独工作实现微距拍摄功能,TOF摄像头独立工作实现深度检测功能
- 摆放方式:建议竖置形式放置,涉及PCB难度,独立工作的摄像头微距/TOF和其他三摄可以成L型摆放,要求竖直摆放模组中心Y方向在一条线上,除微距/TOF外的三摄,摆放方式参见方案一
- 注意事项:新增微距/TOF单独工作摄像头,所以注意事项参照后三摄方案四,
- 硬件设计:后四摄加前摄总共5个摄像头,需要增加一路MIPI Switch,具体硬件连接方式如框图

四摄方案:超广角+Bokeh+微距



● 硬件设计参考:前摄24M,后三摄24M+2M+8M+2M (可换用更低像素),需使用 MIPI Switch

- 前摄和主摄均为24M,分别使用4lane 的CSI1和CSI2
- ➤ 微距为2M接CSI0M
- 副摄和超广都是2lane模组,使用MIPI Switch共用CSIOS
- MCLK、RST、PWDN、I2C信号以及电源配置如框图



原理图、PCB设计要点

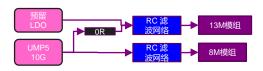


- Camera 原理图、PCB设计注意事项分为以下两个部分叙述:
 - 1. 原理图设计要点 电源、控制信号、Pin定义;
 - 2. PCB设计要点 电源、MIPI、控制信号。

原理图设计要点-电源



- 原理图设计注意事项:
 - 1. VDDCAMA: AVDD为Camera敏感电源,Camera预览水波纹一般都是AVDD电源不干净导致。多个camera不同时工作时,AVDD可以复用VDDCAMA。基于成本考虑,同时工作的Camera可尝试共用VDDCAMA,但必须做LDO预留设计,预留的LDO应优先作为大像素Camera AVDD的备份,如下图。UDS710搭配UMP510G5,可提供2组VDDCAMA,所以,通常不会遇到共用问题,有则需遵守上述规则;
 - 2. 每颗Camera的AVDD输入必须预留RC滤波网络,方便Debug水波纹问题,如下图;
 - 3. 严禁Camera AVDD的供电电源VDDCAMA被AFVDD共用;



双模组共用VDDCAMA设计

4. VDDCAMA LDO要求:

- ① 输出电压2.8V(依据Sensor要求修改),输出电流>200mA;
- ② 输出电压精度: 2.5%;
- ③ PSRR要求: >70dB@100Hz, > 50dB@100kHz, > 30dB@1MHz;
- ④ 有短路保护机制;
- 5. VDDCAMD:无特殊要求,只要输出电压、电流满足要求,不同时工作的多个Camera DVDD可以共用一组电源;
- 6. VDDCAMIO:无特殊要求,只要输出电压、电流满足要求,多颗Camera IOVDD可以共用一组电源;
- 7. VDDCAMMOT: 不建议多颗同时工作的Camera AFVDD共用VDDCAMMOT输出,设计时建议预留外置LDO;
- 8. 使用多个外部LDO时, LDO的控制线必须分开, 不能共用;
- 9. 有关Camera电源质量的要求,本Guide里的指标仅作参考,具体请与Sensor的Spec为准。

原理图设计要点-控制信号



- 1. RST, PWDN: 禁止多个camera复用CMRST和 CMPD信号,禁止将CMRST# CMPD#管脚配置为其它功能;当产品存在第4个camera时,使用合适电压域GPIOs 作为 CMRST3 和 CMPD3使用;
- 2. MCLK: UDS710提供三路独立的CMMCLK,基于Camera上电、初始化时序要求考虑,禁止两个同时工作的camera共用同一MCLK;如果必须要共用MCLK,请确保上电、初始化时序(电源、时钟)可以满足每颗Camera的要求,具体要求请参考Camera的规格书;
- 3. I2C: Camera工作过程中,系统会实时进行参数调整,所以,同时工作的camera强烈建议挂在不同I2C上,以免I2C带宽不足、降低Camera对Host的响应速度、增加Camera的响应延迟。不同时工作、且I2C地址不冲突的Camera可以挂在同一组I2C上;UDS710原生提供两组I2C用于Camera控制;
- 4. VSYNC: 双摄下多个摄像头需要同时曝光、出数据。所以,需要将多颗Camera的VSYNC连接起来,用于同步。VSYNC信号建议串联0ohm电阻。切记,模组也要将VSYNC信号引出。
- 5. 双摄有支架方案需要加EEPROM,单摄在13M以上的需要加EEPROM,EEPROM不小于64kbit;
- 6. 5M/8M Camera一定要烧写Sensor OTP, 2M不做要求;
- 7. 特殊功能模组,例如超广角模组,需要烧录平台OTP



Camera连接器Pin序原则

- 13M以及13M以上的模组需要使用 idential For hiar >=30pin的连接器 CAPE TO THE GND以保证信号质量;
- 如果MIPI组与组之间不能增加 DGND隔离,至少每2组MIPI进行 DGND隔离,不能增加DGND的 MIPI组之间线距需保持3倍线宽以 上;
- AVDD和AGND相伴走线 , AFVDD 和AFGND相伴走线;
- 可以利用17# pin的DGND和连接 器周围DGND对MCLK形成包地;
- 20# pin如果没有特殊应用时建议设 计为DGND;也可定义其他电源/控 制信号,比如OIS(光学防抖)供 电。

所有MIPI 信号在一边一 DGND隔离

		1
-MIPI DATO P	1# 30	# /
MIPI DATO N	2# 29	# /
DGND	3# 28	# [
MIPI DAT1 P	4# 27	# [
MIPI DAT1 N	5# 26	# 1
DGND	6# 25 ⁻	# /
MIPI CLK P	7# 24	
MIPI CLK N	8# 连接器23	#
DGND	9# 22	#
MIPI DAT2 P	10# 21	# 1
MIPI DAT2 N	11# 20	# [
DGND	12# 19 ⁻	# 3
MIPI DAT3 P	13# 18	# 3
-MIPI DAT3 N	14# 17	# 1
DGND	15# 16	#

AVDD AGND DGND DVDD DOVDD **AFGND** AFVDD DGND or 同步信号 **PWDN** RESET DGND or 其他应用 SDA SCL **DGND MCLK**

原理图设计要点-Pin定义(2/2)



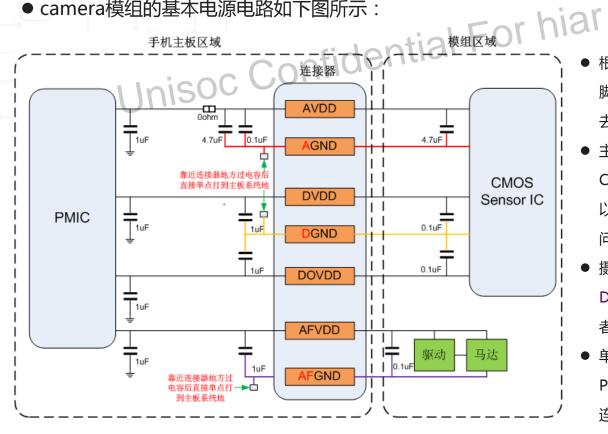
连接器的Pin排序关系到走线是否存在交叉,同时也涉及信号质量,以及Pin之间的相互影响,Pin的排序一般遵循以下几点:

- MIPI DATA/CLK的排序优先考虑走线顺,短,少打孔,保证阻抗控制连续和参考地完整;
- MIPI DATA/CLK尽量定义在连接器的同一侧;
- 每组MIPI DATA/CLK Pin的两侧相邻Pin定位为GND;
- MCLK Pin的两侧定义为GND Pin对其包裹;
- AVDD Pin的相邻—侧Pin脚定义为AGND,相邻另—侧Pin建议定义为数字GND或者其他控制信号, 避免AVDD和其他电源相邻,AVDD定义在连接器边缘脚位为佳;
- AFVDD Pin的相邻一侧脚位定义为AFGND Pin,另一侧避免定义为其他电源/I2C/MCLK信号;
- 注意根据连接器的通流能力,适当增加Pin脚数量。

PCB设计要点-电源(1/2)



● camera模组的基本电源电路如下图所示:



- 根据图中所示规格放置电容;并靠近对应Pin 脚摆放(PMU输出电容靠近PMU, Camera 去耦电容靠近连接器摆放);
- 主板AVDD (VDDCAMA) 网络, 每颗 Camera都必须预留0402封装 0ohm电阻, 以便与电容形成RC网络、用于Debug水波纹 问题;
- 摄像头模组内要区分模拟AGND、数字 DGND和AFGND,禁止在模组、FPC上将三 者直接连接。
- 单点接地:连接器AGND, DGND, AFGND Pin直接与对应去耦电容负极相连,并在靠近 连接器处通过Via与内层GND plane连接, 也就是说AGND, DGND, AFGND只能与 GND plane (主地)有物理连接,不可以与 其它层GND网络存在物理连接。

PCB设计要点-电源(2/2)

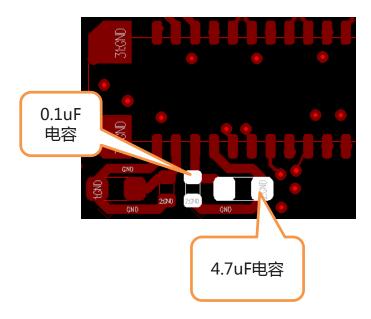


● 摆件要求:

1. AVDD: RC电阻和电容尽可能贴近连接器放置; 0.1uF电容尽量靠近连接器摆放, 4.7uF次之; 预留LDO(如果有)同样要求靠近连接器端摆放;

● 布线要求:

- 1. 连接器的下方表层、次外层两层保持完整GND,尽量不走线;
- 2. AVDD走线需要全程包地,包地走线沿途需地孔与主地连接;AVDD走线要尽量减少打孔、换层; AVDD电源走线应先连接到电容正极然后再到达连接器。
- 3. 禁止AVDD/AFVDD与大电流trace、RF信号、时钟信号并行或相邻(包括同层、临层)走线。
- 4. 尽量减小AVDD和AFVDD走线长度; AVDD/DVDD/IOVDD/AFVDD根据峰值电流计算线宽,通常1A电流对应40mil线宽。以某13M Camera为例,1盎司铜厚,AVDD~8mil, DVDD~10mil, IOVDD~4mil, AFVDD~8mil;



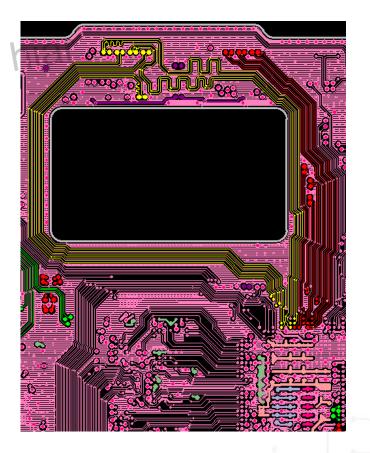


PCB设计要点-MIPI(1/2)



● 摆件要求:

- 1. Camera连接器靠近BB摆放,BB摆放方向应使得CSI接口朝向连接器;
- 2. 预留的共模电感靠近Camera连接器摆放,共模电感与0ohm电阻要求共pad设计;
- 3. 测点摆放于MIPI路径上,避免因为测点连接产生分叉;

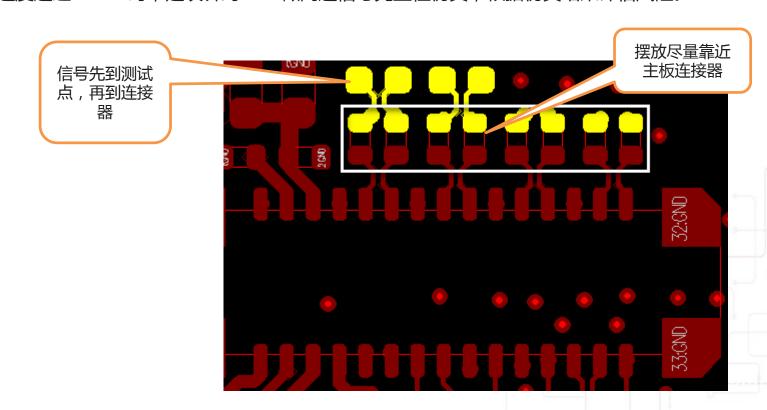


PCB设计要点-MIPI(2/2)



● 布线要求:

- 1. MIPI保持内层走线,除BB、连接器端外,避免表层走线。整个路径打孔不应超过4个,且换层走线后依旧应保持完整的参考地平面,每组MIPI Data和MIPI CLK单独包地处理,差分阻抗控制为100ohm+/-10%;
- 2. MIPI走线长度应控制在75mm以内;差分线内部P和N等长控制<0.5mm;差分对(包括CLK在)组间等长控制在2mm以内;
- 3. MIPI走线总超度超过75mm时,建议针对MIPI做高速信号完整性仿真,根据仿真结果评估风险。



PCB设计要点-控制信号



- 1. VSYNC同步信号避免强干扰源并行或相临;

2. MCLK需要全程包地,并且注意避开RF信号,大电流trace; For hiar Unisoc Confidential

模组设计要点(1/7)

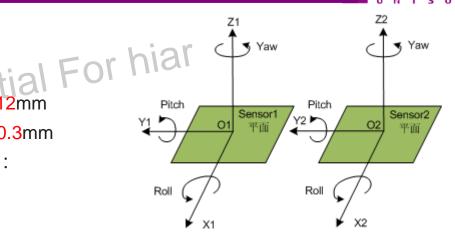


- 针对Camera模组设计,主要有以下几个方面需要注意(以下仅针对有支架方案) Confidential For hiar
 - 1,结构设计要点
 - 2,成像方向要求
 - 3,模组质量要求
 - 4,展锐Review双摄所需信息



结构设计要点

- 结构精度要求 (展锐自研bokeh算法)
 - 1) 双摄的光轴中心Baseline要求: 10~12mm
 - 2) 双摄的光轴中心位移精度管控:≤+/-<mark>0.3</mark>mm
 - 3)双摄的光轴倾斜精度模组厂管控如下:



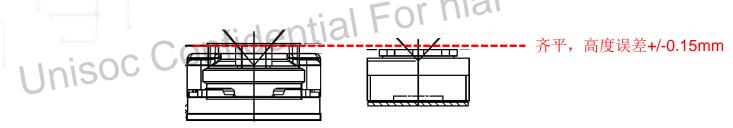
光轴RX夹角 (沿Pitch方向)	光轴RY夹角 (沿Roll方向)	光轴RZ夹角 (沿Yaw方向)	X方向	Y方向
+/-3.2°	+/-3.2°	+/-3.2°	+/-0.3mm	+/-0.3mm

4)双摄的光轴倾斜精度<mark>动态误差</mark>(模组进行几何固定后,在受到温度变化,跌落撞击等外部因素影响后产生的光轴角度偏差)管控如下:

光轴RX夹角	光轴RY夹角	光轴RZ夹角
(沿Pitch方向)	(沿Roll方向)	(沿Yaw方向)
+/-0.4°	+/-0.4°	+/-0.4°



● 主摄AF不工作时, 主/副摄的镜头表面齐平



● 主和副模组需增加金属支架用于固定两个模组之间的相对位置关系,提高双模组性能,整个双模组可通过螺丝孔锁在整机中固定,如下图仅作为支架外形的参考:

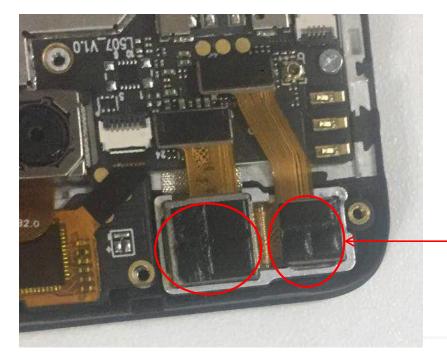


- 模组背面需要接地
- 双摄金属支架单边厚度>0.6mm,支架尽可能包围模组,接地
- 副摄的FOV要比主摄大6度以上,视场无盲区,主摄拍摄的场景都要被副摄包含
- Sensor如果有硬件同步信号,在模组上一定要引出

模组设计要点(4/7)



- 模组外形加工公差,与模组接触的手机壳料加工公差,组装公差,组装手法,都需要客户,整机组装产线和模组厂在设计模组阶段充分评估,客户确认最终模组3D图纸在整机中有无干涉,首样需试装整机确认干涉和标定数据组装后是否被改变。
- 双摄模组上不能有光感和LED等其他器件,以防降低双摄模组良率,同时排除其他器件带来的power和thermal方面的影响
- 模组单体本身避免被结构件挤压,例如下图

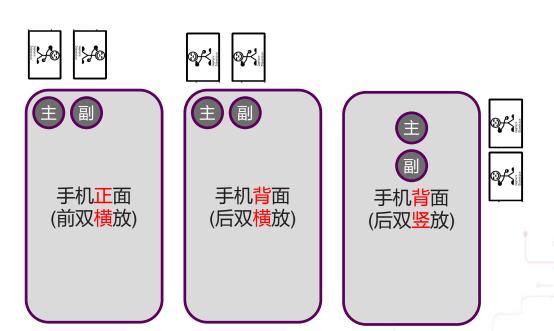


后壳对单模组的压痕



成像方向要求 (Sensor默认mirror/flip设置下的成像方向, Setting一定由展锐提供)

- 后摄横向(水平)摆放:主/副摄的成像方向相同,从手机背面看指向LCD左边,即9点钟方向(单摄也是如此),主摄在左,副摄在右
- 后摄竖向(垂直)摆放:主/副摄的成像方向相同,从手机背面看指向LCD左边,即9点钟方向(单摄也是如此),主摄在上,副摄在下
- 前摄横向(水平)摆放:主/副摄的成像方向相同,从手机正面看指向LCD右边,即3点钟方向(单摄也是如此),主摄在左,副摄在右
- 如有其他摆放方式的需求,请和展锐算法组的同事确认





模组质量要求

● 滚筒和跌落实验

小批量样品期间,做如下可靠性测试,否则不可量产:
1)常规测试不允许有任何功能问题

- 2) 加严测试打不开或者黑屏不允许,黑点或者有裂纹是可以接受的

可靠性测试项目			
项目	常规/加严	测试规格	测试方
整机滚筒	常规	0.5米100次+1米100次	客户
	加严	1米200次	客户
整机跌落	常规	1米(6面+4角)x2轮	客户
	加严	1.5(6面+4角)x2轮	客户
单体模组滚筒		0.5米100次+1米100次	模组厂

● 模组品质要求

要求项	要求描述	
模组厂OTP烧录	联系展锐提供对应的单/双摄烧录要求文档和工具	
单模组品质	请参考《展锐单摄像头模组品质要求》文件(以最新版本为准)	
双模组品质	请参考《展锐双摄像头模组品质要求》文件(以最新版本为准)	

模组设计要点(7/7)



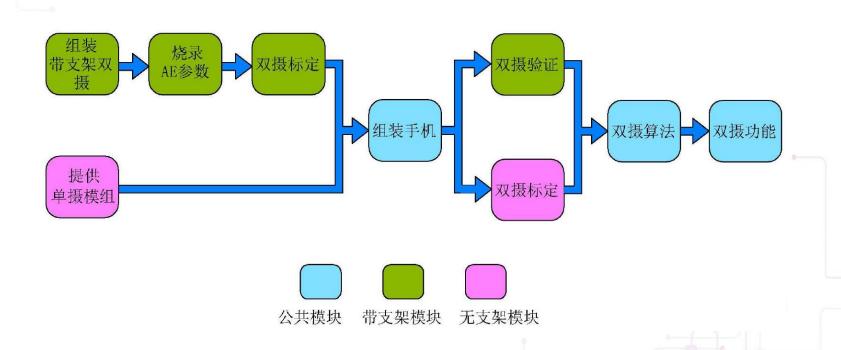
展锐Camera Review所需信息

展锐Camera Review所需信息	- his	ar
● 文档信息List	ential For his	
信息/文件	提供方	检查方
客户名称	展锐CPM	HW存档模组文件用
客户项目名称	客户	HW存档模组文件用
终端客户名称	客户	HW存档模组文件用
最终版主板原理图	客户	展锐,检查模组spec的pin定义
最终版主板PCB文件	客户	展锐,检查模组spec的pin定义和扣合方向
方案类型(单/双/三/多摄)	客户	展锐
摆放方式(如后双横放/后双竖放/前双横放 ,可手机ID截图说明 ,或画图示意 ,给出不同像素的相对关系)	客户	展锐
其他camera sensor(如前摄)和 EERPOM/Driver IC型号	客户	展锐,主要检查I2C地址冲突
单模组最终版SCH图PDF版本	模组厂给客户	展锐
双/多摄模组最终版完整规格书PDF版本	模组厂给客户	展锐
单模组最终版PCB Layout文件(原文件)	模组厂给客户	展锐,检查走线质量
双/多模组3D图纸	模组厂给客户 	客户/展锐

无支架方案(1/4)



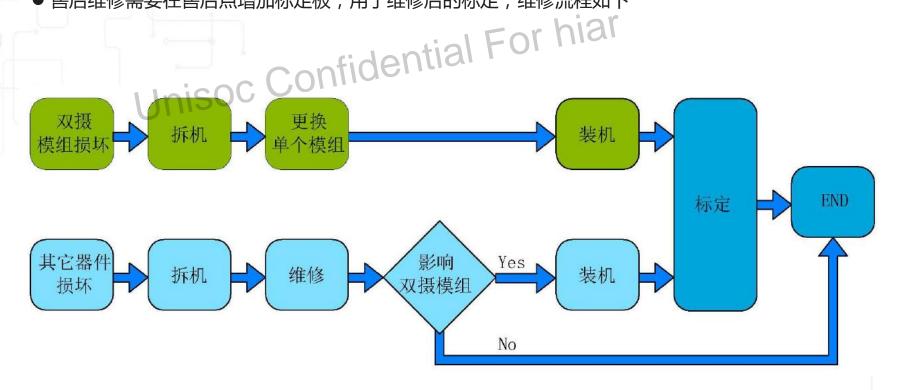
- 无支架方案中,双摄模组不需要通过金属支架来固定相对位置,而是两颗独立的单模组,通过整机的金属中框和其他结构件进行固定。这样免去了在模组厂的AE参数烧录和双摄标定,将标定阶段移至整机组装产线,不受模组厂双摄AA的产能限制,也能降低一定成本
- 有支架和无支架的生产环节差异如下,具体标定操作以及环境搭建参见《 UNISOC Camera Solution A NPI Appliction Notes V1.1 》



无支架方案 (2/4)



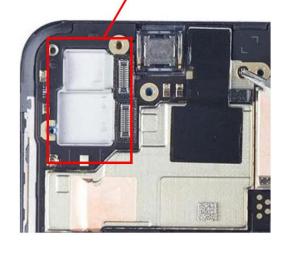
● 售后维修需要在售后点增加标定板,用于维修后的标定,维修流程如下



无支架方案(3/4)



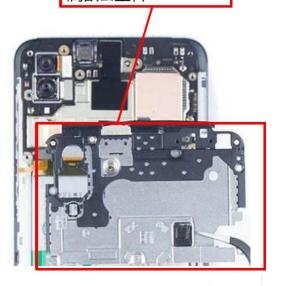
面板上设计了两个凹槽



三点定面,三个螺丝将背板和面板锁死



背板使用了大面积的金 属嵌套塑料



无支架方案 (4/4)

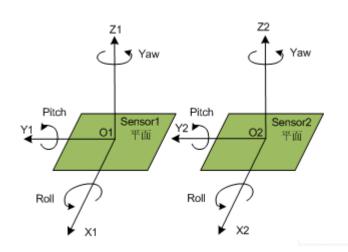


● 组装光轴精度管控如下 (展锐自研bokeh算法)

		- "hiar		
光轴RX夹角 (沿Pitch方向)	光轴RY夹角 (沿Roll方向)	光轴RZ夹角 (沿Yaw方向)	X方向位移	Y方向位移
+/-3.2°n\SC	+/-3.2°	+/-3.2°	+/-0.3mm	+/-0.3mm

● 动态误差(标定后发生的光轴角度偏差)管控如下

光轴RX夹角 (沿Pitch方向)			综合动态偏差 $\sqrt{\Delta ext{Pit} ch^2 + \Delta extit{Roll}^2 + \Delta extit{Y} aw^2}$
+/-0.4°	+/-0.4°	+/-0.4°	+/-0.4°





THANKS







本文件所含数据和信息都属于紫光展锐所有的机密信息,紫光展锐保留所有相关权利。本文件仅为信息参考之目的提供,不包含任何明示或默示的知识产权许可,也不表示有任何明示或默示的保证,包括但不限于满足任何特殊目的、不侵权或性能。当您接受这份文件时,即表示您同意本文件中内容和信息属于紫光展锐机密信息,且同意在未获得紫光展锐书面同意前,不使用或复制本文件的整体或部分,也不向任何其他方披露本文件内容。紫光展锐有权在未经事先通知的情况下,在任何时候对本文件做任何修改。紫光展锐对本文件所含数据和信息不做任何保证,在任何情况下,紫光展锐均不负责任何与本文件相关的直接或间接的、任何伤害或损失。

请参照交付物中说明文档对紫光展锐交付物进行使用,任何人对紫光展锐交付物的修改、定制化或违反说明文档的指引对紫光展锐交付物进行使用造成的任何损失由其自行承担。紫光展锐交付物中的性能指标、测试结果和参数等,均为在紫光展锐内部研发和测试系统中获得的,仅供参考,若任何人需要对交付物进行商用或量产,需要结合自身的软硬件测试环境进行全面的测试和调试。

WWW.UNISOC.COM 紫光展锐科技