模拟与数字电路

Analog and Digital Circuits

第 五 讲： **基于卡诺图的化简，组合逻辑**

Lecture 5: **K-map Logic Simplification**

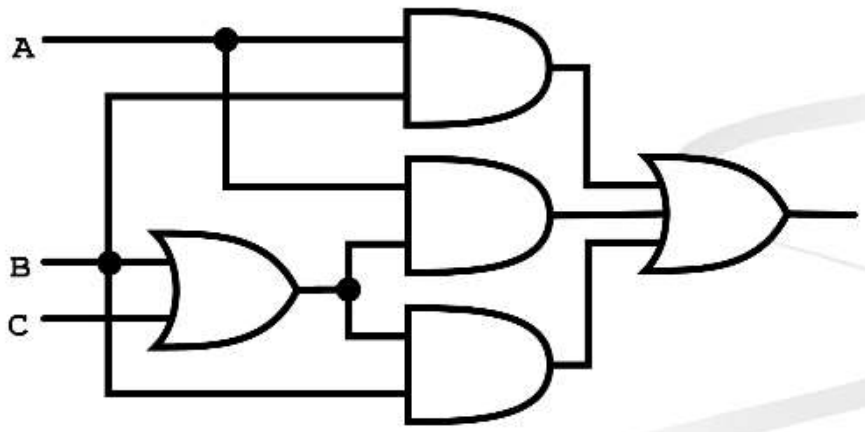
主 讲： 陈 迟 晓

Instructor : Chixiao Chen

课程主页 扫一扫

提纲

- 复习
  - 写出右图的逻辑表达式
  - 对该表达式化简
  - 译码器和编码器的区别?



- 卡诺图
- 基于卡诺图的化简
- 组合逻辑
- 基于级联思想的复杂逻辑实现

从真值表到卡诺图

	W	X	Y	Z	F_{WXYZ}
Minterm – 0	0	0	0	0	0
Minterm – 1	0	0	0	1	1
Minterm – 2	0	0	1	0	1
Minterm – 3	0	0	1	1	0
Minterm – 4	0	1	0	0	1
Minterm – 5	0	1	0	1	1
Minterm – 6	0	1	1	0	0
Minterm – 7	0	1	1	1	1
Minterm – 8	1	0	0	0	0
Minterm – 9	1	0	0	1	0
Minterm – 10	1	0	1	0	1
Minterm – 11	1	0	1	1	0
Minterm – 12	1	1	0	0	1
Minterm – 13	1	1	0	1	0
Minterm – 14	1	1	1	0	1
Minterm – 15	1	1	1	1	1

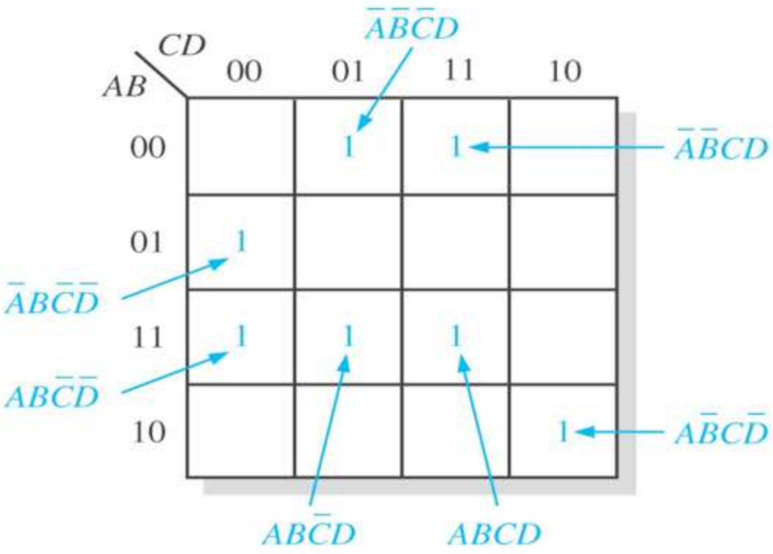
Four Variable K-Map

	$\bar{Y}\bar{Z}$	$\bar{Y}Z$	YZ	$Y\bar{Z}$
$\bar{W}\bar{X}$	0 $_{0}$	1 $_{1}$	0 $_{3}$	1 $_{2}$
$\bar{W}X$	1 $_{4}$	1 $_{5}$	1 $_{7}$	0 $_{6}$
WX	1 $_{12}$	0 $_{13}$	1 $_{15}$	1 $_{14}$
$W\bar{X}$	0 $_{8}$	0 $_{9}$	0 $_{11}$	1 $_{10}$

- 最小项:包含全部变量的乘积项，且变量仅出现一次
- 卡诺图:将n 变量的全部最小项各用一个小方块表示，并使具有逻辑相邻性的最小项在几何位置上也相邻地排列起来，所得图形叫做卡诺图

从SOP表达式到卡诺图

- 乘积项值为1，则在卡诺图对应位置填1
- 例题 $\overline{A}\,\overline{B}CD+\overline{A}B\overline{C}\,\overline{D}+AB\overline{C}D+ABCD+AB\overline{C}\,\overline{D}+\overline{A}\,\overline{B}\,\overline{C}D+A\overline{B}C\overline{D}$



- 注意此处表达式为标准SOP格式

从SOP表达式到卡诺图

- 非标准SOP表达式 => 卡诺图
- 例题 $\overline{A}+A\overline{B}+AB\overline{C}$

乘积项扩展

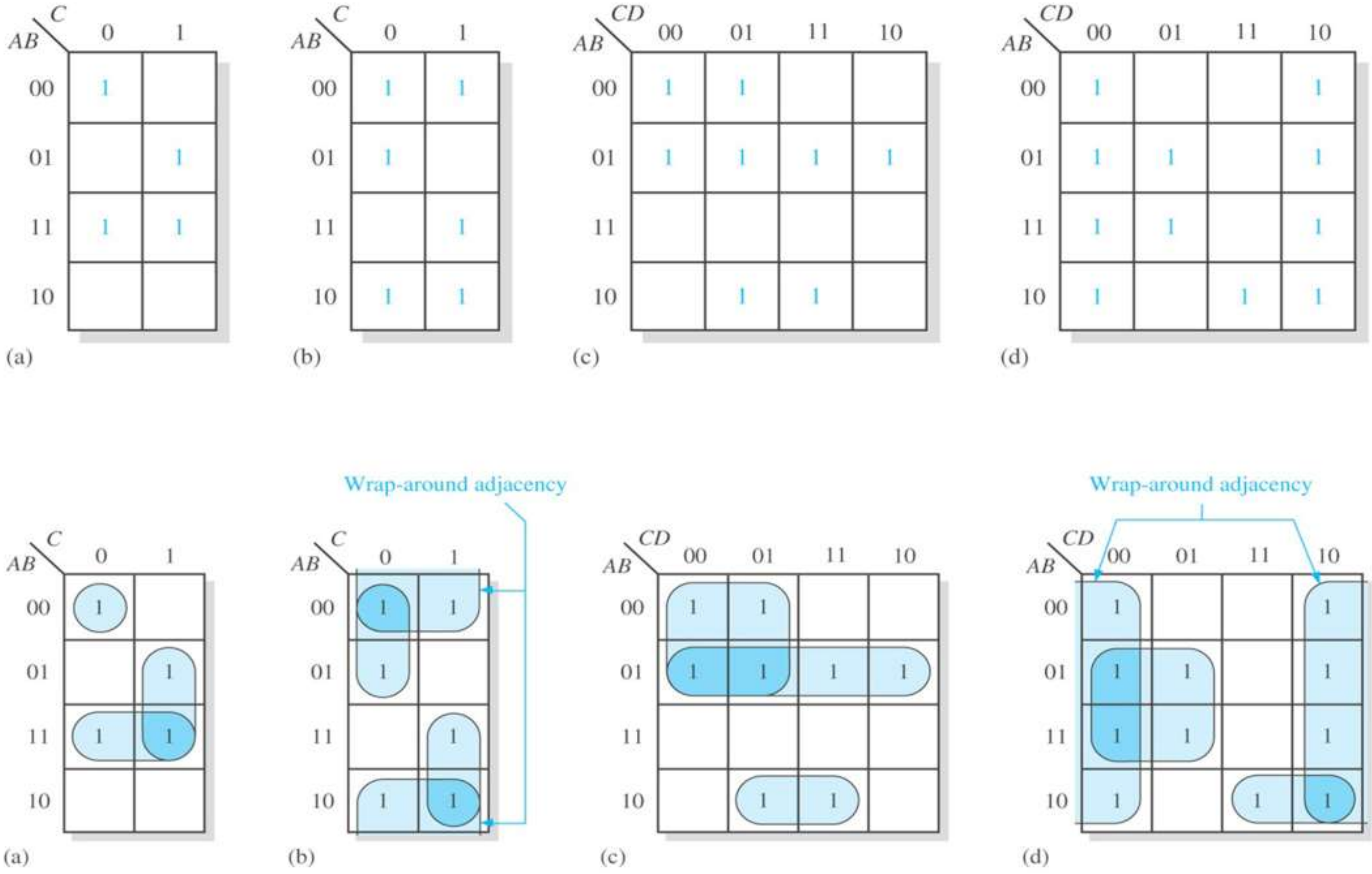
$\overline{A}$	$A\overline{B}$	$AB\overline{C}=110$
$\overline{A}BC=011$	$A\overline{B}C=101$	
$\overline{A}B\overline{C}=010$	$A\overline{B}\,\overline{C}=100$	
$\overline{A}\,\overline{B}C=001$		
$\overline{A}\,\overline{B}\,\overline{C}=000$		

填入卡诺图

$AB \backslash C$	0	1
00	1	1
01	1	1
11	1	
10	1	1

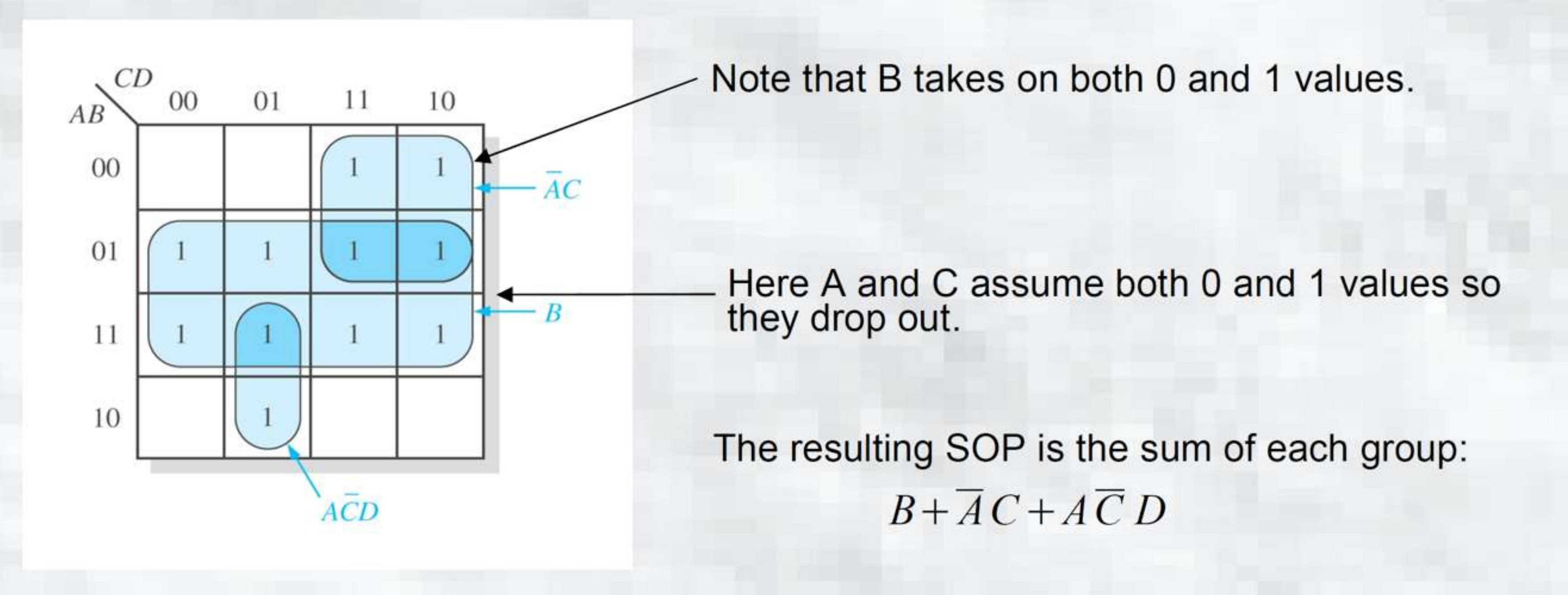
卡诺图化简

- 例子



卡诺图化简

- 如何得到最简SOP表达式
  - 圈出 1 之后，找出圈内没有改变的变量并保留
  - 一组必须包含1,2,4,8,16...个 1
    - 例: 将如下卡诺图化简为最简SOP表达式

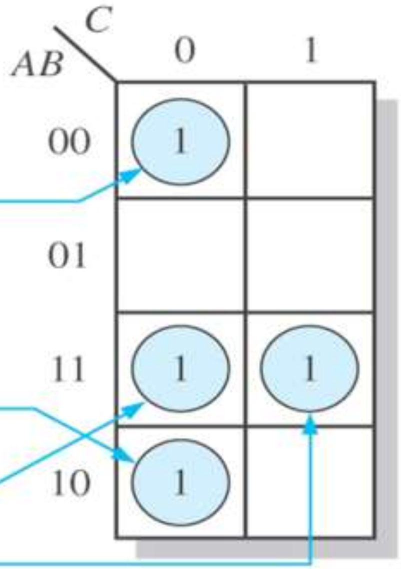


卡诺图化简

- 直接由真值表化简
  - 例:

$$X = \bar{A}\bar{B}\bar{C} + A\bar{B}\bar{C} + AB\bar{C} + ABC$$

Inputs A	B	C	Output X
0	0	0	1
0	0	1	0
0	1	0	0
0	1	1	0
1	0	0	1
1	0	1	0
1	1	0	1
1	1	1	1



- Don’t care 情形
  - 有时某种变量组合不被允许。这种情况下在卡诺图和真值表中用 “X” 表示

卡诺图化简

（1）任何2个标1的相邻最小项，可以合并为一项，并消去1个变量（消去互为反变量的因子，保留公因子）

A \ BC	00	01	11	10
0	1	0	0	1
1	0	1	1	0

$$\bar{A}\cancel{\bar{B}}\bar{C} + \bar{A}\cancel{B}\bar{C} = \bar{A}\bar{C}(\bar{B} + B)$$

$$\boxed{A\cancel{\bar{B}}C + A\cancel{B}C} = AC \quad = \bar{A}\bar{C}$$

AB \ CD	00	01	11	10
00	0	1	0	0
01	0	0	0	1
11	0	0	0	1
10	0	1	0	0

$$\cancel{\bar{A}}BC\bar{D} + \cancel{A}BC\bar{D} = BC\bar{D}$$

$$\cancel{\bar{A}}\bar{B}\bar{C}D + \cancel{A}\bar{B}\bar{C}D = \bar{B}\bar{C}D$$

卡诺图化简

（2）任何4个标1的相邻最小项，可以合并为一项，并消去2个变量

A \ BC	00	01	11	10
0	1	1	1	1
1	0	1	1	0

$$\bar A\bar B\bar C+\bar A\bar B C+\bar A BC+\bar A B\bar C$$
$$=(\bar B\bar C+\bar B C+BC+B\bar C)\bar A$$
$$=[\bar B(\bar C+C)+B(C+\bar C)]\bar A$$
$$=\bar A$$

$$\bar A\bar B C+\bar A BC+A\bar B C+ABC$$
$$=(\bar A\bar B+\bar A B+A\bar B+AB)C$$
$$=[\bar A(\bar B+B)+A(\bar B+B)]C$$
$$=C$$

AB \ CD	00	01	11	10
00	0	1	0	0
01	1	1	1	1
11	0	1	1	0
10	0	1	0	0

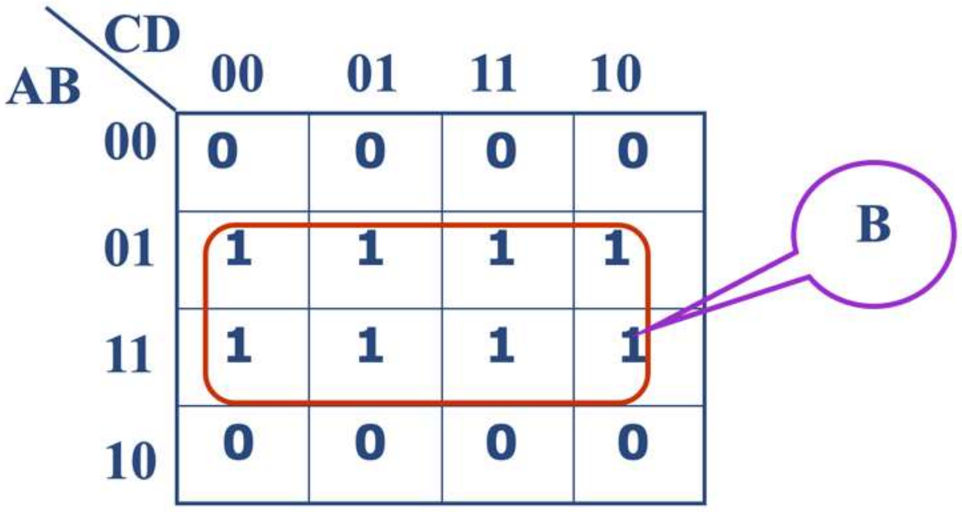
$\bar A B$

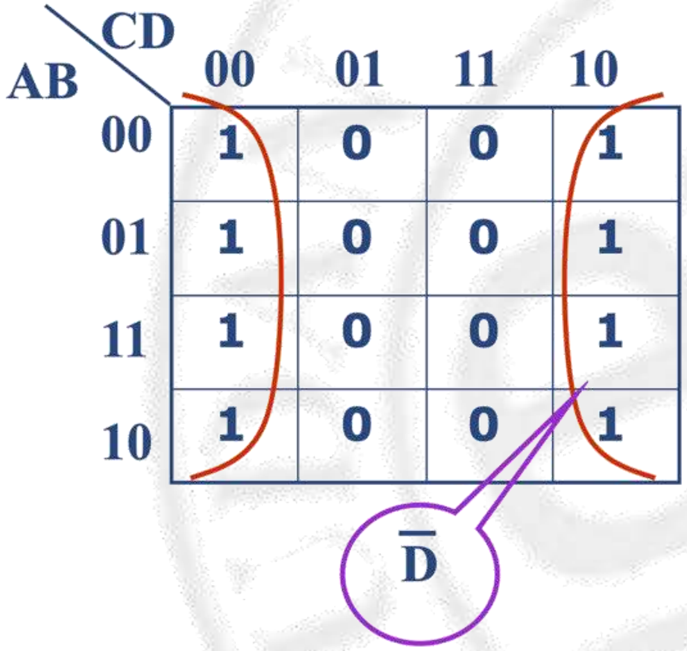
$\bar C D$

BD

卡诺图化简

（3）任何8个标1的相邻最小项，可以合并为一项，并消去3个变量





卡诺图化简

（3）任何8个标1的相邻最小项，可以合并为一项，并消去3个变量

AB \ CD	00	01	11	10
00	0	0	0	0
01	1	1	1	1
11	1	1	1	1
10	0	0	0	0

B

AB \ CD	00	01	11	10
00	1	0	0	1
01	1	0	0	1
11	1	0	0	1
10	1	0	0	1

$\overline{D}$

卡诺图化简原则

- 卡诺图尽可能圈大，先圈大后圈小
- 每个圈只能含有2^n个相邻项。要特别注意对边相邻性和四角相邻性
- 圈的个数尽量少
- 卡诺图中所有取值为1的方格都要被圈过，即不能漏掉取值为1的最小项
- 将每一个圈对应的与项进行逻辑加，即得到与或表达式。

例题

【例1】用卡诺图化简逻辑函数

F(A, B, C)=∑(1, 2, 3, 6, 7)的最简与或表达式。

解: 1.画出函数F的三变量卡诺图。

A \ BC	00	01	11	10
0	0	1	3	2
1	4	5	7	6

2.把函数F表达中出现的最小项，在卡诺图对应小方格中填上1，其余方格填0(常不填)。

F(A, B, C)=∑(1, 2, 3, 6, 7)

3.合并最小项。

圈卡诺圈

$\overline{A}C$

B

A \ BC	00	01	11	10
0	0	1 (1)	1 (3)	1 (2)
1	4	5	1 (7)	1 (6)

4.写与或表达式

F(A, B, C)=∑(1, 2, 3, 6, 7)= $\overline{A}C$ +B

例题

【例2】用卡诺图化简函数

$$F(A,B,C,D)=\overline{A}\,\overline{B}CD+A\overline{B}\,\overline{C}D+AB\overline{C}D+A\overline{B}CD$$

解:根据最小项的编号规则,可知

$F=m_3+m_9+m_{11}+m_{13}$。

得卡诺图。

AB \ CD	00	01	11	10
00	0	1	1 3	2
01	4	5	7	6
11	12	1 13	15	14
10	8	1 9	1 11	10

$$F=A\overline{C}D+\overline{B}CD$$

例题

例: $Y = AB\overline{D} + \overline{D} + \overline{A}DBC + \overline{A}C + \overline{B}C$

$= \overline{D} + \overline{A}C + \overline{B}C$

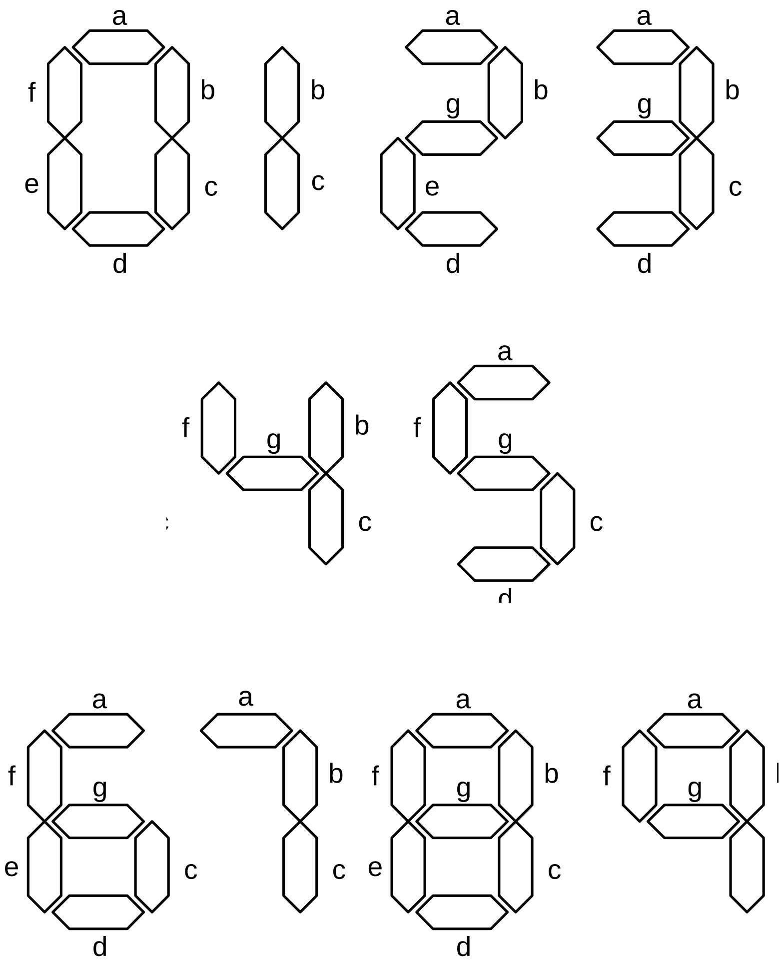
AB \ CD	00	01	11	10
00	1	0	1	1
01	1	0	1	1
11	1	0	0	1
10	1	0	1	1

$\overline{B}C$

$\overline{A}C$

$\overline{D}$

BCD-7段显示译码器



Digit	A	B	C	D	a	b	c	d	e	f	g
0	0	0	0	0	0	0	0	0	0	0	1
1	0	0	0	1	1	0	0	1	1	1	1
2	0	0	1	0	0	0	1	0	0	1	0
3	0	0	1	1	0	0	0	0	1	1	0
4	0	1	0	0	1	0	0	1	1	0	0
5	0	1	0	1	0	1	0	0	1	0	0
6	0	1	1	0	0	1	0	0	0	0	0
7	0	1	1	1	0	0	0	1	1	1	1
8	1	0	0	0	0	0	0	0	0	0	0
9	1	0	0	1	0	0	0	0	1	0	0

BCD-7段显示译码器 – 卡诺图化简

AB \ CD	00	01	11	10
00	1	0	1	1
01	0	1	1	1
11	×	×	×	×
10	1	1	×	×

$a = A + C + BD + \overline{B}\overline{D}$

AB \ CD	00	01	11	10
00	1	0	1	1
01	1	0	1	0
11	×	×	×	×
10	1	1	×	×

$b = \overline{B} + \overline{C}\,\overline{D} + CD$

AB \ CD	00	01	11	10
00	1	1	1	0
01	1	1	1	1
11	×	×	×	×
10	1	1	×	×

$c = B + \overline{C} + D$

AB \ CD	00	01	11	10
00	1	0	1	1
01	0	1	0	1
11	×	×	×	×
10	1	1	×	×

$d = \overline{B}\,\overline{D} + C\overline{D} + B\overline{C}D + \overline{B}C + A$

AB \ CD	00	01	11	10
00	1	0	0	1
01	0	0	0	1
11	×	×	×	×
10	1	0	×	×

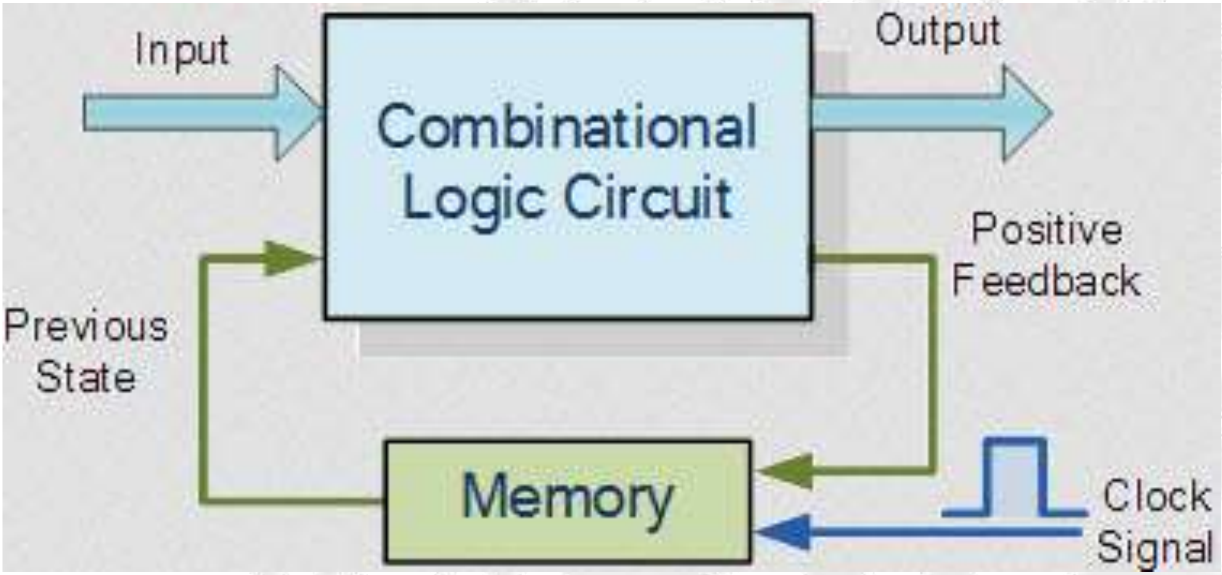
$e = \overline{B}\,\overline{D} + C\overline{D}$

AB \ CD	00	01	11	10
00	1	0	0	0
01	1	1	0	1
11	×	×	×	×
10	1	1	×	×

$f = A + \overline{C}\,\overline{D} + B\overline{C} + B\overline{D}$

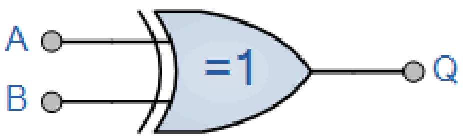
组和逻辑 Combinational Logic

- **定义：任一时刻的输出状态只取决于该时刻的输入状态的组合，而与电路的以前状态无关。** 电路只是由门电路组成，没有记忆单元，也没有反馈电路。



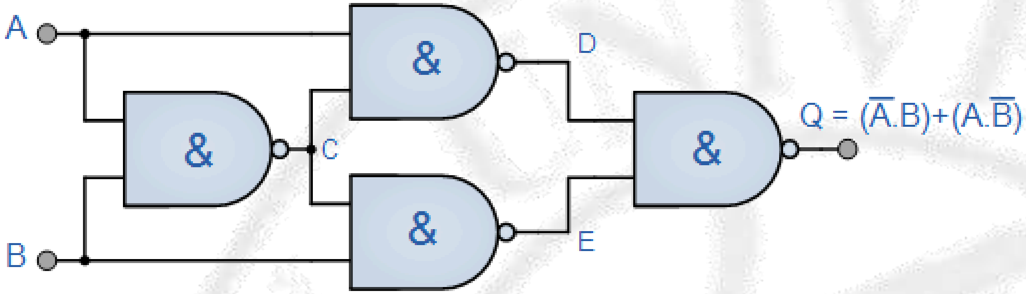
Exclusive-OR Gate

• 真值表

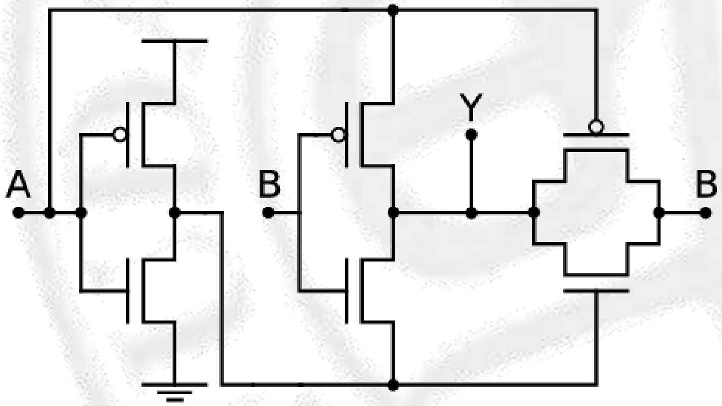


Symbol	Truth Table		
2-input Ex-OR Gate	B	A	Q
	0	0	0
	0	1	1
	1	0	1
	1	1	0
Boolean Expression Q = A ⊕ B	A **OR** B but **NOT BOTH** gives Q		

• 基于SOP/CMOS的表达式



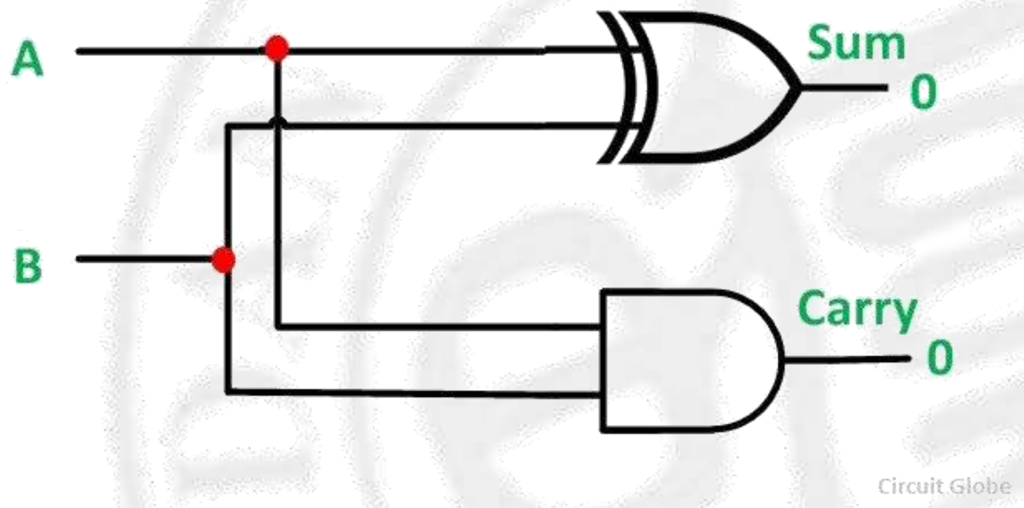
• 非CMOS电路的XOR实现



半加器 Half Adder

- 两个1bit 输入， 一个2bit 输入出的无符号加法器

Truth Table			
Input		Output	
A	B	Sum	Carry
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1



Two Bit Adder (continued)

X:

CD \ AB	00	01	11	10
00	0	0	0	0
01	0	0	1	0
11	0	1	1	1
10	0	0	1	1

Y:

CD \ AB	00	01	11	10
00	0	0	1	1
01	0	1	0	1
11	1	0	1	0
10	1	1	0	0

Z:

CD \ AB	00	01	11	10
00	0	1	1	0
01	1	0	0	1
11	1	0	0	1
10	0	1	1	0

1's on diagonal suggest XOR!
Y K-Map not minimal as drawn

X = A C + B C D + A B D

Z = B D' + B' D = B xor D

Y = A' B' C + A B' C' + A' B C' D + A' B C D' + A B C' D' + A B C D

= B' (A xor C) + A' B (C xor D) + A B (C xnor D)

= B' (A xor C) + B (A xor B xor C)

gate count reduced if XOR available

问题：

如果输入位宽越来越宽？是否仍然使用卡诺图进行优化？

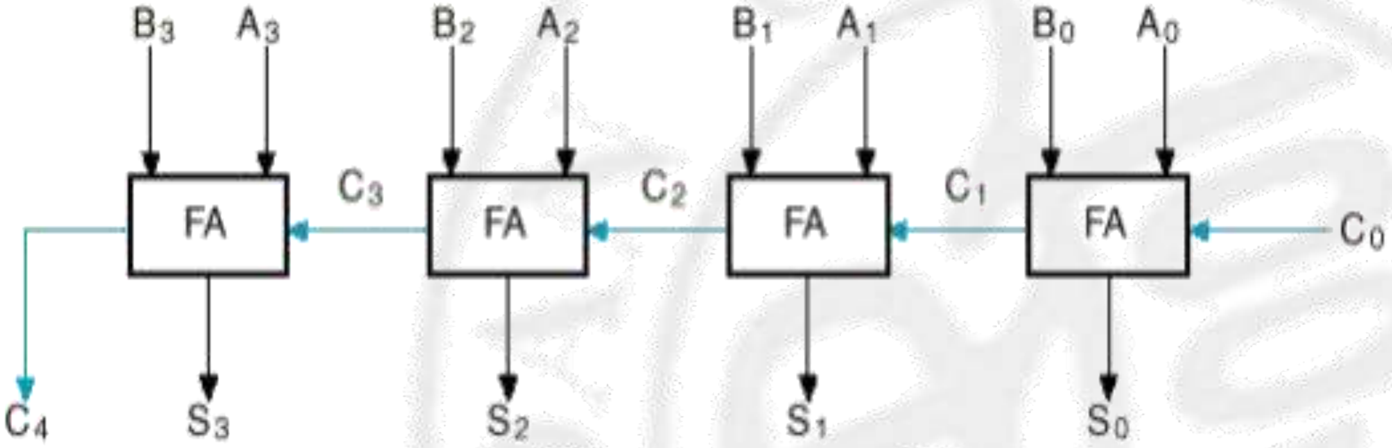
答案： NO

n-bit 加法器

- Design an n-bit binary adder which performs the addition of two n-bit binary numbers and generates a n-bit sum and a carry out.

- Example: Let n=4

$$
\begin{array}{rccccccccc}
C_{out} & C_3 & C_2 & C_1 & C_0 & \quad & 1 & 1 & 0 & 1 & 0 \\
 & A_3 & A_2 & A_1 & A_0 & & & 1 & 1 & 0 & 1 \\
+ & B_3 & B_2 & B_1 & B_0 & & & +1 & 1 & 0 & 1 \\
\hline
 & S_3 & S_2 & S_1 & S_0 & & & 1 & 0 & 1 & 0
\end{array}
$$



- 存在一种单元电路，可以通过这种电路的级联来完成n-bit加法器

全加器

- 真值表 --> 卡诺图
  - C_{i+1}:

A_i \ B_iC_i				
0	0	0	1	0
1	0	1	1	1

  - S_i:

A_i \ B_iC_i				
0	0	1	0	1
1	1	0	1	0

A_i	B_i	C_i		S_i	C_{i+1}
0	0	0		0	0
0	0	1		1	0
0	1	0		1	0
0	1	1		0	1
1	0	0		1	0
1	0	1		0	1
1	1	0		0	1
1	1	1		1	1

■ Boolean equations:

- $C_{i+1} = A_iB_i + A_iC_i + B_iC_i$
- $S_i = A_iB_i'C_i' + A_i'B_i'C_i + A_i'B_iC_i' + A_iB_iC_i$
  $= A_i \oplus B_i \oplus C_i$