

## *Circuitos especiais*

### 8.1 Introdução

O objetivo deste último capítulo é apresentar alguns CI especializados em determinadas funções, bem como circuitos de interface e de conversão de sinais.

Como deve ter sido notado ao longo dos capítulos anteriores, cada circuito tem uma nomenclatura própria, ligada à função para a qual foi projetado. Assim, temos circuito amplificador, retificador, comparador, fonte de tensão, oscilador, etc. O projetista pode, portanto, atuar de acordo com duas visões:

- I – Visão em blocos, onde cada pequena parte do circuito final é visualizada como uma parte do todo, e dá-se ênfase à forma como os blocos são conectados, ou seja às interfaces entre os blocos.
- II – Visão de sinal, onde cada pequeno circuito executa uma transformação no seu sinal de entrada, resultando uma saída baseada em  $y = f(x)$ , onde  $x$  é o sinal de entrada,  $y$  é o sinal de saída, e  $f(x)$  é a função matemática que representa as características do circuito.

Foram escolhidos alguns tópicos especiais para este capítulo final, pois seria impossível abranger todas as possibilidades da eletrônica. Acreditamos que o material aqui apresentado sirva de exemplo e incentivo para que o leitor possa dar seus primeiros passos no caminho da eletrônica. Evidentemente, os circuitos integrados apresentados não são os únicos a oferecer as funcionalidades descritas, e foram escolhidos por sua praticidade e facilidade de implementação.

### 8.2 CI reguladores de tensão

Foram apresentados, nos Capítulos 3 e 4, circuitos capazes de reduzir a amplitude da tensão alternada através de transformadores, retificá-la via diodos, e regular sua saída com transistores e diodos Zener. O resultado final são projetos de fontes de alimentação que fornecem tensão constante, o que é fundamental para a construção de outros circuitos.

O estágio de regulação da tensão é especialmente crítico e delicado, e a fonte de tensão resultante fica restrita a limitações de corrente, além de outros inconvenientes, como a escolha do diodo Zener adequado a cada transistor.

Felizmente, existem CI especialmente projetados para substituir o estágio de regulação da tensão, tornando o projeto de fontes muito mais fácil e prático. É sobre esses CI que trata esta seção.

### 8.2.1 A família de reguladores de tensão 78xx

Estes CI são os reguladores de tensão mais populares entre os projetistas de circuitos eletrônicos. São fornecidos por vários fabricantes, têm baixo custo, oferecem uma saída de tensão regulada e constante, sem o uso de componentes adicionais, além de proteção contra curto-circuito.

Os circuitos integrados da família 78xx têm três pinos: a entrada, a saída e um pino de referência, normalmente ligado a 0 V. Sua aplicação está exemplificada na Figura 8.1.

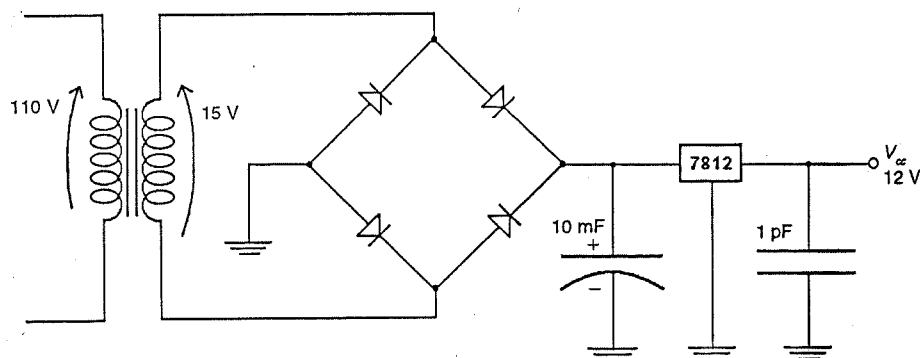


Figura 8.1 Fonte de tensão regulada de 12 V com um 7812.

Neste circuito, os “xx” foram substituídos por 12, e sua saída oferece 12 V regulados, com *ripple* abaixo de 1%, e corrente até 1 A. Os valores de tensão de cada componente desta família são expressos na identificação. Os CI mais comumente oferecidos no mercado são os seguintes: 7805, 7806, 7808, 7809, 7810, 7812, 7815, 7818 e 7824. É comum encontrar o 7805 alimentando circuitos TTL, devido a sua praticidade e simplificação de projeto.

Uma variação da família 78xx é a 79xx, que regula valores negativos de tensão complementares aos dos 78xx, podendo ser usados em conjunto para a construção de fontes simétricas.

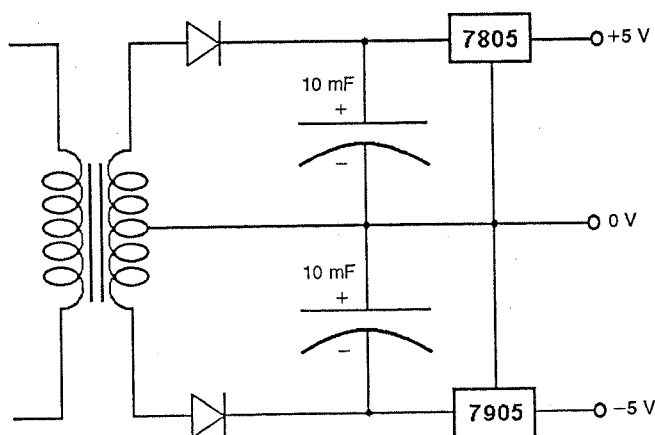


Figura 8.2 Fonte simétrica de +5/-5 V com um par 7805/7905.

Existem condições, entretanto, nas quais os reguladores 78xx apresentam algumas desvantagens, a maioria delas ligadas ao fato de que a tensão de entrada do regulador deve ser superior à da saída em pelo menos 2 V. No caso extremo de alimentação de 1 A, isso significa que a potência dissipada no regulador será da ordem de 2 W, o que nos obriga a usar um dissipador de calor. O pior caso possível é quando se utiliza uma tensão muito mais alta do que a da saída; por exemplo, usar o 7805 com uma tensão de entrada de 20 V. Isso coloca a dissipação térmica em atenção, além do óbvio desperdício de energia.

Quando se necessita de correntes maiores do que 1 A, as famílias 78xx e 79xx deixam de ser adequadas. Neste caso, um projeto desenvolvido com componentes discretos passa a ser uma boa opção.

### 8.2.2 Os reguladores LM317

O circuito integrado LM317 é um regulador de tensão ajustável, podendo ser usado em projetos que necessitem de fontes de tensão regulada. Sua principal vantagem frente aos CI 78xx é o fato de oferecer melhor precisão da tensão de saída e uma corrente de carga maior: 1,5 A. Outra vantagem desse componente é a possibilidade de regulação de tensão, podendo servir de regulador para tensões não-disponíveis na família 78xx.

O circuito da Figura 8.3 apresenta uma aplicação típica do LM317. A tensão de saída,  $V_{cc}$ , é definida pelo valor do resistor variável, podendo variar desde 1,25 V até 37 V (a tensão de entrada deve estar entre 3 V e 40 V). A tensão no pino central do LM317 serve de referência para a sua saída, podendo ser obtida por divisores de tensão ou por outro modo.

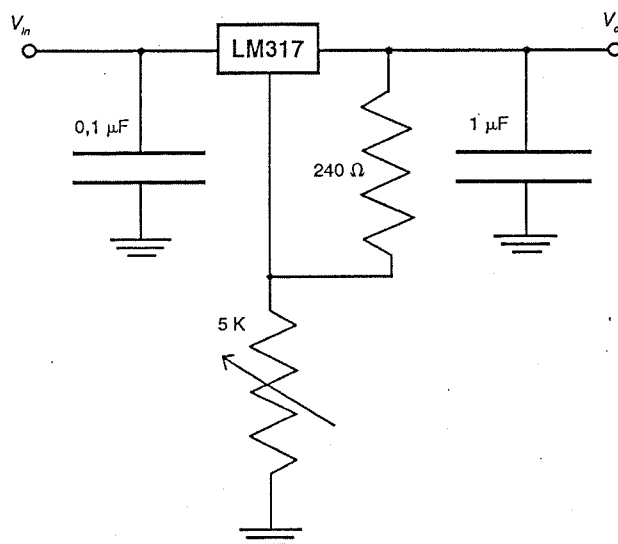


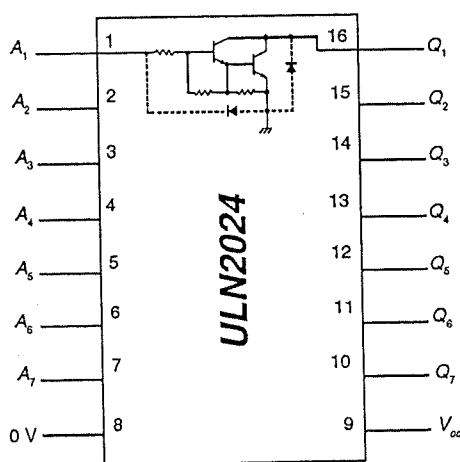
Figura 8.3 Fonte de tensão regulada ajustável com um LM317.

O CI LM337 é o regulador de tensão complementar do LM317, os quais podem ser usados juntos para o projeto de fontes de tensão reguladas simétricas e ajustáveis.

### 8.3 Drivers

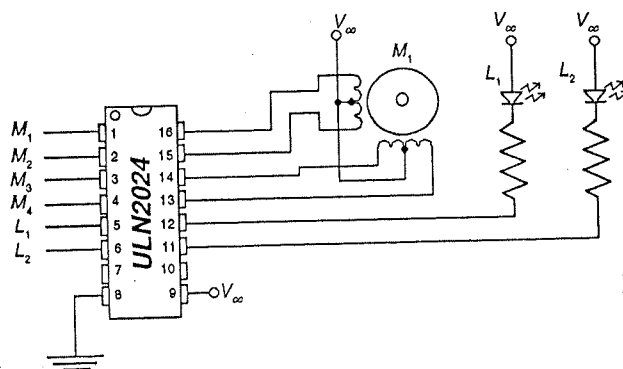
No jargão da eletrônica, chamam-se *drivers* os dispositivos capazes de disponibilizar corrente e tensão para cargas a partir de sinais de controle de baixa potência. Na maioria das aplicações, os *drivers* são transistores de alta corrente (geralmente Darlington) levados à saturação. Os *drivers* não devem ser confundidos com amplificadores, pois na verdade são chaves controladas eletronicamente.

O CI escolhido para representar esta categoria de dispositivos é o ULN2024. Este circuito integrado foi projetado para interfacear sinais de nível lógico de baixa potência com cargas e periféricos que exigem maiores correntes e tensões. Cada ULN2024 é constituído por sete transistores Darlington que suportam até 500 mA cada um e tensão máxima de 95 V, sendo apropriado para controlar motores, relés, bancos de Leds, lâmpadas, etc. Cada saída já tem, incorporado, um diodo para proteção contra correntes induzidas, o que o torna um bom aliado em projetos envolvendo solenóides.



**Figura 8.4** Representação do circuito integrado ULN2024. O circuito interno do primeiro *driver* está representado entre os pinos 1 (1.ª entrada) e 16 (1.ª saída).

A Figura 8.5 apresenta um circuito exemplificando o uso do ULN2024. Os pinos 1 a 4 são usados para controlar um motor de passo bipolar, e suas correspondentes saídas são os pinos 16 a 13. Os pinos 5 e 6 controlam dois Leds conectados às saídas nos pinos 11 e 12.



**Figura 8.5** Aplicação típica de um ULN2024, controlando um motor de passo bipolar e dois Leds.

## 8.4 Circuito Schmitt trigger

O circuito *Schmitt trigger* é uma interessante aplicação para a comparação de tensões com aplicação em vários campos da ciência e tecnologia. Sua concepção é devida ao cientista americano Otto H. Schmitt, em 1934, e foi o primeiro circuito eletrônico a incorporar o conceito de histerese.

A histerese é um comportamento com “memória”, pois o valor do instante anterior afeta o valor atual. A Figura 8.6 mostra o comportamento de um sinal com ruído e a resposta do Schmitt trigger. Quando o sinal fica abaixo de um certo valor (no caso, 0,8 V), o Schmitt trigger responde com 0,5 V na sua saída. Quando o sinal estiver acima de 2,5 V, o Schmitt trigger responderá com 5 V. Para valores intermediários (entre 0,5 V e 2,5 V), o Schmitt trigger manterá a saída anterior. Esse comportamento pode, portanto, ser representado por um gráfico como o da Figura 8.7, onde para cada tensão de entrada está estabelecida uma tensão de saída, levando-se em conta o estado atual do Schmitt trigger. Esse tipo de curva é típico de comportamentos com histerese.

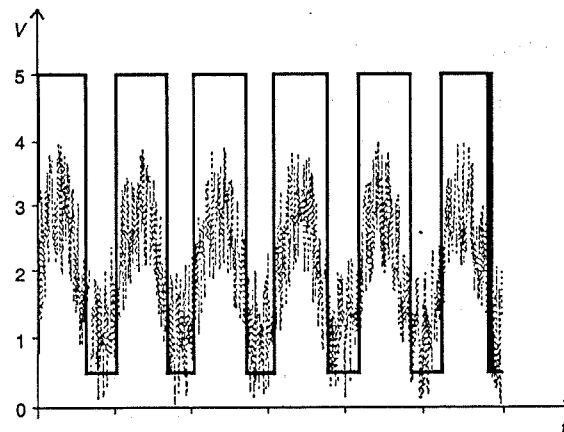


Figura 8.6 Sinal com ruído (linha tracejada) e resposta do Schmitt trigger. Neste caso, o Schmitt trigger está ajustado para  $V_{STmín} = 0,8 \text{ V}$  e  $V_{STmáx} = 2,5 \text{ V}$ .

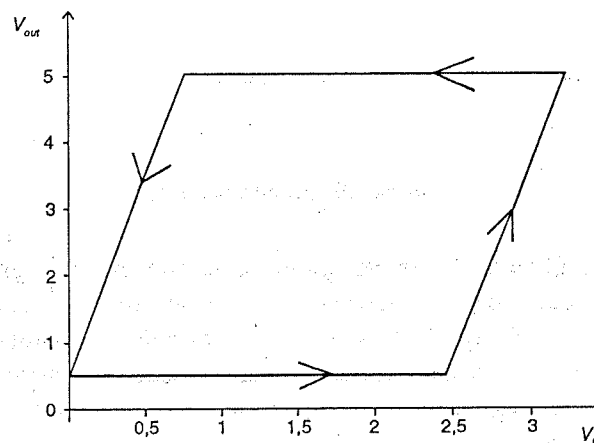


Figura 8.7 Curva de histerese com o comportamento do Schmitt trigger.

O Schmitt trigger traz grande imunidade a ruído, podendo ser usado como um dos primeiros estágios de um circuito de aquisição de dados. O símbolo de um Schmitt trigger é apresentado na Figura 8.8, e é interpretado como um *driver* não-inversor com a figura de histerese em seu interior. Um Schmitt trigger é definido por seus dois limiares de tensão,  $V_{STmín}$  e  $V_{STmáx}$ , e as tensões de saída,  $V_{outmín}$  e  $V_{outmáx}$ . Com esses limiares, é possível construir a curva característica do Schmitt trigger.

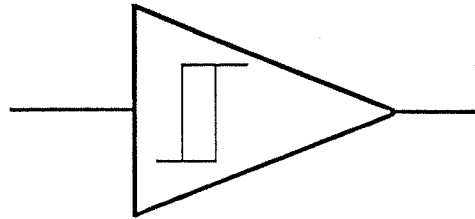


Figura 8.8 Símbolo do Schmitt trigger.

#### 8.4.1 Circuito Schmitt trigger com dois transistores

Um circuito Schmitt trigger pode ser construído com dois transistores, conforme mostra a Figura 8.9.

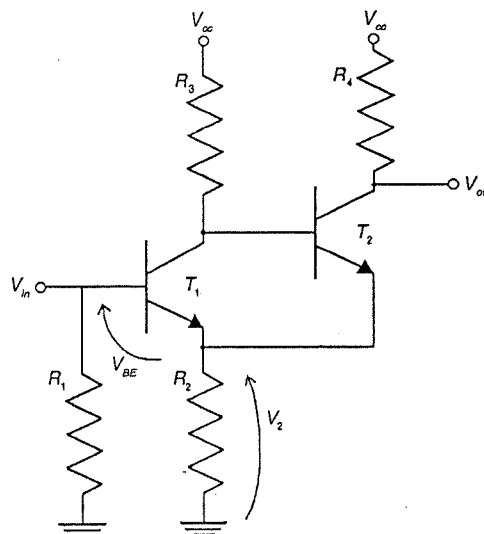


Figura 8.9 Circuito Schmitt trigger construído com dois transistores.

Quando  $V_{in}$  estiver muito baixo (imaginemos próximo de 0 V), o transistor  $T_1$  estará cortado e não conduz corrente por seu emissor, fazendo com que grande parte da tensão no ramo  $R_2-R_3$  caia sobre si, e levando  $T_2$  à saturação. Nessa condição, a corrente que flui através de  $T_2$  gera uma tensão sobre o resistor  $R_2$ , e a tensão de saída vale  $V_{outmín} = V_2 + V_{CE2}$ . Este valor, somado à tensão  $V_{BE}$  (em  $T_1$ ), implica que a tensão de entrada deve ultrapassar

$$V_{in} > V_2 + V_{BE} \quad (8.1)$$

para que  $T_1$  possa sair do estado de corte. Ou seja, o estado de  $T_2$  mantém  $T_1$  "travado" no estado de corte, e isso estabelece a tensão  $V_{STmín} = V_{BE} + V_2$ .

Imaginemos agora que  $V_{in}$  comece a aumentar, e em certo instante ultrapasse  $V_{BE} + V_2$ . Nesse momento,  $T_1$  sai do estado de corte e passa a conduzir, com a conseqüente queda de tensão no seu coletor. Chega-se a um ponto em que a corrente na base de  $T_2$  cai, de modo a levá-lo ao estado de corte. Assim, os transistores trocam de estado, com  $T_1$  conduzindo e  $T_2$  cortado. Nessa condição, a tensão de saída vale  $V_{outmáx} \cong V_{cc}$ , e  $V_2$  atinge um valor próximo de 0 V. Isso significa que, para o transistor  $T_1$  passar novamente ao corte,  $V_{in}$  deve cair abaixo de  $V_{BE}$ , ou seja,

$$V_{in} < V_{BE} \quad (8.2)$$

Assim, estabelece-se o ciclo da histerese, com seus valores de tensão.

#### 8.4.2 Circuito Schmitt trigger com amplificador operacional

Este circuito Schmitt trigger é mais simples que o anterior, mais fácil de implementar e de compreender. Seu diagrama é apresentado na Figura 8.10, onde temos um amplificador operacional configurado com realimentação positiva.

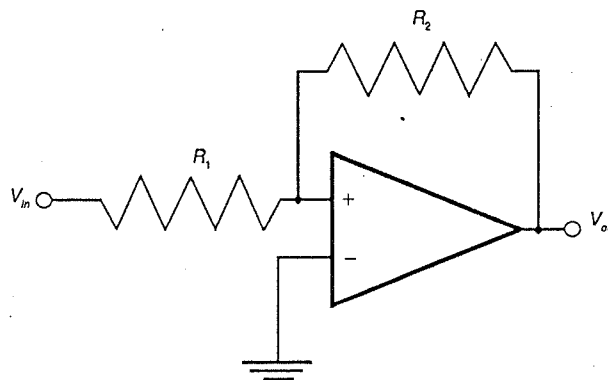


Figura 8.10 Circuito Schmitt trigger construído com um amplificador operacional.

Analisando as correntes no nó que contém a entrada não-inversora do amp-op, conclui-se que as tensões nos limiares são dadas por

$$\begin{cases} V_{STmín} = -\frac{R_1}{R_2} V_{cc} \\ V_{STmáx} = +\frac{R_1}{R_2} V_{cc} \end{cases} \quad (8.3)$$

e os valores de saída são  $V_{outmáx} = V_{cc}$  e  $V_{outmín} = -V_{cc}$ . Dessa forma estabelece-se a curva de histerese, e sua representação encontra-se na Figura 8.11.

Os circuitos Schmitt trigger são muito importantes em aplicações cujos sinais ficam sujeitos a ruídos ou a distorções. Sua aplicação é muito comum em interfaces com sistemas analógicos ou entre sistemas digitais interligados por barramentos longos.

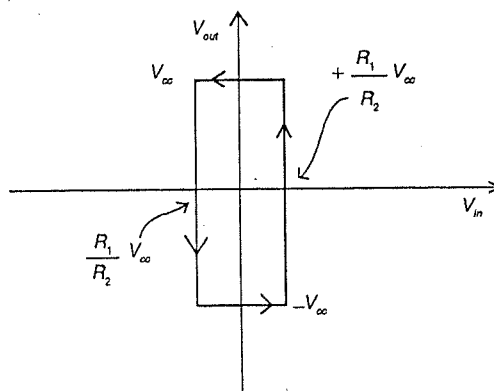


Figura 8.11 Curva de histerese do circuito da Figura 8.10.

## 8.5 Conversor analógico-digital

No capítulo anterior foi apresentado um circuito utilizando o circuito integrado 741 para converter valores digitais de 4 bits em seus correspondentes analógicos (Seção 7.7.2.3). Aquele circuito contém um único CI e baseia-se num amp-op configurado como somador.

Infelizmente, para fazer o contrário, isto é, converter um nível de tensão analógico para um valor digital, não é tão simples. Como veremos, um conversor analógico-digital (também reconhecido pela sigla ADC, do inglês *analog-digital converter*) é mais complexo, podendo até incluir em seu projeto um conversor digital-analógico.

Do ponto de vista estrutural, um conversor analógico-digital pode seguir várias linhas de projeto, das quais destacamos:

- Conversor direto (ou conversor *flash*): Esta arquitetura contém um banco de comparadores, cada qual sensível a uma certa tensão. A saída dos comparadores está conectada a um circuito lógico que gera o valor binário adequado.
- Aproximação sucessiva: O valor analógico é comparado sucessivamente com vários valores, que por sua vez são baseados em uma sequência de potências de 2. A lógica desse circuito procura “acertar os bits” de saída, através de incrementos e divisões sucessivas, de forma semelhante a uma busca binária ou dicotômica. Atualmente é o ADC com estrutura mais complexa, mas com a melhor resolução e boa velocidade.
- ADC de duas rampas (também conhecido como ADC integrador): Este circuito contém um gerador de ondas dente-de-serra, cujo valor no tempo é comparado com a tensão a ser convertida. Assim que a rampa da onda dente-de-serra começa a subir, um contador de tempo (este digital) inicia sua contagem. Quando as tensões da onda e da entrada se igualam, utiliza-se o tempo decorrido, desde o início da rampa, como saída.
- ADC delta-encoded: Neste circuito, um contador binário alimenta um DAC, e o resultado deste é comparado ao nível de tensão de entrada. Assim que o resultado do contador ultrapassa (em um bit) o nível de entrada, o contador é paralisado. Este é o ADC mais fácil de implementar, sendo largamente utilizado em aplicações não-críticas.

De forma a melhor discutir as características de um ADC, será apresentado um ADC delta-encoded, que contém todos os elementos fundamentais desse tipo de circuito.



### 8.5.1 Um circuito ADC delta-encoded

A Figura 8.12 apresenta um diagrama de blocos deste circuito, com seus componentes principais: o DAC e o comparador, o gerador de pulsos e o contador.

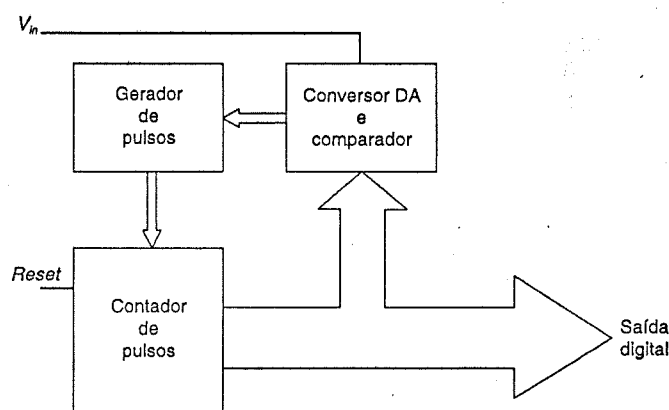


Figura 8.12 Diagrama de blocos do circuito ADC.

Para o conversor DAC/comparador foi escolhido o amp-op 741, configurado como somador e em cuja malha de realimentação foi inserido um resistor de 10 MΩ. A saída do 741 está, portanto, submetida a um comportamento baseado em

$$V_{DAC} = -1000 \left( \frac{b_0}{128} + \frac{b_1}{64} + \frac{b_2}{32} + \frac{b_3}{16} + \frac{b_4}{8} + \frac{b_5}{4} + \frac{b_6}{2} + \frac{b_7}{1} \right) \times 5V \quad (8.4)$$

onde os bits  $b_n$  podem assumir os valores 0 ou 1, o que corresponde a 0 V ou 5 V. Os resistores de entrada têm um valor para cada bit, e, como foi escolhida uma resolução de 8 bits, os resistores devem ter seus valores baseados nas potências de 2, indo de 1 a 128 vezes um valor-base de resistência. Isso significa que, se  $V_+ > V_-$ , a tensão de saída deverá ficar acima de  $V_{cc}$ ; ou, se  $V_+ < V_-$ , a tensão de saída deverá ficar abaixo de  $-V_{cc}$ .

$$V_{DAC} = \begin{cases} V_{cc} & \text{se } V_- > V_{in} \\ -V_{cc} & \text{se } V_- < V_{in} \end{cases} \quad (8.5)$$

O gerador de pulsos está implementado com um 555 em configuração astável com pulsos de duração simétrica. O pino 4 do 555 (*reset*) é controlado pela saída do comparador, de forma a interromper a geração de pulsos quando a comparação resultar positiva. A saída do multivibrador serve de entrada para o contador binário.

Para o contador binário foi utilizado o circuito integrado 74393, cuja pinagem é apresentada na Figura 8.13 e configuração na Figura 8.14.

O 74393 é composto por dois contadores de pulsos, ambos de quatro bits e com um pino de *reset*, que, quando levado para um valor alto, zera a contagem e paralisa o contador até que o pino volte a 0 V. Os pulsos são enviados aos pinos *CP*, e os pinos de *reset* estão designados por *MR*. O traço sobre os símbolos *CP* e *CP*, significa que a contagem é feita quando o pulso cai para 0 V. Os pinos  $Q_{1n}$  e  $Q_{2n}$  representam as saídas do contador 1 e do contador 2, respectivamente, e cada contador pode contar de 0 até  $15 = 2^4 - 1$ , que é o maior número que pode ser representado com quatro bits. Ao chegar o 16.º pulso, os valores passam para zero, e a contagem recomeça.

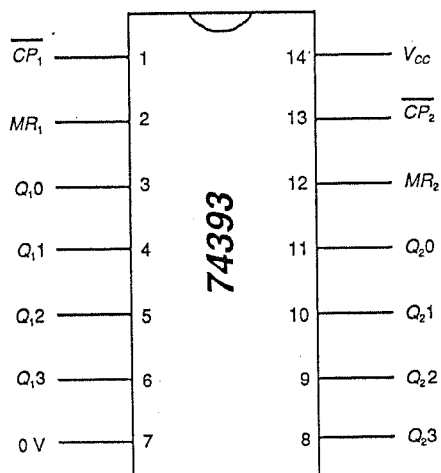


Figura 8.13 Pinagem do contador duplo 74393.

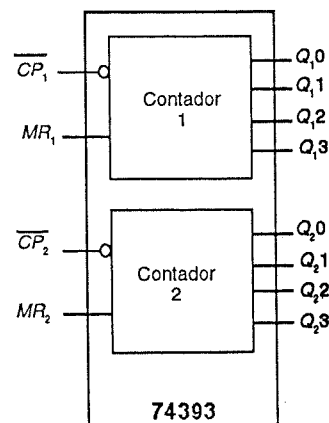


Figura 8.14 Estrutura interna do contador duplo 74393.

Na Figura 8.15, o 74393 está configurado para atuar como dois contadores de quatro bits, com pulsos e *resets* independentes.

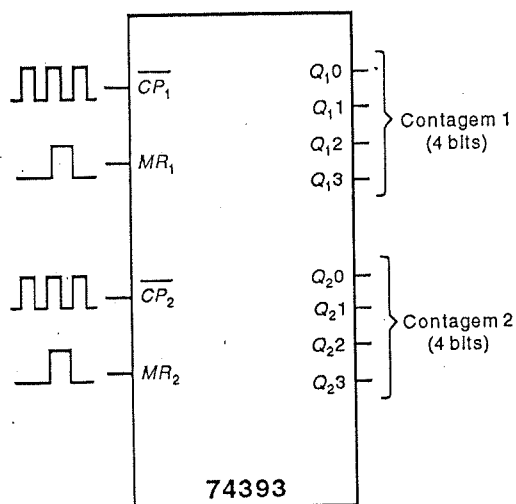


Figura 8.15 O 74393 como dois contadores independentes de quatro bits.

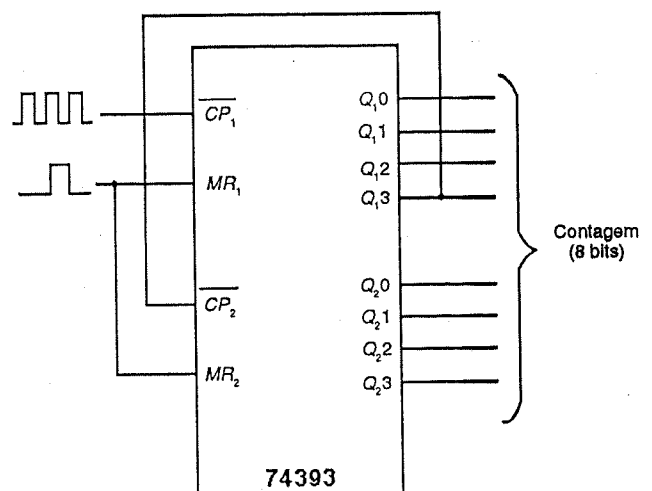


Figura 8.16 O 74393 como um contador de oito bits.

Para transformar os dois contadores de quatro bits em um contador de oito bits, o segredo é considerar o bit mais significativo do primeiro contador,  $Q_{1,3}$  como um pulso para o segundo contador,  $CP_2$ . Assim, quando o 16.º pulso chegar a  $CP_1$ , a saída do primeiro contador passará de 1111 para 0000, mas o segundo contador passará de 0000 para 0001. O valor completo, com oito bits, será visto como se tivesse passado de 00001111 para 00010000. Esse comportamento repetir-se-á a cada 16 pulsos, o que é o correto para um contador de 8 bits. Por outro lado, os *resets* dos dois contadores devem ser unidos, para que um único pulso de tensão possa zerar simultaneamente os dois contadores.

Falta estabelecer a frequência de geração de pulsos do 555. Esse valor está ligado à máxima frequência de funcionamento do 74393, cujo valor é da ordem de 60 MHz (obtido do *datasheet* do fabricante). Para o nosso projeto, vamos estabelecer que se deseja trabalhar com sinais de áudio, cujo padrão de amostragem considera 40 kHz, que multiplicado por 128 resulta em 5,12 MHz (veja a discussão sobre *aliasing*, mais adiante). Esta frequência está abaixo do limite do 74393, e pode ser obtida com facilidade através do 555 se for configurado com um resistor de 140 k $\Omega$  e um capacitor de 1 pF [veja a Equação (6.8)].

Neste ponto temos todos os blocos do ADC definidos e podemos apresentar o circuito completo.

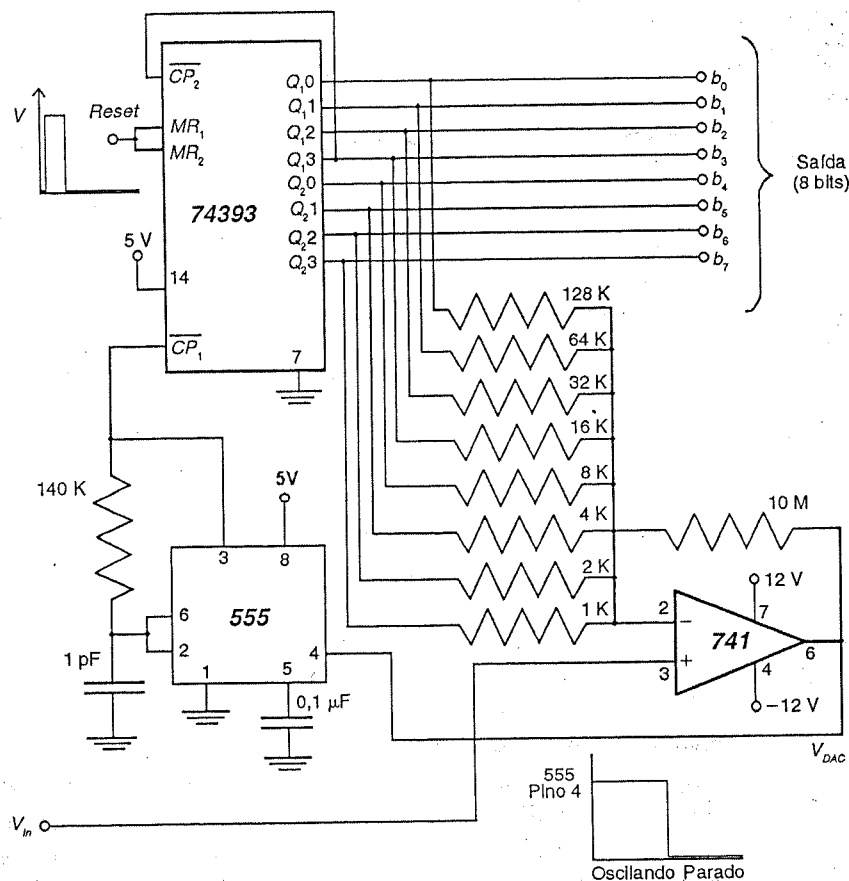


Figura 8.17 O ADC completo, com o DAC e comparador, o gerador de pulsos e o contador.

Imaginemos que exista uma tensão não-nula a ser convertida,  $V_{in}$ , no pino 3 do 741, e que o contador acabou de ser zerado através de um pulso (representado perto da entrada de *reset*).

Os pinos de *reset*,  $MR_1$  e  $MR_2$ , estão conectados um ao outro, o que garante que os dois contadores de quatro bits serão zerados simultaneamente. Nesse estado, a saída do amp-op resulta em  $V_{DAC} = V_{cc}$ , e este valor é enviado para o pino 4 do 555, habilitando a geração de pulsos.

A saída do 555 está conectada à entrada do primeiro contador do 74393 que, configurado como um contador de 8 bits (a entrada do segundo contador,  $CP_2$ , recebe os pulsos vindos do bit mais significativo do primeiro contador,  $Q_1$ ), conta esses pulsos, alterando o valor binário. Em um certo instante, a saída do 74393 excederá o valor de  $V_{in}$ , e o 741, segundo a Equação (8.5), responderá com  $V_{DAC} = -V_{cc}$ . Ao receber esse novo valor em seu pino 4, o 555 interrompe a geração de pulsos, paralisando a contagem do 74393, e o que se observará na saída será um valor binário que corresponde ao valor analógico de  $V_{in}$ .

A saída permanecerá constante até que um dos dois eventos ocorra: 1. o *reset* do 74393 recebe um novo pulso positivo, o que gerará um novo ciclo de contagem e conversão; ou 2. o valor de  $V_{in}$  aumenta, o que causará a geração de mais alguns pulsos, e a conversão para um novo valor digital.

Este circuito é bem simples, e serve para esclarecer alguns pontos críticos do projeto de ADC, bem como discutir algumas de suas propriedades.

O primeiro aspecto a ser verificado é a resolução do ADC. A resolução corresponde ao número de valores discretos que o conversor pode gerar. No nosso caso, esse número está ligado à quantidade de bits de saída:

$$N = 2^n = 2^8 = 256 \quad (8.6)$$

A resolução também pode ser definida em termos de tensão, expressando o quanto cada valor binário difere do imediatamente anterior em volts. Para tanto, calcula-se a faixa de tensões utilizada como referência, dividindo-a pelo número de valores discretos:

$$Q = \frac{V_{ref\ max} - V_{ref\ min}}{2^n} \quad (8.7)$$

No caso do nosso circuito, a tensão de referência máxima é o valor da alimentação do amp-op,  $V_{cc} = 12\text{ V}$ . Por outro lado, a tensão de referência mínima é 0 V, pois o circuito do DAC não prevê a conversão de nenhum conjunto de bits para valores de tensão negativa. Assim, nossa resolução em volts é

$$Q = \frac{12 - 0}{2^8} = 0,046875\text{ V} \quad (8.8)$$

Dessa forma, cada saída em binário pode ser interpretada como um código que corresponde a um valor da tensão de entrada.

Entretanto, sabemos que isso não corresponde à realidade. Pelo comportamento do circuito da Figura 8.17, o valor em binário corresponde a uma tensão ligeiramente maior do que  $V_{in}$ , pois esta é a condição de paralisação da contagem. Por isso, na prática, costuma-se utilizar uma escala corrigida, na qual associa-se ao valor binário "0" cerca de  $0,5Q$ , ao último valor  $1,5Q$ , e aos outros valores apenas  $Q$ . Evidentemente, essas correções não são exatas ou perfeitas, mas estão mais próximas da realidade. A Tabela 8.1 apresenta essa correspondência para alguns valores e suas correções.

Outra propriedade interessante é a precisão. Este termo corresponde ao percentual representado pelo bit menos significativo da conversão, ou LSB (do inglês *least significant bit*), considerando como 100% o valor binário mais elevado. Assim, o LSB do nosso circuito vale

$$\text{LSB} = \frac{100}{2^n} = \frac{100}{2^8} = 0,39\% \quad (8.9)$$

Tabela 8.1

Contagem do ADC	Código em binário	$V_{in}$ teórico em volts	$V_{in}$ corrigido em volts
0	0000 0000	0,000	0,023
1	0000 0001	0,047	0,070
2	0000 0010	0,094	0,117
3	0000 0011	0,141	0,164
4	0000 0100	0,188	0,211
5	0000 0101	0,234	0,258
250	1111 1010	11,719	11,742
251	1111 1011	11,766	11,789
252	1111 1100	11,813	11,836
253	1111 1101	11,859	11,883
254	1111 1110	11,906	11,930
255	1111 1111	11,953	12,023

Relacionada à precisão, existe outra propriedade chamada “ruído de quantização”. O ruído tem uma amplitude aleatória e pode ser proveniente de qualquer componente do circuito; quanto mais componentes, maior deve ser esse valor. Quando não é possível calcular o ruído componente por componente, considera-se que o ruído tem uma distribuição normal (gaussiana), e usa-se seu valor médio quadrático, que está relacionado ao desvio padrão. A fórmula utilizada é

$$q_n = \frac{\text{LSB}}{\sqrt{12}} \quad (8.10)$$

Este valor para o nosso circuito resulta em  $q_n = 0,113\%$ .

A frequência de amostragem,  $f_s$ , representa o número de vezes que o ADC pode responder por segundo. No nosso caso, foi escolhida a frequência de 5,12 MHz para o gerador de pulsos, mas isso não corresponde à frequência do ADC, pois são necessários vários pulsos para se fazer uma medida. O tempo médio de cada medida está ligado ao valor médio de  $V_{in}$ , o que depende, por sua vez, do tipo de sinal sendo convertido. Por uma questão de manter a discussão atual, consideremos que o valor médio de  $V_{in}$  corresponde à metade da escala dos valores binários, ou seja, cerca de 128 pulsos. Com este número podemos estimar a frequência de amostragem como sendo 5,12/128 MHz, ou  $f_s = 40$  kHz.

Eventualmente, se o sinal a ser convertido apresentar alterações mais rápidas do que a frequência de amostragem, observa-se um fenômeno chamado de *aliasing*. A Figura 8.18 apresenta três amostragens do mesmo sinal, feitas com frequências diferentes. A primeira (alto) tem uma boa amostragem. A segunda (centro) está no limiar, acima do qual se perde a qualidade. A última (embaixo) apresenta problemas de *aliasing*: a frequência de amostragem está muito baixa.

Para minimizar o *aliasing*, deve-se satisfazer o “teorema da amostragem”, que estabelece a frequência de Nyquist,  $f_s$ , dada por

$$f_s = 2f_m \quad (8.11)$$

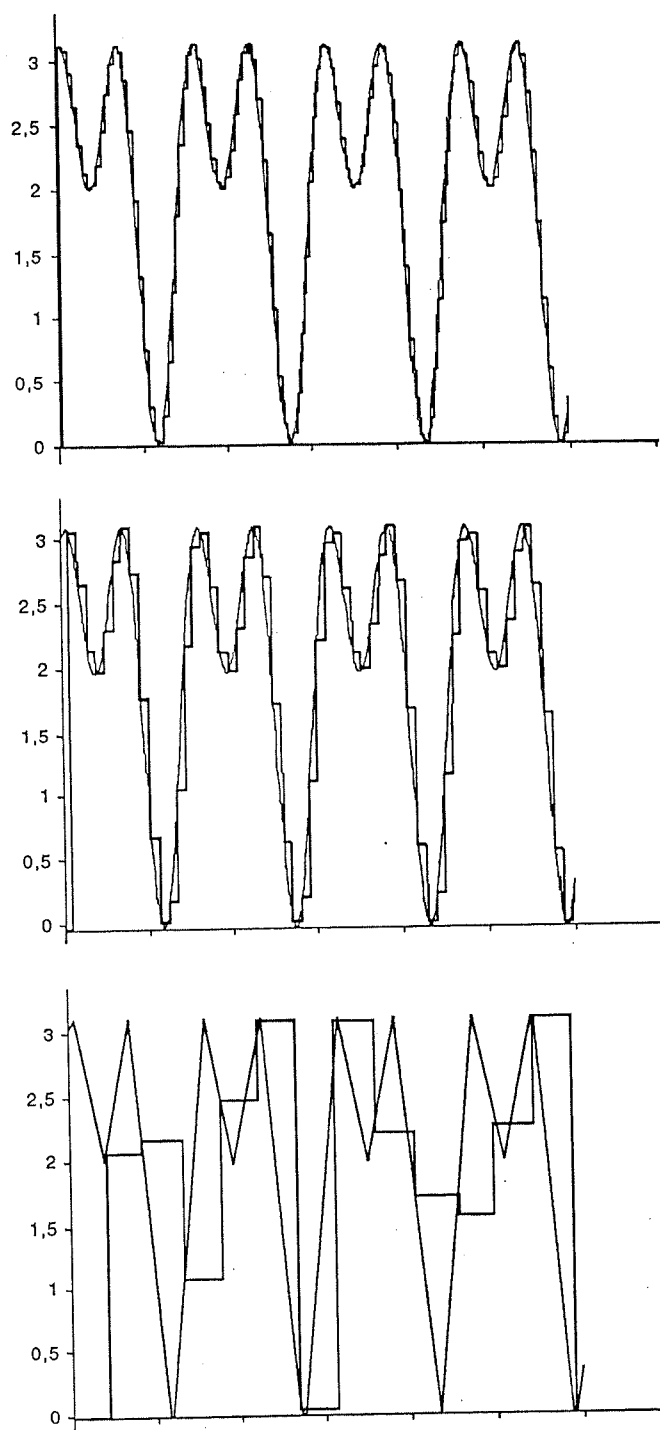


Figura 8.18 Três amostragens do mesmo sinal com freqüências de amostragens diferentes.

onde  $f_m$  representa a maior freqüência a ser considerada no sinal. Como nosso ADC deve amostrar freqüências de áudio, e o limite audível é de cerca de 20 kHz, temos que  $f_s = 40$  kHz. As propriedades do circuito apresentado na Figura 8.17 estão resumidas na Tabela 8.2.

Tabela 8.2			
Propriedades do ADC apresentado (Figura 8.17)			
Propriedade	Símbolo	Valor	Unidade
Num bits	$n$	8	bits
Frequência de Nyquist	$f_i$	40	KHz
Freq. amostragem	$f_s$	40,2	KHz
Tensão de referência máxima	$V_{refmax}$	12	V
Tensão de referência mínima	$V_{refmin}$	0	V
Resolução	N	256	Valores
	Q	0,0468	V
Precisão	LSB	0,39	%
Ruído de quantização	$q_n$	0,113	%

### 8.5.2 ADC em CI

Atualmente existem vários circuitos integrados que já trazem todos os componentes de um ADC completo em seu interior. As vantagens do uso desses dispositivos são a simplificação do projeto e a garantia das propriedades do componente. Citaremos o circuito integrado ADC0808, com saída de 8 bits.

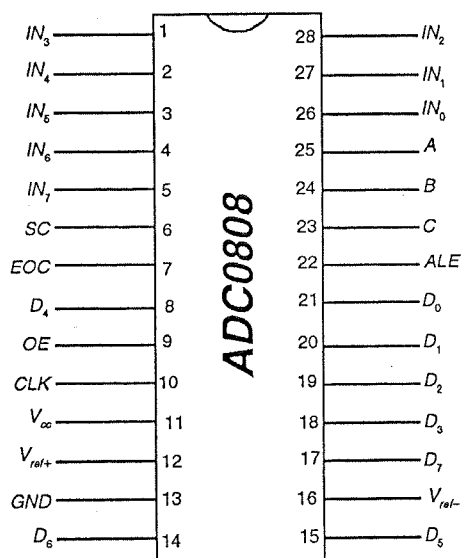


Figura 8.19 Pinagem do conversor analógico-digital ADC0808.

As saídas são representadas pelos símbolos  $D_0$  a  $D_7$ . Em vez de apenas uma entrada analógica, o ADC0808 oferece a possibilidade de conectar até 8 entradas nos pinos indicados por  $IN_0$  até  $IN_7$ . Os pinos indicados por  $A$ ,  $B$  e  $C$  recebem uma entrada binária de três bits que indica qual das entradas analógicas deve ser considerada. Essa característica

torna este CI muito interessante para a amostragem de vários sinais diferentes através do mesmo circuito. A entrada *CLK* serve para que sejam injetados os pulsos na frequência de amostragem desejada. As tensões de referência são informadas através dos pinos  $V_{ref+}$  e  $V_{ref-}$ .

Os pinos *SC* e *EOC* servem para a comunicação com o circuito que controla o ADC0808. O sinal *SC* (*start of conversion*) serve para indicar ao ADC0808 que os sinais analógicos estão estáveis nos seus pinos de entrada, e que o endereçamento (*A*, *B* e *C*) já está indicado. Tão logo a conversão esteja pronta, o pino *EOC* (*end of conversion*) muda de estado, e o circuito exterior pode recolher o valor binário nos pinos  $D_0$  a  $D_7$ .

Os pinos *OE* (*output enable*) e *ALE* (*address latch enable*) servem para ligar o ADC0808 aos sinais típicos de um computador. Enquanto *OE* estiver em 0 V, o ADC não toma conhecimento dos valores presentes em *A*, *B* e *C*, somente endereçando o sinal analógico de entrada quando este pino vai para o nível lógico 1. O mesmo acontece com o pino *ALE*, que controla a saída. O ADC0808 somente passa o novo valor para a saída quando este pino passa para o nível lógico 1. Para uma conversão contínua, deve-se ligar *OE* e *ALE* a  $V_{cc}$ , e ligar o pino *SC* ao *EOC*, pois assim os próprios sinais vindos do ADC irão controlá-lo, gerando uma conversão contínua (dentro da frequência de amostragem, é claro) do sinal de entrada.

## 8.6 Exercícios

1. Proteja uma fonte de tensão regulada utilizando os circuitos integrados da família 78xx que forneça 5 V e 12 V.
2. Analise o circuito da fonte de tensão regulada dado na Figura 8.20 e especifique os valores de  $V_1$ ,  $V_2$  e  $V_3$ .

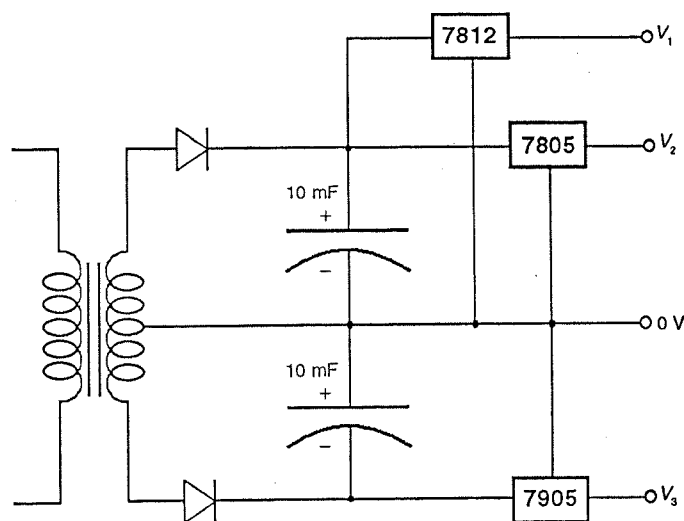


Figura 8.20 Circuito do Exercício 20.

3. Projete um circuito no qual um LDR é usado como sensor de luz para ligar uma lâmpada através de um *driver* ULN2024. Use um amp-op como elemento de decisão.
4. Projete um circuito Schmitt trigger usando um amplificador operacional que mude de estado quando o sinal de entrada for igual a  $\pm 2$  V, e mantenha a saída com tensões de  $\pm 6$  V.
5. Amplie o projeto do ADC apresentado na Figura 8.17 para 12 bits.



10.

$$V_{out} = R \left( -\frac{V_A}{R_A} - \frac{V_B}{R_B} - \frac{V_C}{R_C} + \frac{V_D}{R_D} + \frac{V_E}{R_E} + \frac{V_F}{R_F} \right) \quad (\text{A.36})$$

## A.8 Respostas dos exercícios do Capítulo 8

1.

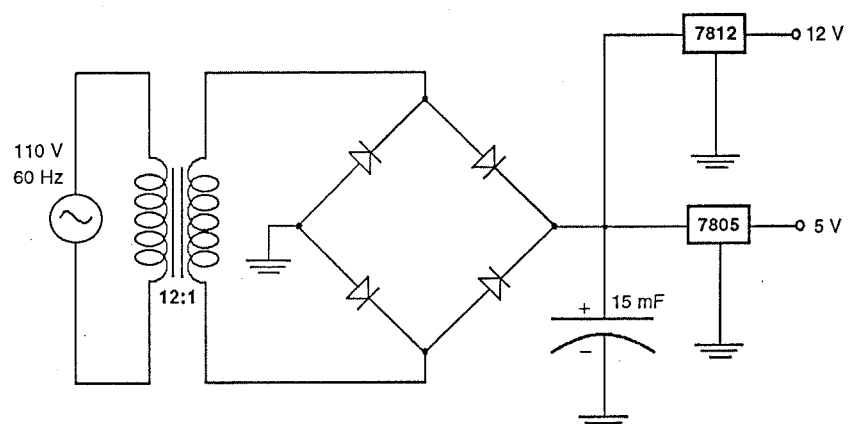


Figura A8.1 Resposta do Exercício 1.

2.  $V_1 = 12 \text{ V}$ ,  $V_2 = 5 \text{ V}$  e  $V_3 = -5 \text{ V}$ .

3.

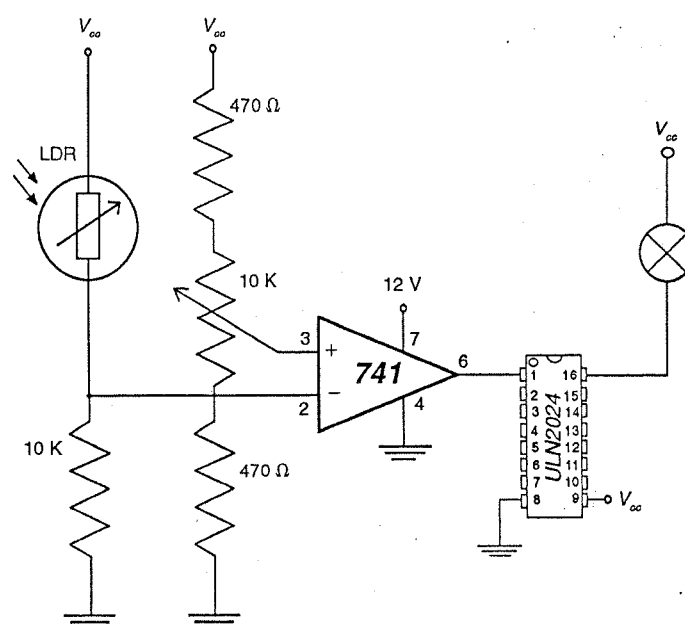


Figura A8.3 Resposta do Exercício 3.

4.

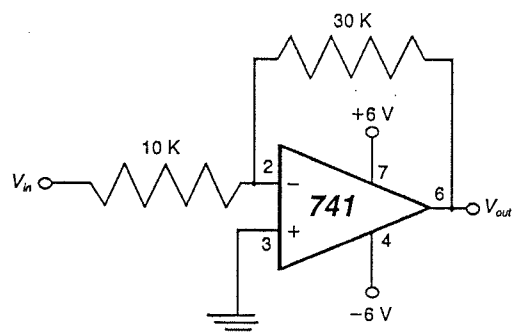


Figura A8.4 Resposta do Exercício 4.

5.

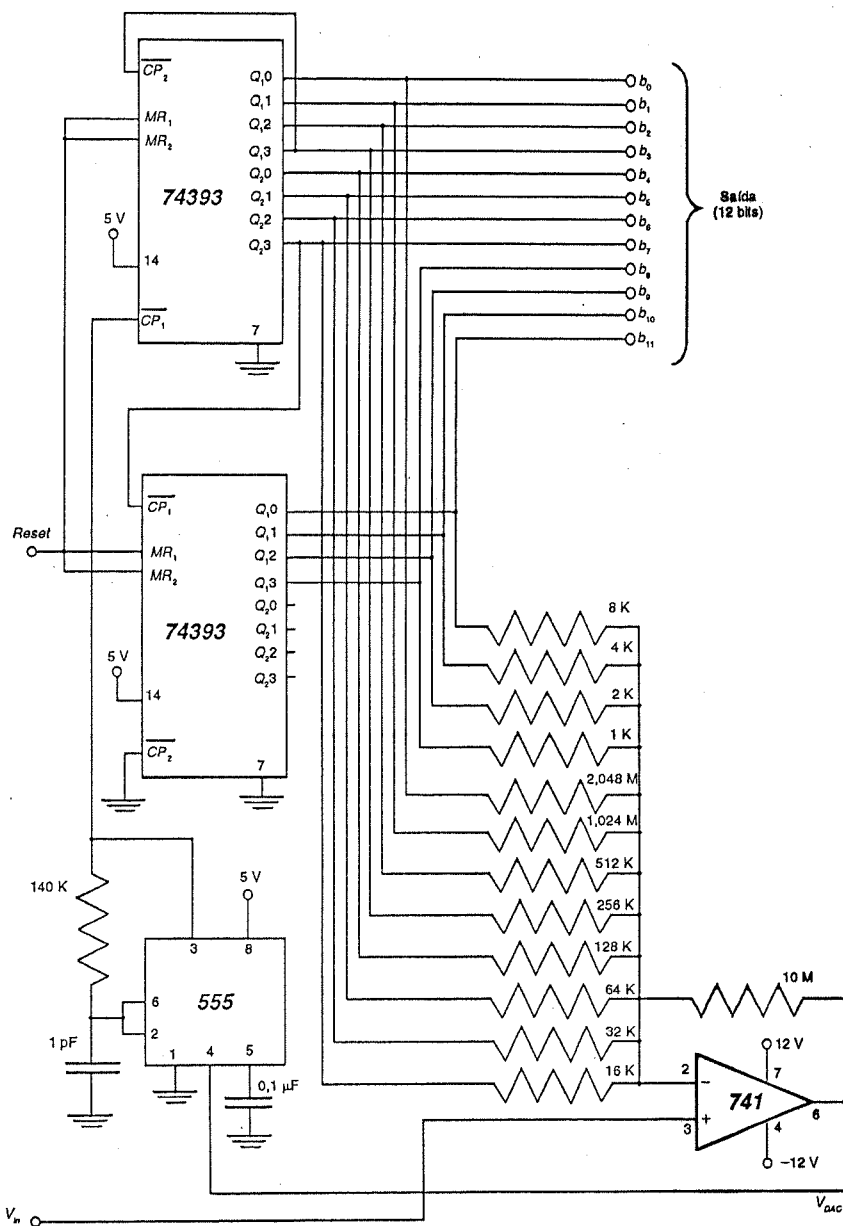


Figura A8.5 Resposta do Exercício 5.