

第六章存储器练习 4 答案

一、填空题

- 1、在虚拟存储器系统中，CPU 根据指令生成的地址是逻辑地址（或虚拟地址），经过转换后的地址是物理地址（或实际地址）。
- 2、虚拟存储器指的是主存-辅存层次，它可给用户提供一个比实际主存空间大得多的虚拟地址空间。

二、解答题

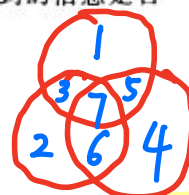
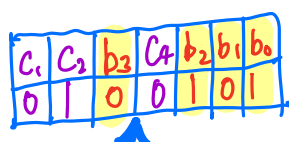
- 1、已知接收到的海明码为 0100111（按配偶原则配置），试问欲传送的信息是什么？

【解】 要求出欲传送的信息必须给出正确的信息位，故此题首先应该判断收到的信息是否有错。纠错过程如下：

$$P_1 = 1 \oplus 3 \oplus 5 \oplus 7 = 0$$

$$P_2 = 2 \oplus 3 \oplus 6 \oplus 7 = 1$$

$$P_4 = 4 \oplus 5 \oplus 6 \oplus 7 = 1$$



所以， $P_1P_2P_4 = 110$ ，第 6 位出错，可纠正为 0100101，故欲传送的信息为 0101。

$2^k \geq n+k+1=7 \Rightarrow k=3, n=4$ ，画圈圈分组求解，注意位序 $P_4P_2P_1$

- 2、有一主存-Cache 层次存储器，其容量是 1MB，Cache 容量为 16KB，每块有 8 个字，每个字有 32 位，按字节寻址，回答下列问题：

- 1) 画出直接映射下的主存地址各个字段位数
- 2) 画出全相联映射下的主存地址各个字段位数
- 3) 画出二路组相联映射下的主存地址各个字段位数
- 4) 在直接相联映射下，若主存地址是 35301H，且 CPU 访问 Cache 命中，则在 Cache 中第几块中（Cache 起始字块为第 0 块）
- 5) 在四路组相联映射下，若主存地址是 35301H，且 CPU 访问 Cache 命中，则在 Cache 中第几组中（组的起始组号是第 0 组）

① 由题意按字节寻址

主存 1MB = 2^{20} B，共 20 位地址

块大小 $8 \times 32 \text{ 位} = 2^5 \text{ B}$ ，共 5 位地址

Cache $16 \text{ KB} / (8 \times 32 \text{ 位}) = \frac{16 \text{ KB}}{32 \text{ B}} = 2^9$ 块，共 9 位

3) 二路组相联

主存字块标记	组地址	块内地址
7	8	5

4) 写出 35301H 到直接映射各字段

00110101001100000001

块号 $(010011000)_2 = 152$ (从 0 开始数)

5) 四路组相联

主存字块标记	组地址	块内地址
8	7	5

00110101001100000001

组号 $(0011000)_2 = 24$

第 24 组 (从 0 开始数)

1) 直接映射主存地址各字段位数：

主存字块标记	缓存字块地址	块内地址
6	9	5

2) 全相联映射

主存字块标记	块内地址
15	5

CPU-内存连线 and 片选专题（看懂答案）

36、设 CPU 共有 16 根地址线，8 根数据线，并用 $\overline{\text{MREQ}}$ 作为访存控制信号（低电平有效），用 $\overline{\text{WR}}$ 作为读/写控制信号（高电平为读，低电平为写）。现有芯片及各种门电路（门电路自定），如图 4.15 所示。画出 CPU 与存储器的连接图，要求：

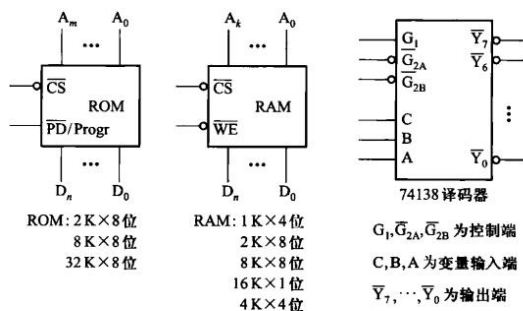
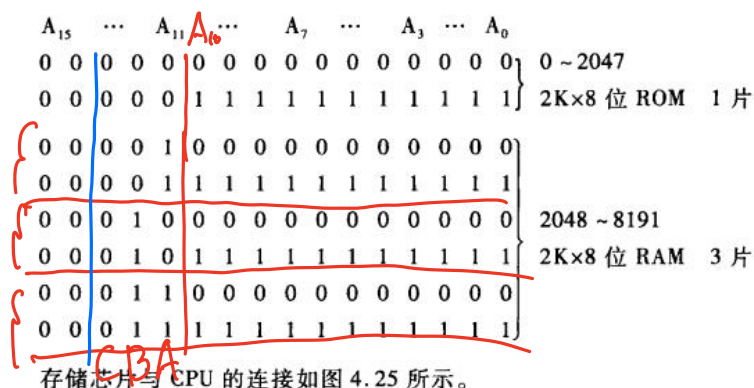


图 4.15 第 36 题芯片图

- (1) 存储芯片地址空间分配：0~2047 为系统程序区；2048~8191 为用户程序区。
- (2) 指出选用的存储芯片类型及数量。
- (3) 详细画出片选逻辑。

36. 根据主存地址空间分配, 0 ~ 2047 为系统程序区, 选用 1 片 2K×8 位 ROM 芯片; 2048 ~ 8191 为用户程序区, 选用 3 片 2K×8 位 RAM 芯片, 即



存储芯片与 CPU 的连接如图 4.25 所示。

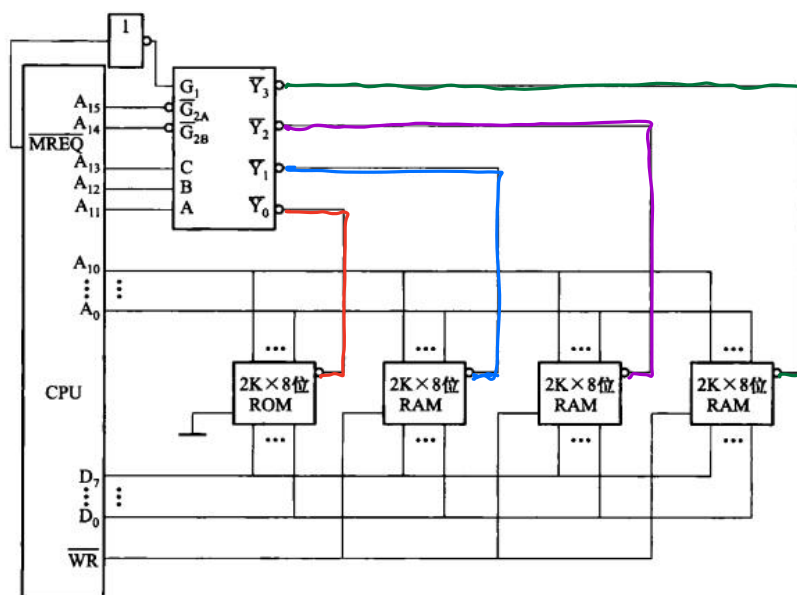


图 4.25 第 36 题答图

37. 在 36 题给出的条件下, 画出 CPU 与存储芯片的连接图, 要求:

- (1) 存储芯片地址空间分配为: 0~8191 为系统程序区; 8192~32767 为用户程序区。
- (2) 指出选用的存储芯片类型及数量。
- (3) 详细画出片选逻辑。

答案:

37. 根据主存地址空间分配, 0~8191 为系统程序区, 选用 1 片 8K×8 位 ROM 芯片; 8192~32767 为用户程序区, 选用 3 片 8K×8 位 RAM 芯片, 即

A_{15}	...	A_{11}	...	A_7	...	A_3	...	A_0	
0	0	0	0	0	0	0	0	0	0
0	0	0	1	1	1	1	1	1	1
} 0 ~ 8191									8K×8 位 ROM 1 片
0	0	1	0	0	0	0	0	0	0
0	0	1	1	1	1	1	1	1	1
0	1	0	0	0	0	0	0	0	0
0	1	0	1	1	1	1	1	1	1
} 8192 ~ 32767									8K×8 位 RAM 3 片
0	1	1	0	0	0	0	0	0	0
0	1	1	1	1	1	1	1	1	1

存储芯片与 CPU 的连接如图 4.26 所示。

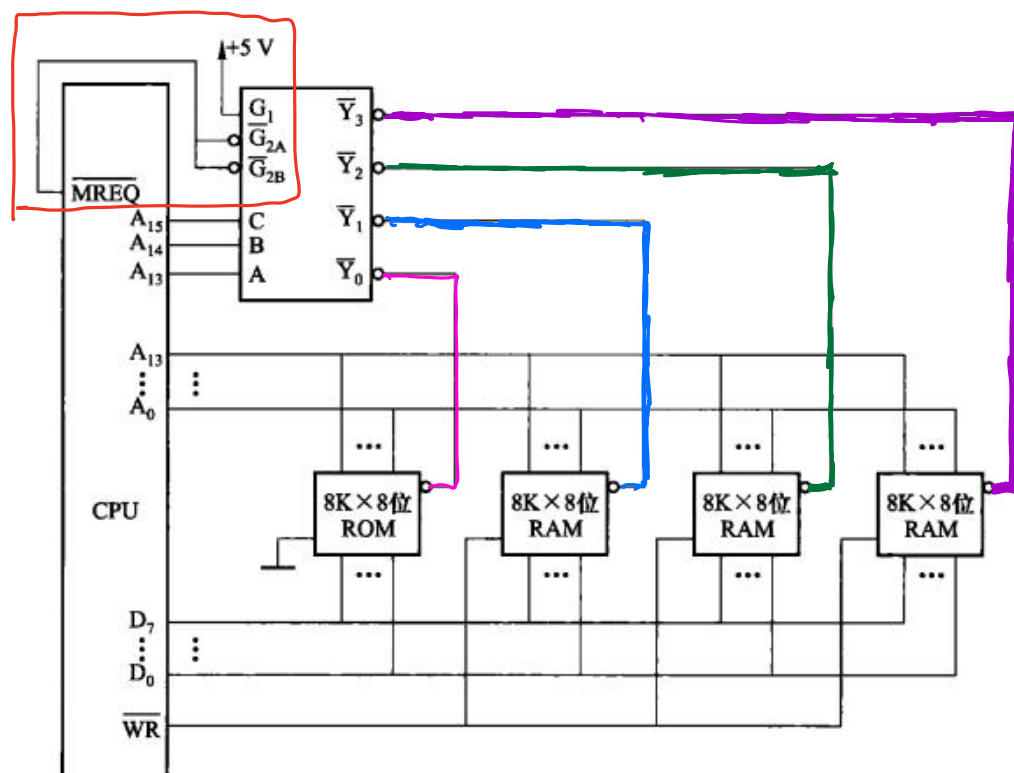


图 4.26 第 37 题答图