2016 Spring Algorithm Final Project

Group22

ㄧ、 Group Information

Member1: 電機三 陳家暄 B02502061 b02502061@ntu.edu.tw

Member2: 電機三 蔡承威 B01502058 0958830017 b01502058@ntu.edu.tw

Member3: 電機三 鄭翔任 B02901182 0988645978 b02901182@ntu.edu.tw

二、Project Problem

**2016 CAD contest E:** [**Multiple Power Distribution Network Planning**](http://cad-contest-2016.el.cycu.edu.tw/Problem_E/default.html)

**題目敘述**   
建構一個power distribution的network，從指定的power sources拉電路導線至特定的hard-IP上，為其供電，同一金屬層的連接導線稱為wire，跨越不同層的稱為via。設計必須滿足routing的尺寸限制，進一步在SPICE通過IR-drop要求，最後Metal usage較小的設計會被認定為較優良的設計。

**規則**    
1.較上層的導線優先使用(電阻與電容效應較小)  
2.可以使用hard-IP上方未被占用的金屬層做連接線路的擺設  
3.設計最少的耗材使用(metal usage)  
 **Routing限制**

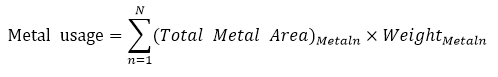
1.導線(最低)寬度限制  
2.不相連的導線不可短路

3.兩導線spacing不可過於接近，兩IP可以緊鄰(詳見tech.lef)  
4.via之尺寸限制(詳見tech.lef)

**SPICE限制**   
1.IR-drop要求  
2.平行via之間產生的並聯電阻會列入計算

3.線路的轉折處overlap area不可以重複計算

**最終衡量標準**



**給定Input**   
1.verilog netlist file (IP和power source布局與接線)

2.DEF(chip尺寸以及power source和hardIP的位置)  
3.LEF(tech.lef提供了導線每單位電阻值與合理導線寬度範圍 book.lef內則有IP  
 形狀描述以及power pin的位置)

4.所有pin抽取之電流

5.power source之值  
6.IR-drop限制

7.每層金屬之載重  
 **最終Output**   
1.完整佈線之DEF檔案  
2.metal usage情況報告

3.IR-drop報告

4.SPICE netlist

三、Command Manager and Parsing

四、Model

五、Algorithms

六、Results

七、References

八、Contributions