

111-2 數位邏輯設計實習 HW 7

班級：電子三丙

學號：109360781

姓名：呂靖樑

基本題

實驗目的

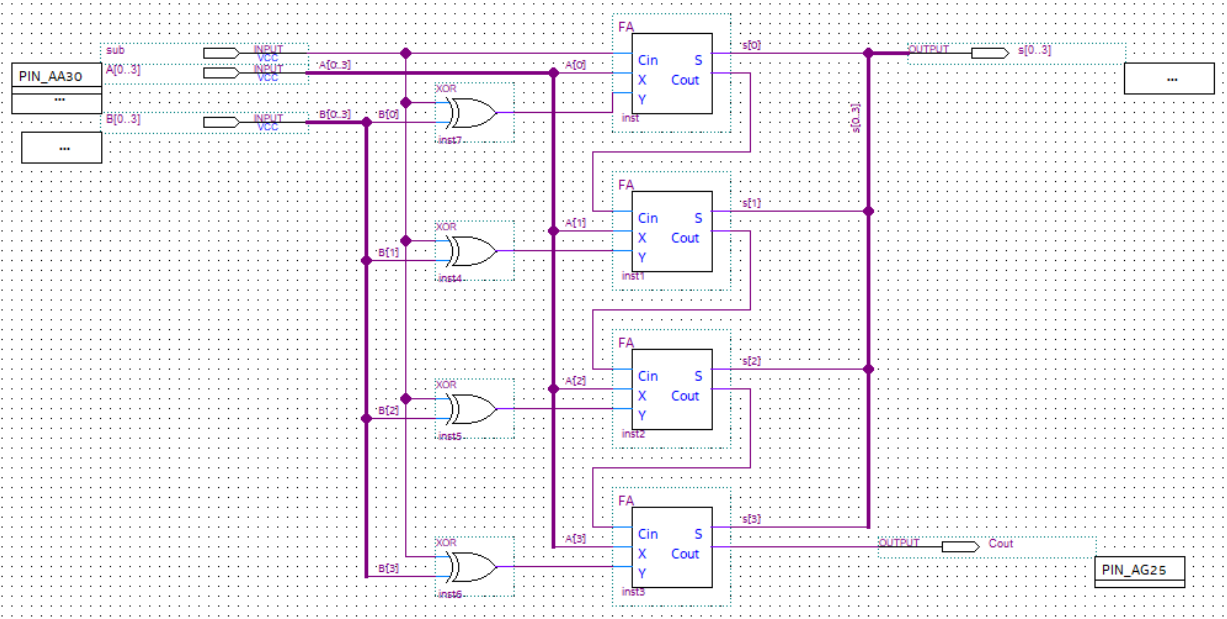
製作一個四位元加減法器，並模擬及驗證。

實驗原理

控制線		輸出	
Sub		S[3..0]	
0		A+B	
1		A-B	

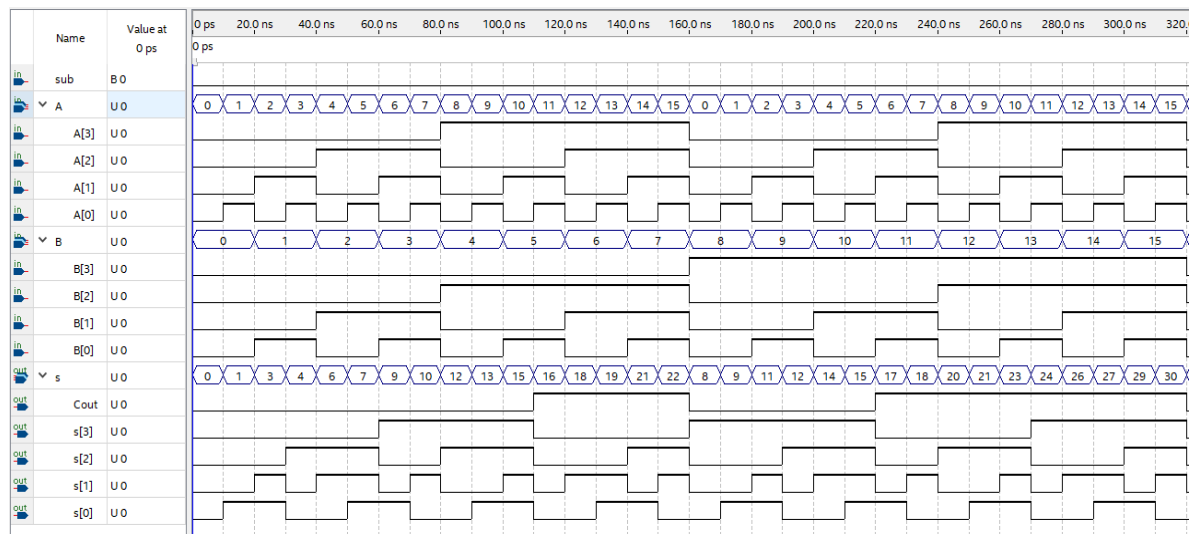
輸入線		輸出線	
A[3..0]	B[3..0]	S[3..0]	Cout
A	B	A+B	進位

設計程序

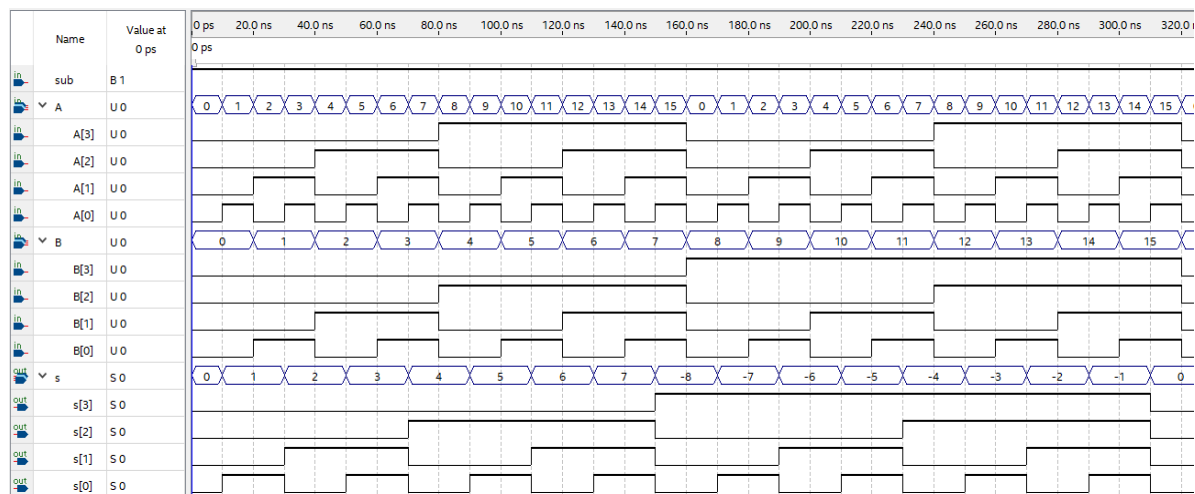


成果詳細討論說明

(S=0) +



(S=1) -



在數位邏輯中，減法的運算是靠被減數加上減數之 2 的補數來運算，而 2 的補數就是 1 的補數加 1，所以只要設計一個 sub 來就可以進行加法或減法的切換。

加法時 sub=0，Cin=0，A 不變，B 跟 0 做 XOR 還是 B，這樣就是 A、B 作加法運算；當 sub=0 時，A 不變，B 跟 1 做 XOR 就得到 B 的 1 的補數，這時 Cin1=1，這時 Cin1 的效果就是把 B 的 1 的補數加 1，這樣就得到 B 的 2 的補數，最後 A+B 之 2 的補數後就是等於 A-B。

加分題(一)

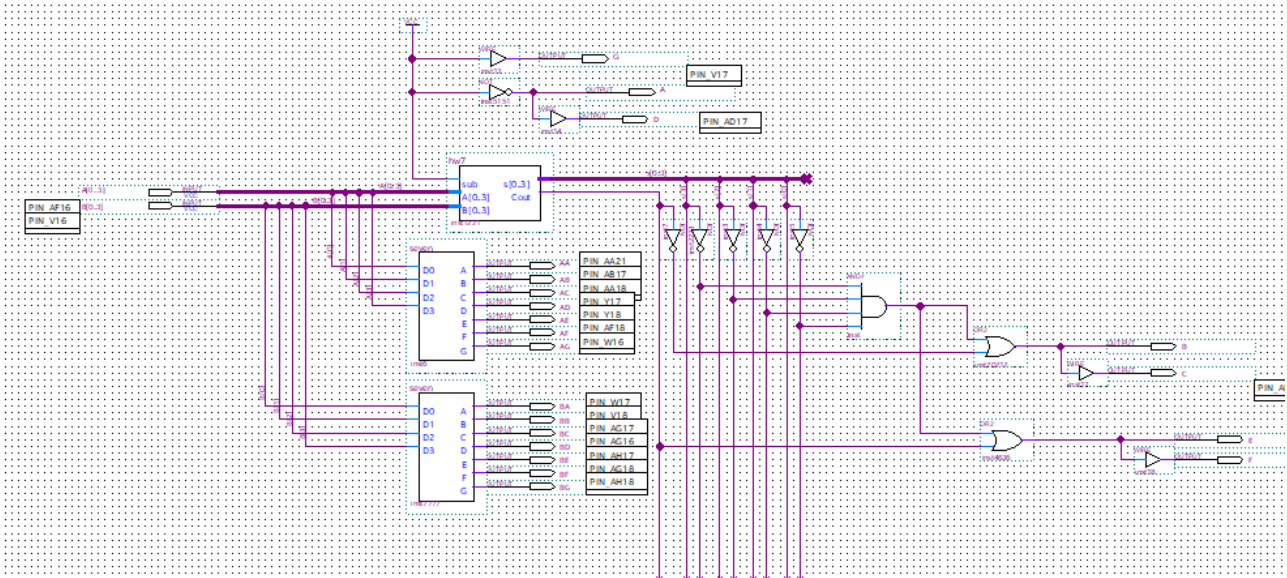
實驗目的

使用減法器來進行四位元正數的大小比較器。

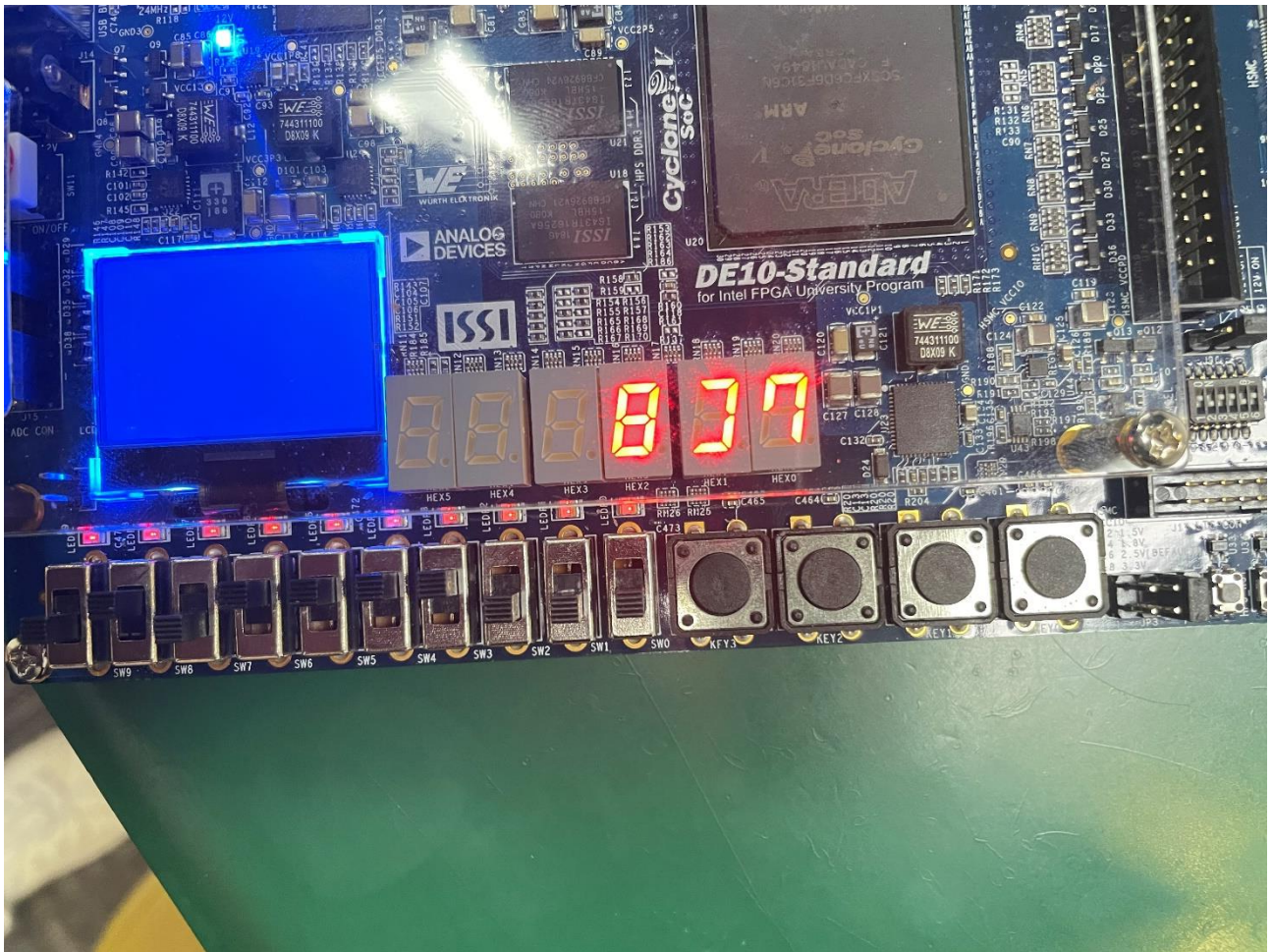
實驗原理

輸入線 A[3:0], B[3:0]	輸出線(七段顯示器)
$A > B$	$> (a, b, c, d)$
$A = B$	$= (a, d)$
$A < B$	$< (a, d, e, f)$

設計程序



成果詳細討論說明



這題本來想上網找比較器來做，但是後來想到可以透過減法器的輸出有沒有 Cout 以及 $s[3:0]$ 是否為 0 來判斷大小，由於中間七段顯示器的 a、d 都會是亮的，所以就把他接 Gnd，g 都會是暗的就把他接 Vcc，接下來我們就畫卡諾圖來畫減 b、c、e、f，就完成加分題了。