Tolérance aux fautes

- 1. Donner le schéma d'une architecture de circuits autotestables par rapport à des codes séparables. Comment diffère-t- elle dans le cas des codes non séparables.
 - Justifier en prenant pour exemple les codes de Berger et m/n
- 2. Expliquer le concept de la technique de correction basée sur redondance temporelle avec les opérandes décalée.
- 3. La technique de « checkpointing et rollback » consistent se déroule en 2 phases. Faire une analyse de défaillance complète de cette technique et montrer les types défaillances qui sont tolérés (pas tolérés). Comment peut-on améliorer ce schéma ?
- 4. Concevoir un code Hamming pour 16 bits de données, en suivant les étapes :
 - Déterminer la matrice H et le positionnement des bits de données/contrôle
 - Calculer les bits de contrôle et réaliser la conception du codeur
 - Calculer le syndrome et réaliser le circuit de correction pour une erreur en position 11.
- 5. TMR reconfigurable:
 - Quel est l'intérêt de rajouter la fonction de reconfigurabilité à un TMR
 - Donner un schéma détaillé d'implémentation de l'architecture système. Justifier vos implémentations.