

自我介绍:

微电子专业，四年芯片器件研发和量产经验；具备器件仿真、版图设计，电性验证和工艺整合完整背景，熟悉 Planar 到 FinFET 制程，负责 BCD，eFlash 器件开发，主导车规技术转移和量产导入

工作经历:

资深工程师	12/16nm	制程整合部 TSMC (南京)	2024.7 - Now
工程师	110/152/180nm	制程整合部 TSMC (上海)	2021.2 - 2024.7

项目经历:

- 1. FinFET 平台车规产品技术转移，跨部门合作建立车规系统，成功导入厂内首颗车规产品并量产
- 2. BCD 平台三颗 UIS 器件开发，并制定制程标准化，协助客户产品量产占领市场并跨厂导出
- 3. Mask Reduction, eFlash SONOS 结构研发，负责仿真以及 TV 流片光罩制作，flow 搭建
- 4. 基于 TCL/Perl/Python/VBS 开发多个自动化脚本，优化器件研发和量产效率，缩短开发周期

个人技能:

Technical Skills:

- (1) 基于 Synopsys TCAD 进行工艺流程仿真以及器件结构仿真，结合实际 silicon 电性进行仿真模型关联校正，预测前期行为，分析器件微观电性 (研究生期间使用 Silvaco TCAD)
- (2) 掌握 DRM，制造 flow 和具体工艺内容，from Planar to FinFET (152/180nm & 12/16nm)
- (3) Synopsys Laker GDS 版图、器件 testline 绘制；GDS to MASK 制备 LOP/NID 代码编写
- (4) 具备半导体物理体系，熟练掌握能带理论，MOS 工作原理及其次级效应，模型 calibration
- (6) 具备数电模电知识基础，电路分析；有基于 FPGA 板编写 Verilog 经验和 HSPICE 仿真经验
- (7) 制定 DOE 实验及数据分析，使用 JMP/Python 自动化处理数据，出具并汇报分析报告
- (8) B1500 wafer-level 测试机台操作，对测试样品进行电性、可靠性测试，测试程式的编写
- (9) Synopsys ICC2 work flow，了解从 netlist to GDS 后端设计流程，时序分析

Soft Skills:

- (1) 服务主要客户群体(车规)，负责客户沟通和需求分析；甘特图项目管理进度追寻，期限内达成计划，协调多方力量实现客户目标，获得客户信任
- (2) 撰写 8D 报告，3L5W；跨部门主导解决良率异常事件，确认失效模型以及提供改善报告
- (3) 大型场合汇报能力，两次参与厂级汇报竞赛并获得名次
- (4) 较好沟通表达和逻辑思维能力，英语听说读写能力强，与国外客户正常交流

获奖经历:

- 2023 年度 TQE 竞赛二等奖 (品质精进)
- 2023 年度 CIT 竞赛三等奖 (品质精进)
- 6 次厂内 IDL Award, 4 次 BKM Award

教育经历:

硕士	电子与电气工程	谢菲尔德大学	2019.9 - 2020.11
学士	应用物理	重庆大学	2015.9 - 2019.6