



Instituto Federal de Educação, Ciência e Tecnologia de Mato Grosso
Campus Cuiabá Octayde
Graduação em Engenharia da Computação

TRABALHO DE MICROPROCESSADOR CRIANDO UM SAP-1 USANDO LOGISIM

R E L A T Ó R I O

Aluno:

Claudio Noberto – claudio.noberto@estudante.ifmt.edu.br

Professor:

Ruy de Oliveira

Cuiabá, MT
Novembro– 2024

Relatório do Trabalho de SAP-1 Usando Logisim

Engenharia da Computação

Aluno:

Claudio Noberto – claudio.noberto@estudante.ifmt.edu.br

Disciplina: Microprocessadores – Normal.3131

Professor: *Ruy de Oliveira*

Resumo: Este relatório apresenta o desenvolvimento e a análise do computador SAP-1 (Simple As Possible 1) implementado no software Logisim. O projeto tem como objetivo explorar os fundamentos da arquitetura de computadores, abordando conceitos básicos de microprocessadores, como registradores, barramentos, unidades de controle e memória. O relatório descreve o funcionamento de cada componente, o processo de implementação no ambiente virtual e os testes realizados para validar o funcionamento do circuito.

Palavras-chave: SAP-1, Arquitetura de computadores, Microprocessador, Logisim.

SUMÁRIO

1 INTRODUÇÃO	4
2 FERRAMENTAS E METODOLOGIA	4
3 FUNDAMENTAÇÃO TEÓRICA	4
3.1 SAP-1	4
3.2 Contador de Programa	5
3.3 Entrada e REM	5
3.4 RAM	5
3.5 Registrador de Instruções	5
3.6 Controlador	5
3.7 Acumulador A	5
3.8 Somador/Subtrator	5
3.9 Registrador B	6
3.10 Registrador de Saída	6
3.11 Indicação Visual Binário	6
3.12 Conjunto de Instruções	6
4 CIRCUITOS DESENVOLVIDOS	7
4.1 Contador de Programa	8
4.2 Entrada e REM	8
4.3 RAM	9
4.4 Registrador de Instruções	10
4.5 Controlador	10
4.6 Acumulador A	12
4.7 Somador/Subtrator	13
4.8 Registrador B	14
4.9 Registrador de Saída	14
4.10 Indicação Visual Binário	15
5 CONCLUSÃO	15
6 REFERÊNCIAS	16

Criando um SAP-1

1. INTRODUÇÃO

A evolução da computação moderna é fundamentada em conceitos essenciais de arquitetura de computadores, que são explorados por meio de modelos simplificados como o SAP-1 (Simple As Possible 1). Desenvolvido com o objetivo de ilustrar o funcionamento básico de um computador digital, o SAP-1 oferece uma abordagem prática e didática para o entendimento de microprocessadores e seus componentes. Este relatório apresenta o processo de implementação do SAP-1 no Logisim, uma ferramenta que permite a simulação de circuitos digitais. O projeto inclui a construção e a análise de seus principais componentes: o contador de programa, a entrada e saída de memória (REM), a memória RAM, o registrador de instruções, o controlador, o acumulador A, o somador/subtrator, o registrador B, o registrador de saída e a indicação visual binária. Ao longo do documento, são detalhados o funcionamento e a interação entre esses elementos, evidenciando como eles colaboram para a execução de operações básicas de um computador.

2. FERRAMENTAS E METODOLOGIA

Para a implementação do SAP-1, utilizou-se o Logisim, um software de código aberto amplamente utilizado para a simulação de circuitos digitais. O Logisim foi escolhido por sua interface intuitiva e pela capacidade de representar visualmente a lógica dos sistemas digitais, permitindo um aprendizado prático e interativo.

3. FUNDAMENTAÇÃO TEÓRICA

O desenvolvimento do microprocessador SAP-1 envolve a integração de diversos componentes lógicos e eletrônicos, que trabalham de forma coordenada para executar operações aritméticas, manipular dados e controlar o fluxo de informações no sistema. Abaixo, detalhamos alguns dos conceitos e componentes fundamentais que foram aplicados na construção dos circuitos utilizados.

3.1 SAP-1

O SAP-1 (Simple As Possible 1) é um modelo de computador desenvolvido para ensinar os fundamentos da arquitetura de computadores. Ele foi projetado para executar operações básicas, como carregar dados, somar, subtrair e exibir resultados. Apesar de sua simplicidade, o SAP-1 incorpora todos os componentes essenciais de um computador, como memória, barramentos, registradores e unidade de controle, proporcionando uma visão prática de como as operações digitais são realizadas.

3.2 Contador de Programa

O contador de programa é responsável por manter o endereço da próxima instrução a ser executada. Ele incrementa automaticamente seu valor após cada ciclo de clock, garantindo a execução sequencial das instruções armazenadas na memória. No SAP-1, o contador de programa é crucial para o controle do fluxo do programa, determinando a ordem das operações.

3.3 Entrada e REM

A Entrada e o REM (Registrador de Endereço de Memória) permitem especificar o endereço da memória RAM onde os dados ou instruções devem ser acessados. A entrada é utilizada para carregar dados no SAP-1, enquanto o REM armazena temporariamente o endereço fornecido pelo contador de programa ou pela entrada, facilitando a leitura ou escrita na memória.

3.4 RAM

A memória RAM no SAP-1 é um componente de 16 endereços, cada um capaz de armazenar uma palavra de 8 bits. Essa memória é usada para armazenar instruções e dados que serão processados. A RAM permite tanto a leitura quanto a escrita de dados, sendo acessada pelo endereço armazenado no REM.

3.5 Registrador de Instruções

O registrador de instruções armazena temporariamente a instrução que está sendo executada. Ele recebe a instrução diretamente da RAM e a disponibiliza para o controlador, que decodifica e coordena a execução.

3.6 Controlador

O controlador é responsável por gerenciar a execução das instruções no SAP-1. Ele decodifica a instrução armazenada no registrador de instruções e emite sinais de controle para os demais componentes, sincronizando suas operações. Essa unidade é composta por uma lógica sequencial que determina os passos a serem seguidos em cada ciclo de clock.

3.7 Acumulador A

O acumulador A é um registrador de propósito geral usado para armazenar temporariamente os dados que estão sendo processados. No SAP-1, ele é usado como uma das entradas para o somador/subtrator, permitindo a realização de operações aritméticas básicas.

3.8 Somador/Subtrator

O somador/subtrator é o componente responsável pelas operações aritméticas no SAP-1. Ele realiza somas e subtrações entre os valores armazenados no acumulador A e no registrador B, fornecendo o resultado ao acumulador ou à saída, dependendo da instrução em execução.

3.9 Registrador B

O registrador B é usado para armazenar temporariamente o segundo operando nas operações aritméticas. Ele serve como a segunda entrada do somador/subtrator, permitindo que as operações matemáticas sejam realizadas entre os valores armazenados no acumulador e no registrador B.

3.10 Registrador de Saída

O registrador de saída armazena o resultado final das operações realizadas pelo SAP-1. Esse valor é exibido ao usuário por meio do sistema de indicação visual binária.

3.11 Indicação Visual Binária

A indicação visual binária permite ao usuário visualizar o estado atual do SAP-1, exibindo o valor armazenado no registrador de saída. Geralmente, é implementada com LEDs ou displays que representam o número em formato binário, facilitando a interpretação dos resultados do processamento.

3.12 Conjunto de Instruções

O conjunto de instruções do SAP-1 define as operações básicas que o computador é capaz de realizar. Essas instruções são representadas por códigos binários de 8 bits, onde os primeiros 4 bits correspondem ao opcode (código da operação) e os últimos 4 bits indicam o operando (endereço de memória ou dado). Embora limitado, o conjunto de instruções do SAP-1 cobre operações essenciais para ilustrar os conceitos de processamento de dados.

- **LDA:** A instrução LDA significa "Carregar o Acumulador" (Load the Accumulator). Ela é utilizada para transferir dados de um endereço específico da memória RAM para o acumulador. Uma instrução LDA completa inclui o endereço hexadecimal onde os dados estão armazenados. Por exemplo, LDA 9H indica que o acumulador deve ser carregado com o conteúdo do local de memória identificado pelo endereço 9H.
- **ADD:** A instrução ADD inclui o endereço da palavra a ser adicionada ao acumulador. Por exemplo, ADD 9H indica que o conteúdo do local de memória identificado pelo endereço 9H deve ser somado ao conteúdo atual do acumulador. O resultado dessa soma substitui o valor previamente armazenado no acumulador.
- **SUB:** A instrução SUB especifica o endereço da palavra que será subtraída do acumulador. Por exemplo, SUB CH significa que o conteúdo do local de memória identificado pelo endereço CH será subtraído do valor atual armazenado no acumulador. O resultado dessa subtração, gerado pelo somador-subtrator, substitui o valor original do acumulador.
- **OUT:** A instrução OUT ordena ao SAP-1 que transfira o conteúdo do acumulador para a porta de saída. Após a execução dessa instrução, o resultado do processamento torna-se visível por meio da indicação visual binária, permitindo observar a resposta ao problema em questão. A instrução OUT é autossuficiente, ou seja, não exige um endereço adicional, pois não interage com dados armazenados na memória.
- **HLT:** A instrução HLT significa "parar" (halt) e instrui o computador a interromper o processamento de dados. Ela sinaliza o fim de um programa, assim como um

ponto final indica o término de uma frase ou sentença. É fundamental utilizar a instrução HLT no final de cada programa no SAP-1, pois, caso contrário, o sistema pode gerar resultados indesejados, conhecidos como "refugos" (trash), que são respostas sem sentido causadas por processamento descontrolado. A instrução HLT é autossuficiente e não requer um endereço de memória, já que não interage com os dados armazenados na RAM.

Essas instruções são suficientes para que o SAP-1 realize operações aritméticas simples e manipule dados na memória. A simplicidade do conjunto de instruções é intencional, pois facilita a compreensão do fluxo de execução de um programa e o funcionamento dos componentes internos do computador. A execução de uma instrução no SAP-1 ocorre em dois ciclos principais:

- **Ciclo de Busca:** A instrução é carregada da memória RAM para o registrador de instruções, enquanto o contador de programa é incrementado.
- **Ciclo de Execução:** A instrução é decodificada pelo controlador, que emite os sinais necessários para que os componentes realizem a operação correspondente.

4. CIRCUITOS DESENVOLVIDOS

A seguir, apresento uma descrição detalhada de cada componente implementado no Logisim-evolution para a construção do computador SAP-1.

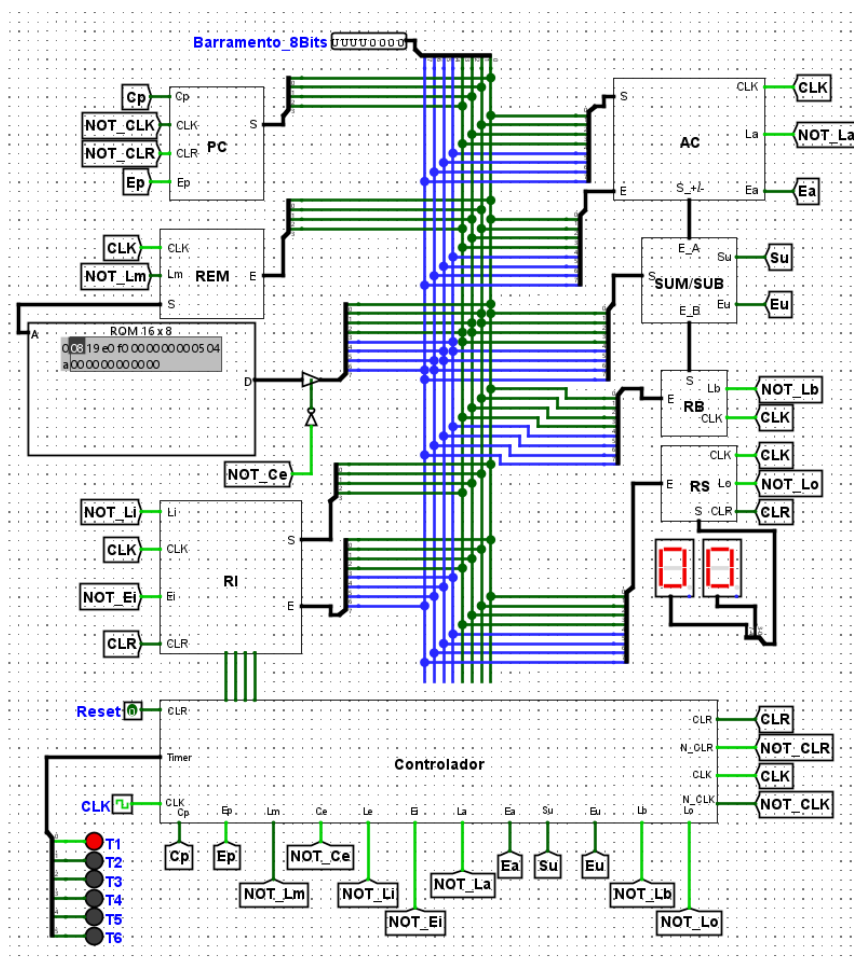


Figura 1. Esquema do SAP-1.

4.1. Contador de Programa

O circuito do contador de programa, implementado no Logisim-evolution, foi projetado utilizando flip-flops do tipo JK conectados em série, configurados como um contador síncrono de 4 bits. Cada flip-flop representa um bit do contador, possibilitando a contagem de 0 a 15 em binário, que é suficiente para lidar com os 16 endereços da memória RAM do SAP-1. As entradas do circuito controlam suas principais funções. O sinal de habilitação do contador, Cp, permite que ele incremente seu valor em cada pulso de clock quando ativado. O sinal de clock, CLK, sincroniza o funcionamento do circuito, enquanto o sinal CLR realiza a limpeza do contador, zerando todos os bits armazenados quando acionado. Já a entrada Ep controla a ativação da saída do contador, possibilitando que o valor atual seja enviado para outros componentes, como o registrador de endereço de memória (REM). A saída do contador é um barramento de 4 bits que representa o valor binário atual do contador. Esse valor é exibido no final do circuito e serve como endereço de memória a ser acessado pelo programa. O incremento ocorre a cada ciclo de clock quando o contador está habilitado, alterando os estados dos flip-flops conforme a sequência binária. Quando o sinal de limpeza é ativado, o contador é reiniciado para zero.

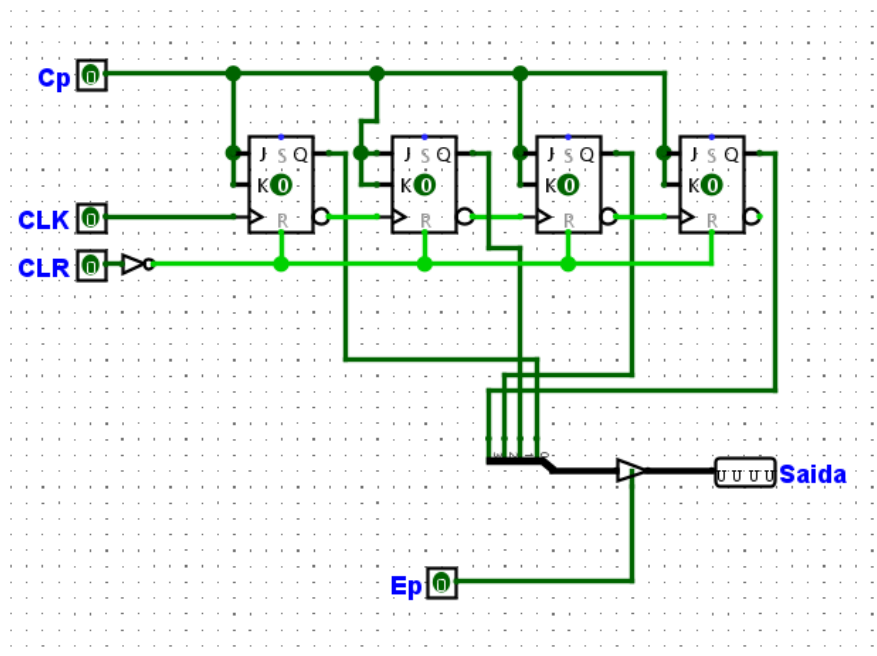


Figura 2. Circuito do Contador de Programa de 4 Bits.

4.2. Entrada e REM

O circuito apresentado na imagem foi implementado no Logisim-evolution utilizando flip-flops tipo D para criar um registrador de 4 bits. Cada flip-flop armazena um bit do endereço de memória, permitindo que o sistema manipule dados ou instruções de forma organizada. O sinal de clock (CLK) é utilizado para sincronizar as operações do registrador, garantindo que os dados sejam armazenados no momento correto. A entrada Lm é responsável por habilitar a carga dos dados no REM. Quando ativada, os dados fornecidos na entrada são capturados e armazenados pelos flip-flops na próxima borda do clock. Esses dados permanecem no registrador até que sejam substituídos por um novo valor. O barramento de saída do circuito, exibido à direita, transmite o endereço

armazenado no REM para outros componentes do sistema, como a memória RAM, permitindo que o dado ou a instrução correspondente seja acessado.

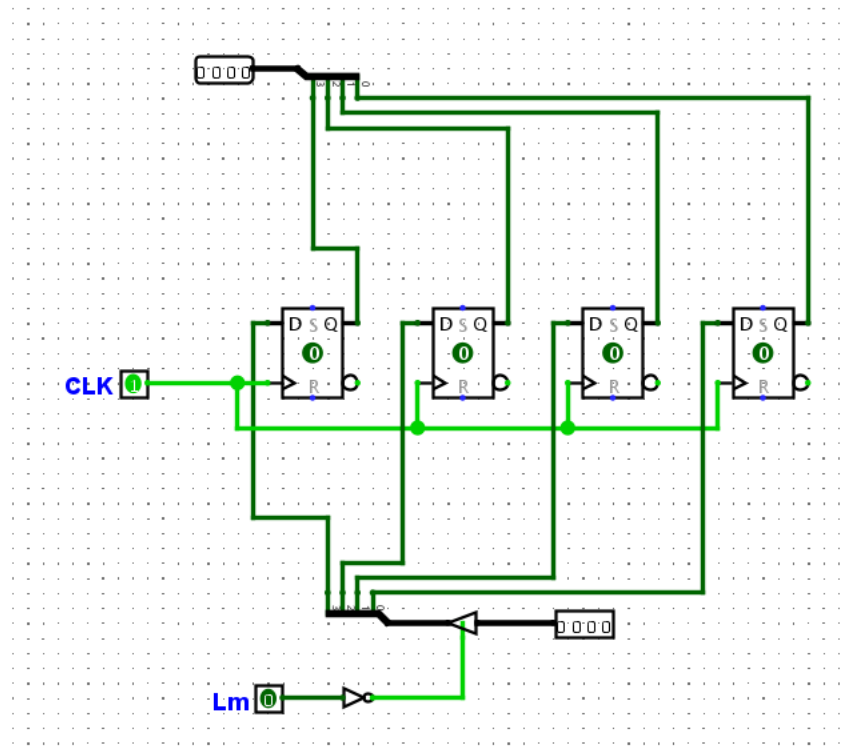


Figura 3. Circuito da REM de 4 Bits.

4.3. RAM

A RAM do SAP-1 é responsável por armazenar temporariamente os dados e instruções utilizados durante a execução do programa. Para simular esse componente, foi utilizada a ROM do Logisim-evolution configurada como uma memória de 16 endereços de 8 bits (16x8), reproduzindo o comportamento básico de uma RAM. Cada endereço armazena um valor binário de 8 bits, que pode representar uma instrução ou dado. A capacidade de 16 endereços é adequada ao propósito didático do SAP-1, permitindo armazenar uma sequência de instruções e dados essenciais para a execução do programa. Essa configuração limitada ilustra os princípios de leitura e escrita em sistemas computacionais de forma simplificada. O barramento de endereço, que recebe o valor do registrador de endereço de memória (REM), seleciona a célula de memória a ser acessada. Além disso, a saída da ROM é controlada pelo sinal Ce, que habilita ou desabilita a transmissão do conteúdo armazenado para o barramento de dados. Neste projeto, a memória foi configurada apenas para operações de leitura, simulando o comportamento esperado de uma RAM no SAP-1.

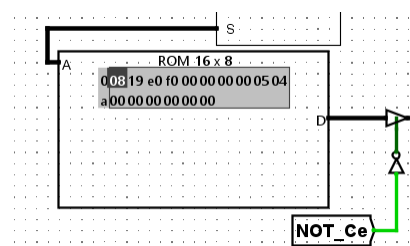


Figura 4. Circuito da RAM 16x8.

4.4. Registrador de Instruções

O circuito do RI, implementado no Logisim-evolution, utiliza um conjunto de flip-flops tipo D, configurados para armazenar 8 bits. O barramento de entrada (In) fornece os dados provenientes da memória, que são capturados no registrador quando o sinal de carga, representado por Li, é ativado. A sincronização do circuito é garantida pelo sinal de clock (CLK), enquanto o sinal CLR permite zerar o conteúdo armazenado, reiniciando o registrador. O registrador possui duas saídas independentes: a saída superior (Out) envia os 4 bits mais significativos (MSB) diretamente ao controlador para fins de decodificação da instrução. Os 4 bits menos significativos (LSB), acessados pelas saídas inferiores (X7, X6, X5 e X4), geralmente contêm o endereço ou o dado associado à instrução e são utilizados para o processamento subsequente. O controle dessas saídas é gerenciado pelo sinal Ei, que habilita a transmissão dos dados armazenados para o barramento de saída.

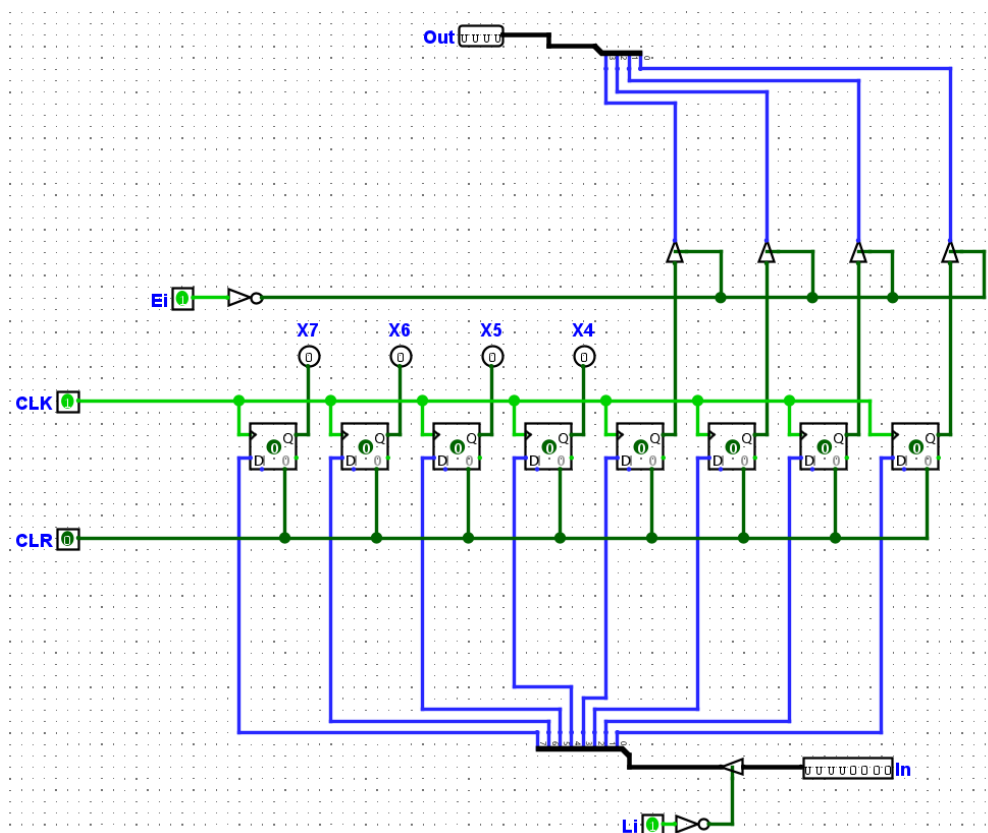


Figura 5. Circuito do Registrador de Instruções.

4.5. Controlador/Sequencializador

O Controlador/Sequencializador é um componente essencial da unidade de controle, encarregado de gerenciar o funcionamento do computador. Ele recebe o nibble correspondente à instrução armazenada no Registrador de Instrução, realiza a decodificação dessa informação e emite uma palavra de 12 bits para coordenar as operações do sistema. Conforme descrito por Malvino, “[...] os 12 bits que saem do Controlador/Sequencializador formam uma palavra que direciona o restante do computador, atuando como um supervisor que orienta os demais sobre o que fazer” (Malvino, 1985, p. 258).

Na primeira parte, temos o contador em anel, que é uma parte fundamental do Controlador/Sequenciador. Ele é responsável por gerar os pulsos de controle necessários para sincronizar as etapas de execução das instruções no computador. Este circuito é composto por uma série de flip-flops conectados em cascata, formando um ciclo fechado, onde apenas um flip-flop está ativo por vez. O sinal de entrada "CLR_CPU" serve para reiniciar o contador, garantindo que o ciclo comece na posição inicial. Já o "CLK_CPU" é o relógio que controla a mudança de estado do contador, enquanto o sinal HLT pode pausar o ciclo ao desativar os pulsos do clock. Cada flip-flop do contador possui saídas que representam os tempos T1, T2, T3, T4, T5 e T6, indicando as etapas sequenciais de operação. Essas saídas são usadas para acionar outros componentes do sistema, coordenando o fluxo de dados e as operações de controle de maneira ordenada. O contador funciona de forma cíclica, reiniciando após completar todas as etapas definidas.

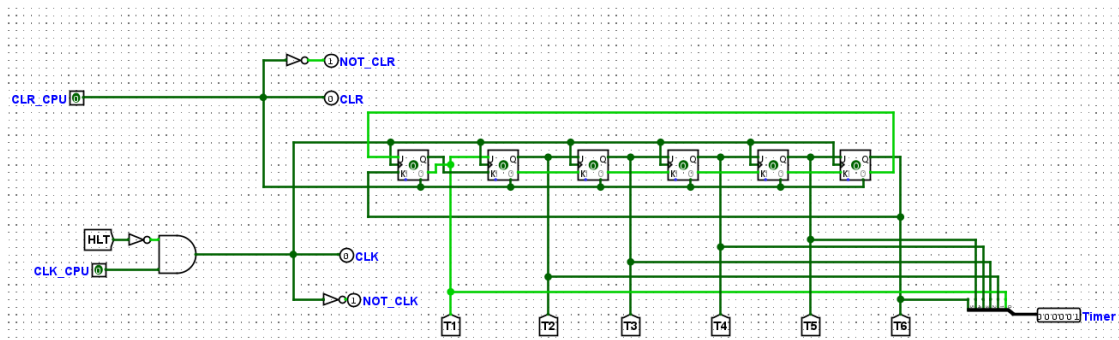


Figura 6. Circuito do Contador em Anel.

Na segunda parte, o decodificador de instruções, responsável por interpretar as instruções fornecidas ao sistema, convertendo-as em sinais de controle que direcionam as operações de cada componente do computador. No circuito, as entradas X7, X6, X5 e X4 correspondem aos bits mais significativos do Registrador de Instrução. Esses bits determinam a operação a ser realizada, como carregar dados, realizar operações aritméticas ou controlar a saída. Cada porta lógica presente no circuito combina esses bits de maneira específica para ativar uma das instruções, como LDA, ADD, SUB, OUT ou HLT. Quando uma instrução é carregada no Registrador de Instrução, o Decodificador analisa os bits correspondentes e ativa o sinal de controle adequado, permitindo que o computador execute a operação desejada. Esse processo garante que o sistema opere de maneira sincronizada e coerente, conforme programado.

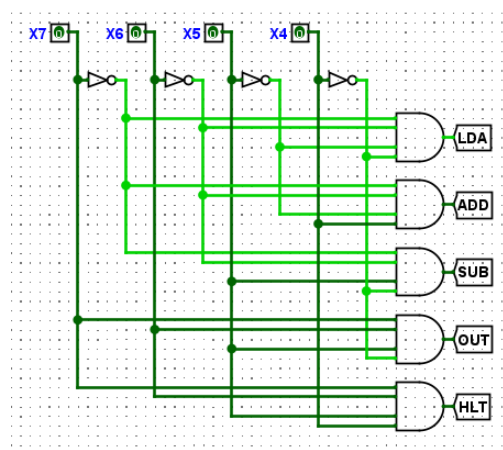


Figura 7. Circuito do Decodificador de Instruções.

A terceira parte é a combinação de estados com instruções, cujo circuito está representado na imagem. Essa etapa é responsável por gerar os sinais de controle necessários para que cada componente do computador execute as operações de acordo com a instrução e o ciclo de clock atual. O circuito combina as saídas do Decodificador de Instruções (LDA, ADD, SUB, OUT) com os estados do contador em anel (T1, T2, T3, T4, T5 e T6). As portas lógicas presentes no diagrama realizam essa integração, ativando sinais específicos como Cp, Ep, Lm, CE, Ea, Su, Eu, La, Lo, entre outros. Esses sinais coordenam as operações dos registradores, da memória e da unidade lógica-aritmética (ULA), sincronizando a execução das tarefas. Cada combinação de instrução e estado de tempo gera um sinal único que controla um componente específico no momento adequado. Isso assegura que as instruções sejam executadas de forma precisa e em sequência, conforme o ciclo de controle definido pelo contador em anel.

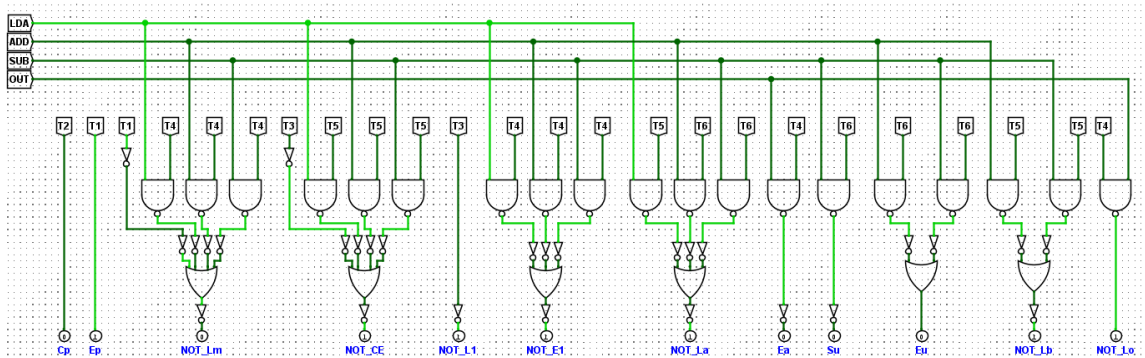


Figura 8. Circuito da Combinação de Estados com Instruções.

4.6. Acumulador A

O acumulador A no SAP-1 desempenha um papel fundamental no armazenamento temporário de dados durante as operações aritméticas. Na imagem apresentada, ele é implementado utilizando flip-flops tipo D, organizados como um registrador de 8 bits. Cada flip-flop armazena um bit do dado. O circuito possui duas entradas principais: "Do_Barramento", que fornece os dados provenientes do barramento, e CLK, que atua como sinal de clock, sincronizando as operações. O controle de carga do acumulador é feito pela entrada "La", que permite que novos dados sejam carregados no acumulador somente quando ativada. O acumulador também possui uma saída denominada "Para_Barramento", que conecta os dados armazenados no acumulador de volta ao barramento principal, permitindo sua reutilização em operações subsequentes. Outra saída, "Para_Add_Sub", conecta o acumulador diretamente à unidade de soma e subtração, facilitando cálculos sem a necessidade de transferir os dados novamente ao barramento.

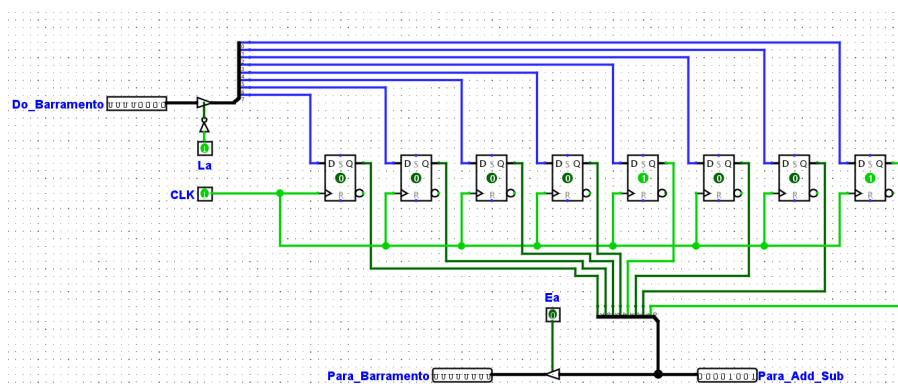


Figura 7. Circuito do Acumulador A.

4.7. Somador/Subtrator

O somador/subtrator é o componente responsável por realizar as operações aritméticas básicas de soma e subtração entre dois valores binários. Na imagem apresentada, ele é implementado utilizando somadores e circuitos auxiliares para manipulação de complementos, garantindo flexibilidade nas operações. As entradas principais do circuito são os registradores A e B, que fornecem os operandos. Quando o circuito está configurado para somar, os valores de A e B são diretamente enviados aos somadores. Para subtração, o registrador B passa por um circuito de complemento de dois, que inverte os bits e adiciona 1 ao resultado, permitindo a realização da subtração como uma soma. O controle da operação é feito pela entrada "Su", que determina se o circuito executará uma soma ou subtração. Dependendo do estado desse controle, o complemento de B será ou não ativado. O resultado da operação é conduzido ao barramento principal por meio da saída controlada pela linha "Eu", que sincroniza o envio do valor calculado ao restante do sistema.

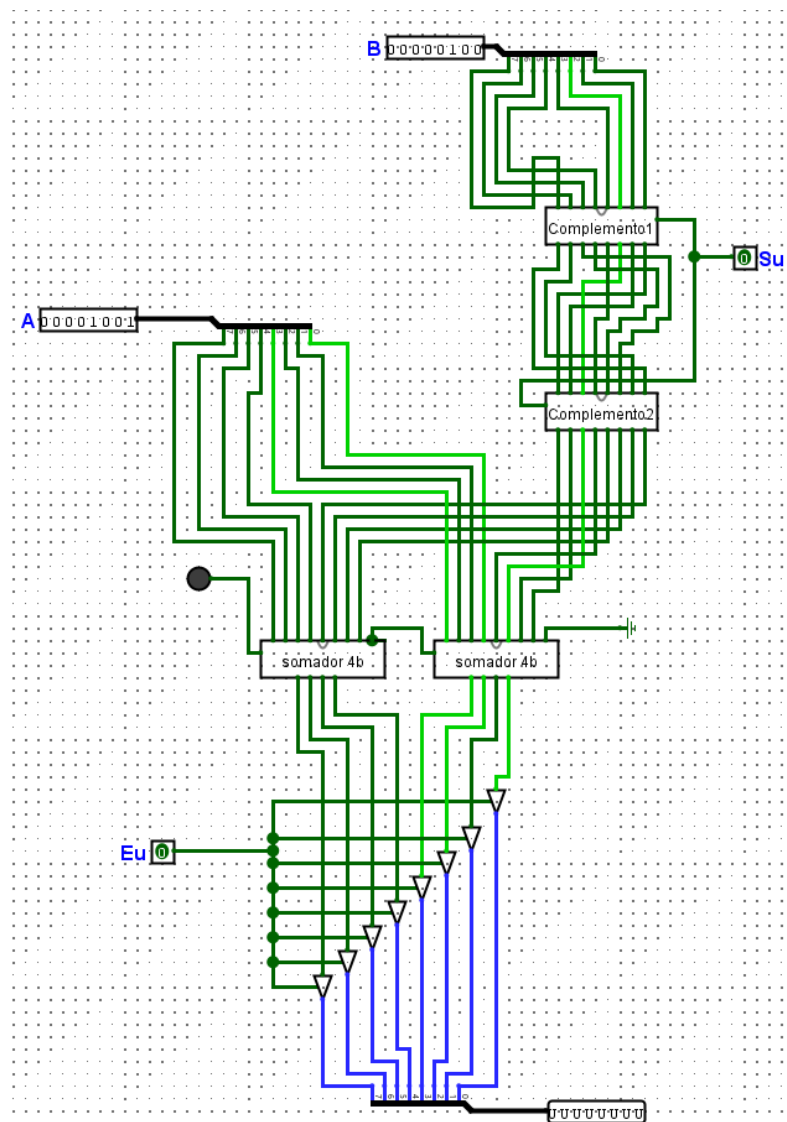


Figura 8. Circuito do Somador/Subtrator de 8 Bits.

4.8. Registrador B

O registrador B no SAP-1 é utilizado para armazenar o segundo operando das operações aritméticas realizadas pelo somador/subtrator. Na imagem apresentada, ele é implementado como um registrador de 8 bits composto por flip-flops tipo D, garantindo a retenção temporária dos dados. As entradas do circuito incluem "Do_Barramento", que recebe os dados diretamente do barramento principal, e "CLK", que controla o momento em que os dados são carregados no registrador. O controle de carga é realizado pela linha "Lb", que permite a escrita dos dados no registrador somente quando ativada. Diferentemente do acumulador, o registrador B possui uma saída direta "Para_Add_Sub", conectada ao somador/subtrator. Essa configuração permite que os dados armazenados no registrador sejam utilizados como um dos operandos nas operações aritméticas sem a necessidade de transferi-los novamente ao barramento.

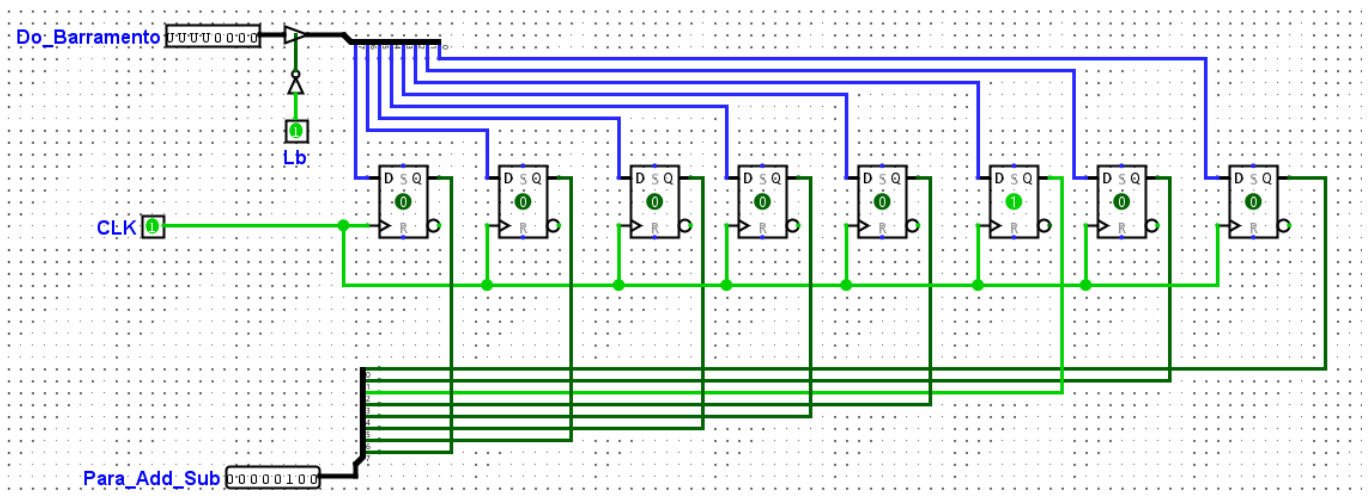


Figura 9. Circuito do Registrador B de 8 Bits.

4.9. Registrador de Saída

O registrador de saída do SAP-1 é responsável por armazenar temporariamente o dado que será exibido no display, permitindo a visualização do valor processado pela unidade central de processamento. Ele é composto por um conjunto de flip-flops do tipo D, conectados de maneira paralela, que representam os bits individuais de um barramento de 8 bits. O barramento conecta a saída dos flip-flops ao circuito de exibição, garantindo que os dados armazenados no registrador sejam transferidos para o display. O circuito possui três sinais de controle principais: o sinal "La", que habilita a carga de dados do barramento para o registrador; o sinal de clock "CLK", que sincroniza a transferência dos dados; e o sinal "CLR", que é utilizado para limpar os dados do registrador, zerando todos os flip-flops. Quando o sinal "La" está ativo, os dados presentes no barramento são carregados nos flip-flops durante a borda de subida do clock. Assim, o valor armazenado no registrador permanece constante até que um novo dado seja carregado ou o registrador seja resetado.

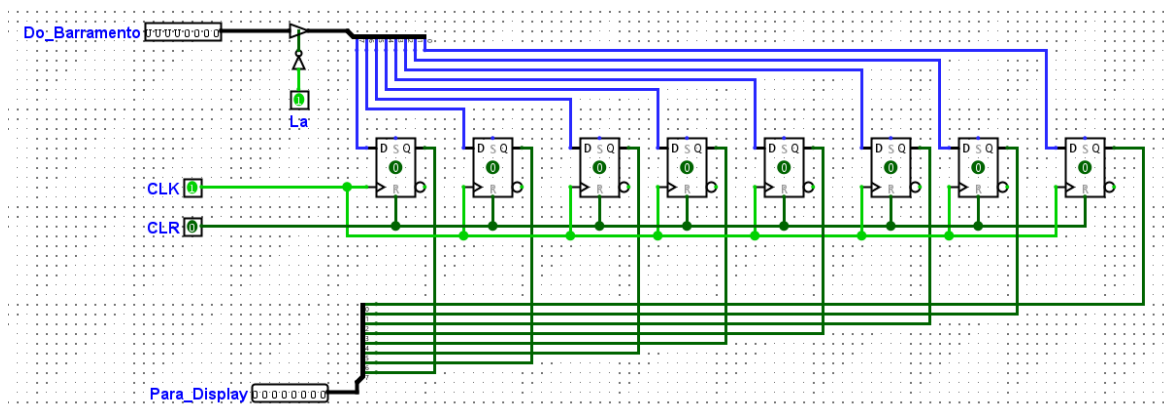


Figura 10. Circuito do Registrador de Saída.

4.10. Indicação Visual Binária

A indicação visual binária no SAP-1 é o componente responsável por exibir os dados armazenados ou processados pelo sistema, permitindo que o usuário visualize de forma clara o valor em hexadecimal. Neste projeto, foram utilizados dois displays hexadecimais do software Logisim, que convertem os sinais digitais recebidos em números e letras compreensíveis no formato hexadecimal. Cada display representa 4 bits (um nibble), o que permite a exibição de valores de 0 a F. Como o SAP-1 trabalha com 8 bits, os dois displays juntos exibem o valor completo de 1 byte. A conexão dos displays é feita diretamente às saídas do registrador correspondente, que fornece os sinais binários para a representação visual.

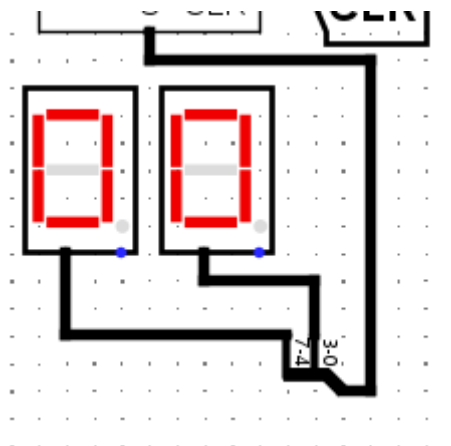


Figura 11. Displays Hexadecimal do Logisim.

5. CONCLUSÃO

A implementação do microprocessador SAP-1 no Logisim-evolution proporcionou uma compreensão profunda sobre o funcionamento dos componentes fundamentais de um sistema computacional. Ao longo deste relatório, foram descritos os principais módulos do SAP-1, como o contador de programa, entrada e registrador de endereço de memória, RAM, registrador de instruções, acumulador, somador/subtrator, registrador de saída e controlador, além de seus respectivos circuitos. Cada componente foi analisado em termos de estrutura e funcionalidade, destacando a interdependência necessária para o processamento eficiente de dados e instruções. A construção dos circuitos utilizando

ferramentas digitais simuladas possibilitou a observação detalhada dos sinais e fluxos de dados em cada etapa do ciclo de execução. Isso foi essencial para consolidar os conceitos teóricos abordados em sala de aula, como decodificação de instruções, armazenamento temporário, controle de fluxo e interação entre registradores. A experiência prática também permitiu a visualização clara de como os sinais de controle, como clock e habilitadores, coordenam as operações de leitura, escrita e transferência de dados. O projeto do SAP-1, apesar de simples, serve como um excelente modelo educacional para o estudo de arquiteturas computacionais. Ele ilustra como um conjunto limitado de instruções e componentes pode realizar operações fundamentais, destacando os princípios básicos que sustentam os computadores modernos. A conclusão deste trabalho reforça a importância de entender os fundamentos da lógica digital e da organização de sistemas, que são essenciais para o desenvolvimento de tecnologias mais avançadas.

6. REFERÊNCIAS

ANDRADE, João C. Microprocessadores e Microcontroladores: Teoria e Prática. 5. ed. São Paulo: Érica, 2019.

NOBREGA, Raimundo. O Microprocessador. Disponível em: <http://www.di.ufpb.br/raimundo/PCaFundo/cpu/mp.htm>. Acesso em: 20 nov. 2024.

MALVINO, A. P. Microcomputadores e Microprocessadores: SAP-1. Rio de Janeiro: McGRAW-HILL do Brasil, 1985.

MANZANO, Augusto. Introdução à Arquitetura SAP com foco em SAP-1. 07 de junho de 2015. Disponível em:

<https://www.revista-programar.info/artigos/introducao-a-arquitetura-sap-com-foco-em-sap-1/>. Acesso em: 20 nov. 2024.