



UNIVERSIDADE FEDERAL DO PARANÁ

CLAYSON G. S. DE OLIVEIRA - GRR20210869

IMPLEMENTAÇÃO EM FPGA DA SATURAÇÃO EM BANDA DUPLA CONCORRENTE
UTILIZANDO FILTROS FIR COM COEFICIENTES OTIMIZADOS PELO MÉTODO DE POWELL
SEGUIDO DA ETAPA DE PRÉ-DISTORÇÃO DIGITAL

CURITIBA

2026

CLAYSON G. S. DE OLIVEIRA - GRR20210869

IMPLEMENTAÇÃO EM FPGA DA SATURAÇÃO EM BANDA DUPLA CONCORRENTE
UTILIZANDO FILTROS FIR COM COEFICIENTES OTIMIZADOS PELO MÉTODO DE POWELL
SEGUIDO DA ETAPA DE PRÉ-DISTORÇÃO DIGITAL

Trabalho apresentado como objetivo de descrever o plano de trabalho para a obtenção do grau de Bacharel em engenharia elétrica do Setor de Tecnologia da Universidade Federal do Paraná.

Orientador: Profº Luis Schuartz, MSc

CURITIBA

2026

Sumário

1	INTRODUÇÃO	3
1.1	OBJETIVOS	3
1.1.1	Gerais	3
1.1.2	Específicos	3
2	DESCRIÇÃO DE PROJETO	4
2.1	PÚBLICO ALVO	4
2.2	RECURSOS NECESSÁRIOS	4
2.3	RESULTADOS FUNDAMENTAIS A SEREM ATINGIDOS	4
2.4	CONTRIBUIÇÃO ESPERADA PARA A ÊNFASE E IMPORTÂNCIA PARA A FOR-	
	MAÇÃO DO AUTOR	4
2.5	CRONOGRAMA	5
	REFERÊNCIAS	6

1 INTRODUÇÃO

Com o desenvolvimento da sociedade, a tecnologia que rege a comunicação de múltiplos sinais de rádio tende a acompanhar a evolução, sempre visando como objetivos a linearidade casado com uma dissipação de energia cada vez mais reduzida.

1.1 OBJETIVOS

1.1.1 Gerais

Implementar em VHDL, utilizando o ambiente Xilinx ISE, um sistema de processamento de sinais para transmissão em banda dupla concorrente (WiFi 2.4 GHz e LTE 3.5 GHz), integrando técnicas de limitação de amplitude e linearização.

1.1.2 Específicos

Para a implementação prática dos objetivos gerais, foram definidas as seguintes etapas:

- Transformar os códigos utilizados para a implementação do trabalho xxx de forma que utilizem operações básicas (soma, subtração, multiplicação e divisão) e operações digitais para passá-los da linguagem python para VHDL.
- Implementar o bloco de Saturação, filtragem e pré-distorsão em VHDL.
- Validação do funcionamento lógico e desempenho do sistema através de simulações no software ISE e executar o código em uma FPGA na prática

2 DESCRIÇÃO DE PROJETO

2.1 PÚBLICO ALVO

O trabalho estaria direcionado para profissionais das áreas de engenharia elétrica, estando especificado nas áreas de sistemas embarcados e telecomunicações.

2.2 RECURSOS NECESSÁRIOS

Para a implementação das etapas propostas no objetivo, seria necessário os seguintes recursos:

- 1(um) computador
- Software ISE na versão 14.7(disponível gratuitamente)
- 1(uma) placa de desenvolvimento para programação em VHDL

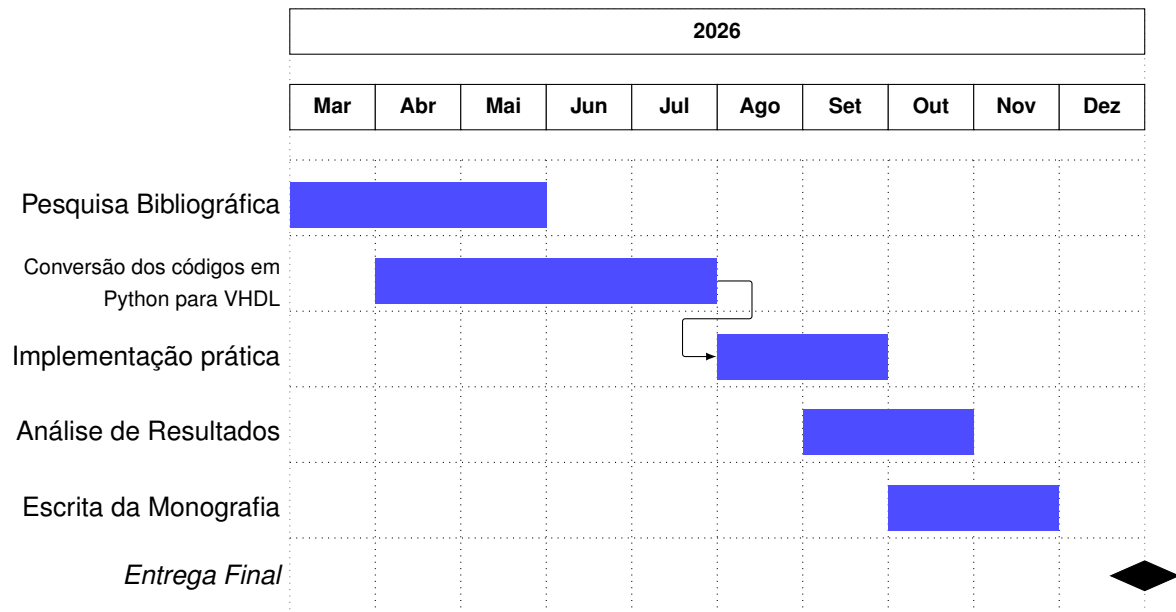
2.3 RESULTADOS FUNDAMENTAIS A SEREM ATINGIDOS

Para a parte de resultados, o que se espera é obtermos os mesmos resultados apresentados no trabalho xxx, porém agora implementados em uma FPGA. Assim, será avaliado o eficácia do filtro com coeficientes otimizados, que poderão ser comparados com os resultados já obtidos anteriormente.

2.4 CONTRIBUIÇÃO ESPERADA PARA A ÊNFASE E IMPORTÂNCIA PARA A FORMAÇÃO DO AUTOR

Como contribuição, o trabalho tem a premissa de desenvolver um método para minimizar o espalhamento espectral causado pela saturação da envoltória do sinal, contribuindo para que o PA trabalhe na sua região mais eficiente. Quanto a parte da formação do autor, a implicação do desenvolvimento do trabalho de conclusão de curso envolve áreas como: processamento digital de sinais, sinais e sistemas e programação em python e VHDL, todos focados na área de sistemas embarcados, implementando na prática aquilo que foi visto de forma teórica no decorrer do curso.

2.5 CRONOGRAMA



REFERÊNCIAS

OLIVEIRA, C. G. S.; SCHUARTZ, L. FIR Filters for DPD Saturation Improvement. *In: SIM. PROCEEDINGS of Simpósio Sul de Microeletrônica (SIM 2025)*. Curitiba: [s. n.], maio 2025. v. 1, p. 1–5.

OLIVEIRA, C. G. S.; SCHUARTZ, L. Otimização de filtros FIR para redução do espalhamento espectral causado pela saturação do sinal em banda dupla concorrente. *In: EMICRO. ANAIS dos VIII Seminários de Microeletrônica do Paraná (EMICRO 2025)*. Curitiba: [s. n.], 2025. v. 8, p. 1–4.