

1. MEMÓRIA

- 1 Seja uma memória RAM que possui uma pinagem descrita na tabela abaixo. Qual é a capacidade armazenamento de dados da memória, em bits, em bytes (B) e em kilobytes?

A0-A19	<i>Adress Input</i>
W/R	<i>Write/Read</i>
S	<i>Chip Select</i>
I/O1-16	<i>Data Input/Output</i>
Vcc	Alimentação (+5V)
Vss	Terra

Admitindo que o processador realize 1500 operações de leitura de dados em um intervalo de 2 segundos, qual é a taxa de transmissão de dados no barramento de dados? Nesse caso, qual é a taxa de transmissão de dados no barramento de endereços? Considerando que o tempo de acesso à memória é de 200 nanossegundos e admitindo que o tempo de ciclo é aproximadamente igual ao tempo de acesso, qual é o número de operações realizadas na unidade de tempo?

- 2 Seja uma arquitetura cujo tempo de acesso à memória primária seja de 30 nanossegundos. Utiliza-se um sistema de cache cujo tempo de acesso é de 2 nanossegundos. Admitindo que em 100 acessos à memória o processador acesse a cache 75 vezes, qual é o tempo médio de acesso à memória?
- 3 Seja uma arquitetura cujo tempo de acesso à memória primária é de 25 nanossegundos. Utiliza-se um sistema de memória com dois níveis de cache, L2 e L3. Admita que em 1250 acessos ao sistema realizados pelo processador houve 75% de acertos às caches, dos quais 30% de acerto à cache do nível L2. Sabendo-se que o tempo de acesso à cache L2 é de 2 nanossegundos e à cache L3 é de 8 nanossegundos, assim como que o tempo de acesso à MP é de 30 nanossegundos, determinar o tempo médio de acesso ao sistema de memória.
- 4 Seja um sistema de memória com uma cache L3 cuja capacidade de armazenamento é de 2 MB e uma MP com capacidade de armazenamento

de 4 GB. Supondo que a palavra armazenada possua 8 bits e que a cache seja organizada em blocos de 64 kB, determinar:

- a. Quantos blocos a cache possui?
 - b. Quantas linhas de cache são definidas na MP?
 - c. Quais são as faixas (em hexadecimal) de endereços da cache, da MP, de blocos, de linhas de cache e de posições em cada bloco/linha de cache?
 - d. Seja uma requisição de dados pela CPU ao endereço 0x000FF21A, qual é a linha de cache na MP que o dado ocupa?
 - e. Qual é o bloco que poderá armazenar essa linha de cache, admitindo mapeamento direto?
 - f. Em qual posição do bloco o referido endereço será buscado se ficar caracterizado um acerto?
- 5 As pessoas podem ouvir frequências de até 22 kHz. Para capturar cada informação em um sinal sonoro é preciso amostrá-lo em intervalos de tempo periódicos equivalentes a uma frequência amostral de 44 kHz, ou seja, a duas vezes a maior frequência do som. A amostra da intensidade do som é aproximada para níveis discretos, que podem ser codificados digitalmente. No caso do som, pode-se usar 16 bits para representar os níveis discretos, capturando a maioria das informações auditivas. Qual é o espaço da capacidade da memória para armazenar 10 segundos de uma gravação de áudio, admitindo somente a amostragem digital?
- 6 Suponha que um computador utiliza uma estratégia de busca antecipada de até 20 instruções, armazenando-as em uma cache L2, acessível à CPU em um barramento local. Na média, 4 das 20 instruções antecipadas são desvios condicionais. Instruções antecipadas que não configuram desvio são executadas pela CPU, ou seja, possuem 100% de probabilidade de serem executadas, no entanto cada instrução de desvio possui uma probabilidade de 90% de ser executada. Qual é a probabilidade média de uma busca antecipada vir a ser executada pela CPU? Sugestão: use que $\Pr(A|B) = \Pr(A \cap B) / \Pr(B)$ e $\Pr(A \cup B) = \Pr(A) + \Pr(B) - \Pr(A \cap B)$, admitindo que $A \cap B = \emptyset$.