

Arquitetura Form 9 - teste AP2

Teste de revisão para AP2

* Indica uma pergunta obrigatória

1. NOME *

2. MATRÍCULA *

3. QUESTÃO PRÁTICA: Elaborar um programa para o *assembler* do microcontrolador AVR Atmega 2560 que: 1) armazene em memória 5 números (0x3, 0xA, 0x6, 0x13, 0x01) a partir do endereço 0x200 de memória RAM; 2) armazene no endereço seguinte aos dados a soma dos valores armazenados; 3) teste se cada um dos valores é maior do que 0x5 e escreva a soma dos números maiores no endereço seguinte à primeira soma; 4) ao encerrar o código desvie incondicionalmente a execução para o endereço inicial, em *loop* infinito.

4. 1. Cada endereço de memória da máquina de von Neumman pode armazenar uma palavra de 40 bits. Considerando o armazenamento de instruções, cada linha de memória armazena:

Marque todas que se aplicam.

- ☐ Duas instruções com 8 bits de opcode cada uma
- ☐ Uma instrução com 12 bits de operando
- ☐ Duas instruções de 20 bits cada uma
- ☐ Uma instrução de 40 bits cada uma
- ☐ Duas instruções com 12 bits de operando cada uma

5. 2. Cada endereço de memória da máquina de von Neumman pode armazenar números de 40 bits. Qual é a forma de representação de números inteiros negativos na máquina de von Neumman?
-

6. 3. Um programa armazenado na memória de von Neumman possui 200 instruções em posições adjacentes, a partir do endereço 0x100 (inclusive). Em qual endereço está armazenada a última instrução do código?
-

7. 4. O *Program Counter (PC)* é um elemento importante na máquina de von Neumman. Qual é a função do PC?

Marcar apenas uma oval.

- ☐ Armazenar temporariamente dados transferidos entre processador e memória
- ☐ Armazenar temporariamente endereços de dados transferidos entre processador e memória
- ☐ Armazenar o endereço do par de instruções a ser buscado
- ☐ Armazenar a instrução a ser executada
- ☐ Armazenar o resultado das operações lógicas e aritméticas

8. 5. O *Registrador de Instruções (IR)* é um elemento importante na máquina de von Neumman. Qual é a função do IR?

Marcar apenas uma oval.

- ☐ Armazenar temporariamente dados transferidos entre processador e memória
- ☐ Armazenar temporariamente endereços de dados transferidos entre processador e memória
- ☐ Armazenar o endereço do par de instruções a ser buscado
- ☐ Armazenar a instrução a ser executada
- ☐ Armazenar o resultado das operações lógicas e aritméticas

9. 6. Após a instrução ser buscada, a fim de que seja executada, é necessário sua conversão em um conjunto de sinais de controle trocados entre o processador e os demais componentes. Como se designa essa conversão?

10. 7. Seja a expressão $P: 2 + 3$. Pode-se afirmar que:

Marcar apenas uma oval.

- ☐ P é uma proposição simples
- ☐ P é uma proposição composta com operação de disjunção
- ☐ P é uma proposição composta com operação de conjunção
- ☐ P não é uma proposição
- ☐ Outro: _____

11. 8. A respeito do resultado da operação de **disjunção** de proposições pode-se afirmar que

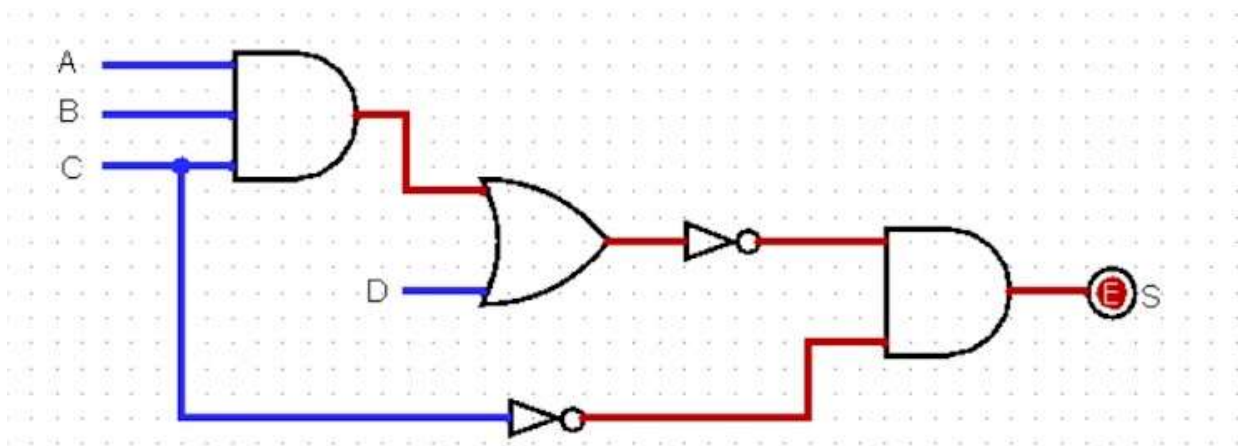
Marcar apenas uma oval.

- ☐ É suficiente que o valor lógico de um dos operandos seja verdadeiro para a proposição composta ser verdadeira
- ☐ É suficiente que o valor lógico de um dos operandos seja verdadeiro para a proposição composta ser falsa
- ☐ É suficiente que o valor lógico de um dos operandos seja falso para a proposição composta ser verdadeira
- ☐ É suficiente que o valor lógico de um dos operandos seja falso para a proposição composta ser falsa
- ☐ O resultado sempre será falso
- ☐ O resultado sempre será verdadeiro

12. 9. Seja a expressão lógica definida por: $X = p.\sim q+r.[r.(\sim r+\sim p)]$. Apresentar a tabela verdade de X.

13. 10. Portas lógicas ou *gates* são dispositivos eletrônicos que implementam operações lógicas. Qual é a porta lógica que implementa a operação de **conjunção**?

14. 11. Seja o circuito combinacional apresentado na figura. Considerando que $A=B=1$ e $C=D=0$, qual é o valor de S? Apresentar os valores na saída de cada porta.



15. 12. Identificar os níveis do sistema hierárquico de memória das máquinas computacionais. Qual é a diferença básica entre os níveis, do ponto de vista de desempenho?

16. 13. Seja um sistema de memória que utiliza cache. A taxa de acerto à cache na busca de dado à memória é de 85%. Admitindo que o tempo de acesso à cache é de 1,5 nanossegundos e de acesso à memória primária é de 0,2 milissegundos, qual é o tempo médio de resposta no acesso do processador à memória?

17. 14. A capacidade de um elemento de memória armazenar ou não o dado na ausência de energia diferencia dois tipos de memória. São eles:

Marcar apenas uma oval.

- ☐ volátil e não volátil
- ☐ dinâmica e estática
- ☐ síncrona e assíncrona
- ☐ de acesso aleatório e de acesso sequencial
- ☐ de semicondutor e de meio magnético
- ☐ Outro: _____

18. 15. A necessidade de um elemento de memória recarregar o dado periodicamente diferencia dois tipos de memória. São eles:

Marcar apenas uma oval.

- ☐ volátil e não volátil
- ☐ dinâmica e estática
- ☐ síncrona e assíncrona
- ☐ de acesso aleatório e de acesso sequencial
- ☐ de semicondutor e de meio magnético
- ☐ Outro: _____

19. 16. A necessidade de um elemento de memória ser controlado com base em um sinal de clock diferencia dois tipos de memória. São eles:

Marcar apenas uma oval.

- ☐ volátil e não volátil
- ☐ dinâmica e estática
- ☐ síncrona e assíncrona
- ☐ de acesso aleatório e de acesso sequencial
- ☐ de semicondutor e de meio magnético
- ☐ Outro: _____

20. 17. Quanto à funcionalidade, quais são os tipos de barramentos utilizados pelos sistemas computacionais?

21. 18. O que protocolo de barramento? Qual é o elemento computacional responsável pela execução do processo definido pelo protocolo de barramento?

22. 19. Um processador executa um programa de 1250 instruções de máquina em 1 milissegundo. Qual é a medida de performance desse processador em MIPS? Pode-se afirmar que é a mesma medida em FLOPS? Justificar a resposta.

23. 20. Qual é o objetivo de utilizar *pipeline* nos processadores?

Este conteúdo não foi criado nem aprovado pelo Google.

Google Formulários

