

1. Seja a arquitetura de um sistema de computação similar ao IAS. Considere um microprocessador hipotético, cujas instruções possuem **32 bits**, compostas de dois campos: o primeiro **byte** contém o código de operação (*opcode*) e os demais contêm um **operando imediato** - dado(s) a serem usados pela instrução - ou um **operando de endereço direto** - endereço do dado a ser usado pela instrução.
 - a. Quantas instruções, no máximo, o **set de instruções** do processador poderá possuir?
 - b. Quantos bytes terá cada campo se instrução utilizar operando imediato com dois campos de dados?
 - c. Qual é a máxima posição do dado em memória endereçável pelas instruções se o operando da instrução utilizar modo de endereçamento direto?
 - d. Quantos bits o **Contador de Programa (PC)** deverá possuir se a **área de armazenamento das instruções** dos programas estiver entre os endereços decimais 0 e 4095 da memória? Quais serão os endereços destinados a armazenar os dados em caso de instrução de modo direto?
 - e. Quantos bits o **Registrador de Instruções (RI)** deverá possuir?
 - f. Considerando o formato das instruções de modo direto, para que as instruções possam acessar todas as posições definidas no operando qual deverá ser a **capacidade** mínima do barramento de endereços dessa arquitetura?
 - g. Admitindo que a arquitetura possua também a capacidade de conexão a 256 **dispositivos de entrada/saída (I/O)**, qual deverá ser a capacidade do barramento de endereços, de modo que o processador possa acessar os dados em memória e os dispositivos de I/O de forma inequívoca, ou seja, sem conflitos de endereço?
 - h. Qual é a **capacidade de armazenamento** da memória se ela possuir **dois módulos de 1 M** (2^{20}) posições? Nesse caso, quantos módulos acessíveis de 1 M posições poderão ser adicionados à arquitetura?
2. Seja o seguinte programa escrito no *assembly* da máquina IAS

```
LOAD M(X), 1000d  
ADD M(X), 1001d  
LSH  
STOR M(X), 1002d
```

- a. Converter o código em *assembly* para instruções em binário do programa.
Como se dá o nome a esse processo de conversão para execução do programa?
 - b. Apresentar o mapa de memória das instruções admitindo que a primeira instrução do código esteja na posição 0d.
 - c. Apresentar o diagrama de transição de estados da máquina passo a passo desde o início até o final da execução do programa. Admitir que o conjunto de estados é definido pelos valores dos registradores PC, IR, IBR, MAR, MBR, ACC, MQ e da memória (Mem). Admitir que no início da execução do programa o PC armazena 0 e todos os demais registradores X ('lixo').
 - d. Admitindo que cada instrução seja executada em um ciclo de 3 nanossegundos, em quanto tempo o programa seria executado?
3. Elaborar um programa no *assembly* para a arquitetura de Von Neumann discutida em sala que: (a) esteja armazenado a partir da posição 0d de endereço de memória; (b) O programa deverá calcular a média aritmética das cinco palavras dos dados armazenados a partir do endereço 800d de memória; (c) O resultado da média calculada deverá ser armazenado na posição de endereço de memória adjacente às palavras; (d) Admitir que estão livres para uso de dados auxiliares as posições de endereço de memória a partir de 1000d – supor que a arquitetura dispõe da instrução LDI, código 0010 0000, que carrega diretamente o valor do operando no ACC.