

Sistema Automático de Irrigação Residencial

Equipe: Cleidson Ramos de Carvalho*

Pedro Henrique Vieira Cruz[†]

Pedro Henrique Santos[‡]

2024

Resumo

Em um cenário de constante evolução tecnológica, novas soluções e sistemas eletrônicos surgem continuamente. Na área da engenharia, essas tecnologias e sistemas eletrônicos são fundamentais para implementações de soluções nas atividades cotidianas. Neste trabalho, foi abordado a utilização de um dispositivo lógico programável, para criação de um sistema de irrigação automatizado residencial, utilizando uma linguagem de descrição Verilog. A implementação foi feita através de uma CPLD (Complex Programmable Logic Device) MAX II EPM240T100C5 da Altera, tendo assim, de forma teórica, a aplicabilidade no controle da rega, podendo gerar uma economia de água e energia após sua implementação.

Palavras-chaves: rega automática. verilog. sistema de irrigação residencial.

1 Introdução

A capacidade de criar sistemas autônomos que facilitem tarefas cotidianas é uma competência fundamental para um engenheiro de computação, um exemplo de aplicação dessa capacidade é o desenvolvimento de um sistema automático de irrigação. Sistemas automáticos de irrigação têm potencial de reduzir gastos, visto que reduzem o uso indevido de água e energia e a necessidade de mão de obra e quando utilizado como soluções agrícolas, também possibilita uma maximização da produção ([FERNANDES; TESTEZLAF, 2002](#)).

A aplicação requisitada para este trabalho, consiste de um sistema automático de irrigação domiciliar composto de: uma caixa d'água com três sensores de nível, alto (H), médio (M) e baixo (L); um sistema de gotejamento acionado por uma válvula (G); um sistema de aspersão acionado por uma bomba (A); sensores de umidade do solo (Us)

*cleidson.ramos788@gmail.com

[†]phvcruz@ecom.uefs.br

[‡]pdgbi123@gmail.com

e do ar (Ua); sensor de temperatura (T); um alarme (Al), uma chave seletora (Sd), um mostrador de 7 segmentos (M7) e uma válvula (Ve) que permite a entrada de água na caixa.

O acionamento das saídas de água se dão da seguinte forma: o sistema de aspersão (A) é acionado quando: a umidade do solo e do ar estão em nível lógico BAIXO ou quando a umidade do solo está BAIXA, a umidade do ar e temperatura estão em nível lógico ALTO e o nível de água deve estar maior ou igual ao médio.

Caso ocorra um erro de medição do nível de água da caixa, a entrada de água pela válvula (Ve) na caixa d'água é encerrada, o alarme (Al) é acionado e todos os acionamentos do sistema são desligados. A entrada de água (Ve) também é bloqueada quando a caixa atinge nível máximo. O alarme (Al) também é acionado quando a caixa está em seu nível mínimo ou está abaixo dele, no último caso os acionamentos de saída também são desligados.

Um dos dígitos do mostrador de 7 segmentos (M7) é usado para informar ao usuário o nível atual da caixa d'água: alto (H), médio (M) e baixo (L) ou o tipo de rega que está sendo feito: aspersão (A) e gotejamento (G). O usuário escolhe qual informação é exibida através da chave seletora (Sd).

A linguagem de descrição utilizada para o desenvolvimento do sistema é VERILOG estrutural através da ferramenta Quartus II e utilizada a placa CPLD MAX II EPM240T100C5 da Altera.

2 Metodologia

O sistema irrigação conta com sete entradas (inputs) e dezesseis saídas (outputs), sendo doze delas, exclusivamente para o mostrador de sete segmentos. As entradas são distribuídas entre três módulos auxiliares, sendo eles: **NivelErro**, **Irigacao** e **Mostrador7**, que por sua vez, geram como resultado, valores lógicos para um dos 5 componentes externos. Todos os módulos auxiliares são chamados pelo módulo principal **RegaAutomatica**, como pode ser visto na figura 1.

```
1 // Declaração do módulo
2 module RegaAutomatica (H, M, L, Us, Ua, T, Sd, Ve, Al,
3                       Bs, Vs, SEG_D1, SEG_D2, SEG_D3, SEG_D4, SEG_A, SEG_B,
4                       SEG_C, SEG_D, SEG_E, SEG_F, SEG_G, SEG_P);
5
6 // Declaração de portas
7 input H, M, L, Us, Ua, T, Sd;
8 output Bs, Vs, Ve, Al;
9 output SEG_D1, SEG_D2, SEG_D3, SEG_D4;
10 output SEG_A, SEG_B, SEG_C, SEG_D, SEG_E, SEG_F, SEG_G, SEG_P;
11
12 // Declaração dos fios intermediários
13 wire ERRO;
14
15 // Funcionamento do circuito
16
17 // Módulo de tratamento de Nível, Erro, Entrada da Caixa e Alarme.
18 NivelErro NVEL (H, M, L, Ve, Al, ERRO);
19
20 // Módulo de Tipo de Irrigação
21 Irrigacao Irr1 (Us, Ua, T, M, L, ERRO, Bs, Vs);
22
23 // Módulo de Controle do Mostrador de 7 segmentos
24 Mostrador7 Most1 (H, M, L, Bs, Vs, Sd, SEG_D1, SEG_D2, SEG_D3, SEG_D4,
25                  SEG_A, SEG_B, SEG_C, SEG_D, SEG_E, SEG_F, SEG_G, SEG_P);
26
27 endmodule
```

Figura 1 – Módulo Principal da Rega Automática

Para extrair a fórmula de funcionamento de cada uma das saídas, é utilizada a tabela verdade de cada módulo. Em seguida, aplicando os conceitos do mapa de Karnaugh,

é possível encontrar a melhor expressão lógica utilizando a Soma dos Produtos ou Produto das Somas.

Na figura 2, é possível encontrar o fluxograma de alto nível do projeto.

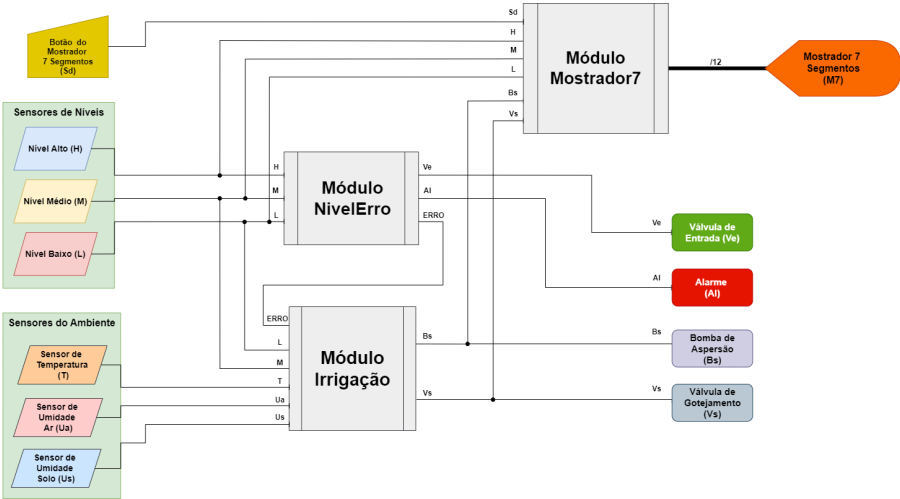


Figura 2 – Fluxograma em alto nível do sistema

2.1 Módulo NivelErro

Este módulo recebe os valores dos medidores de nível - alto (H), médio (M) e baixo (L) - e os converte em saídas de valores lógicos para a válvula da caixa d'água (Ve), o alarme (AI) e a variável interna ERRO. A tabela verdade deste módulo está disponível na Figura 3, com base na qual foram derivados os mapas de Karnaugh e as expressões simplificadas para Ve, AI e ERRO.

TRATAMENTO DE NIVEL E ERRO					
ENTRADAS			SAIDAS		
H	M	L	Ve	AI	Erro
0	0	0	1	1	0
0	0	1	1	1	0
0	1	0	0	1	1
0	1	1	1	0	0
1	0	0	0	1	1
1	0	1	0	1	1
1	1	0	0	1	1
1	1	1	0	0	0

Figura 3 – Tabela Verdade Nível e Erro

- Mapa Karnaugh Ve

		M, L			
		00	01	11	10
H	0	1	1	1	0
	1	0	0	0	0

Expressão simplificada (Ve): $\overline{H} \cdot (\overline{M} + L)$

- Mapa Karnaugh Al

		M, L			
		00	01	11	10
H	0	1	1	0	1
	1	1	1	0	1

Expressão simplificada (Al): $\overline{M} + \overline{L}$

- Mapa Karnaugh ERRO

		M, L			
		00	01	11	10
H	0	0	0	0	1
	1	1	1	0	1

Expressão simplificada (ERRO): $(\overline{L} \cdot M) + (H \cdot \overline{M})$

Os resultados das expressões lógicas Ve e Al estão conectados diretamente aos componentes externos: a válvula de entrada da caixa d'água e o alarme, respectivamente. Enquanto isso, o valor lógico da expressão ERRO serve como entrada para o módulo de irrigação. O esquema lógico do módulo NivelErro é apresentado na figura 4.

2.2 Módulo Irrigacao

Antes de determinar qual tipo de rega será acionado, é necessário decidir se a irrigação será ligada ou desligada. Para isso, é utilizada uma função lógica chamada **On/Off**, que possui três entradas: o erro (obtido no módulo anteriormente tratado), o sensor de nível de água baixo (L) e a umidade do solo (Us). O resultado da função **On/Off** é então usado como entrada para a próxima função do módulo. Esta próxima função é responsável por atribuir um valor lógico alto para uma das saídas - gotejamento ou

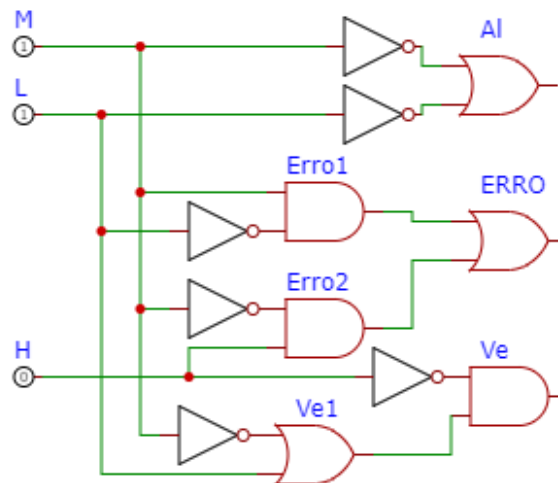


Figura 4 – Esquema Lógico do módulo NivelErro

aspersão. A tabela verdade para a função On/Off é apresentada na Figura 5, seguida pelo seu mapa de Karnaugh e sua expressão simplificada.

TRATAMENTO IRRIGAÇÃO ON/OFF			
ENTRADAS			SAIDAS
Us	ERRO	L	OUT
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	0
1	0	0	0
1	1	1	0
1	1	1	0
1	1	1	0

Figura 5 – Tabela verdade do tratamento do acionamento da irrigação

		Erro, L			
		00	01	11	10
Us	0	0	1	0	0
	1	0	0	0	0

Expressão simplificada (On/Off): $\overline{Us} + \overline{Erro} + L$

Para definirmos a função lógica que aciona a bomba de gotejamento (G) e a válvula de aspersão (A), utilizamos 4 entradas: resultado da função On/off (OUT), umidade do ar (Ua), temperatura (T) e nível médio (M). Perceba que a seleção de um método elimina o outro. A tabela verdade para função do tipo de irrigação é apresentada pela Figura 6,

seguidamente do mapa karnaugh e expressão simplificada de cada saída.

TRATAMENTO TIPO IRRIGAÇÃO					
ENTRADAS				SAIDAS	
OUT	Ua	T	M	Bs	Vs
0	0	0	0	0	0
0	0	0	1	0	0
0	0	1	0	0	0
0	0	1	1	0	0
0	1	0	0	0	0
0	1	0	1	0	0
0	1	1	0	0	0
0	1	1	1	0	0
1	0	0	0	1	0
1	0	0	1	1	0
1	0	1	0	1	0
1	0	1	1	1	0
1	1	0	0	0	1
1	1	0	1	1	0
1	1	1	0	0	1
1	1	1	1	0	1

Figura 6 – Tabela verdade de seleção do tipo de rega

- Mapa Karnaugh Aspersão

		T, M			
		00	01	11	10
OUT, Ua	00	0	0	0	0
	01	0	0	0	0
	11	0	1	0	0
	10	1	1	1	1

Expressão simplificada (Aspersão - Bs): $OUT.\overline{Ua} + OUT.\overline{T}.M$

- Mapa Karnaugh Gotejamento

		T, M			
		00	01	11	10
OUT, Ua	00	0	0	0	0
	01	0	0	0	0
	11	1	0	1	1
	10	0	0	0	0

Expressão simplificada (Gotejamento - Vs): $Ua.OUT.\overline{M} + Ua.OUT.T$

As saídas deste módulo estão conectadas a dois destinos principais: os componentes externos e o módulo do display de 7 segmentos. Estas saídas têm a finalidade de acionar as bombas e solenoides do sistema, enquanto também representam no display o tipo de rega quando solicitado.

Por fim, temos o esquema lógico do módulo de irrigação, conforme ilustrado na figura 7.

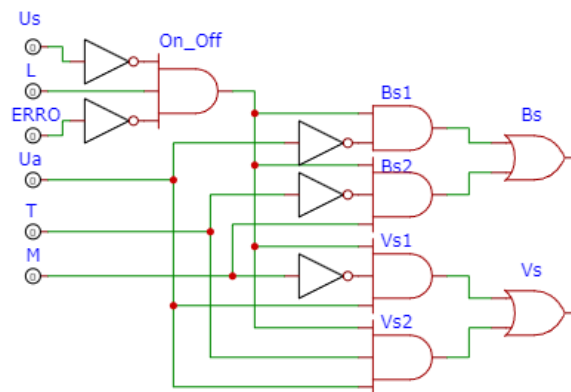


Figura 7 – Esquema Lógico do módulo de irrigação

2.3 Mostrador7

O módulo do mostrador de sete segmentos possui seis entradas e doze saídas. Durante a utilização do display de sete segmentos, os pontos não são usados e apenas um dos segmentos é visualizado. Portanto, cinco saídas são dedicadas a selecionar qual segmento será ativado, enquanto as outras são usadas para desativar o ponto, conforme ilustrado na figura 8. É importante observar que o display opera com ânodos, o que significa que funciona com nível lógico BAIXO para ligar e ALTO para desligar.

As seis entradas são formadas pelos três sensores de nível (H, M, L), os dois tipos de rega (A, G) e o botão seletor de visualização. Para utilização do display, são utilizados

```

// Funcionamento do circuito
//seleção de segmento a ser utilizado
not (SEG_D1, 1);
not (SEG_D2, 0);
not (SEG_D3, 0);
not (SEG_D4, 0);
not (SEG_P, 0);

```

Figura 8 – Declaração de Segmentos e ponto

um codificador e um decodificar que fazem a função, respectivamente, de transformar as entradas em um código binário de 3 bits e em seguida, transformar esse código binário nas sete saídas para o display, para forma símbolos predefinidas pelo sistema.

A seguir, as descrições em detalhes do codificador e decodificador utilizados no sistema.

2.3.1 Codificador de 3 Bits

A tabela verdade do codificador é formado por seis entradas (nível, rega e seletor) e três saídas, dessa forma, a tabela verdade conta 64 possibilidades, assim como consta no Anexo A. Tratado no módulo irrigação e demonstrado no Anexo A, o tipo de rega só acontece um por vez ou nenhum, dessa forma utilizaremos *don't care* para simplificar a expressão booleanas dos bits. A s expressões booleanas simplificadas para os três bits do codificador (B2, B1 e B0) serão expressas a seguir juntamente com seus mapas Karnaugh.

		Bs,Vs						Bs,Vs			
		00	01	11	10			00	01	11	10
M,L	00	1						1			
	01	0	0	0	0			1			
	11	1						0			
	10	1						1			
		Sd,H= 00						Sd,H= 01			
M,L	00	0	1	-	0			0	1	-	0
	01	0	1	-	0			0	1	-	0
	11	0	1	-	0			0	1	-	0
	10	0	1	-	0			0	1	-	0
		Sd,H= 10						Sd,H= 11			

Expressão simplificada Codificador Bit menos significativo (LSB - B0): $\overline{Sd}.\overline{L} +$

$$\overline{Sd}.\overline{H}.M + \overline{Sd}.H.\overline{M} + Sd.Vs$$

		Bs,Vs				Bs,Vs			
		00	01	11	10	00	01	11	10
M,L	00	0	0	0	0	0	0	0	0
	01	1	1	1	1	0	0	0	0
	11	1	1	1	1	0	0	0	0
	10	0	0	0	0	0	0	0	0
		Sd,H= 00				Sd,H= 01			
M,L	00	0	1	-	1	0	1	-	1
	01	0	1	-	1	0	1	-	1
	11	0	1	-	1	0	1	-	1
	10	0	1	-	1	0	1	-	1
		Sd,H= 10				Sd,H= 11			

Expressão simplificada Codificador (B1): $\overline{Sd}.\overline{H}.L + Sd.Vs + Sd.Bs$

		Bs,Vs				Bs,Vs			
		00	01	11	10	00	01	11	10
M,L	00	0	0	0	0	1	1	1	1
	01	0	0	0	0	1	1	1	1
	11	0	0	0	0	1	1	1	1
	10	1	1	1	1	1	1	1	1
		Sd,H= 00				Sd,H= 01			
M,L	00	0	1	-	1	0	1	-	1
	01	0	1	-	1	0	1	-	1
	11	0	1	-	1	0	1	-	1
	10	0	1	-	1	0	1	-	1
		Sd,H= 10				Sd,H= 11			

Expressão simplificada Codificador Bit mais significativo (MSB - B2): $\overline{Sd}.M.\overline{L} + \overline{Sd}.H + Sd.Vs + Sd.Bs$

O esquema lógico pode ser visto na figura 9.

2.3.2 Decodificador para mostrador 7 segmentos

Para o decodificador, as entradas serão os 3 bits do codificador e as saídas são os segmentos A, B, C, D, E, F e G, que compõem o display de 7 segmentos. Na figura 10, demonstra as saídas visuais do display, em ordem de nível d'água (alto, média, baixo, crítico e erro) e tipo de rega (aspersão e gotejamento), com seus respectivos segmentos.

Sabendo a visualização dos dígitos, na figura 11 demonstra a tabela verdade do decodificador. Em seguida, os mapas Karnaugh e expressões simplificadas de cada segmento.

- Mapa Karnaugh (SegA)

		B1,B0			
		00	01	11	10
B2	0	1	1	1	1
	1	0	0	0	0

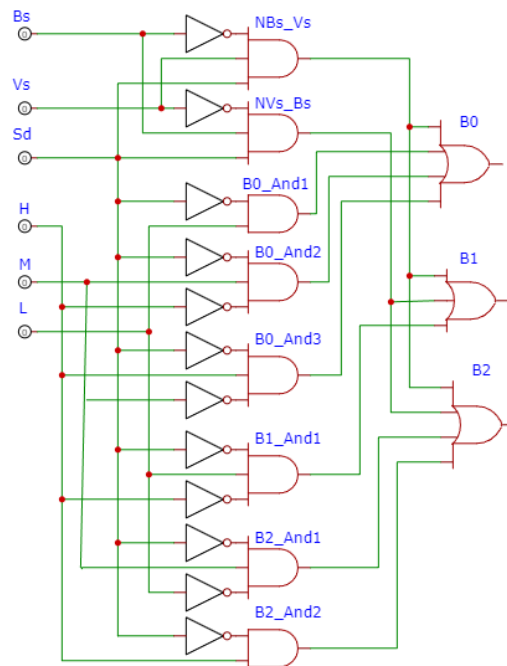


Figura 9 – Esquema Lógico do Codificador

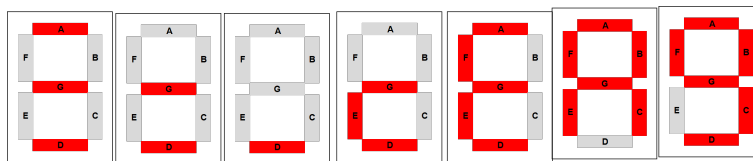


Figura 10 – Visualização dos Dígitos do Display

DECODIFICADOR 3 BITS									
ENTRADAS			SAIDAS						
B2	B1	B0	g	f	e	d	c	b	a
0	0	0	1	1	1	1	1	1	1
0	0	1	0	1	0	0	1	1	1
0	1	0	1	1	1	0	1	1	1
0	1	1	0	1	1	0	1	1	1
1	0	0	0	1	1	0	1	1	0
1	0	1	0	0	0	0	1	1	0
1	1	0	0	0	0	1	0	0	0
1	1	1	0	0	1	0	0	0	0
FUNÇÕES			$B2'B0'$	$B2' + B1'B0'$	$B1'B0' + B1B0 + B2'B0'$	$B2'B1'B0' + B2B1B0'$	$B2' + B1'$	$B2' + B1'$	$B2'$

Figura 11 – Decodificador de 3 Bits

Expressão simplificada decodificador (SegA): $\overline{B2}$

- Mapa Karnaugh (SegB)

		B1,B0			
		00	01	11	10
B2	0	1	1	1	1
	1	1	1	0	0

Expressão simplificada decodificador (SegB): $\overline{B2} + \overline{B1}$

- Mapa Karnaugh (SegC)

		B1,B0			
		00	01	11	10
B2	0	1	1	1	1
	1	1	1	0	0

Expressão simplificada decodificador (SegC): $\overline{B2} + \overline{B1}$

- Mapa Karnaugh (SegD)

		B1,B0			
		00	01	11	10
B2	0	1	0	0	0
	1	0	0	0	1

Expressão simplificada decodificador (SegD): $\overline{B2}.\overline{B1}.\overline{B0} + B2.B1.\overline{B0}$

- Mapa Karnaugh (SegE)

		B1,B0			
		00	01	11	10
B2	0	1	0	1	1
	1	1	0	1	0

Expressão simplificada decodificador (SegE): $\overline{B1}.\overline{B0} + B1.B0 + \overline{B2}.\overline{B0}$

- Mapa Karnaugh (SegF)

		B1,B0			
		00	01	11	10
B2	0	1	1	1	1
	1	1	0	0	0

Expressão simplificada decodificador (SegF): $\overline{B2} + \overline{B1}.\overline{B0}$

- Mapa Karnaugh (SegG)

		B1,B0			
		00	01	11	10
B2	0	1	0	0	1
	1	0	0	0	0

Expressão simplificada decodificador (SegG): $\overline{B2}.\overline{B0}$

O esquema lógico do decodificador pode ser visualizado na figura 12.

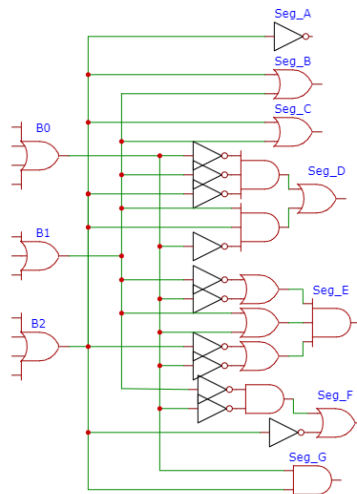


Figura 12 – Esquema Lógico do Decodificador

3 Resultados e Discussões

Utilizando as *chaves HH*, os *LED's* e o mostrador de 7 segmentos conectados a CPLD MAX II EPM240T100C5, foi possível simular fisicamente as entradas dos sensores

e saídas correspondente para cada simulação. Por outro lado, utilizando o simulador ModelSim do Quartus Prime Lite Edition 18.1 através de um Arquivo de Formas de Onda (.vwf), foi possível simular as combinação de entradas e suas saídas correspondente de forma digital. Tendo as duas simulações, os resultados digital puderam ser visualizados em tempo real. A seguir os dois tipos de simulações são demonstrados para as seguinte situações: nível d'água alto e crítico e rega no modo gotejamento e aspersão.

Leve em consideração as correlações de entradas com as *chaves HH* da placa e as correlações de saídas para componentes externos com os *LED's* também da placa, como demonstradas na figura 13.

Entradas						
Us	Ua	T	Sd	H	M	L
CH6	CH5	CH4	CH3	CH2	CH1	CH0

Saídas			
Al	Ve	Bs	Vs
LED [R]	LED0	LED1	LED2

Figura 13 – Correlação de Entradas e Saídas MAX II

3.1 Nível Alto

O nível alto na caixa d'água é alcançado quando todas os sensores de nível estão ativados, ocasionando o desligamento da válvula de entrada de água da caixa e do alarme. Para a visualização do display de 7 segmentos, a chave seletora devera esta com valor logico BAIXO. No contexto da simulação na placa foi necessário que as chaves CH2, CH1, CH0 estivessem na posição de valor lógico ALTO e a chave CH3 na posição de valor lógico BAIXO. As demais chaves não afetam o resultado da visualização no display.

Nas figuras 14 e 15, demonstras as simulações na placa e no modelSim respectivamente.

3.2 Nível Crítico

O nível Crítico da caixa d'água, quando se refere as entradas, tem a relação oposta ao nível Alto, dessa forma, ele é alcançado quando todas os sensores de nível estão desativados, assim acionando a válvula de entrada de água da caixa e do alarme. Para a visualização do display de 7 segmentos, ainda é mantido a chave seletora no valor logico BAIXO. No contexto da simulação na placa foi necessário que as chaves CH2, CH1, CH0 estivessem na posição de valor lógico BAIXO e a chave CH3 na posição de valor lógico BAIXO. As demais chaves também não afetam o resultado da visualização no display.

A demonstração das simulações na placa e no modelSim estão ilustradas a seguir nas figuras 16 e 17, respectivamente.

3.3 Rega Aspersão

A rega no modo aspersão é dada pela combinação de 6 entradas, como pode ser visualizado na sessão 2.2 - *Modulo Irrigacao*. Na simulação na placa apresenta a seguinte combinações: CH3 ligada (Sd = 1); CH2 desligada (H = 0); CH1 desligada (M = 0); CH0

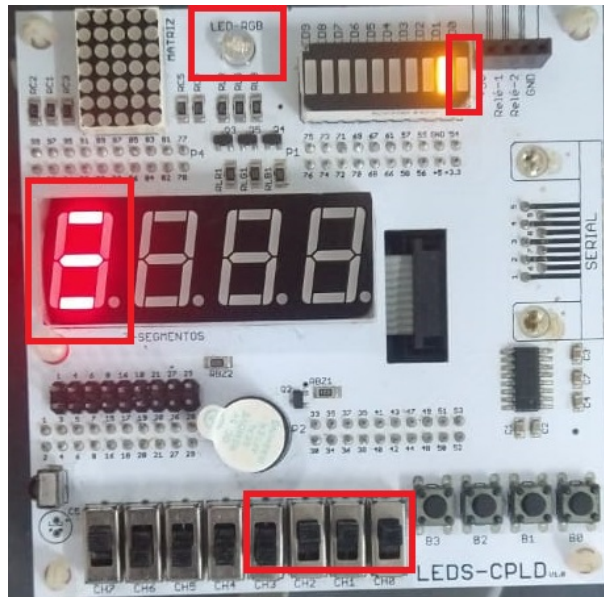


Figura 14 – Simulação na Placa MAX II Nível Alto

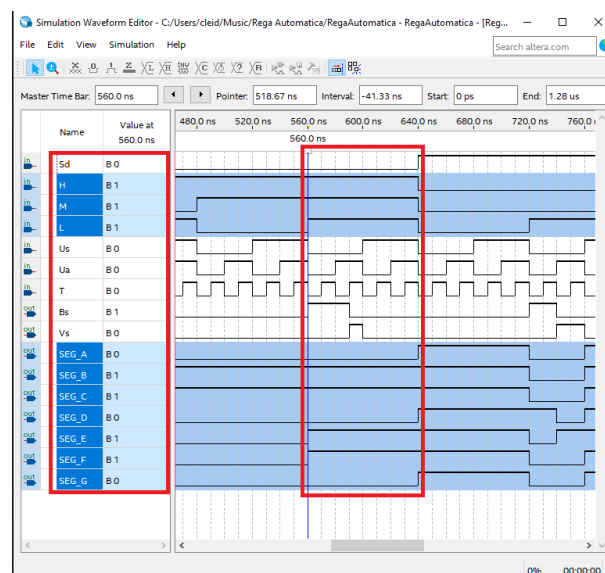


Figura 15 – Simulação ModelSim Nível Alto

ligada ($L = 1$); CH4 desligada ($T = 0$); CH5 desligada ($Ua = 0$) e CH6 desligada ($Us = 0$). No ModelSim, além da combinação de entradas como placa - figura 18, as demais possibilidades também podem ser visualizadas nas marcações da figura 19.

A demonstração das simulações na placa e no modelSim estão ilustradas a seguir nas figuras 18 e 19, respectivamente.

3.4 Rega Gotejamento

A rega no modo gotejamento funciona sob as mesmas entradas do modo de rega aspersão, diferenciando apenas os valores pelos quais ela será ativada. Na simulação na

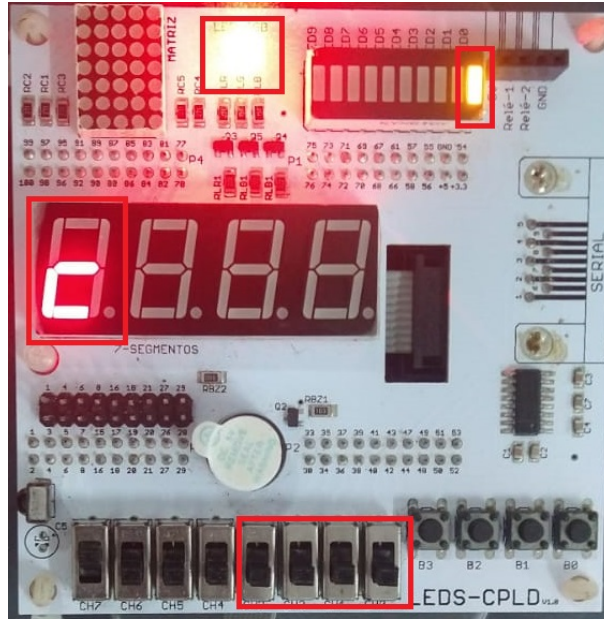


Figura 16 – Simulação na Placa MAX II Nível Crítico

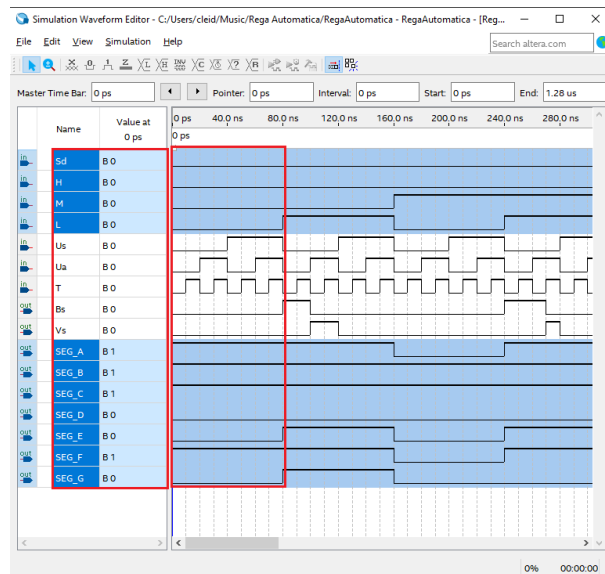


Figura 17 – Simulação ModelSim Nível Crítico

placa apresenta a seguinte combinação: CH3 ligada ($S_d = 1$); CH2 ligada ($H = 1$); CH1 ligada ($M = 1$); CH0 ligada ($L = 1$); CH4 ligada ($T = 1$); CH5 ligada ($U_a = 1$) e CH6 desligada ($U_s = 0$). No ModelSim, além da combinação de entradas como placa - figura 20, as demais possibilidades também podem ser visualizadas nas marcações da figura 21.

Considerações finais

Durante a resolução do problema, algumas escolhas foram feitas com o fim de atingir o menor circuito possível sem deixar de ser coerente com os assuntos aprendidos.

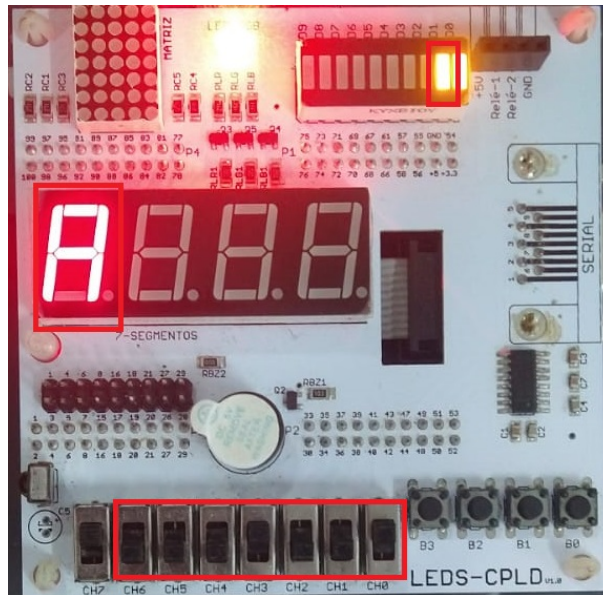


Figura 18 – Simulação na Placa MAX II Rega tipo Aspersão

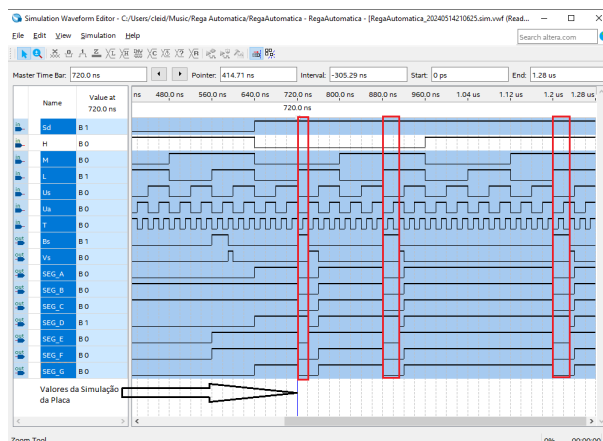


Figura 19 – Simulação ModelSim Rega tipo Aspersão

Inicialmente, foi planejado receber como entrada para o mostrador de 7 segmentos os sinais lógicos altos dos nível alto, médio, baixo e crítico, já excluindo os possíveis erros de medição, juntamente com seletor e sinais lógicos dos dois tipos de rega. A tabela gerada por essa metodologia possuía 128 linhas e seu uso se mostrou inviável. Foi preferível então fazer um codificador com 6 entradas utilizando os sinais de alto, médio e baixo dos próprios sensores.

Outra ideia que se mostrou inviável foi o uso de uma das cores do LED RGB como saída para a válvula de entrada de água, sinalizando que não estava bloqueada. Como o alarme também foi colocado como outra das cores do LED, havia situações em que ambas as cores eram acionadas ao mesmo tempo, o que se mostrou indesejado e possivelmente confuso para um usuário.

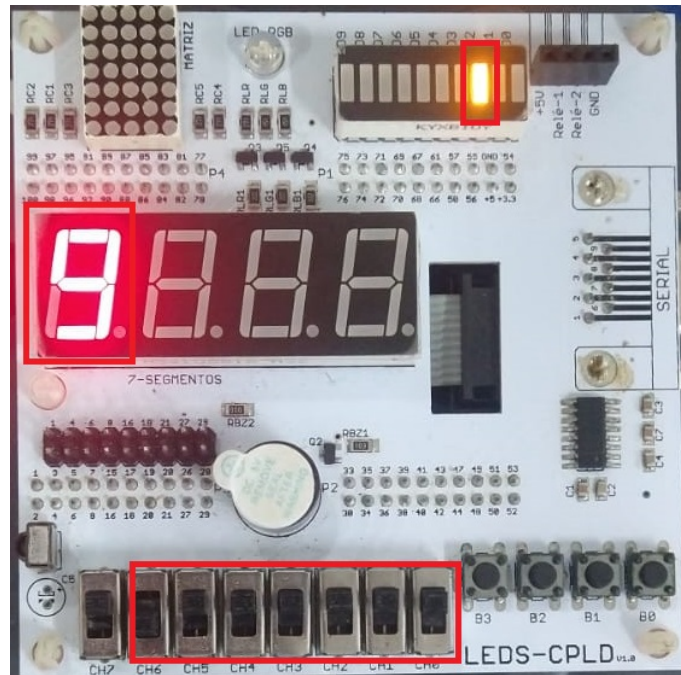


Figura 20 – Simulação na Placa MAX II Rega tipo Gotejamento

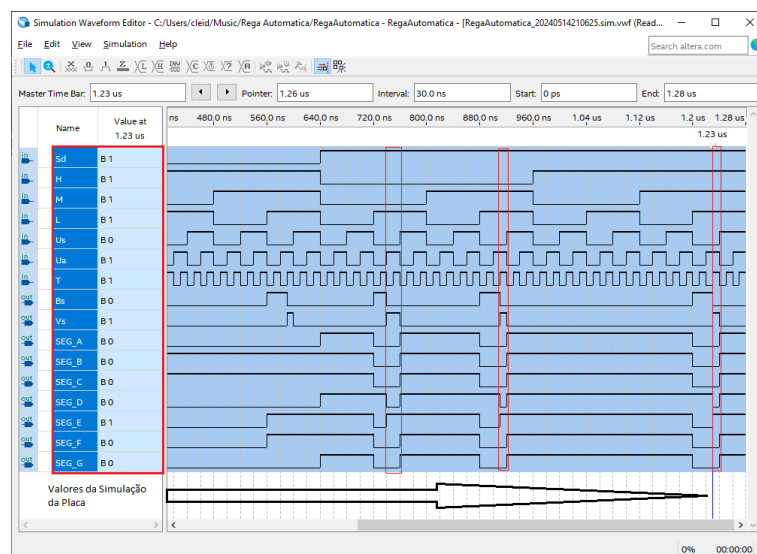


Figura 21 – Simulação ModelSim Rega tipo Gotejamento

Automatic Residential Irrigation System

Equipe: Cleidson Ramos de Carvalho*
Pedro Henrique Vieira Cruz[†]
Pedro Henrique Santos[‡]

2024

Abstract

In a scenario of constant technological evolution, new electronic solutions and systems arise continually. In the field of engineering, these technologies and electronic systems are fundamental for implementing solutions in everyday activities. In this work, the use of a programmable logical device was addressed, to create of a residential automated control system, using a language Verilog description. The implementation was done through a CPLD (Complex Programmable Logic Device) MAX II EPM240T100C5 from Altera, thus having, in a theory, the applicability in irrigation control, which can generate water savings and your energy after implementation.

Key-words: automatic watering. verilog. residential irrigation system.

Referências

FERNANDES, A. L.; TESTEZLAF, R. Fertirrigação na cultura do melão em ambiente protegido, utilizando-se fertilizantes organominerais e químicos. *Revista Brasileira de Engenharia Agrícola e Ambiental*, SciELO Brasil, v. 6, p. 45–50, 2002. Citado na página [1](#).

*cleidson.ramos788@gmail.com

[†]phvcruz@ecom.uefs.br

[‡]pdgbi123@gmail.com

ANEXO A – Tabela Verdade Codificador de 3 Bits

	CODIFICADOR 3 BITS								
	ENTRADAS						SAÍDAS		
Modo	Sd	H	M	L	Bs	Vs	B2	B1	B0
Crítico	0	0	0	0	0	0	0	0	1
Crítico	0	0	0	0	0	1	0	0	1
Crítico	0	0	0	0	1	0	0	0	1
Crítico	0	0	0	0	1	1	0	0	1
Baixo	0	0	0	1	0	0	0	1	0
Baixo	0	0	0	1	0	1	0	1	0
Baixo	0	0	0	1	1	0	0	1	0
Baixo	0	0	0	1	1	1	0	1	0
ERRO	0	0	1	0	0	0	1	0	1
ERRO	0	0	1	0	0	1	1	0	1
ERRO	0	0	1	0	1	0	1	0	1
ERRO	0	0	1	0	1	1	1	0	1
Medio	0	0	1	1	0	0	0	1	1
Medio	0	0	1	1	0	1	0	1	1
Medio	0	0	1	1	1	0	0	1	1
Medio	0	0	1	1	1	1	0	1	1
ERRO	0	1	0	0	0	0	1	0	1
ERRO	0	1	0	0	0	1	1	0	1
ERRO	0	1	0	0	1	0	1	0	1
ERRO	0	1	0	0	1	1	1	0	1
ERRO	0	1	0	1	0	0	1	0	1
ERRO	0	1	0	1	0	1	1	0	1
ERRO	0	1	0	1	1	0	1	0	1
ERRO	0	1	0	1	1	1	1	0	1
ERRO	0	1	1	0	0	0	1	0	1
ERRO	0	1	1	0	1	0	1	0	1
ERRO	0	1	1	1	0	1	1	0	1
ERRO	0	1	1	1	1	0	1	0	1
Alto	0	1	1	1	0	0	1	0	0
Alto	0	1	1	1	0	1	1	0	0
Alto	0	1	1	1	1	0	1	0	0
Alto	0	1	1	1	1	1	1	0	0
Desligado	1	0	0	0	0	0	0	0	0
Vs	1	0	0	0	0	1	1	1	1
Bs	1	0	0	0	1	0	1	1	0
Don't Care	1	0	0	0	1	1	0	0	0
Desligado	1	0	0	1	0	0	0	0	0
Vs	1	0	0	1	0	1	1	1	1
Bs	1	0	0	1	1	0	1	1	0
Don't Care	1	0	0	1	1	1	0	0	0
Desligado	1	0	1	0	0	0	0	0	0
Vs	1	0	1	0	0	1	1	1	1
Bs	1	0	1	0	1	0	1	1	0
Don't Care	1	0	1	0	1	1	0	0	0
Desligado	1	0	1	1	0	0	0	0	0
Vs	1	0	1	1	0	1	1	1	1
Bs	1	0	1	1	1	0	1	1	0
Don't Care	1	0	1	1	1	1	0	0	0
Desligado	1	1	0	0	0	0	0	0	0
Vs	1	1	0	0	0	1	1	1	1
Bs	1	1	0	0	1	0	1	1	0
Don't Care	1	1	0	0	1	1	0	0	0
Desligado	1	1	0	1	0	0	0	0	0
Vs	1	1	0	1	0	1	1	1	1
Bs	1	1	0	1	1	0	1	1	0
Don't Care	1	1	0	1	1	1	0	0	0
Desligado	1	1	1	0	0	0	0	0	0
Vs	1	1	1	0	0	1	1	1	1
Bs	1	1	1	0	1	0	1	1	0
Don't Care	1	1	1	0	1	1	0	0	0
Desligado	1	1	1	1	0	0	0	0	0
Vs	1	1	1	1	0	1	1	1	1
Bs	1	1	1	1	1	0	1	1	0
Don't Care	1	1	1	1	1	1	0	0	0