

文章编号:1673-0291(2005)02-0085-03

# VoIP 语音编解码器的实现与优化

金 辉,陈后金,孙江波

(北京交通大学 电子信息工程学院,北京 100044)

**摘 要:**提出了在 TMS320C6201 上实现了 ITU-T G. 729 语音编解码器的软、硬件设计,给出了 ITU-T G. 729 语音编解码器优化的方法,取得提高语音编解码速度 10 %左右的效果。

**关键词:**语音编码器;数字信号处理;优化

**中图分类号:** TN912. 3 **文献标识码:** B

## Implementation and Optimization of VoIP Speech Codec

JIN Hui, CHEN Hou-jin, SUN Jiang-bo

(School of Electronics and Information Engineering, Beijing Jiaotong University, Beijing 100044, China)

**Abstract:** The paper presents a description of the implementation of the ITU-T G. 729 speech codec based on the Texas Instruments TMS320C6201 digital signal processor. It focuses on optimization of the software to improve the execution speed of the G. 729 codec.

**Key words:** speech codec; DSP; optimization

VoIP(voice over IP)是通过 Internet 进行语音通信最主要的技术.传统的电话网是以电路交换方式传输语音,而 VoIP 是以 IP 分组交换网络为传输平台,对模拟的语音信号进行压缩、打包等一系列的特殊处理,使之可以采用无连接的 UDP 协议进行传输.用 VoIP 技术进行语音传输的数据量较大,并有实时性的要求,目前,Internet 不能满足实时语音通信的要求.解决这一问题的主要途径是采用高效的压缩编码.现在主要的语音编码技术有 ITU-T 定义的 G. 729、G. 723 和 G. 728 等.其中 G. 729 可将经过采样的 64 kbps 语音可以几乎不失真地压缩至 8 kbps,并且能够保证很高的语音质量.

由于语音编解码器的处理延时<sup>[1]</sup>是直接影响到电话的语音质量的因素之一.因此,如何实现一个高速的语音编解码器成为 VoIP 技术发展的关键.本文作者在分析了 G. 729 编解码器的结构和 CS-ACELP 算法原理的基础上,提出了语音编解码器的软、硬件设计.为了减少编解码器的处理时延,通过使用内联函数和软件流水线等优化技术,对软件进

行了优化,取得良好的效果.

ITU-T G. 729 标准采用“共轭结构代数码本激励线性预测”(Conjugate-Structure Algebraic-Code-Excited Linear-Prediction, CS-ACELP)算法来对语音信号进行编码<sup>[2]</sup>.

在开始编码之前,先要对输入的模拟语音信号进行话带滤波,然后以 8 kHz 的频率对其进行采样,并转换为 16 位线性 PCM 码,作为编码器的输入.编码器处理语音的单位是帧,1 帧为 10 ms 语音,即在 8 kHz 采样率下,对每 80 个 16 位线性 PCM 样本进行运算.编码器对每一帧语音进行信号分析,抽出其中的 CELP 模型参数(线性预测滤波器参数,自适应和固定码本索引和增益),对这些参数进行编码和传送.

在解码端,利用这些参数来恢复激励信号和合成滤波器参数.重建语音是使激励信号通过线性预测滤波器后得到的.其中短时滤波器是以 10 阶线性预测滤波器为基础的,而长时合成滤波器是利用自适应码本的方法来实现的.计算出合成语音后,进行

收稿日期:2004-03-27

作者简介:金辉(1979—),男,甘肃兰州人,硕士生, email: jinh2019@sina.com  
陈后金(1965—),男,安徽当涂人,教授,博士生导师.

后置滤波以提高语音质量。

## 1 硬件设计

本文作者使用的 TMS320C6201 是 TI 公司推出的最早实现片内并行处理器的定点 DSP<sup>[3]</sup>。芯片内核采用基于 VelociTITM 先进的 VLIM (Very Long Instruction Word) 体系结构,内部具有 8 个独立的计算单元、32 位数据传输带宽,最高主频为 200 MHz。同时,它还具有 1 Mb 片内 SDRAM、多通道缓冲串口 (McBSP)、主机接口 (HPI) 和多通道 DMA 控制器,完全胜任设计要求。硬件实现框图如图 1 所示。

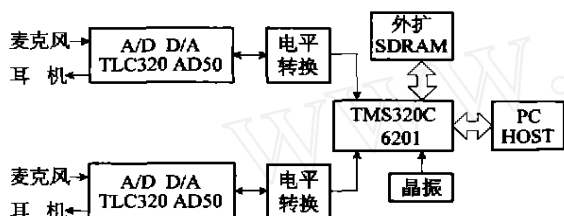


图 1 硬件框图

Fig. 1 Block diagram of hardware

本系统采用 TMS320C6201 与 PC 机并行接口的主从式体系。PC 机为主 CPU, TMS320C6201 为从 CPU。启动时,首先系统复位,对各状态寄存器进行初始化,如设置 HPI 控制寄存器,PC 机通过它可以访问所有的 DSP 内存。然后由 PC 机通过 DMA 口将程序装入 TMS320C6201 存储器中,装载完毕, DSP 全速运行。此时,PC 主机可以查询其运行状态、读取压缩后的 G. 729 码流,也可以送入待解码的 G. 729 码流。系统正常运行时,语音信号由麦克风输入,经 TLC320AD50 转换为数字信号,为了电平匹配,在信号进入 DSP 之前必须经过开关电路的电平转换(5~3.3 V),随后数字语音信号送至的 McBSP 口,对该语音信号进行编码,编码数据通过 DMA 控制器送到主机进行存储。需要解码的数据从主机经过 DMA 控制器送到 DSP 进行解码,解码后获得的语音数字信号经过 McBSP 口送至 TLC320AD50,经过 D/A 变换,形成语音后由耳机输出。

## 2 语音编解码器软件结构及优化

### 2.1 软件结构

编解码器的软件实现主要可分为三大部分。

主模块:负责对 TMS320C6201 及进行初始化,打开中断屏蔽控制寄存器,允许中断请求,进入主循环,开始接收、存储、发送数字语音信号。

基本运算模块:主要完成如有符号数乘法、移位

等基本操作,供语音编解码模块调用。

语音编解码模块:主要完成 G. 729 算法,即语音的编码和解码。语音的编码程序主要由以下 5 个子模块组成:完成采样语音信号的预处理、线性预测分析和 LPC 到 LSP 的转换;完成 LSP 的量化;生成内插后的线性预测编码系数,计算加权语音和搜索开环基音时延;完成闭环分数时延搜索和自适应码本搜索;完成更新码本搜索和滤波器的刷新。软件流程如图 2 所示。

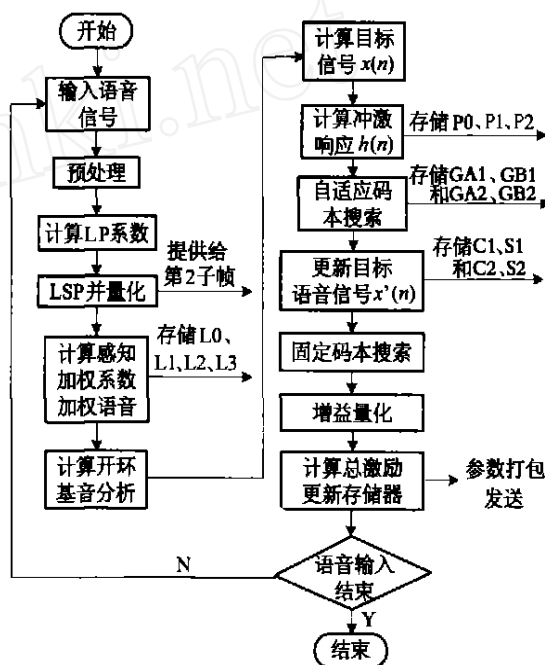


图 2 编码器软件实现流程

Fig. 2 Flowchart of encoder software routine

G. 729 语音解码器程序是编码器的逆过程,主要有两大子模块组成:实现帧系数的恢复;语音的重构和后置滤波。软件流程如图 3 所示。

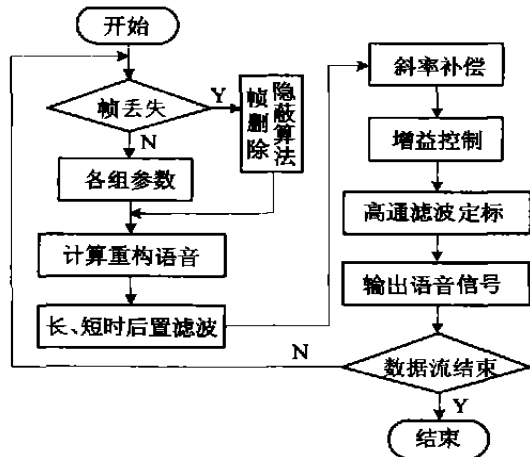


图 3 解码器软件实现流程

Fig. 3 Flowchart of decoder software routine

2.2 优化技术

为了更高效的实现编解码的功能,作者通过以下几种优化技术,对系统软件进行了优化:

(1) 利用 C 语言编译器进行整体优化

通过设定 C 优化编译器编译选项<sup>[4]</sup>,如用汇编源码调试变量优化等,对 C 语言程序可实现整体优化.

(2) 利用内联函数和软件流水线优化

TMS320C62x 编译器提供的内联函数是直接映射为内联的 C6000 指令的特殊函数,可以用它快速优化 C 代码.如在解码算法中,时常需要对计算的结果做饱和的处理.使用内部固有指令 SADD 来完成该算法,比花费两个嵌套的条件判断语句来判断结果是否溢出,再给出相应处理快得多.

(3) 利用线性汇编进行优化

对某些很费时又使用很频繁的模块,一些常用的乘加模块、移位模块等,用线性汇编重新编写,产生的代码效率远高于 C 语言.

例如,在对用于计算输入语音信号通过  $A(z)$  滤波后产生 LPC 残余信息的函数 LP\_Residu() 使用以上方法进行了优化.将函数的原代码中使用 C 语言编写的函数模块如乘法函数 L\_mult(a,b) 等,使用相应的内联函数如 smpy((a),(b)) 等进行改写.同时将两个 for 循环改写为一个,设定工作频率为 200 MHz,C 优化编译器选项为 -pm-op2-o3-oi0-mh-mi-k-q-mw,原程序循环数周期从 372 降低到 302.

3 实验与结果分析

本文作者采用 ITU-T G.729 提供的测试序列对程序的正确性进行了验证,测试通过.为了测试 G.729 语音编解码器的各个模块的优化效果,利用 TMS320C62x 自带的集成开发环境 CCS 进行仿真,

以一段固定时间的语音文件 Voice.AVI,进行主观性能测试,该系统语音质量 MOS 达到 4,同时以优化前后所需的 TMS320C6201 机器周期数为衡量标准进行比较.主要模块优化结果见表 1.

表 1 各模块执行时间比较表

Tab. 1 Cycle for each algorithmic block		
模 块	优化前/ MIPS	优化后/ MIPS
编码器	20.8	17.4
解码器	3.1	2.6
总 计	23.9	20

4 结语

本文作者对 ITU-T G.729 建议采用的 CS-ACELP 算法进行了分析,运用标准 C 语言按照结构化的设计方法实现了 CS-ACELP 算法仿真,利用 ITU-T 提供的标准测试序列验证了其正确性.为高效实现 CS-ACELP 算法,本文作者充分利用 TMS320C6201 的硬件结构和编译系统特点,大大减少 G.729 的编解码延时.该系统实用性非常强,可以应用于 IP 电话和可视电话系统中.

参考文献:

[1] 黄永峰. 因特网语音通信技术及其应用[M]. 北京:人民邮电出版社,2002.  
HUANG Yong-fen. Technology and Application of VoIP [M]. Beijing: Posts & Telecom Press, 2002. (in Chinese)  
[2] ITU-T Recommendation. G.729 Coding of Speech at 8 kbit/s Using Conjugate Structure Algebraic-Code-Excited Linear-Prediction (CS-ACELP) Speech Codec[S]. 1996.  
[3] Texas Instrument Inc. TMS320C62x/ C67x CPU and Instruction Set Reference Guide[S]. 1998.  
[4] Texas Instrument Inc. TMS320C6000 Optimizing Compiler User's Guide [S]. 1999.