

ΕΘΝΙΚΟ ΜΕΤΣΟΒΙΟ ΠΟΛΥΤΕΧΝΕΙΟ

ΣΧΟΛΗ ΗΛΕΚΤΡΟΛΟΓΩΝ ΜΗΧΑΝΙΚΩΝ ΚΑΙ ΜΗΧΑΝΙΚΩΝ ΥΠΟΛΟΓΙΣΤΩΝ ΤΟΜΕΑΣ ΤΕΧΝΟΛΟΓΙΑΣ ΠΛΗΡΟΦΟΡΙΚΗΣ ΚΑΙ ΥΠΟΛΟΓΙΣΤΩΝ

 $\begin{array}{c} \mathsf{EP} \mathsf{\Gamma} \mathsf{A} \mathsf{\Sigma} \mathsf{THPIO} \ \mathsf{Y} \mathsf{\Pi} \mathsf{O} \mathsf{\Lambda} \mathsf{O} \mathsf{\Gamma} \mathsf{I} \mathsf{\Sigma} \mathsf{TIK} \mathsf{\Omega} \mathsf{N} \ \mathsf{\Sigma} \mathsf{Y} \mathsf{\Sigma} \mathsf{THMAT} \mathsf{\Omega} \mathsf{N} \\ \mathsf{www.cslab.ece.ntua.gr} \end{array}$

ΔΙΠΛΩΜΑΤΙΚΕΣ ΕΡΓΑΣΙΕΣ Ακ. Έτος 2010-2011

Μελέτη, αζιολόγηση και βελτιστοποίηση ιεραρχίας μνήμης σε πολυεπεζεργαστικά συστήματα

Εισαγωγή

Οι σύγχρονες αρχιτεκτονικές περιλαμβάνουν μεγάλο αριθμό από επεξεργαστές/νήματα, οι οποίοι μοιράζονται κάποια επίπεδα της ιεραρχίας μνήμης. Η κατασκευή της ιεραρχίας μνήμης έχει μελετηθεί διεξοδικά σε μονοεπεξεργαστικά συστήματα και οι διάφορες λύσεις που είχαν κριθεί ως οι αποδοτικότερες, μεταφέρθηκαν σχεδόν αυτούσιες στα καινούρια πολυεπεξεργαστικά συστήματα. Στα νέα όμως αυτά συστήματα, ο διαμοιρασμός των ανώτερων επιπέδων μνήμης (L1, L2) από περισσότερους επεξεργαστές/νήματα δημιουργεί διαφορετικές συνθήκες και οδηγεί στην εμφάνιση καινούριων προβλημάτων και προκλήσεων. Έτσι, κρίνεται αναγκαία η επαναξιολόγηση της κατασκευής της ιεραρχίας μνήμης και η αναζήτηση καινούριων λύσεων σε διάφορα προβλήματα, από την πολιτική αντικατάστασης μέχρι τον τρόπο κατασκευής της cache και τον χρόνο πρόσβασης (ομοιόμορφος ή μη).

<u>Σκοπός</u>

Σκοπός των προτεινόμενων εργασιών αποτελεί η μελέτη και αξιολόγηση διαφόρων παραμέτρων της cache, όπως για παράδειγμα η πολιτική αντικατάστασης. Η υλοποίηση μιας τυπικής εργασίας περιλαμβάνει :

- ✓ Επιλογή και μελέτη της παραμέτρου (π.χ. πολιτικής αντικατάστασης)
- ✓ Μετρήσεις επίδοσης και καταγραφή προφίλ λειτουργίας της cache.
- ✓ Βελτιστοποίηση/τροποποίηση της παραμέτρου με στόχο την βελτίωση απόδοσης
- ✓ Τελικές μετρήσεις και εξαγωγή συμπερασμάτων.

Ενδεικτικά θέματα για το Ακ. Έτος 2010-2011:

- 1. «Αξιολόγηση πολιτικών καταμερισμού της μνήμης σε πολλαπλούς επεξεργαστές»
- 2. «Αξιολόγηση και βελτίωση της πολιτικής εισόδου (insertion policy) στοιχείων στην cache σε συστήματα πολλαπλών επεξεργαστών»
- 3. «Μελέτη και βελτιστοποίηση των πολιτικών μετακίνησης (migration policies) δεδομένων σε μια NUMA cache σε σύστημα πολλαπλών επεξεργαστών»

Αναφορές

- "Utility-Based Cache Partitioning: A Low-Overhead, High-Performance, Runtime Mechanism to Partition Shared Caches", M. K. Qureshi, Y.N. Patt, MICRO 2006.
- "PPIP: Promotion/Insertion Pseudo-Partitioning of Multi-Core Shared Caches", Y. Xie, G.H. Loh, ISCA 2009.
- "Adaptive Insertion Policies for Managing Shared Caches", A. Jaleel, W. Hasenplaugh, M. Qureshi, J. Sebot, S. Steely Jr., J. Emer, PACT 2008.
- "Analysis of Non-Uniform Cache Architecture Policies for Chip-Multiprocessors Using the Parsec Benchmark Suite", J. Lira, C. Molina, A. Gonzalez
- "SP-NUCA: A Cost Effective Dynamic Non-Uniform Cache Architecture", J. Merino, V. Puente, P. Prieto, J. A. Gregorio, Computer Architecture News, vol. 32, no. 2, May 2008.

Προαπαιτούμενες γνώσεις και γνώση που θα αποκτηθεί

Για την εκπόνηση των διπλωματικών εργασιών απαιτούνται τα εξής :

- Καλή γνώση προγραμματισμού (ειδικότερα σε C/C++)
- Καλή γνώση αρχιτεκτονικής υπολογιστών

Κατά τη διάρκεια της διπλωματικής εργασίας θα αποκτηθεί γνώση των χαρακτηριστικών των νέων πολυεπεξεργαστικών συστημάτων καθώς και στον σχεδιασμό της ιεραρχίας μνήμης

Σχετικά Μαθήματα

Αρχιτεκτονική Υπολογιστών Προηγμένα Θέματα Αρχιτεκτονικής Υπολογιστών

Επικοινωνία

Νεκτάριος Κοζύρης, Αναπλ. Καθηγητής (<u>nkoziris@cslab.ece.ntua.gr</u>) Κωστής Νίκας (<u>knikas@cslab.ece.ntua.gr</u>) Νίκος Αναστόπουλος (<u>anastop@cslab.ece.ntua.gr</u>)