

浙江大学

实验报告

专业: XXXXXXXXXXXXXXXXXXXX

姓名: XXXXXXXXXXXXXXXXXXXX

学号: XXXXXXXXXXXXXXXXXXXX

日期: XXXXXXXXXXXXXXXXXXXX

地点: XXXXXXXXXXXXXXXXXXXX

课程名称: 电路与电子技术实验I 指导老师: XXXXXX 成绩: ____分

实验名称: 集成触发器应用 实验类型: 个人实验

姓名: XXXXXX 学号: XXXXXXXXXXXX 同组学生姓名: 无

目录:

一、实验目的和要求

二、实验内容和原理

三、主要仪器设备

四、操作方法和实验步骤

五、实验数据记录和处理

六、实验结果与分析

七、讨论、心得

电路与电子技术实验报告

实验10—集成触发器应用

一、实验目的和要求

实验目的

1. 掌握集成触发器的功能测试方法；
2. 熟悉触发器的两种触发方式（电平触发和边沿触发）及其触发特点；
3. 掌握集成触发器的简单应用。

实验要求

1. 请不要带食物进入实验室，更不允许在实验室用餐；
2. 请勿大声喧哗，不要随意走动，不要私自更换实验设备；
3. 请听从实验指导老师的安排，独立完成实验；
4. 实验完毕请关闭电源，万用电表用完后关闭电源归还，并摆放整齐；整理实验桌面，保持实验室整洁；
5. 请注意用电安全，包括人身安全和设备安全；
6. 文明实验。

二、实验内容和原理

实验内容

1. 测试 74LS74 和 74LS107 的逻辑功能；
2. $D \rightarrow T'$ 、 $JK \rightarrow T'$ 、 $D \rightarrow JK$ 的转换实验；
3. 用双D触发器设计一个单发脉冲发生器。

实验原理

- 1. 74LS74 型双D触发器——异步置位、复位；上升沿触发。
状态方程： $Q^{n+1} = D$
- 2. 74LS107 型双JK触发器——带清除；主从触发，下降沿触发。
状态方程： $Q^{n+1} = J\overline{Q}^n + \overline{K}Q^n$

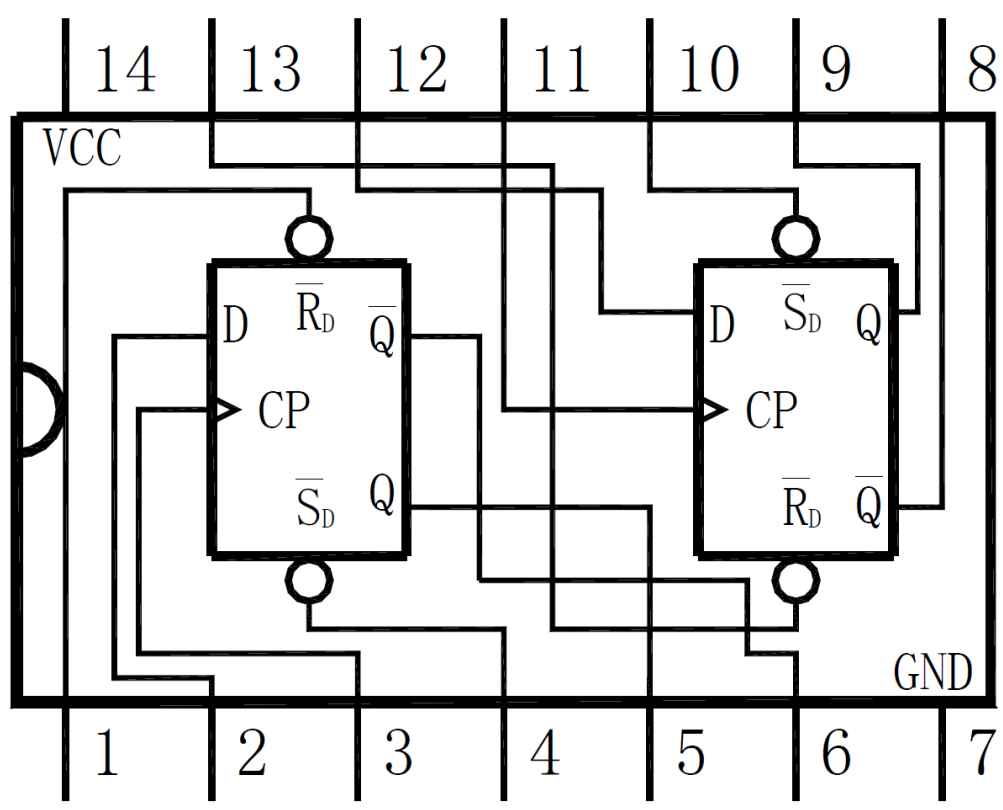
三、主要仪器设备

74LS74 型双D触发器和 74LS107 型双JK触发器。

四、操作方法和实验步骤

实验任务1：测试 74LS74 和 74LS107 的逻辑功能

对于 74LS74 型双D触发器，其引脚排列如下：



74LS74 型双D触发器的引脚排列图

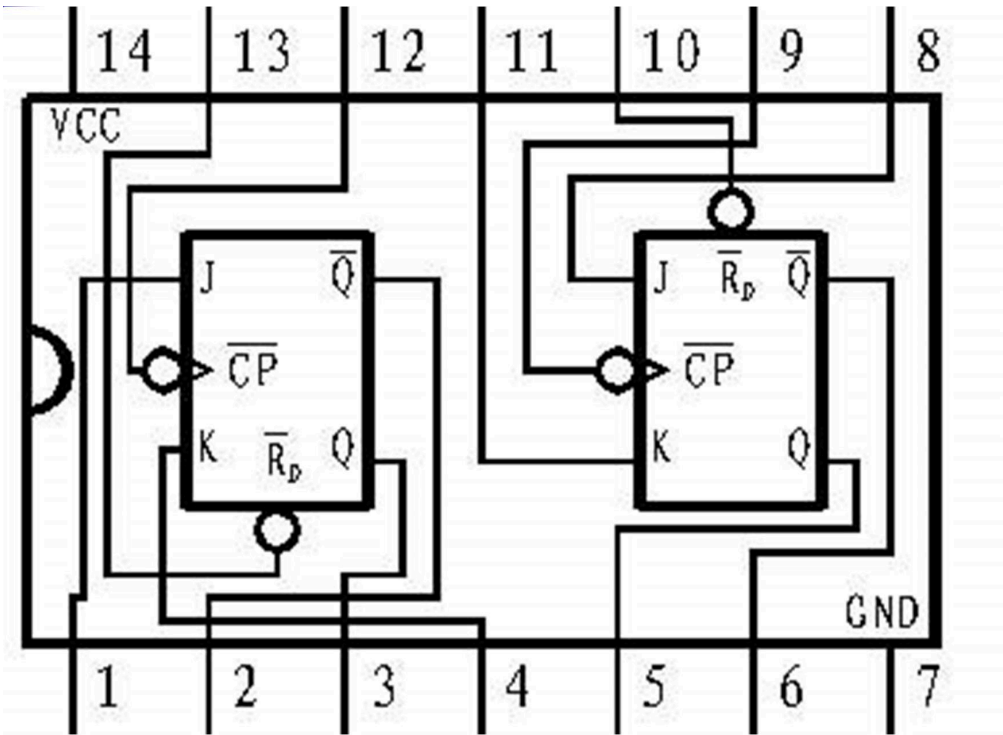
对之进行测试，得到如下真值表：

$\overline{S_D}$	$\overline{R_D}$	CP	D	Q	\overline{Q}	备注
0	1	×	×	1	0	置位

$\overline{S_D}$	$\overline{R_D}$	CP	D	Q	\overline{Q}	备注
1	0	×	×	0	1	清零
0	0	×	×	1*	1*	禁用，不确定
1	1	↑	1	1	0	D触发器，置位
1	1	↑	0	0	1	D触发器，复位
1	1	0	×	Q_0	$\overline{Q_0}$	D触发器，保持

可见，74LS74 型芯片中的D触发器的功能符合我们的预期。

对于 74LS107 型双JK触发器，其引脚排列如下：



74LS107 型双JK触发器的引脚排列图

对之进行测试，得到如下真值表：

$\overline{R_D}$	\overline{CP}	J	K	Q	\overline{Q}	备注
0	×	×	×	0	1	清零

$\overline{R_D}$	\overline{CP}	J	K	Q	\overline{Q}	备注
1	↓	0	0	Q_0	$\overline{Q_0}$	JK触发器，保持
1	↓	1	0	1	0	JK触发器，置位
1	↓	0	1	0	1	JK触发器，复位
1	↓	1	1	$\overline{Q_0}$	Q_0	JK触发器，翻转
1	1	×	×	Q_0	$\overline{Q_0}$	保持

可见，74LS107 型芯片中的JK触发器的功能符合我们的预期。

实验任务2：触发器功能的转换

我们知道，如果要将某种功能的触发器转换成另一种功能的触发器，可以在触发器外添加适当的组合逻辑电路来实现。而组合逻辑电路的实现，应该由各种触发器的状态方程所导出。

给出本实验中涉及到的三种触发器的状态方程如下：

D触发器：

$$Q^{n+1} = D$$

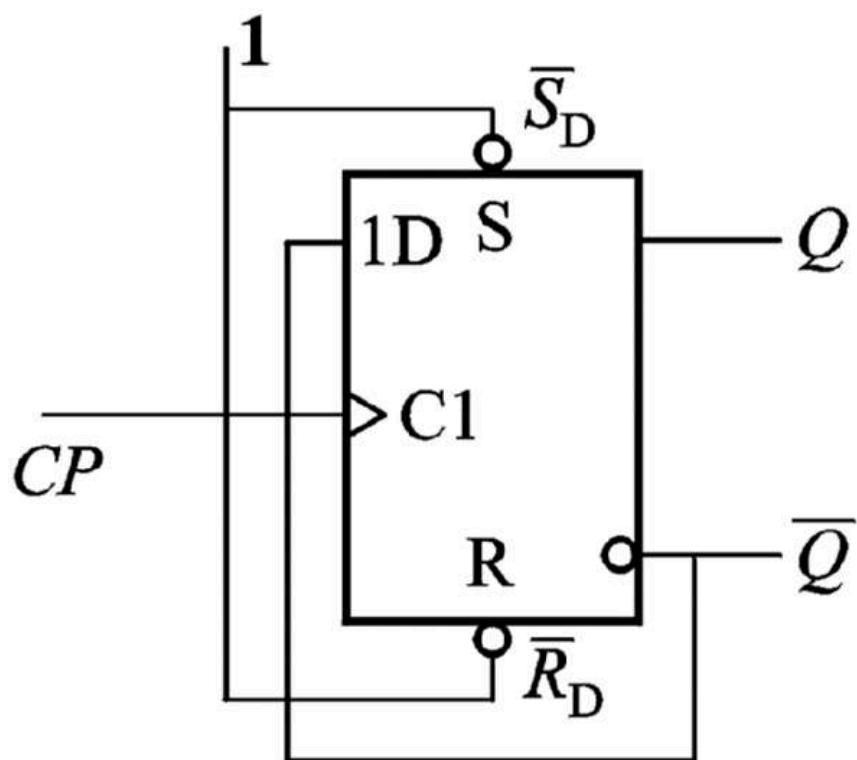
T'触发器：

$$Q^{n+1} = \overline{Q^n}$$

JK触发器：

$$Q^{n+1} = J\overline{Q^n} + \overline{K}Q^n$$

首先考虑将D触发器转换成T'触发器。对比两者的状态方程，显然，我们只需要令D触发器的输入D是当前的反变量输出 $\overline{Q_n}$ ，于是不难理解下面的接线图：



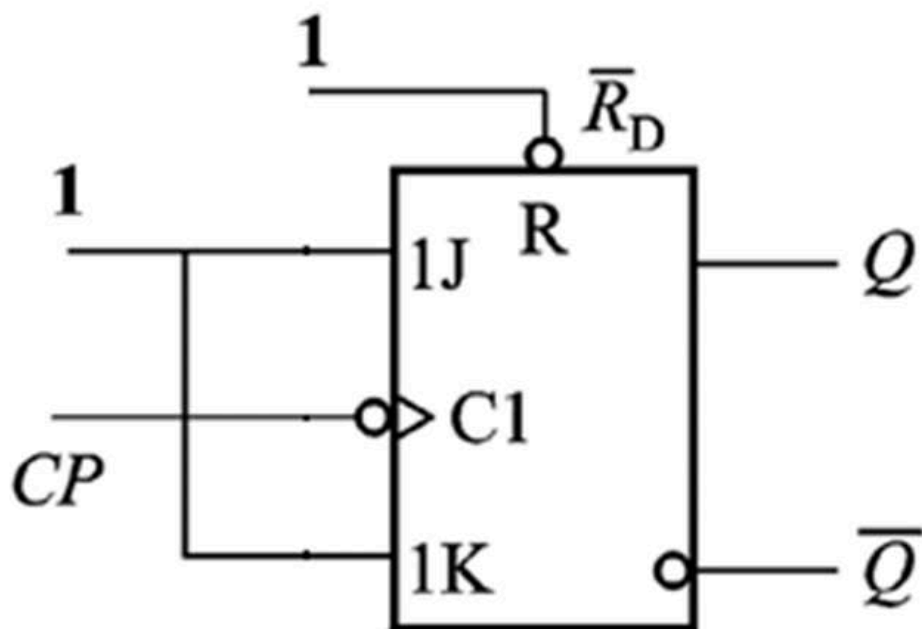
D触发器转换成T'触发器的接线示意图

上图中CP可接1Hz或2Hz信号或手动逻辑开关，未用到的 \overline{R}_D 和 \overline{S}_D 端应接电源或高电平以防干扰。

下文中涉及到的相应信号均按此要求连接，下面不再重复。

连接完毕以后，手动调试，记录转换后触发器的功能表格（见[实验数据记录和处理](#)部分）。

接下来，我们来考虑将JK触发器转换成T'触发器。对比两者的状态方程，我们需要令 $J = K = 1$ 即可（或者说，T'触发器实现的功能就是JK触发器的“翻转”功能，于是不难理解 $J = K = 1$ ）。接线十分简单：



D触发器转换成T'触发器的接线示意图

连接完毕以后，手动调试，记录转换后触发器的功能表格（见[实验数据记录和处理](#)部分）。

最后，我们来考虑将D触发器转换成JK触发器。对比两者的状态方程，我们需要令 $D = J\overline{Q}^n + \overline{K}Q^n$ 。由于我们没有或门，所以需要对该表达式进行处理。有如下两种处理方式：

$$D = J\overline{Q}^n + \overline{K}Q^n = \overline{\overline{J\overline{Q}^n + \overline{K}Q^n}} = \overline{\overline{J\overline{Q}^n} \cdot \overline{\overline{K}Q^n}} = \overline{\overline{J\overline{Q}^n} \cdot KQ^n}$$

对于 $D = \overline{\overline{J\overline{Q}^n} \cdot KQ^n}$ ，我们可以使用 74LS55 型与或非门集成芯片和

74LS00 型与非门集成芯片实现；对于 $D = \overline{\overline{J\overline{Q}^n} \cdot KQ^n}$ ，我们可以仅使用

74LS00 型与非门集成芯片实现。

在本实验中，我们采取 $D = \overline{\overline{J\overline{Q}^n} \cdot KQ^n}$ 的实现方式，按下图接线：

测试无误后进行波形测试：

将**手控**脉冲和**系列**脉冲都接1024Hz信号，用示波器观察脉冲CP端和输出 Q_1 端，以及输出 Q_1 端和输出 Q_2 端的波形，并分别拍照记录。

记录的波形图见[实验数据记录和处理](#)部分。

五、实验数据记录和处理

对于D和JK触发器转换而来的T'触发器，转换后，经过我们测试记录得到的真值表均如下：

\overline{CP}	Q^n	Q^{n+1}	备注
↓	1	0	翻转
↓	0	1	翻转
↑	1	1	保持（未激活）
↑	0	0	保持（未激活）

对于使用D触发器转换而来的JK触发器，我们得到的真值表如下：

CP	\overline{K}	J	K	Q^n	Q^{n+1}	备注
↓	0	1	1	0	1	翻转
↓	0	1	1	1	0	翻转
↓	1	1	0	1	1	置一
↓	1	1	0	0	1	置一
↓	0	0	1	1	0	置零
↓	0	0	1	0	0	置零

CP	\overline{K}	J	K	Q^n	Q^{n+1}	备注
↓	1	0	0	1	1	保持
↓	1	0	0	0	0	保持
↑	×	×	×	Q^n	Q^n	$Q^{n+1} = Q^n$, 保持（未激活）

对于单发（次）脉冲发生器，我们得到的波形图如下：



单发（次）脉冲发生器波形图一
黄色（CH1）为 CP ，紫色（CH2）为 Q_1



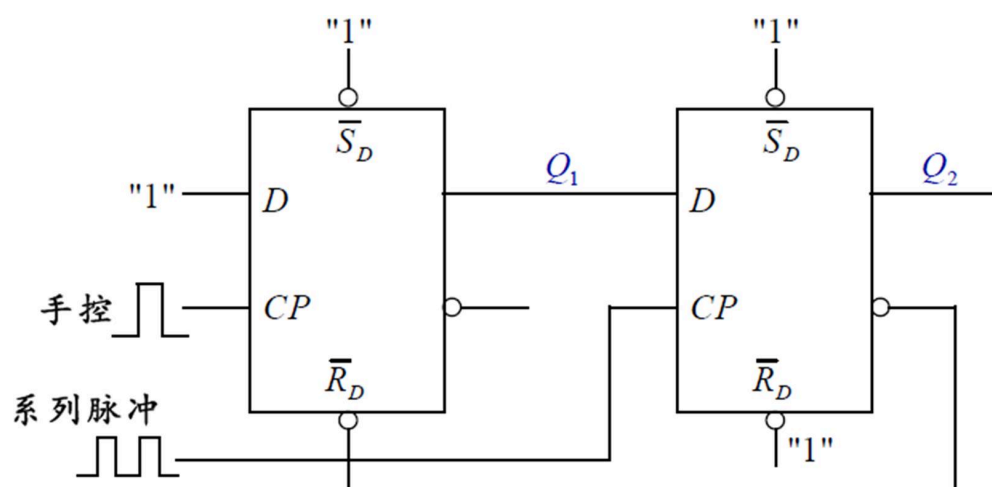
单发（次）脉冲发生器波形图二
黄色（CH1）为 Q_1 ，紫色（CH2）为 Q_2

六、实验结果与分析

从上面的[实验数据记录和处理](#)部分，我们已经能够说明，我们的实验均产生了正确结果。

下面就单发（次）脉冲发生器电路的工作原理给出具体分析：

重新给出接线图：



用双D触发器实现单发（次）脉冲发生器接线图

首先给定初态： $Q_1 = Q_2 = 0$

当**手控端**给出上升沿时， Q_1 将被置为1。等到**系列脉冲**给出上升沿时， Q_2 也将被置为1，**输出脉冲开始**，同时由于 $\overline{Q_2}$ 为0， Q_1 将被清零。由于我们的D触发器是异步清零，所以此时即使**手控端**再给出上升沿， Q_1 也将保持为0，而无法被置为1。这种情况将一直持续到**下一个系列脉冲的上升沿**。当**下一个系列脉冲**的上升沿到来时，由于 Q_1 一直保持为0（一直被异步清零）， Q_2 将被置为0，**输出脉冲结束**，同时 $\overline{Q_2}$ 变为1，对于 Q_1 的异步清零解除，但在下一个**手控端**的上升沿到来之前， Q_1 将一直继续保持为0。如果在下一个**手控端**的上升沿到来之前继续遇到**系列脉冲**的上升沿，由于 Q_1 仍然保持为0，所以本就为0的 Q_2 将继续被置为0，输出状态不会改变，也就是**一个手控端的上升沿只能产生一个输出脉冲**。而现在这个状态就又回到了初态 $Q_1 = Q_2 = 0$ 。于是整个装置继续等待下一个**手控端**的上升沿，直到下一个**手控端**的上升沿到来，整个过程将重复。

经过了上面的分析，现在让我们来总结一下：输出脉冲产生的原因是**手控端**给出了一个上升沿（一个**脉冲**），并且**一个手控端的上升沿只能产生一个输出脉冲**，当输出为1（正在给出脉冲）时，**手控端**给出的脉冲无效。**输出脉冲开始**的时间是**系列脉冲的上升沿**，**输出脉冲结束**的时间是**下一个系列脉冲的上升沿**，所以 Q_2 输出保持高电平的时间（即**输出脉冲的长度**）是一个**系列脉冲的周期**。

综上所述，我们实现的单发（次）脉冲发生器的功能是：每当**手控端**给出一个上升沿（一个**脉冲**），输出端将给出一个固定长度的脉冲，输出脉冲的长度为**系列脉冲的一个周期长度**，在输出为1（正在输出脉冲）期间，**手控端**的上升沿无效。

七、讨论、心得

本次实验，我们测试了触发器的功能，并做了触发器的功能转换，初步应用触发器进行了时序电路的设计并分析了简单时序电路的功能。

通过本次实验，我们对于基本触发器的功能有了更深入的认识，还巩固了逻辑电路的测试、调试方法并练习了波形分析。