RK809
电源管理系统
应用手册

PRELIMINARY CONFIDENTIAL

V1.1

2020-03-10

Fuzhou Rockchip Electronics Co.Ltd

修改记录

日期	版本	说明
2018-08-05	1.0	初始定义
2019-07-10	1.01	修改 16 页笔误（2 秒强制关机改为 6 秒）
2020-03-10	1.1	修正 BUCK5 输出电流

目录

1 概述 (SUMMARY)

RK809 是一款高性能 PMIC 集成 Audio Codec 产品，面向单节锂离子电池（包括锂离子及锂聚合物）中需要多路输出的多核处理器应用，可以提供完整的电源和音频解决方案，外围应用简单。

RK809 集成了 5 路大电流 BUCK，9 个 LDO，库仑计，RTC 及可调上电时序等功能。RK809 还集成了音频编解码器，MIC 输入，Head-Phone 输出，Class D 功放输出，I2S 接口等一整套完整的音频系统。

RK809 还集成了一个电量计。通过采用自有专利技术的算法，该电量计可以根据不同电池的充放电特性曲线，精确地测量电池电量，并把电池电量信息通过 I2C 接口提供给系统主芯片。其它功能包括对过度放电电池的小电流充电，电池温度检测，充电安全定时器，和芯片热保护等。

大多数输出通道的电压都可以由 I2C 调整；输入端都做了软启动功能，大大减少对前端供电电源的电流冲击；补偿电路都集成到芯片内部，不需要外部电阻电容等额外器件。采用 2MHz 的开关频率，DCDC 等可以采用更小体积的电感，并且集成了所有功率开关，不需要外部功率 MOSFETs，肖特基二极管等，使 PCB 板更为简洁，因而大大节省了系统成本。

高时钟稳定度的 RTC 功能，可以为处理器提供时钟计时、定时等功能。

完整并且高性能的音频系统集成在 RK809 中，大大减小了应用外围电路。该音频系统支持灵活的采样率配置，24bits 高性能 DAC 解码器以及高性能 Head-Phone 和 Class D 功放集成提供高质量的音频输出；同样 24bits 高性能 ADC 编码器以及 MIC/PGA 集成提供高质量的录音功能。

RK809 采用 QFN40 7mmx7mm（pitch 0.40）封装。

2 特点 (FEATURES)

- 输入范围: 2.7V 到 5.5V
- 精准的电量计
- 实时时钟（RTC）
- 小于 40uA 的极低待机电流 (在 32KHz 时钟频率下)
- 纹波控制架构提供优异的瞬态响应
- 可通过 I2C 编程的输出电平和上电时序控制
- 自主 IP 的高转换效率电路架构
- 真实地 HeadPhone 驱动
- 1.3W ClassD 功放驱动
- 高性能音频编解码器 CODEC
  - 内部锁相环
  - 支持microphone输入
  - 支持I2S音频数据接口
  - 支持可编程模拟数字增益
  - 采样率可达192KHz
  - 提供主机从机模式
  - 支持PDM模式(external input PCLK)
  - 支持24bits和16bits分辨率
- 供电电源:
  - 通道1: 同步降压DC－DC转换器, 2.5A max
  - 通道2: 同步降压DC－DC转换器, 2.5A max
  - 通道3: 同步降压DC－DC转换器, 1.5A max
  - 通道4: 同步降压DC－DC转换器, 1.5A max
  - 通道5: 同步降压DC－DC转换器, 2.5A max
  - 通道6, 通道7,通道9~通道14:低压差电压调制器, 400mA max
  - 通道8: 低噪声，高电源抑制比低压差电压调制器, 100mA max
- 固定及可编程可选择的电源启动时序控制
- 封装: 7mm x 7mm QFN68

3 典型应用图（TYPICAL APPLICATION）

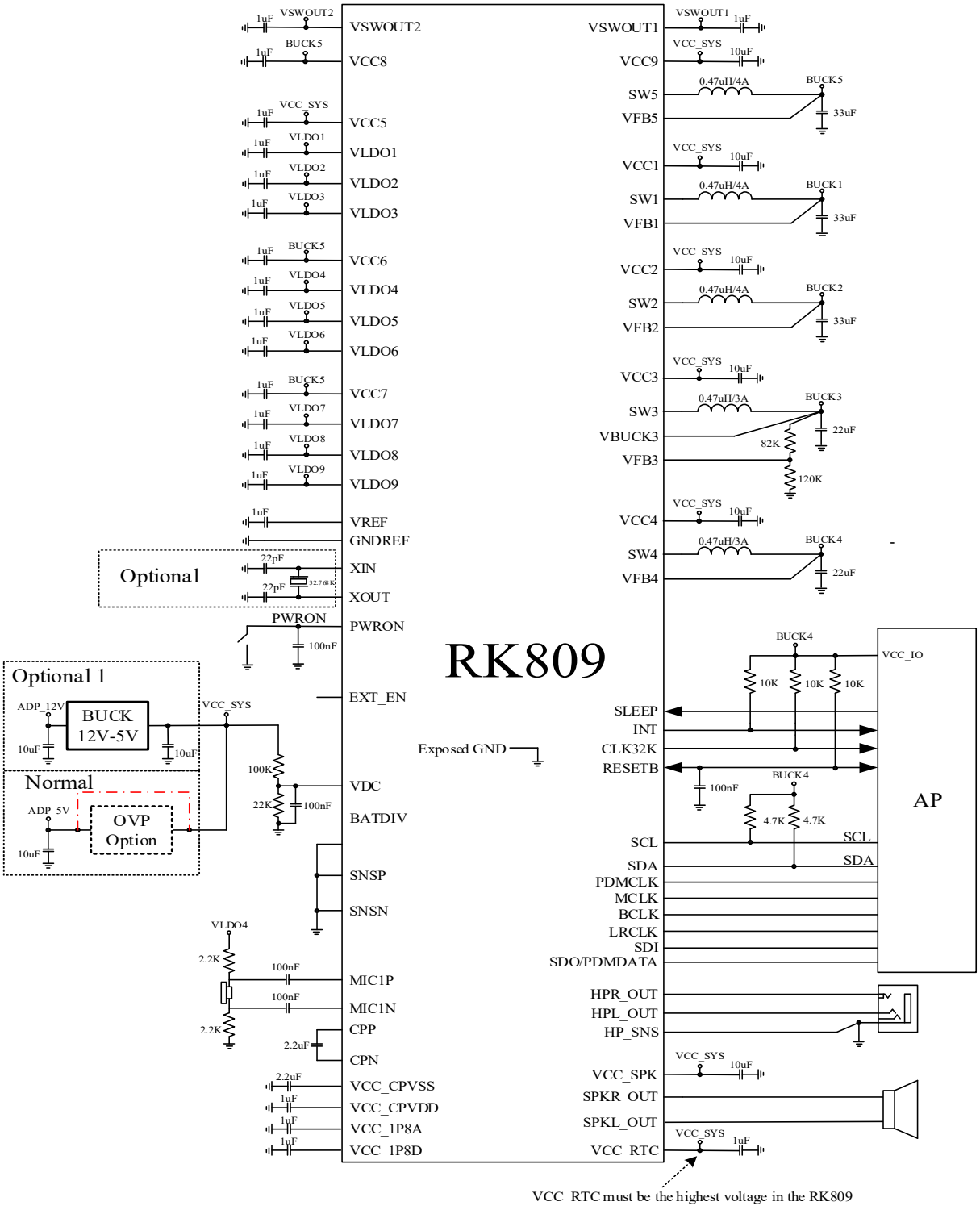


图 3-1 RK809 无电池典型应用图

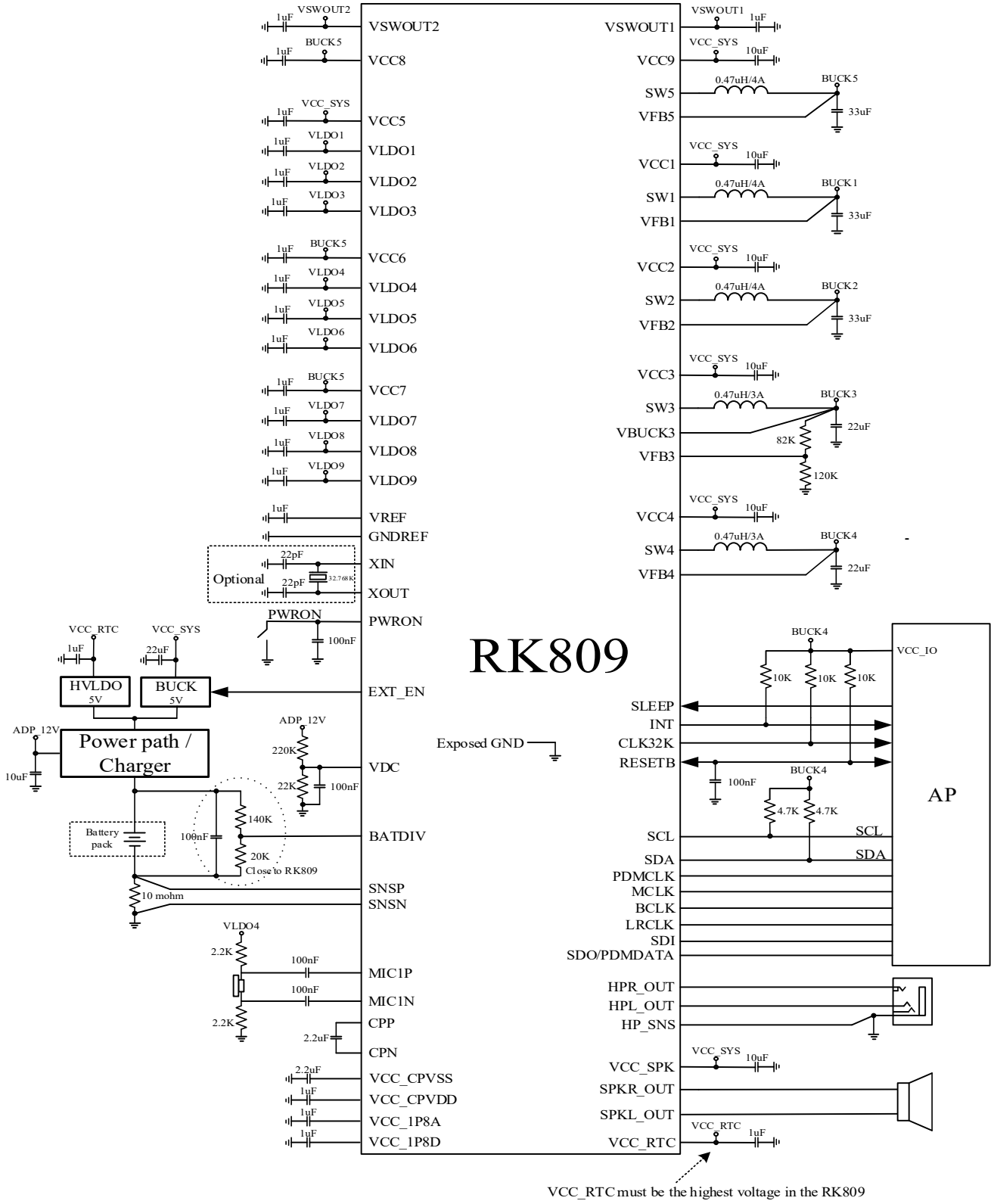


图 3-2 RK809 两节电池典型应用图

4 封装管脚图 (PIN DESCRIPTION)

QFN68 7mm x 7mm, pitch0.35mm

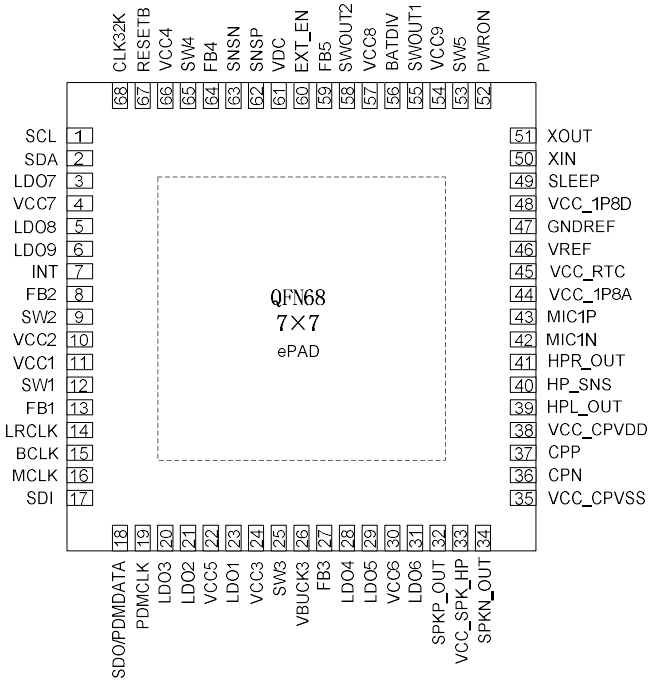


图 4-1 封装管脚图

5 管脚功能定义 (PINOUT DEFINITION)

表 1 管脚功能定义

PIN NO	PIN NAME	PIN DESCRIPTION
1	SCL	I2C clock input
2	SDA	I2C data input and output
3	LDO7	LDO7 output
4	VCC7	Power supply of LDO7/8/9
5	LDO8	LDO8 output
6	LDO9	LDO9 output
7	INT	Interrupt request pin, open drain
8	FB2	Output feedback voltage of buck2
9	SW2	Switching node of buck2
10	VCC2	Power supply of buck2
11	VCC1	Power supply of buck1
12	SW1	Switching node of buck1

PIN NO	PIN NAME	PIN DESCRIPTION
13	FB1	Output feedback voltage of buck1
14	LRCLK	The I2S framing clock
15	BCLK	The I2S bit clock
16	MCLK	The I2S main clock input pin
17	SDI	The I2S DAC input data
18	SDO/PDMDATA	The I2S ADC output data/PDM Data for the DSADC
19	PDMCLK	PDM CLK for the DSADC OUTPUT
20	LDO3	LDO3 output
21	LDO2	LDO2 output
22	VCC5	Power supply of LDO1/2/3
23	LDO1	LDO1 output
24	VCC3	Power supply of buck3
25	SW3	Switching node of buck3
26	VBUCK3	Output voltage of buck3
27	FB3	Output feedback voltage of buck3
28	LDO4	LDO4 output
29	LDO5	LDO5 output
30	VCC6	Power supply of LDO4/5/6
31	LDO6	LDO6 output
32	SPKP_OUT	Positive speaker driver output
33	VCC_SPK_HP	Power supply for speaker and charger pump
34	SPKN_OUT	Negative speaker driver output.
35	VCC_CPVSS	Negative power supply for the headphone
36	CPN	Negative switching node of the charger pump
37	CPP	Positive switching node of the charger pump.
38	VCC_CPVDD	Positive power supply for the headphone
39	HPL_OUT	Left channel output of the headphone
40	HP_SNS	Reference ground for the headphone
41	HPR_OUT	Right channel output of the headphone
42	MICIN	Negative input of the Microphone
43	MICIP	Positive input of the Microphone
44	VCC_1P8A	Power supply for internal 1.8V analog circuit
45	VCC_RTC	Power supply filter
46	VREF	Internal reference voltage
47	GNDREF	Reference ground
48	VCC_1P8D	Power supply for internal 1.8V digital circuit
49	SLEEP	Sleep mode control input

PIN NO	PIN NAME	PIN DESCRIPTION
50	XIN	32.768KHz crystal oscillator input
51	XOUT	32.768KHz crystal oscillator output
52	PWRON	Power on key input, active low, internal 17k resistor pull high to VCC_RTC
53	SW5	Switching node of BUCK5
54	VCC9	Power supply of buck5 and SWOUT1
55	SWOUT1	Power switch out 1
56	BATDIV	Divided voltage of positive battery
57	VCC8	Power supply of SWOUT2
58	SWOUT2	Power switch out 2
59	FB5	Output feedback voltage of buck5
60	EXT_EN	Enable Signal for external high voltage BUCK
61	VDC	If it exceeds 0.55V for the first time, it will start the PMIC(rising edge triggering start).And it is connected to the divider of external power supply generally.
62	SNSP	Bat charging and discharging sense current positive pin
63	SNSN	Bat charging and discharging sense current negative pin
64	FB4	Output feedback voltage of buck4
65	SW4	Switching node of buck4
66	VCC4	Power supply of buck4
67	RESETB	Reset pin after power on, active low
68	CLK32K	32.768KHz clock output, open drain
Exposed pad	Exposed ground	Ground

6 应用信息 (APPLICATIONS INFORMATION)

6.1 BUCK1/2

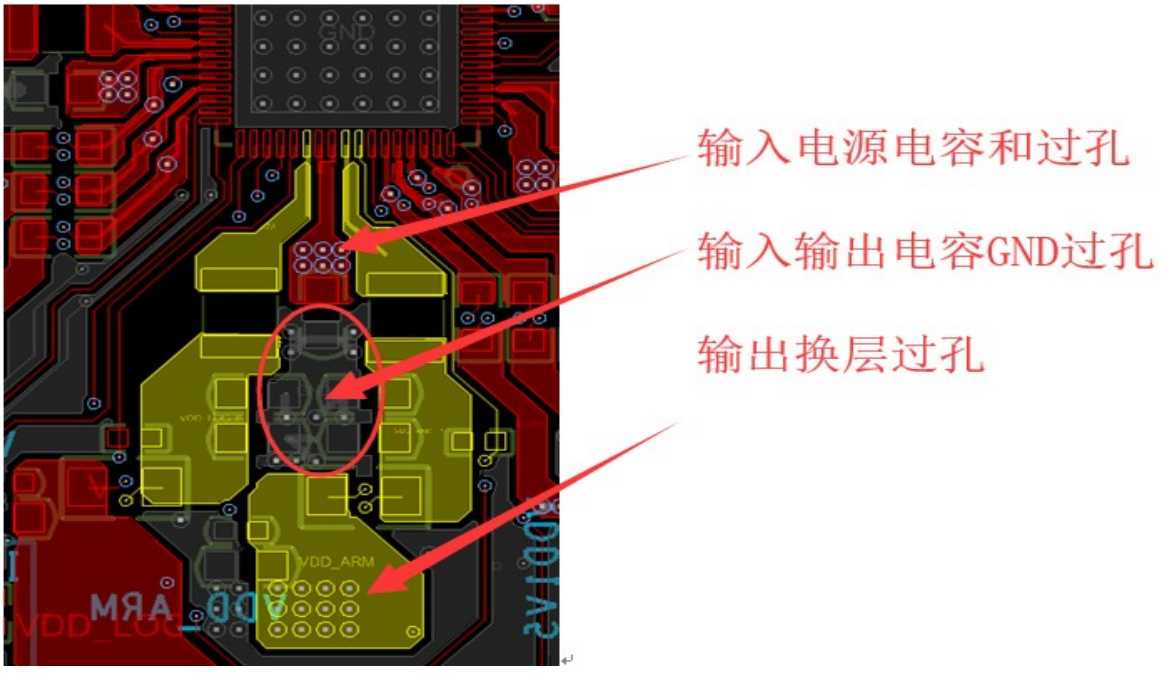
由于高度集成后，BUCK1/2 的外围连接将非常简单，只需要连接输入电容，输出电容和电感即可。

输入电容建议：BUCK1/2 的输出满载电流为 2.5A，为了更好地滤掉输入纹波电流，建议输入电容不小于 10uF，耐压值不小于 6.3V。

输出电容建议:为了输出稳态纹波,环路稳定性和瞬态响应速度综合考虑,建议输出电容不小于 22uF，耐压值不小于 6.3V。

电感建议：由于满载电流为 2.5A，开关频率 2MHz，取电感电流纹波为满载纹波的 40%左右，建议选择电感感值为 0.47uH。电感峰值电流限流值最大可设置为 4A，因此选择电感的饱和电流应当大于 4.5A。为了达到更好的转换效率，选择电感 DCR 小于 20mΩ。

PCB 设计建议：在 PCB 设计时，输入电容必须离芯片尽可能近，输入电容与 VCC1/2 和 GND 的连接环路尽可能小。应当保证 SW1/2 的走线尽可能短，防止对其他模块造成干扰；VFB1/2 走线应当尽量避免离 SW1/2 太近。 对于需要打过孔的地方，VCC1/2 至少需要 3 个 05/03 的过孔，VBUCK1/2 至少需要 5 个 05/03 的过孔。特别注意输入输出电容的 GND 端要有和正端一样多数量的过孔，才能起到比较好的虑波效果。



RK809 的 BUCK 采用纹波控制架构，其瞬态响应性能较峰值电流模式控制更优，并且，其输出电容较峰值电流模式控制更小，节省成本。

6.2 BUCK3

由于高度集成后，BUCK3 的外围连接将非常简单，只需要连接输入电容，输出电容和电感和反馈分压电阻即可。$V_{OUT}=0.8*(1+R_H/R_L)$,其中 R_H 为上分压电阻，R_L 为下分压电阻。(BUCK3 也可以选择内部分压模

式，由寄存器选择，此时 VBUCK3 和 FB3 接一起)

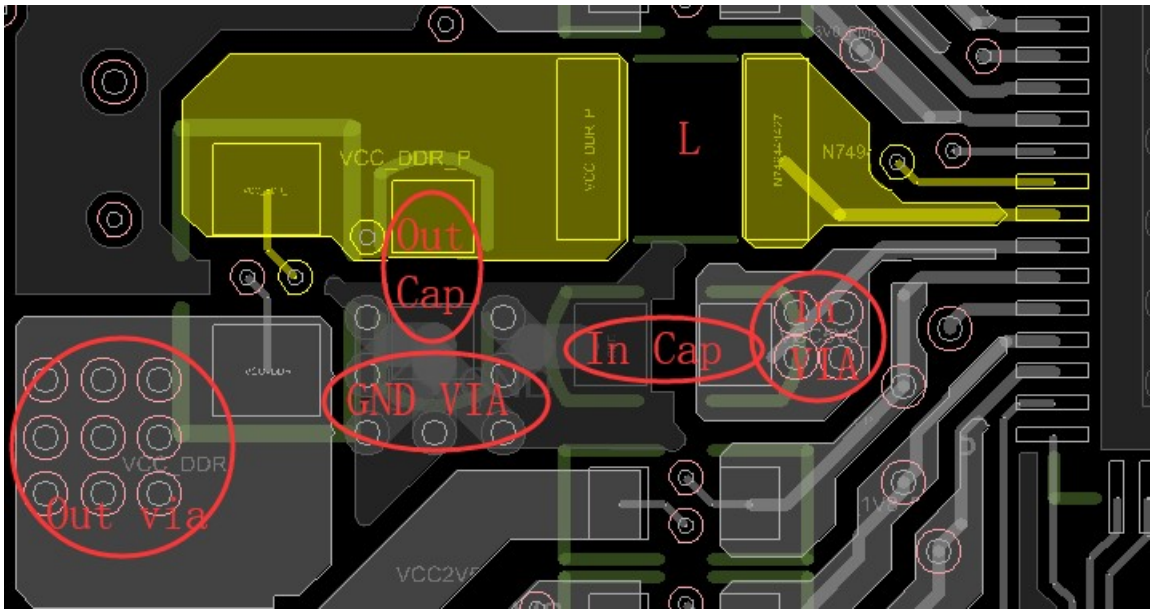
输入电容建议：BUCK3 的输出满载电流为 1.5A，为了更好地滤掉输入纹波电流，建议输入电容不小于 10uF，耐压值不小于 6.3V。

输出电容建议:为了输出稳态纹波,环路稳定性和瞬态响应速度综合考虑,建议输出电容不小于 22uF，耐压值不小于 6.3V。

电感建议：由于满载电流为 1.5A，开关频率 2MHz，取电感电流纹波为满载纹波的 40%左右，建议选择电感感值为 0.47uH 或者 1.0uH。电感峰值电流限流值最大可设置为 3A，因此选择电感的饱和电流应当大于 3.5A。为了达到更好的转换效率，选择电感 DCR 小于 20mΩ。

分压电阻建议：参考电压为 0.8V，选择分压电阻 $R_H=(V_{BUCK3}-0.8)*R_L/0.8$,$R_H$ 和 R_L 分别为分压上拉和下拉电阻,阻值选择建议在 10KΩ 到 1MΩ 之间。例如 V_{BUCK3} 设计为 1.25V,R_L 选择 100KΩ 时,R_H 则为 56.2KΩ。

PCB 设计建议：在 PCB 设计时，输入电容必须离芯片尽可能近，输入电容与 VCC3 和 GND 的连接环路尽可能小。应当保证 SW3 的走线尽可能短,防止对其他模块造成干扰;VFB3 走线应当尽量避免离 SW3 太近。对于需要打过孔的地方，VCC3 至少需要 2 个 05/03 的过孔，VBUCK3 至少需要 3 个 05/03 的过孔。



6.3 BUCK4

由于高度集成后，BUCK4 的外围连接将非常简单，只需要连接输入电容，输出电容和电感即可。

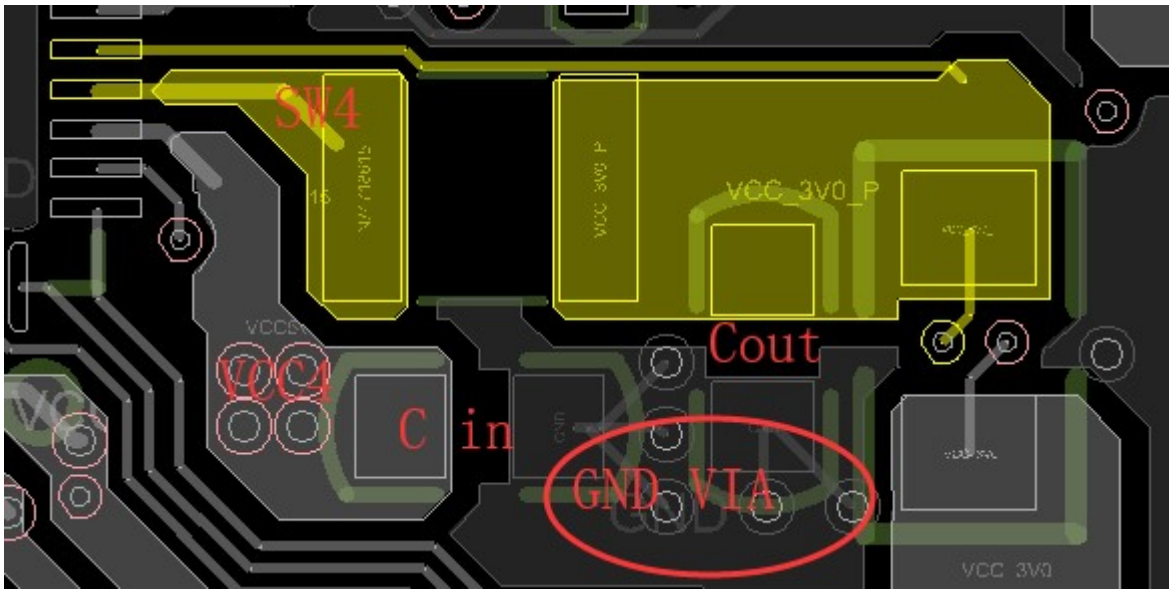
输入电容建议：BUCK4 的输出满载电流为 1.5A，为了更好地滤掉输入纹波电流，建议输入电容不小于 10uF，耐压值不小于 6.3V。

输出电容建议:为了输出稳态纹波,环路稳定性和瞬态响应速度综合考虑,建议输出电容不小于 22uF，耐压值不小于 6.3V。

电感建议：由于满载电流为 1.5A，开关频率 2MHz，取电感电流纹波为满载纹波的 40%左右，建议选择电感感值为 0.47uH 或者 1uH。电感峰值电流限流值最大可设置为 3.5A，因此选择电感的饱和电流应当大于 4A。为了达到更好的转换效率，选择电感 DCR 小于 20mΩ。

PCB 设计建议：在 PCB 设计时，输入电容必须离芯片尽可能近，输入电容与 VCC4 和 GND 的连接环路

尽可能小。应当保证 SW4 的走线尽可能短，防止对其他模块造成干扰；VFB4 走线应当尽量避免离 SW4 太近。对于需要打过孔的地方，VCC4 至少需要 2 个 05/03 的过孔，VBUCK4 至少需要 3 个 05/03 的过孔。



6.4 BUCK5

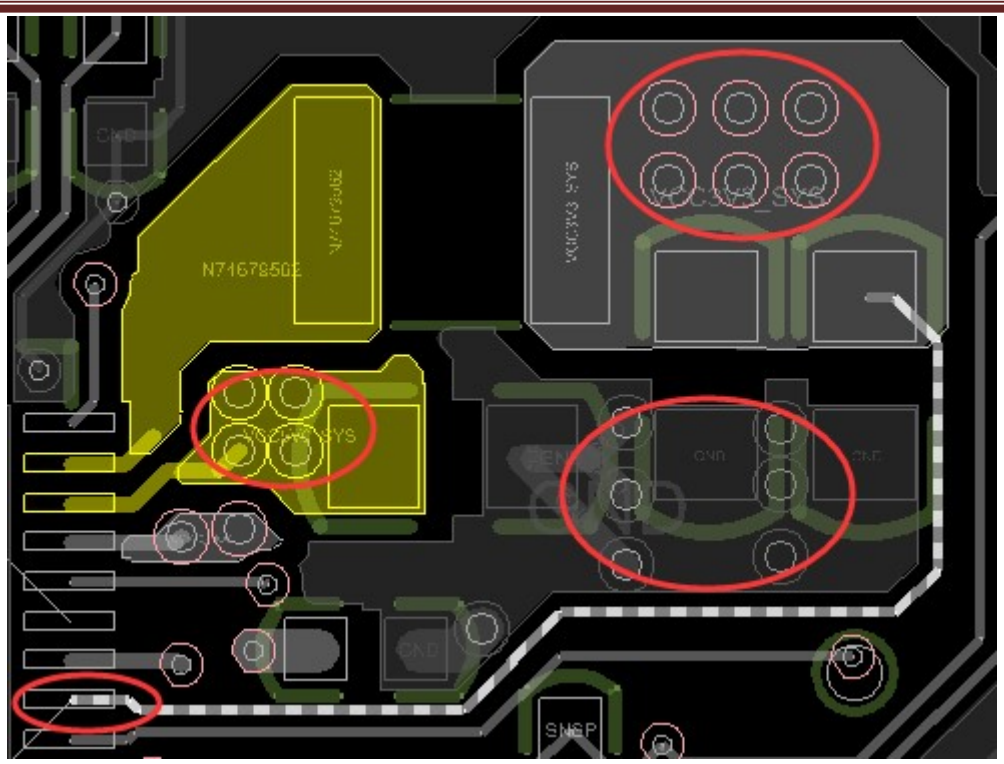
由于高度集成后，BUCK5 的外围连接将非常简单，只需要连接输入电容，输出电容和电感即可。

输入电容建议：BUCK5 的输出满载电流为 2.5A，为了更好地滤掉输入纹波电流，建议输入电容不小于 10uF，耐压值不小于 6.3V。

输出电容建议：为了输出稳态纹波，环路稳定性和瞬态响应速度综合考虑，建议输出电容不小于 33uF，耐压值不小于 6.3V。

电感建议：由于满载电流为 2.5A，开关频率 2MHz，取电感电流纹波为满载纹波的 40%左右，建议选择电感感值为 0.47uH 或者 1uH。电感峰值电流限流值最大可设置为 4A，因此选择电感的饱和电流应当大于 4A。为了达到更好的转换效率，选择电感 DCR 小于 20mΩ。

PCB 设计建议：在 PCB 设计时，输入电容必须离芯片尽可能近，输入电容与 VCC9 和 GND 的连接环路尽可能小。应当保证 SW5 的走线尽可能短，防止对其他模块造成干扰；VFB5 走线应当尽量避免离 SW5 太近。对于需要打过孔的地方，VCC9 至少需要 2 个 05/03 的过孔，VBUCK5 至少需要 3 个 05/03 的过孔。



6.5 LDO

RK809 集成了 9 路 LDO，LDO1、LDO2、LDO4、LDO5、LDO6、LDO7、LDO8 和 LDO9 可以带 400mA 负载，输出电容建议选择 1.0uF，耐压值为 6.3V。LDO3 是低噪声的 LDO，满载 100mA，输出电容建议选择 1.0uF，耐压值为 6.3V。LDO1、LDO2 和 LDO3 共用一个输入电源 VCC5，建议加 1.0uF 输入电容，耐压值为 6.3V。LDO4、LDO5 和 LDO6 共用一个输入电源 VCC6，建议加 1.0uF 输入电容，耐压值为 6.3V。LDO7、LDO8 和 LDO9 共用一个输入电源 VCC7，建议加 1.0uF 输入电容，耐压值为 6.3V。

RK809 集成的 LDO 优化了环路补偿，只需要 1.0uF 输出电容就能稳定，节省成本。

6.6 电量计

RK809 的电量计采用库伦积分和开路电压的算法，结合了库伦积分法在大电流的情况下准确的优点，又兼顾了小电流情况下开路电压法更精准的特性。

电量计核心算法：RK809 实时采集电池电流计算实时积分，实时得到电量，并计算得到 SOC。

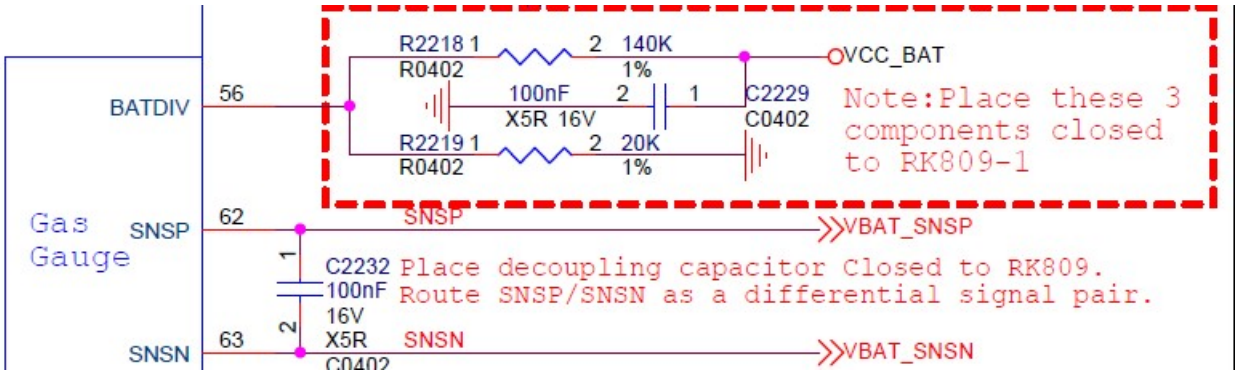
当开机时，假如关机下的时间足够长（认为电池退出极化），则把 OCV 寄存器值通过查表法更新 SOC。当系统电流较小时，如 AP 在 SLEEP 下，当采集到的电流足够小时，RK809 将会更新 RELAX 电压和 RELAX 电流。软件检测到 RELAX 电压电流更新标志位变高时，可用该电压作为电池的开路电压（OCV），通过查表更新 SOC。

当充电器把电池从 20%电量以下充满至 100%电量时，并且有两个 RELAX 电压值时，将会更新总电池电量 FCC。

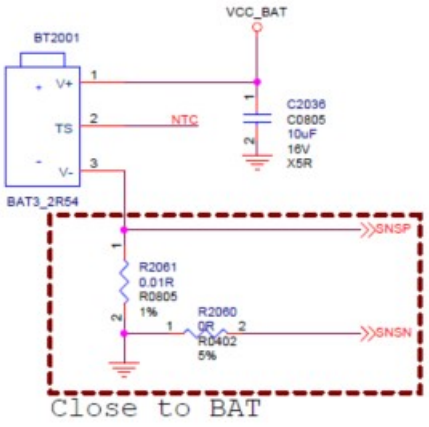
电量计使用注意事项：

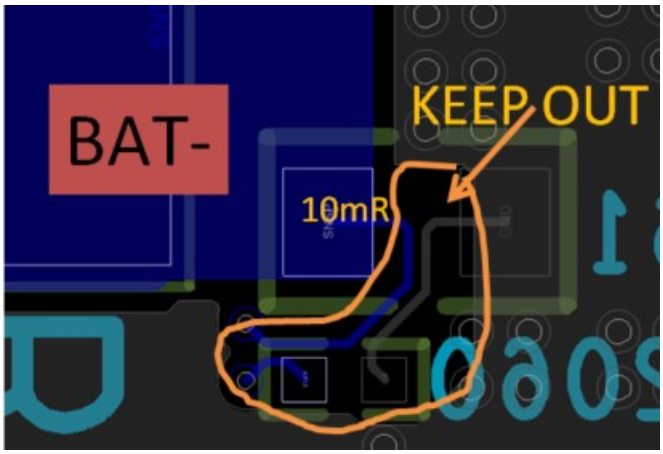
1. 没有用电量计时 56、62、63 直接接地，不能悬空。

2. 56、62、63 接的分压电阻和滤波电容尽量靠近芯片放。



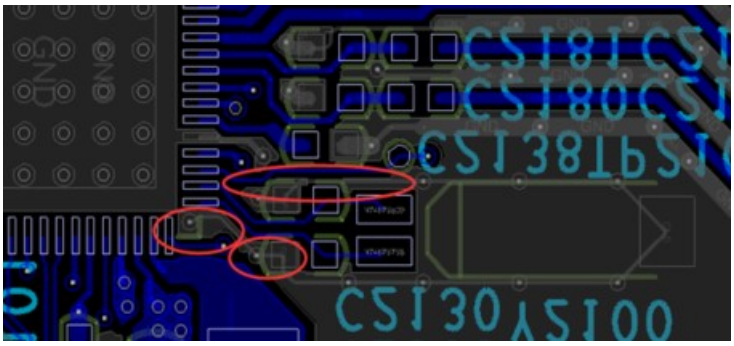
3. 10mR 电流采样电阻应该放在电池座旁边(不是靠近 RK809),尽量缩短电池负端的的回流路径。
4. SNSN,SNSP 两个网络要分别接 10mR 电阻的两端，为了防止铺铜时 SNSN 被 GND 包围短路，原理图上放了一个 0R 请靠近 10mR 放置，并在接地端做 KEEPOUT。





6.7 晶体振荡器

晶振电路是敏感电路，PCB 设计时必须离各路 SW1，SW2，SW3，SW4 和 SW5 较远。**为了防止干扰，XIN 和 XOUT 用地线隔离设计是必要的。**



6.8 开关机条件

VDC 开机流程：

1、 VCC_RTC 有电，一般大于 3.0V
2、 VDC 脚高于 0.55V
3、 EXT_EN 输出高电平
4、 VCC9 在 EXT_EN 输出高电平的 1.5mS 内电压超过 3.0V（否则不开机）
5、 芯片启动上电流程，各个 LDO 和 DCDC 按时序分别上电
6、 开机后 VDC 可以拉低或保持高电平，不再影响开机状态。

PWRKEY 开机流程：

1、 VCC_RTC 有电，一般大于 3.0V
2、 PWRON 脚拉低超过 500mS
3、 EXT_EN 输出高电平
4、 VCC9 在 EXT_EN 输出高电平的 1.5mS 内电压超过 3.0V（否则不开机）
5、 芯片启动上电流程，各个 LDO 和 DCDC 按时序分别上电

ALARM 开机流程：

1、 VCC_RTC 有电，一般大于 3.0V
2、 ALARM 定时时间到，并开启定时开机功能
3、 EXT_EN 输出高电平
4、 VCC9 在 EXT_EN 输出高电平的 1.5mS 内电压超过 3.0V（否则不开机）
5、 芯片启动上电流程，各个 LDO 和 DCDC 按时序分别上电

关机：

1、 VCC9 电压低于欠压设计值
2、 I2C 命令关机
3、 超温保护关机（145 度）
4、 PowerKey 长按超过 6 秒强制关机。

6.9 芯片电源

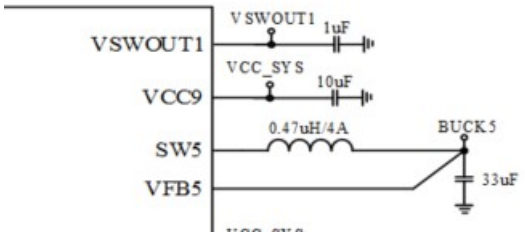
VCC_RTC ：（Pin45）是 RK809 芯片内部数字逻辑、部份模拟控制及 RTC 时钟供电引脚 ，该脚设计时要求供电电压必须是 RK809 所有供电脚中的最高电压（或是大于 Vmax-0.3V）。所以 VCC_RTC 必须最先上电，或和其它电源一起上电，不允许出现 VCC_RTC 没电而其它电源先供电的情况。

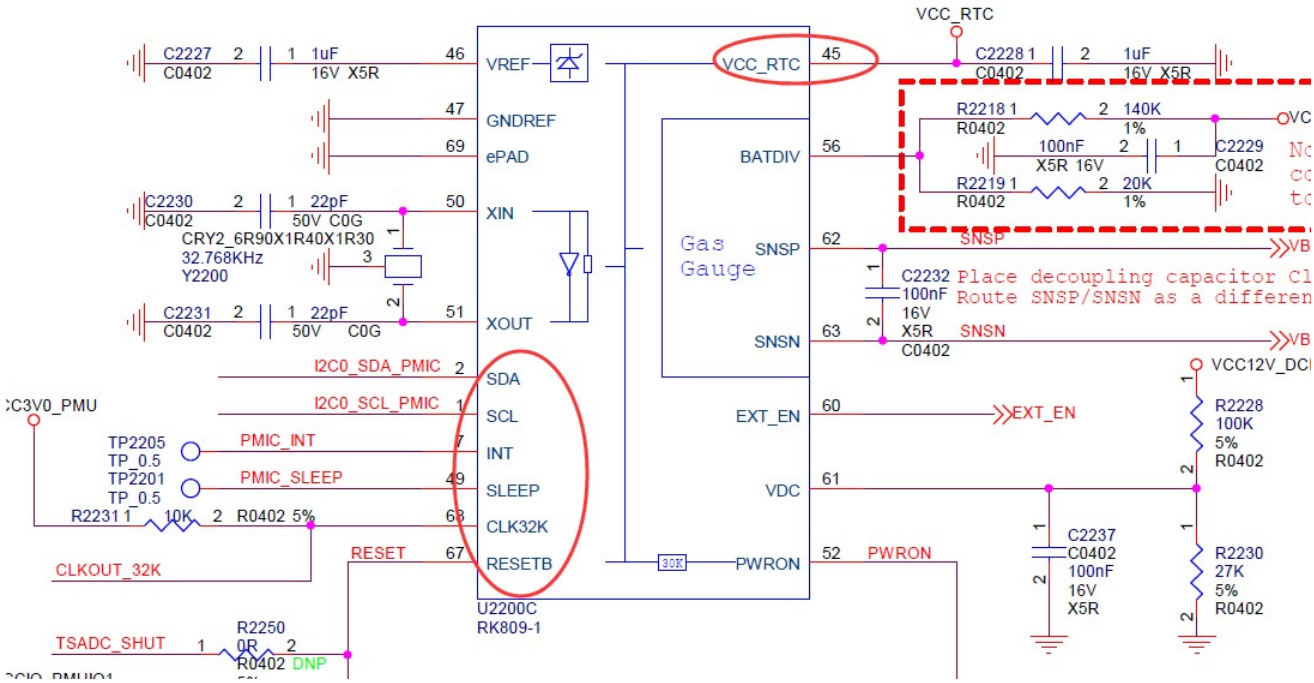
GPIO：SDA\SCL\INT \CLK32K\RESETB 这几个 GPIO 是开漏输出的，允许输入的最高电压是 VCC_RTC 的电压。SCL\SDA\SLEEP\PWRON\RESETB 做为输入 VL\VH 是固定的 0.4V\1.26V。

I2S：LRCK\BCLK\MCLK\SDI\PDMCLK 这些 PIN 脚的 VCCIO 是接到 LDO4 上的，所以 LDO4 一般同时分配给主控芯片 I2S 所处在的电源域供电。

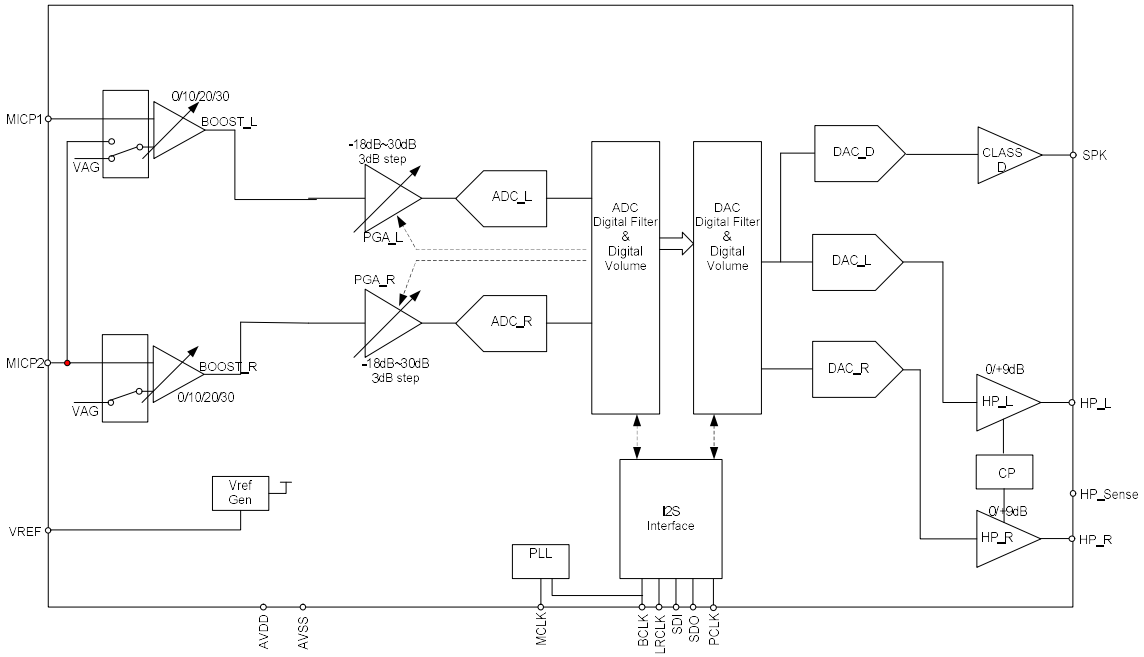
LDO 供电：VCC5\VCC6\VCC7 是 LDO 供电输入脚，最低支持 2V 输入，但 2V 输入的时候输出电流会降至额定输出的 50%。

VCC9：除了是 VSWOUT1、BUCK5 的供电输入脚外，还是芯片欠压和过压保护检测脚，开机后如果 VCC9 的电压低于 3.0V 会自动关机。


VSWOUT1
VCC9
SW5
VFB5
VSWOUT1
1uF
VCC_SYS
10uF
0.47uH/4A
BUCK5
33uF


VCC_RTC
C2227 C0402 2 1 1uF 16V X5R
46
VREF
47
GNDREF
69
ePAD
C2230 C0402 2 1 22pF 50V C0G
CRY2_6R90X1R40X1R30
32.768KHz
Y2200
50
XIN
C2231 C0402 2 1 22pF 50V C0G
51
XOUT
I2C0_SDA_PMIC
2
SDA
I2C0_SCL_PMIC
1
SCL
TP2205 TP_0.5
PMIC_INT
7
INT
TP2201 TP_0.5
PMIC_SLEEP
49
SLEEP
R2231 1 10K 2 R0402 5%
68
CLK32K
CLKOUT_32K
RESET
67
RESETB
TSADC_SHUT
R2250 0R R0402 DNP
U2200C
RK809-1
VCC_RTC
45
C2228 1 C0402 2 1uF 16V X5R
BATDIV
56
R2218 1 R0402 2 140K 1%
100nF X5R 16V
C2229 C0402
R2219 1 R0402 2 20K 1%
Gas Gauge
SNSP
62
SNSP
C2232 100nF 16V X5R C0402
Place decoupling capacitor Cl
Route SNSP/SNSN as a differen
SNSN
63
SNSN
EXT_EN
60
EXT_EN
VDC
61
VCC12V_DC
R2228 100K 5% R0402
C2237 C0402 100nF 16V X5R
R2230 27K 5% R0402
30K
PWRON
52
PWRON

6.10音频系统



RK809 支持 I2S 音频数字接口，用于输入音频信号给 DAC 或者从 ADC 输出音频信号。I2S 可以配置成主机模式或者从机模式。在主机模式下，BCLK 和 LRCLK 由 RK809 输出，但是 MCLK 需要外部提供。在从机模式，BCLK 和 LRCLK 由外部提供。

RK809 集成高性能立体声 ADC 和 DAC，录音路径由 MIC，PGA 和 ADC 组成，放音路径由 DAC，HP 或者 CLASS D 组成。

RK809 集成 HP 驱动采样实地架构，有正负电源，使得 HP 的 THD 性能更佳。CLASS D 功放可提供 1.3W 输出。

Layout：

HP_L/HP_R 左右声道要分别包地，不是差分线，不能靠在一起，挨在一起会降低左右声道的隔离度。

HP_SNS 要拉到耳机座后接地，补偿输入，也是提高左右声道隔离度用的。

MICCP1\MICP2：可以接成两个单端或一个差分输入，差分输入时请按差分走线，单端输入时，请分别包地处理。

ClassD：功率输出芯片内有做 EMI 处理，如果还不够可以预留 EMI 器件备用。