

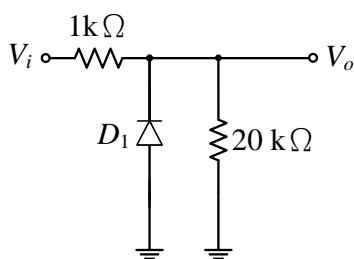
一 0 七學年度臺灣區工科技藝競賽 工業電子 筆試試題

崗位編號_____ 選手姓名_____

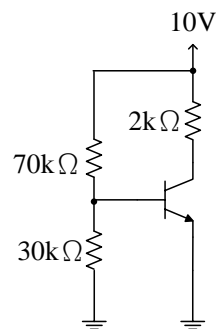
答案請寫在答案紙上

一、選擇題：每題 2 分，共 100 分。

1. 在矽的原子結構中，位於價電子層的電子數目有幾個？
(A) 2 (B) 4 (C) 6 (D) 8。
2. 一電壓放大器具有輸入阻抗 $1\text{ k}\Omega$ ，輸出阻抗 $0.5\text{ k}\Omega$ ，且開路電壓增益 10 V/V 。當輸出端接上一 $0.5\text{ k}\Omega$ 之負載後，則其功率增益為何？
(A) 200 W/W (B) 100 W/W (C) 50 W/W (D) 25 W/W 。
3. 一稽納二極體(Zener diode)其逆向電流由 10 mA 增加至 20 mA 時，稽納電壓由 4.5 V 變動至 4.55 V ，則此二極體的阻抗為何？
(A) $4.5\text{ k}\Omega$ (B) $50\text{ }\Omega$ (C) $45\text{ }\Omega$ (D) $5\text{ }\Omega$ 。
4. 和一般可見光紅色 LED 比較，遠紅外線 LED 的特性為何？
(A) 波長較長 (B) 波長一樣 (C) 波長較短 (D) 波長可變。
5. 如圖(一)所示的電路，若輸入 $V_i(t) = 10\sin 377t\text{ V}$ ，則輸出 $V_o(t)$ 的最大值(V_{omax})和最小值(V_{omin})分別為何？
(A) $V_{omax} = +9.52\text{ V}$, $V_{omin} = -0.7\text{ V}$ (B) $V_{omax} = +9.52\text{ V}$, $V_{omin} = +0.7\text{ V}$ (C) $V_{omax} = +0.7\text{ V}$, $V_{omin} = -9.52\text{ V}$ (D) $V_{omax} = -0.7\text{ V}$, $V_{omin} = -9.52\text{ V}$ 。
6. 如圖(二)所示的電路，假設雙極性電晶體(BJT)的 $V_{BE} = 0.7\text{ V}$ ， $\beta = 50$ ， $V_{CE(sat)} = 0.2\text{ V}$ ，則此電晶體工作在什麼區？
(A) 主動區 (active region) (B) 飽和區 (saturation region) (C) 截止區 (cutoff region) (D) 三極區 (triode region)。

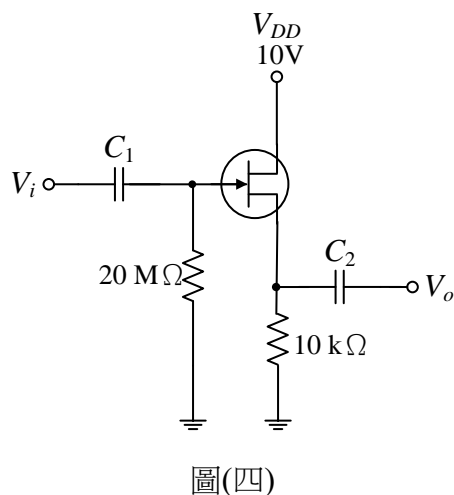
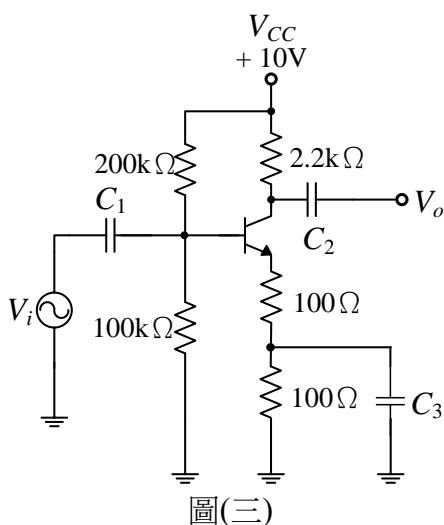


圖(一)

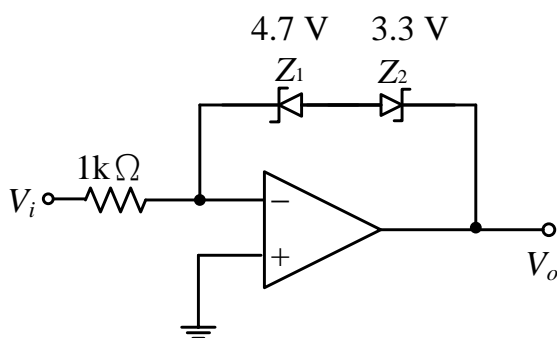


圖(二)

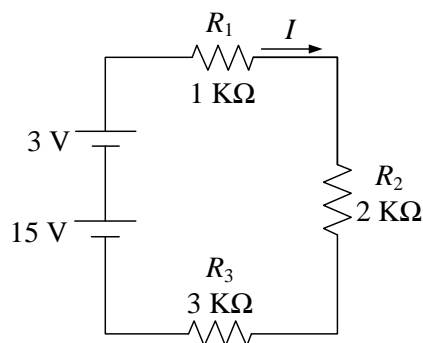
7. 假設有一個三級的串級音頻放大器是由雙極性電晶體基本放大器所組成，則其第一級至第三級的放大器組態方式，最有可能的順序為何？
 (A) 共射極、共集極、共基極 (B) 共集極、共基極、共射極 (C) 共射極、共射極、共集極 (D) 共集極、共射極、共基極。
8. 一電晶體 25°C 時之最大消耗功率 $P_{D(\max)} = 1\text{ W}$ ，其衰減因數為 $-2\text{ mW}/^{\circ}\text{C}$ ，求在 100°C 時的 $P_{D(\max)}$ ？
 (A) 900 mW (B) 850 mW (C) 820 mW (D) 150 mW。
9. 光耦合器(optocouplers)通常會包含？
 (A) 二個 LED (B) 一個 LED 和一個繼電器 (C) 一個 LED 和一個光電晶體 (D) 一個 LED 和一個稽納二極體。
10. 如圖(三)所示的電路，假設放大器工作在頻率範圍內，電晶體之小信號電阻 $r_e = 10\ \Omega$ ，則此放大器之電壓增益約為何？
 (A) 20 (B) 12 (C) 10 (D) 5。
11. 某一差動放大器具有差動增益 10000 V/V ，共模增益 0.01 V/V ，則其共模互斥比(common-mode rejection ratio; CMRR)為多少 dB？
 (A) 120 dB (B) 100 dB (C) 80 dB (D) 60 dB。
12. 某個空乏型 MOSFET 的 $I_{DSS} = 12\text{ mA}$ 且 $V_{GS(\text{off})} = -8\text{ V}$ ，則此元件是 N 通道或是 P 通道？而當 $V_{GS} = -4\text{ V}$ 時， I_D 為何？
 (A) P 通道，6 mA (B) N 通道，6 mA (C) P 通道，3 mA (D) N 通道，3 mA。
13. 如圖(四)所示的 JFET 放大電路，為何種組態的放大器？
 (A) 差動放大 (B) 共閘極 (C) 共源極 (D) 源極隨耦器。



14. 互補式 MOS (CMOS)通常用於？
 (A) 類比電路 (B) 數位電路 (C) 功率放大電路 (D) 射頻電路。
15. 增強型 MOSFET 當開關使用時，主要是利用其何種特性？
 (A) 線性放大 (B) 高阻抗 (C) 高增益 (D) 臨界電壓。
16. 一運算放大器(OPA)輸入步階電壓時，輸出電壓在 $0.5 \mu\text{s}$ 內由 -10V 變化到 $+10\text{V}$ ，則其轉動率(slew rate; SR)為何？
 (A) $10 \text{ V}/\mu\text{s}$ (B) $20 \text{ V}/\mu\text{s}$ (C) $40 \text{ V}/\mu\text{s}$ (D) $80 \text{ V}/\mu\text{s}$ 。
17. 一個由運算放大器(OPA)所組成的反相放大器，假設其增益設計在 -6 V/V ，且已知該電路之飽和輸出電壓為 $\pm 13 \text{ V}$ 。若是不小心將 OPA 之反相與非反相輸入端接反了，則該電路在輸入電壓為 1 V 時，輸出電壓為何？
 (A) $+6 \text{ V}$ (B) -6 V (C) $+13 \text{ V}$ (D) -13 V 。
18. 某個放大器之下截止頻率為 1 kHz ，上截止頻率為 20 kHz ，則其頻寬為何？
 (A) 1 kHz (B) 19 kHz (C) 20 kHz (D) 21 kHz 。
19. 如圖(五)所示的運算放大電路，假設輸入 $V_i(t) = 10\sin 377t \text{ V}$ ，則輸出 $V_o(t)$ 的最大值 $V_{o(\max)}$ 和最小值 $V_{o(\min)}$ 分別為何？
 (A) 5.4 V ， -4 V (B) 4.7 V ， -3.3 V (C) 3.3 V ， -4.7 V (D) 4 V ， -5.4 V 。
20. 由運算放大所組成的微分器，其輸出電壓正比於何？
 (A) 輸入電壓振幅 (B) 時間 t (C) RC 時間常數的導數 (D) 輸入電壓對時間的改變率。
21. 如圖(六)所示之電阻串聯電路，求電流 I 之值為何？
 (A) 0.5 mA (B) 2.5 mA (C) 3 mA (D) 3.5 mA 。



圖(五)



圖(六)

22. 如圖(七)所示之電容串並聯電路，若 $C_1 = C_2 = C_3 = 10 \mu\text{F}$ ，求總電容量為何？

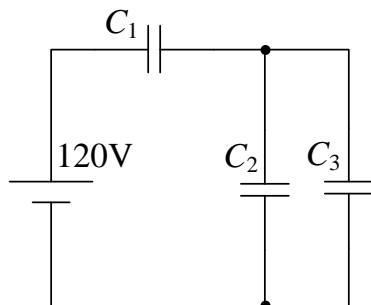
- (A) $6.67 \mu\text{F}$ (B) $9.67 \mu\text{F}$ (C) $20 \mu\text{F}$ (D) $30 \mu\text{F}$ 。

23. 二個電容器之容量及額定電壓分別為 $C_1 = 10 \mu\text{F}/100\text{V}$ ， $C_2 = 20 \mu\text{F}/120\text{V}$ ，若將 C_1 及 C_2 並聯後，求可外加之最大電壓為何？

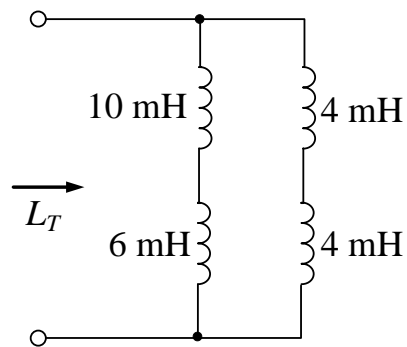
- (A) 50 V (B) 100 V (C) 120 V (D) 220 V 。

24. 如圖(八)所示之電感串並聯電路，求總電感量 L_T 為何？

- (A) 4.3 mH (B) 5.3 mH (C) 6.3 mH (D) 7.3 mH 。



圖(七)



圖(八)

25. 一個 10 mH 電感器在通過 5A 電流時，電感器所儲存能量為何？

- (A) 2.5 焦耳 (B) 1.25 焦耳 (C) 0.25 焦耳 (D) 0.125 焦耳。

26. 兩平行導體長度皆為 2 公尺，並相隔 2 公分，其中兩導體通過之電流分別為 10 安培及 20 安培，電流的方向相同，求每一個導體所受之力為多少牛頓？

- (A) 0.004 牛頓 (B) 0.014 牛頓 (C) 0.04 牛頓 (D) 0.14 牛頓。

27. 兩個電阻分別為 R_1 及 R_2 ，其中 $R_2 = 2R_1$ ， R_1 與 R_2 承受之最大功率皆為 2 W ，若將 R_1 與 R_2 串聯後，所能承受之最大功率為何？

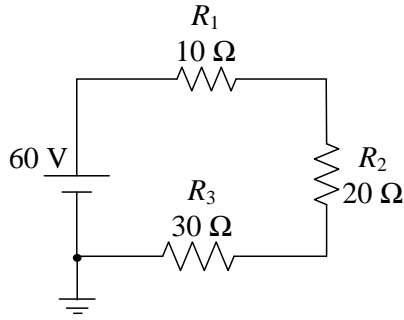
- (A) 2 W (B) 3 W (C) 4 W (D) 5 W 。

28. 如圖(九)所示電路，求 R_2 所消耗之功率為何？

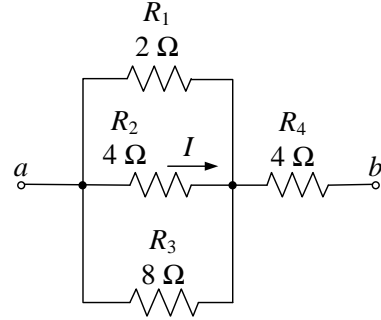
- (A) 80 W (B) 60 W (C) 40 W (D) 20 W 。

29. 如圖(十)所示之電阻串並聯電路，若 $I = 4 \text{ A}$ ，求 V_{ab} 之電壓為何？

- (A) 16 V (B) 32 V (C) 56 V (D) 72 V 。



圖(九)



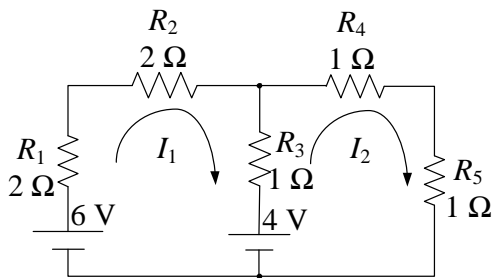
圖(十)

30. 如圖(十一)所示電路，求 I_1 及 I_2 之值為何？

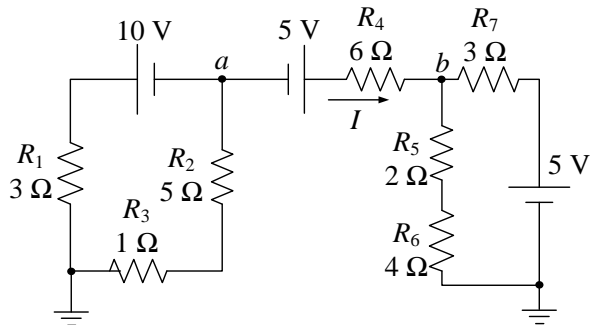
- (A) $I_1 = 0.71 \text{ A}$ 、 $I_2 = 1.57 \text{ A}$ (B) $I_1 = 0.91 \text{ A}$ 、 $I_2 = 1.57 \text{ A}$ (C) $I_1 = 0.71 \text{ A}$ 、 $I_2 = 2.57 \text{ A}$
 (D) $I_1 = 0.81 \text{ A}$ 、 $I_2 = 2.57 \text{ A}$ 。

31. 如圖(十二)所示電路，求 I 之電流值為何？

- (A) -0.1 A (B) -0.3 A (C) -0.5 A (D) -1 A 。



圖(十一)



圖(十二)

32. 如圖(十三)所示電路，當 $t = 0$ 時開關撥至位置 1，電容器 C_1 充滿外加電壓 30 V 時，需多少時間？

- (A) 0.125 秒 (B) 0.15 秒 (C) 0.2 秒 (D) 0.25 秒 。

33. 如圖(十三)所示電路，當電容器 C_1 充滿外加電壓 30 V 時，將開關撥至位置 2 時，求 I_{R2} 之最大電流值為何？

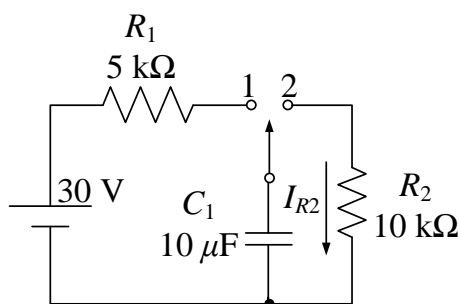
- (A) 1 mA (B) 2 mA (C) 3 mA (D) 4 mA 。

34. 如圖(十四)所示電路，當開關 S 接通瞬間，求 I 之電流值為何？

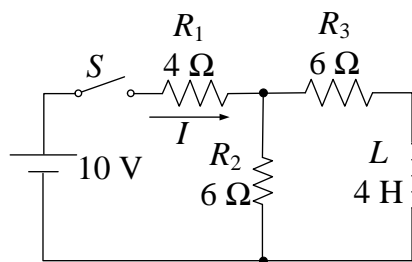
- (A) 0.25 A (B) 0.625 A (C) 1 A (D) 1.43 A 。

35. 如圖(十四) 所示電路，當開關 S 接通後，電路達到穩態時之電流 I 之值為何？

- (A) 1.43 A (B) 1 A (C) 0.5 A (D) 0.25 A 。



圖(十三)

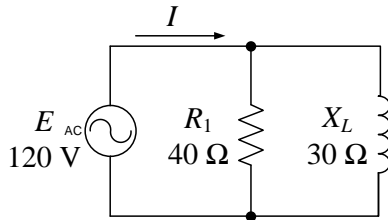


圖(十四)

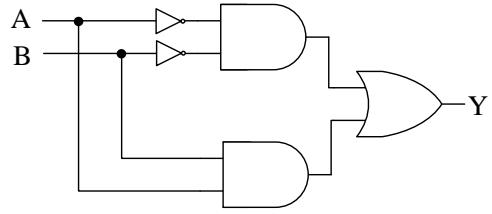
36. 一電路之電壓及電流分別為 $v(t) = 40\cos(\omega t + 30^\circ)$ ， $i(t) = 20\sin(\omega t + 60^\circ)$ ，則下列敘述中何者正確？
 (A) 電流領前電壓 30° (B) 電流領前電壓 60° (C) 電流落後電壓 30° (D) 電流落後電壓 60° 。
37. 若一個電感量為 10 mH 之電感連接至一電源 $v(t) = 10\sin(400t)$ ，求其電感抗為何？
 (A) $4\ \Omega$ (B) $3\ \Omega$ (C) $2\ \Omega$ (D) $1\ \Omega$ 。
38. 一並聯 RL 電路如圖(十五)所示，求總電流 I 之值為何？
 (A) 3 A (B) 4 A (C) 5 A (D) 6 A。
39. 一個 RLC 串聯電路，連接於一個交流電壓 $v(t) = 100\sin(100t)$ ，其中 $R = 10\ \Omega$ 、 $L = 5\text{ H}$ ，若為使得功率因數之值為 1，求電容器之值為何？
 (A) $5\ \mu\text{F}$ (B) $10\ \mu\text{F}$ (C) $20\ \mu\text{F}$ (D) $40\ \mu\text{F}$ 。
40. 一個 RLC 並聯電路，連接於電源電壓為 40 V、 $R = 40\text{ k}\Omega$ 、 $L = 3\text{ mH}$ 、 $C = 400\text{ pF}$ ，試求此電路在諧振時之阻抗及總電流分別為何？
 (A) $20\text{ k}\Omega$ 、 0.25 mA (B) $30\text{ k}\Omega$ 、 0.5 mA (C) $35\text{ k}\Omega$ 、 1 mA (D) $40\text{ k}\Omega$ 、 1 mA 。
41. 試將 $(12345)_8$ 轉換為 16 進位。
 (A) 14E5 (B) 5349 (C) 3039 (D) 6B1A。
42. 假設一部舊式電腦裝載有 128 MB 記憶體，試問記憶位址暫存器須至少有多少 Bits 才能滿足需求？
 (A) 2^{27} Bits (B) 2^{29} Bits (C) 2^{30} Bits (D) 2^{32} Bits。
43. 試化簡 $XY + YZ + \bar{X}Z$ 至最簡型式。
 (A) $XY + \bar{X}Z$ (B) $\bar{X}Y + XZ$ (C) $XY + \bar{X}Z + XYZ$ (D) $XY + \bar{X}Z + \bar{X}YZ$ 。

44. 如圖(十六)所示之電路，試問等效於何種邏輯閘？

- (A) 或閘 (B) 反或閘 (C) 互斥或閘 (D) 互斥反或閘。

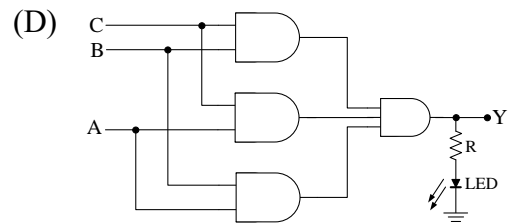
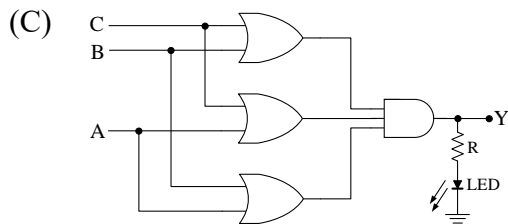
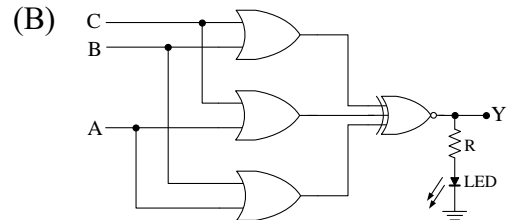
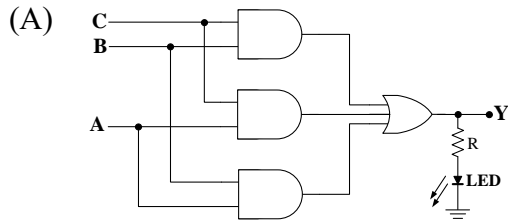


圖(十五)



圖(十六)

45. 若欲設計一個三輸入 A、B、C 與一個輸出 Y 之表決系統，在表決時必須有兩票(兩輸入為 1)以上才算表決通過(輸出為 1)，此時 LED 發亮。試問下列何者邏輯電路可滿足需求？



46. 以 8 位元表示 $(-23)_{10}$ 之二補數為何？

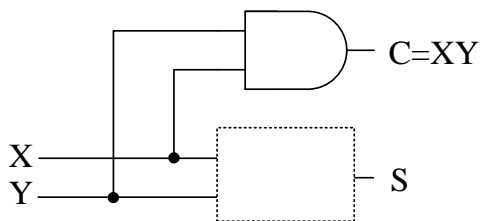
- (A) 11101000 (B) 11101001 (C) 00010111 (D) 00011000。

47. 如圖(十七)所示之半加法器邏輯電路，其中 X 為被加數，Y 為加數，S 為和，C 為進位輸出。試問虛線處應使用何種邏輯閘方能使電路正確工作？

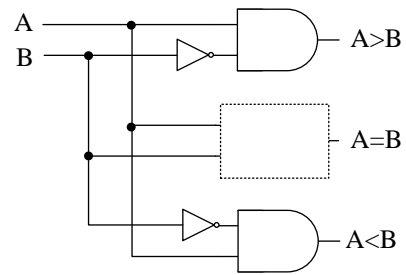
- (A) XOR 閘 (B) NAND 閘 (C) NOR 閘 (D) XNOR 閘。

48. 如圖(十八)所示為一位元數值比較器電路，兩個輸入為 A 與 B，三個輸出分別代表 $A > B$ 、 $A = B$ 與 $A < B$ 。當輸入 $A > B$ 成立時，輸出 $A > B$ 端之訊號為 1，其餘為 0；當輸入 $A < B$ 成立時，輸出 $A < B$ 端之訊號為 1，其餘為 0。今欲使輸入 $A = B$ 時，輸出 $A = B$ 之腳位為 1，其餘為 0，則虛線處可使用下列何種邏輯閘使電路正確工作？

- (A) XOR 閘 (B) NAND 閘 (C) NOR 閘 (D) XNOR 閘。

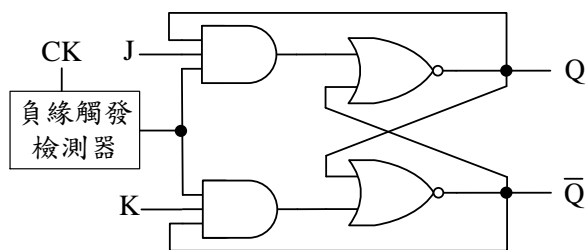


圖(十七)

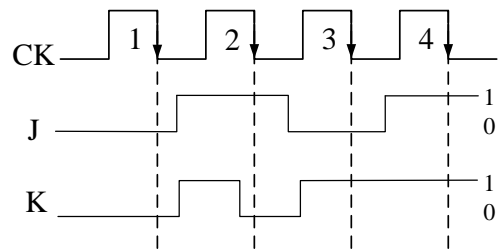


圖(十八)

49. 如圖(十九)所示之負緣觸發 JK 正反器，若所輸入之 J、K 與時脈訊號 CK 如下所示，且 Q 之初值為 0，試求 Q 在初值 0 後之輸出依序為何？
 (A) 1010 (B) 1101 (C) 0101 (D) 0110。



圖(十九)



50. 若欲利用 JK 正反器設計有 6 模數之同步計數器，應至少需幾個正反器？
 (A) 3 (B) 8 (C) 12 (D) 64。

一〇七學年度臺灣區工科技藝競賽 工業電子 答案卷

崗位編號_____ 選手姓名_____

一、選擇題：每題 2 分，共 100 分。

1	2	3	4	5	6	7	8	9	10
11	12	13	14	15	16	17	18	19	20
21	22	23	24	25	26	27	28	29	30
31	32	33	34	35	36	37	38	39	40
41	42	43	44	45	46	47	48	49	50