
FET (Field Effect Transistor)

Introduction to FET

FET (Field Effect Transistor)

BJT에 비해 아주 작은 면적으로 만들 수 있고

전력소모도 매우 적어서

고집적 디지털 및 아날로그 반도체 IC (Integrated Circuit)에 폭넓게 사용되고 있다.

전자 또는 정공 한 종류의 캐리어에 의해서 전류가 형성되는 다수 캐리어 소자이므로 단극성(unipolar) 트랜지스터로 동작

선형 증폭기뿐만 아니라 디지털 논리회로에도 폭넓게 활용된다.

Introduction to FET

□ 전계효과 (field effect)

- 트랜지스터에 인가되는 전압에 의해 전계가 형성되고, 전계의 세기에 의해 전류가 제어(조절)됨을 의미

□ FET (Field Effect Transistor)

- 입력전압에 의해서 트랜지스터의 두 단자 사이에 흐르는 전류가 조절되는 소자임.

□ FET의 구조에 따른 분류

- 금속-산화물-반도체 FET(MOSFET)
 - 제어단자가 산화물에 의해 절연
- 접합 FET(Junction FET; JEET)
 - 제어단자가 PN 접합으로 형성된 접합
- MOSFET가 JFET보다 늦게 개발되었으나, 오늘날 대부분의 반도체 IC에는 MOSFET가 사용되고 있다.

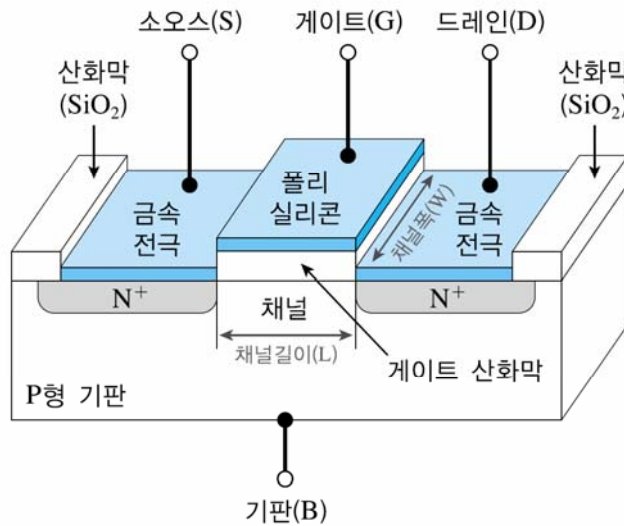
MOSFET의 구조 및 동작원리

□ 금속-산화물-반도체 FET (MOSFET: Metal-Oxide-Semiconductor FET)

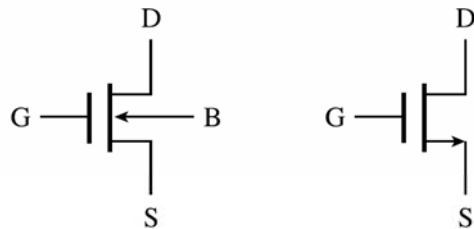
- 게이트에 인가되는 전압에 의해 드레인 전류가 제어되는 소자
- 제작방법에 따라 증가형 MOSEFET 과 공핍형 MOSEFET로 구분
 - **증가형(enhancement-type) MOSEFT**
 - 기판과 소오스/드레인의 도핑형태에 따라 N채널, P채널로 구분
 - **공핍형(depletion-type) MOSEFT**
 - 증가형 MOSEFT와 동일한 구조를 가지며 제조과정에서 채널이 미리 만들어짐

MOSFET의 구조 및 동작원리

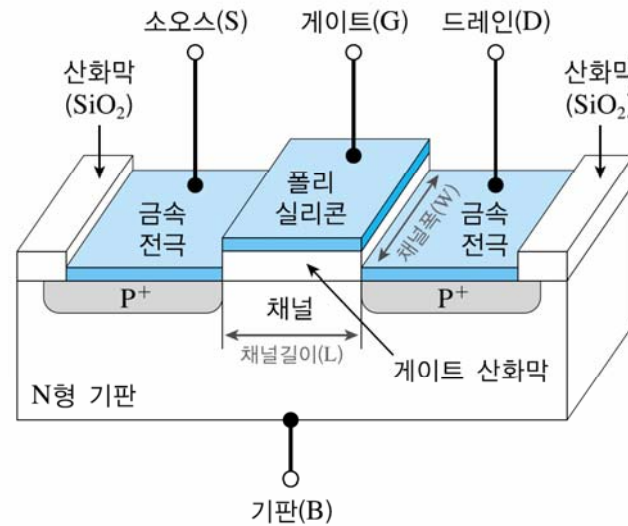
□ 증가형 MOSFET의 구조와 기호



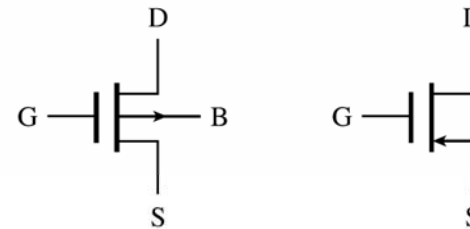
(a) N 채널 증가형 MOSFET의 구조



(c) N 채널 증가형 MOSFET의 기호



(b) P 채널 증가형 MOSFET의 구조



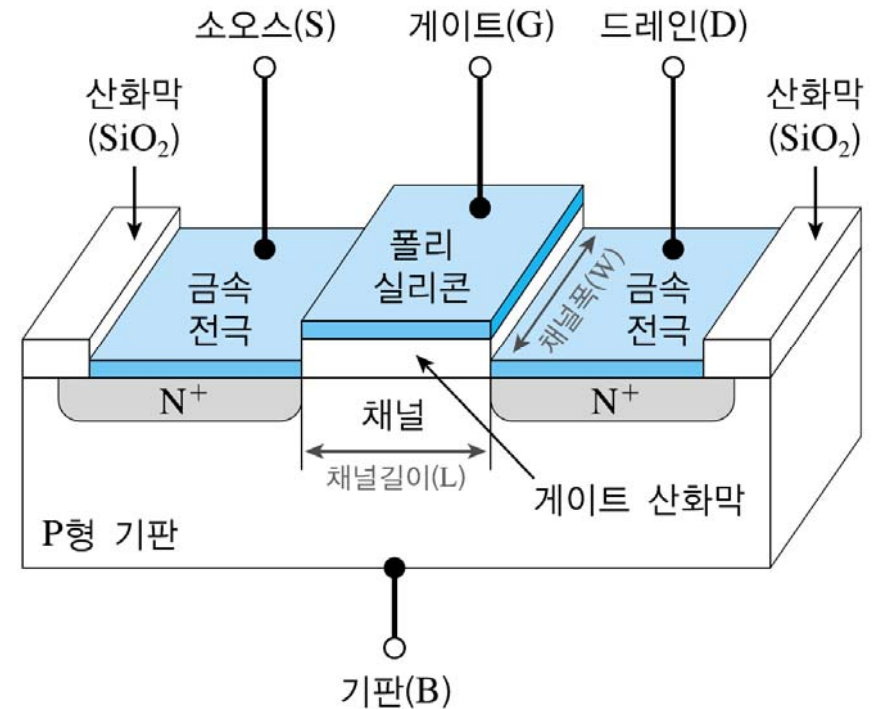
(d) P 채널 증가형 MOSFET의 기호

[그림 5-1] 증가형 MOSFET의 구조와 기호

MOSFET의 구조 및 동작원리

□ N채널 증가형 MOSFET의 구조

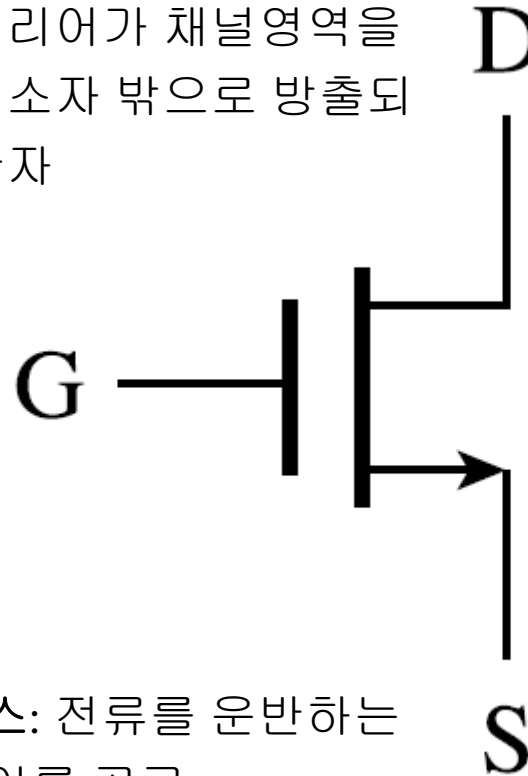
- p형 기판에 5가의 도너 불순물(P, As 등)을 높은 농도로 주입하여 n+ 영역을 형성하고 이곳에 금속을 접촉하여 소오스와 드레인 단자를 만듦
- 소오스와 드레인 사이의 기판 실리콘 영역이 채널영역이 되며, 채널영역 위에는 얇은 SiO₂ 산화막(oxide)이 형성되고, 그 위에 게이트 전극이 만들어짐
- SiO₂ 산화막은 실리콘을 산소와 결합시킨 산화실리콘으로서 우수한 절연체
- 게이트 전극과 채널이 절연체로 분리되어 있는 구조
- 개발 초기에 게이트 전극을 금속으로 만들었기 때문에 MOS(Metal-Oxide-Semiconductor)라고 부르게 되었다.



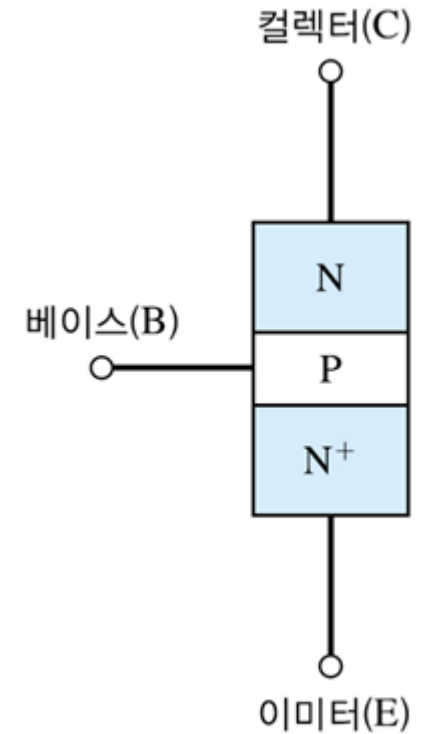
MOSFET의 구조 및 동작원리

드레인: 소오스에서 공급된 캐리어가 채널영역을 지나 소자 밖으로 방출되는 단자

게이트: 소오스와 드레인 사이의 전류흐름을 제어하는 역할



소오스: 전류를 운반하는 캐리어를 공급

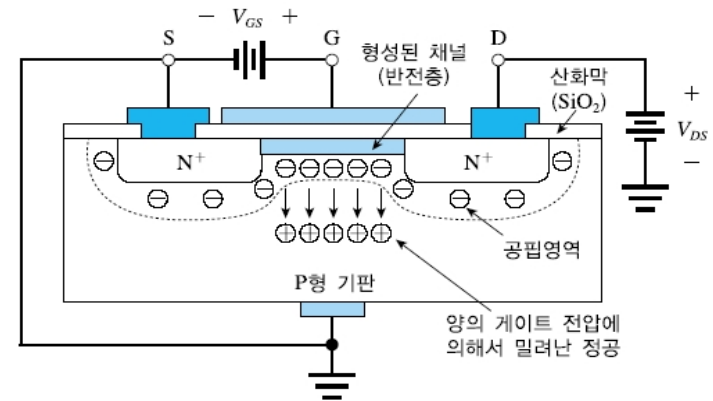


(a) NPN형 BJT

MOSFET의 구조 및 동작원리

□ 증가형 MOSFET의 동작원리

- n채널 MOSFET와 p채널 MOSFET는 전류와 전압의 극성이 반대되는 것을 제외하면 동일한 해석이 가능
- MOSFET의 동작에 있어서 중요한 점은 **전류가 소오스와 드레인 사이의 채널영역을 통해서만 흐르며, 소오스 또는 드레인에서 기판 쪽으로 전류가 흐르지 않아야 한다는 것**
- 따라서 **소오스, 드레인과 기판의 PN 접합은 항상 역방향 바이어스 상태가 되어야 하며**, 이를 위해 n채널 MOSFET의 p형 기판에는 0 V 또는 음(-)의 전압이 인가되도록 해야 함
- P 채널 MOSFET의 N형 기판에는 $+V_{DD}$ 전압이 인가되어야 한다.

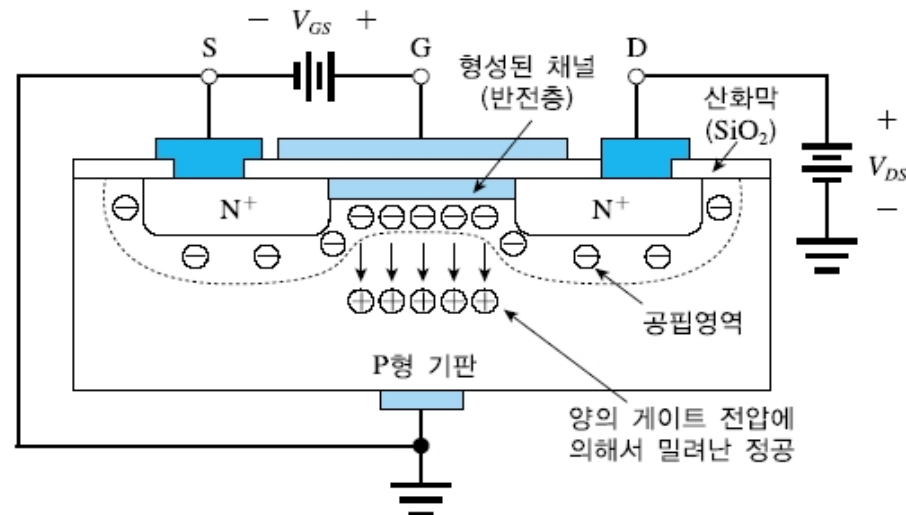


[그림 5-2] N 채널 증가형 MOSFET의 채널 형성($V_{GS} > V_{Th}$)

MOSFET의 구조 및 동작원리

□ 증가형 MOSFET의 동작원리

- 게이트 전극에 양(+)의 전압을 인가하면, 게이트 산화막 아래의 채널영역에 전자들이 모여 n형 **반전층(inversion layer)** 형성
→ 이 상태를 '채널'이 형성되었다고 함
- “반전층”이란? 기판의 다수 캐리어(기판의 도핑형태에 의해 결정됨)와 반대 형태의 캐리어가 모여 있는 상태

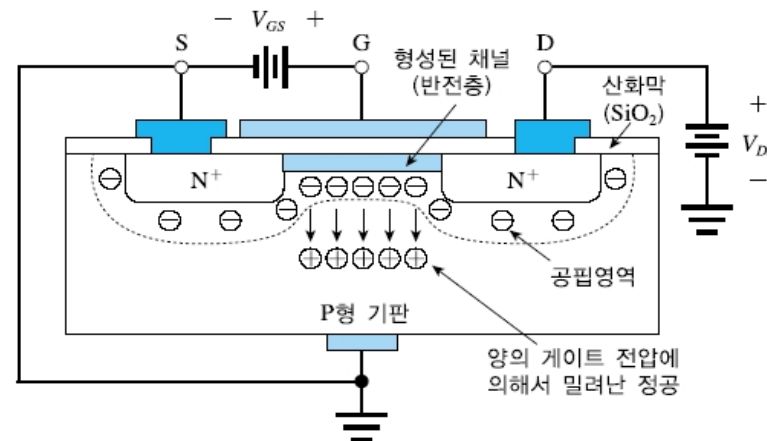


[그림 5-2] N 채널 증가형 MOSFET의 채널 형성($V_{GS} > V_{Th}$)

MOSFET의 구조 및 동작원리

□ 증가형 MOSFET의 동작원리

- 채널이 형성된 상태에서 드레인에 양(+)의 전압이 인가되면 소오스와 드레인 사이에 전류가 흐르게 됨
- 증가형 MOSFET에서 채널을 형성하기 위해 필요한 최소 게이트 전압을 문턱전압(threshold voltage)이라고 함
- n채널 증가형 MOSFET의 문턱전압은 $V_{Tn} > 0$ 이며, p채널 증가형 MOSFET의 문턱전압은 $V_{Tp} < 0$ 임

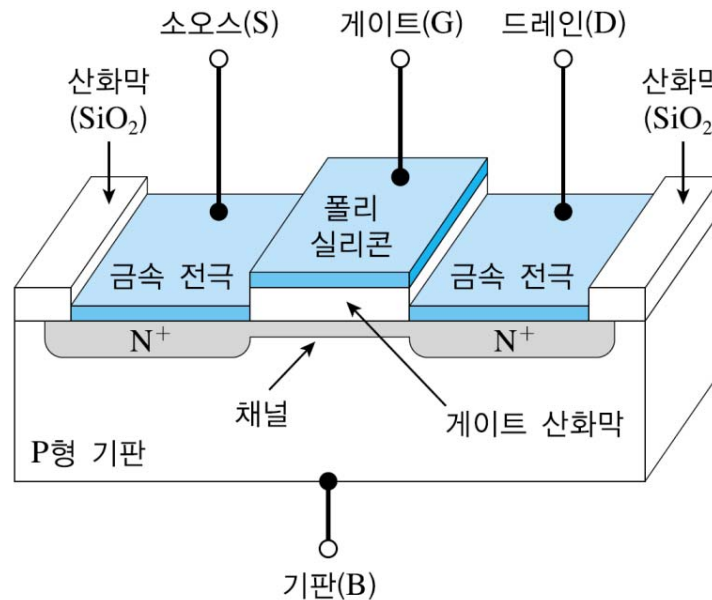


[그림 5-2] N 채널 증가형 MOSFET의 채널 형성($V_{GS} > V_{Tn}$)

MOSFET의 구조 및 동작원리

□ 공핍형 MOSFET의 구조

- 공핍형 MOSFET는 [그림 5-1]의 증가형 MOSFET와 동일한 구조, 단지 제조과정에서 채널이 미리 만들어진다는 차이가 있음
- 소오스와 드레인이 채널영역에 의해 서로 연결되어 있음

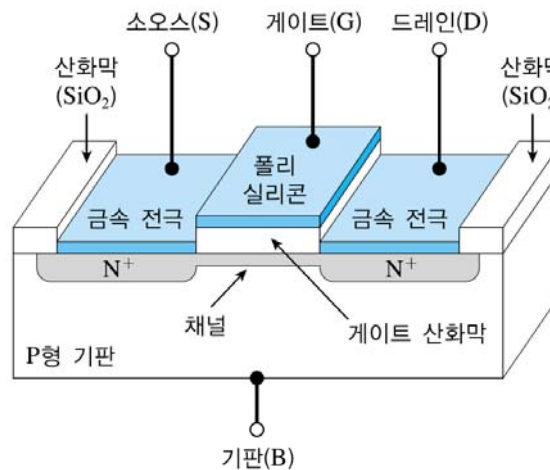


(a) N 채널 공핍형 MOSFET의 구조

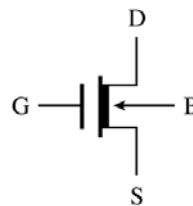
MOSFET의 구조 및 동작원리

□ 공핍형 MOSFET의 구조

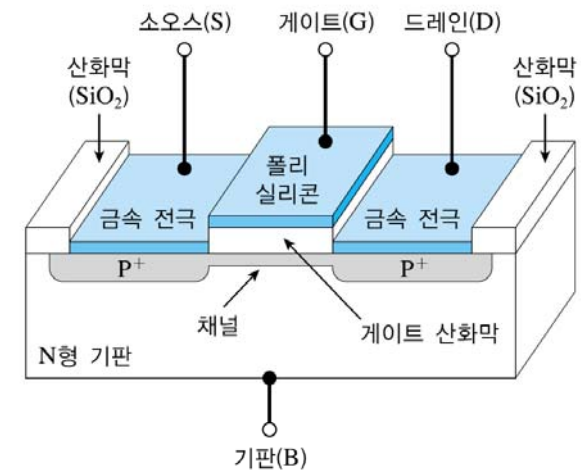
- 공핍형 MOSFET의 회로기호는 [그림 5-3(c)], [그림 5-3(d)]와 같다. 기판단자의 화살표 방향이 기판의 도핑형태를 나타냄
- 공핍형 MOSFET는 채널이 미리 만들어져 있으므로, 이를 기호에 표시하는 점이 증가형 MOSFET 기호와 다름



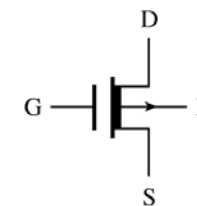
(a) N 채널 공핍형 MOSFET의 구조



(c) N 채널 공핍형 MOSFET의 기호



(b) P 채널 공핍형 MOSFET의 구조



(d) P 채널 공핍형 MOSFET의 기호

[그림 5-3] 공핍형 MOSFET의 구조와 기호

MOSFET의 구조 및 동작원리

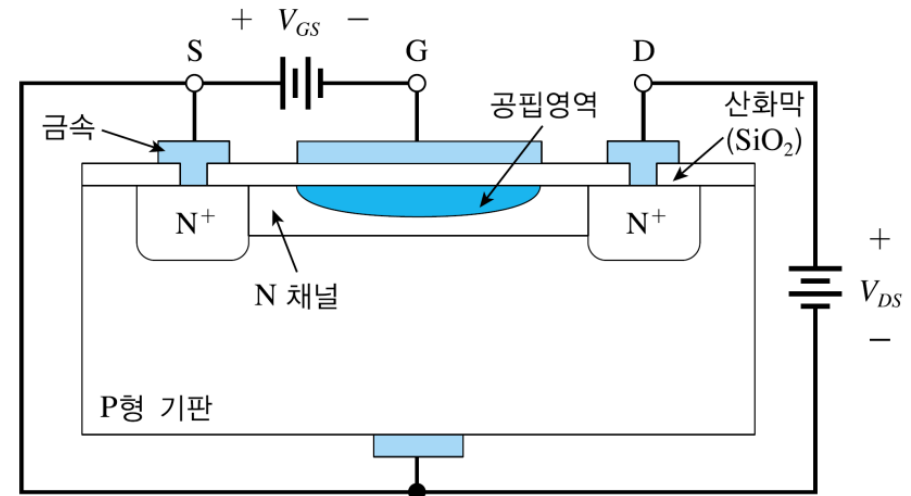
□ 공핍형 MOSFET의 동작

- n채널 MOSFET를 기본으로 하여 동작을 살펴봄
- 증가형 MOSFET와 마찬가지로, 공핍형 MOSFET의 동작에 있어서도 전류는 소오스와 드레인 사이의 채널을 통해서만 흐르며, 소오스 또는 드레인에서 기판 쪽으로 전류가 흐르지 않아야 함
- 따라서 **소오스, 드레인과 기판의 PN 접합은 항상 역방향 바이어스 상태가 되어야 하며**, 이를 위해 n채널 공핍형 MOSFET의 p형 기판에는 0 V 또는 음(-)의 전압이 인가되어야 함
- n채널 공핍형 MOSFET에서 게이트 전압이 음(-)이면 공핍형으로 동작하고, 양(+)이면 증가형으로 동작
- 게이트에 음의 전압이 인가되면, n채널 영역의 다수 캐리어인 전자가 기판 아래쪽으로 밀려나고 그 자리에는 공핍영역이 형성됨

MOSFET의 구조 및 동작원리

□ 공핍형 MOSFET의 동작

- 따라서 채널영역에는 다수 캐리어인 전자가 감소하게 되어 그 결과 드레인 전류가 감소하게 됨
- 게이트에 인가되는 음의 전압이 커질수록 공핍영역의 폭이 확대되어 드레인 전류는 더욱 감소하게 됨.
- 이처럼 드레인 전류가 게이트에 인가되는 음(-)의 전압 크기에 비례하므로, 게이트 전압에 의해 소오스-드레인 사이의 전류 조절이 가능



[그림 5-4] N 채널 공핍형 MOSFET의 동작원리

MOSFET의 구조 및 동작원리

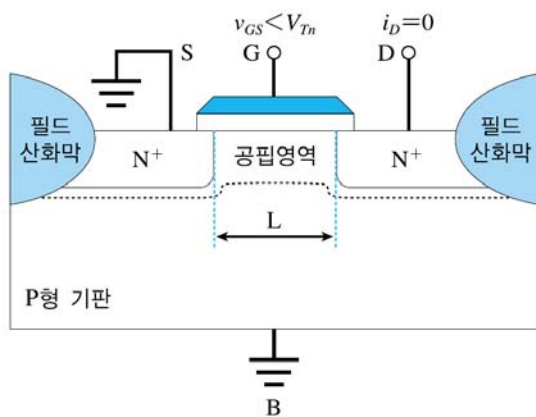
□ 증가형 MOSFET의 전류 - 전압 특성

- 게이트전압에 따라 차단상태와 도통상태로 동작하며, 도통상태에서는 드레인 전압의 크기에 따라 비포화영역과 포화영역으로 구분
- 증가형 MOSFET의 세가지 동작 영역식

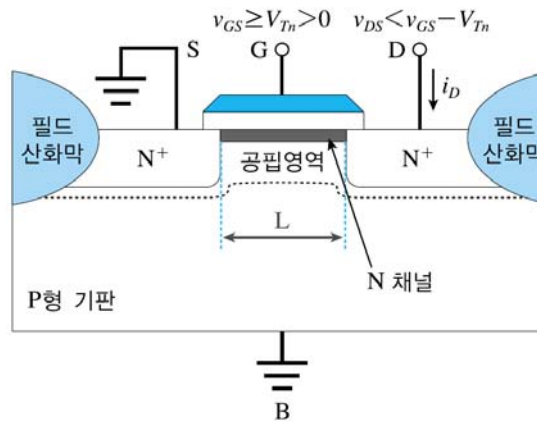
- 차단영역: $v_{GS} < V_{Tn}, i_D = 0$

- 비포화영역: $v_{GS} \geq V_{Tn}, v_{DS} < v_{GS} - V_{Tn}, i_D = K_n \left[(v_{GS} - V_{Tn})v_{DS} - \frac{1}{2}v_{DS}^2 \right]$

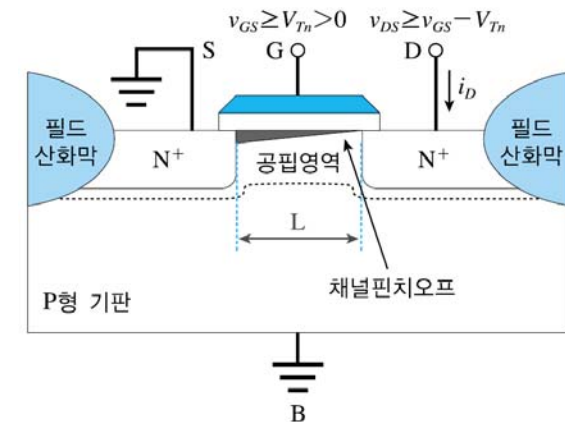
- 포화영역: $v_{GS} \geq V_{Tn}, v_{DS} \geq v_{GS} - V_{Tn}, i_D = \frac{1}{2}K_n(v_{GS} - V_{Tn})^2$



(a) 차단영역의 동작



(b) 비포화영역의 동작



(c) 포화영역의 동작

MOSFET의 구조 및 동작원리

□ 비포화영역의 동작

- 비포화 동작영역에서의 드레인 전류는 게이트 전압과 드레인 전압 모두에 의해 영향을 받음
- 드레인전류 :

$$i_D = K_n \left[(v_{GS} - V_{Tn})v_{DS} - \frac{1}{2}v_{DS}^2 \right]$$

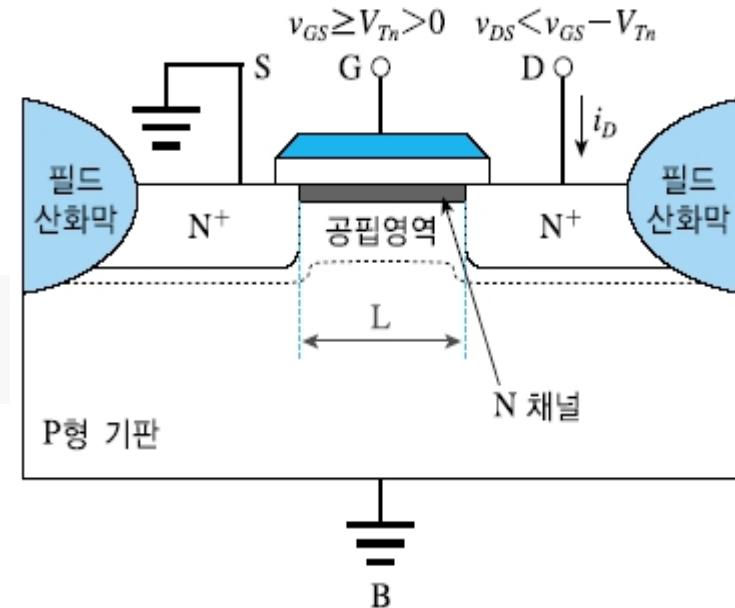
$$K_n = \mu_n C_{ox} \left(\frac{W}{L} \right)$$

$$C_{ox} = \frac{\epsilon_{ox}}{t_{ox}}$$

μ_n : 전자의 이동도

C_{ox} : 게이트 산화막의 정전용량, ϵ_{ox} : 산화막의 유전율, t_{ox} : 산화막의 두께

MOSFET의 채널폭 W 와 채널길이 L



(b) 비포화영역의 동작

MOSFET의 구조 및 동작원리

□ 포화영역에서의 동작

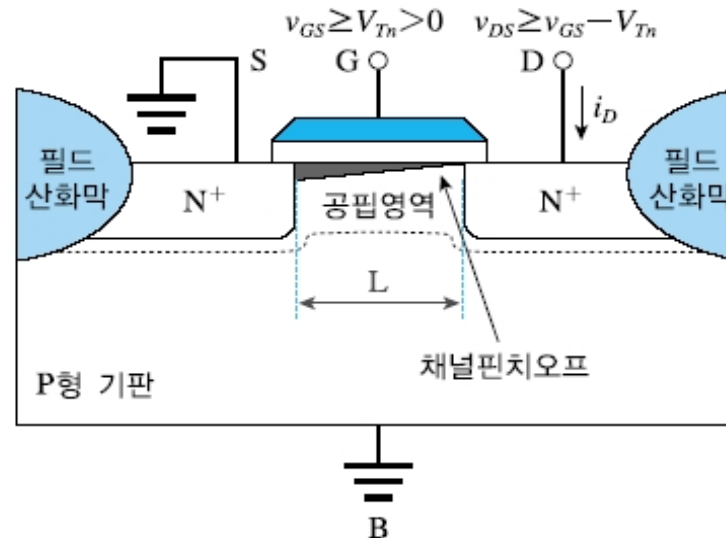
- 채널이 형성된 상태에서 드레인 전압이 증가하여 $v_{DS} = v_{GS} - V_{Tn}$ 이 되면, 드레인 근처에서 채널이 없어짐 → 핀치오프(pinch-off)
- **핀치오프**: 게이트 전압에 의한 수직 전계와 드레인 전압에 의한 수평 전계가 서로 상쇄되어 **드레인 근처에서 채널이 형성되지 못하는 상태**
- 핀치오프 상태에서 전자가 채널의 끝에 도달하게 되면, 드레인 부근의 강한 전계에 의해서 전자가 빠르게 드레인으로 끌려가는 현상이 발생.
- 그 결과 드레인 전압은 더 이상 드레인 전류의 변화에 영향을 주지 못함. 이때 드레인 전압이 더 커진다 해도 드레인 전류는 일정하게 되는데, 이러한 동작영역을 포화영역(saturation region)이라 함.
- 포화영역은 $v_{GS} \geq V_{Tn}$ 이고, v_{DS} 가 채널 형성에 기여하는 유효 게이트 전압 $v_{GS} - V_{Tn}$ 보다 큰 경우 즉, $v_{DS} \geq v_{GS} - V_{Tn}$ 인 동작영역

MOSFET의 구조 및 동작원리

□ 포화영역에서의 동작

- 2차 효과를 무시하는 이상적인 경우에, 포화영역에서 MOSFET의 전류는 드레인 전압에 무관하고 게이트 전압에만 영향을 받음

- 드레인 전류 : $i_D = \frac{1}{2} K_n (v_{GS} - V_{Tn})^2$

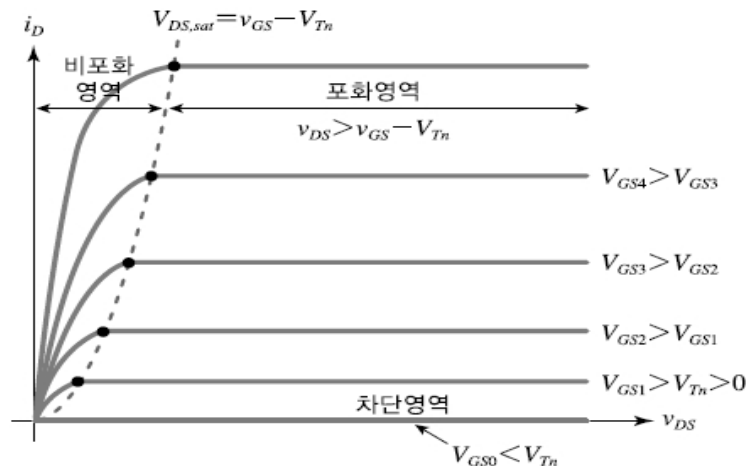


(c) 포화영역의 동작

MOSFET의 구조 및 동작원리

□ N 채널 MOSFET의 각 영역에 따른 전류-전압 특성

- 차단영역에서는 드레인 전류가 0
- 비포화영역에서는 드레인 전류가 게이트 전압과 드레인 전압에 모두 영향을 받음
- 포화영역의 드레인 전류는 게이트 전압에 의해서만 영향을 받음
- 점선으로 표시된 포물선은 포화영역과 비포화영역의 경계를 나타내며, $V_{DS,sat} = v_{GS} - V_{Tn}$ 인 값들의 궤적임



[그림 5-6] 증가형 N 채널 MOSFET의 전류-전압 특성 곡선

포화영역과 비포화영역의 명칭이
BJT의 경우와 반대이므로 혼동하지
않도록 유의.

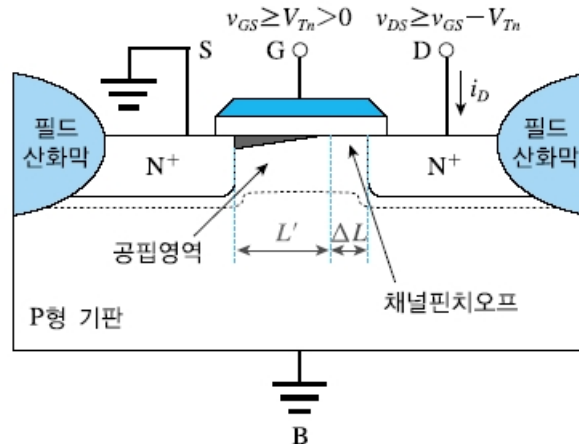
MOSFET의 구조 및 동작원리

□ 채널길이 변조 효과

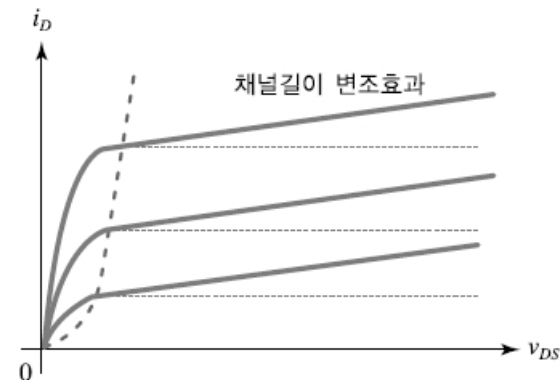
- MOSFET의 포화영역에서 드레인 전압이 증가함에 따라 채널의 핀치오프가 증가하여 드레인 근처에서 채널이 없어지는 현상

- 포화영역 드레인 전류 : $i_D = \frac{1}{2} K_n (v_{GS} - V_{Tn})^2 (1 + \lambda v_{DS})$

λ : 채널길이 변조계수



(a) 채널핀치오프에 의한 유효 채널길이의 감소



(b) 채널길이 변조효과를 고려한 전류-전압 특성 곡선

[그림 5-7] 증가형 N 채널 MOSFET의 채널길이 변조효과

MOSFET의 구조 및 동작원리

예제 5-1

포화영역에서 동작하는 N채널 MOSFET는 $V_{DS}=1\text{ V}$ 에서 2mA 의 드레인 전류가 흐른다. V_{DS} 가 2배로 증가했을 때의 드레인 전류의 변화를 구하라. 단 게이트-소오스 전압은 $V_{GS} > V_{Tn}$ 이고 일정한 값을 유지하며, $\lambda = 0.5\text{ V}^{-1}$ 이다.

[풀이]

주어진 초기 V_{DS} 값을 V_{DS1} 으로, 2배로 증가했을 때의 값을 V_{DS2} 로 표기하면, $V_{DS1}=1\text{ V}$ 이고, $V_{DS2}=2\text{ V}$ 이 됨.

채널길이변조 효과가 고려된 포화영역의 드레인 전류는 다음과 같이 계산됨.

$$I_{D1} = K_n (V_{GS} - V_{Tn})^2 (1 + \lambda V_{DS1}) \quad \text{--(1)}$$

$$I_{D2} = K_n (V_{GS} - V_{Tn})^2 (1 + \lambda V_{DS2}) \quad \text{--(2)}$$

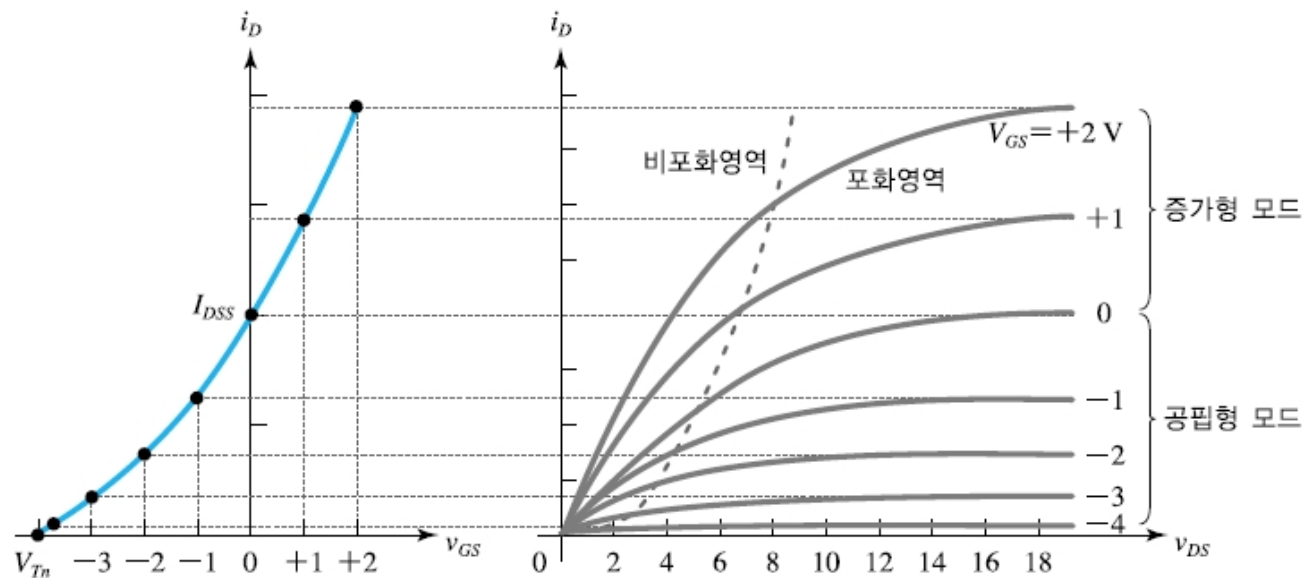
$$I_{D2} = I_{D1} \frac{1 + \lambda V_{DS2}}{1 + \lambda V_{DS1}} \quad \rightarrow \quad \text{따라서 } I_{D2} = 2.67\text{ mA가 되며, } I_D \text{의 변화는 } 0.67\text{mA (33.3\%)} \text{가 되고, } V_{DS} \text{ 값이 100\%증가하면 채널길이변조 효과에 의해 드레인 전류가 33.3\% 증가함을 의미함.}$$

MOSFET의 구조 및 동작원리

□ 공핍형 MOSFET의 전류-전압 특성

- 전압의 극성에 따라 공핍모드 또는 증가모드로 동작

- 드레인포화전류 : $I_{DSS} = \frac{1}{2} K_n V_{Tn}^2$

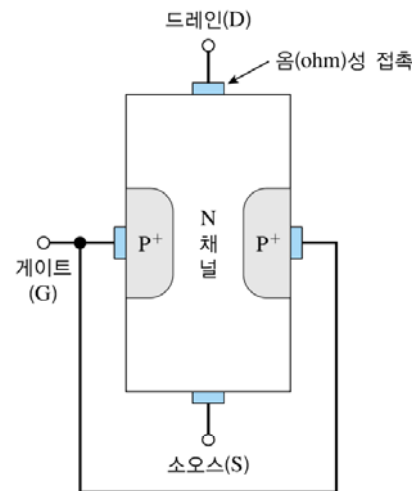


[그림 5-8] 공핍형 MOSFET의 전류-전압 및 전달특성 곡선

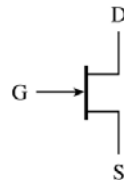
JFET의 구조 및 동작원리

□ JFET의 구조와 동작

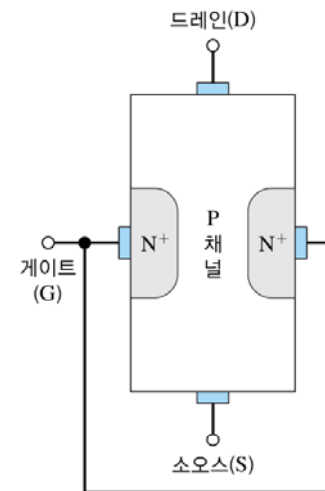
- 채널(channel) 영역의 도핑 형태에 따라 N 채널 JFET와 P채널 JFET로 구분



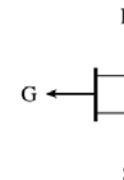
(a) N 채널 JFET의 구조



(c) N 채널 JFET의 기호



(b) P 채널 JFET의 구조



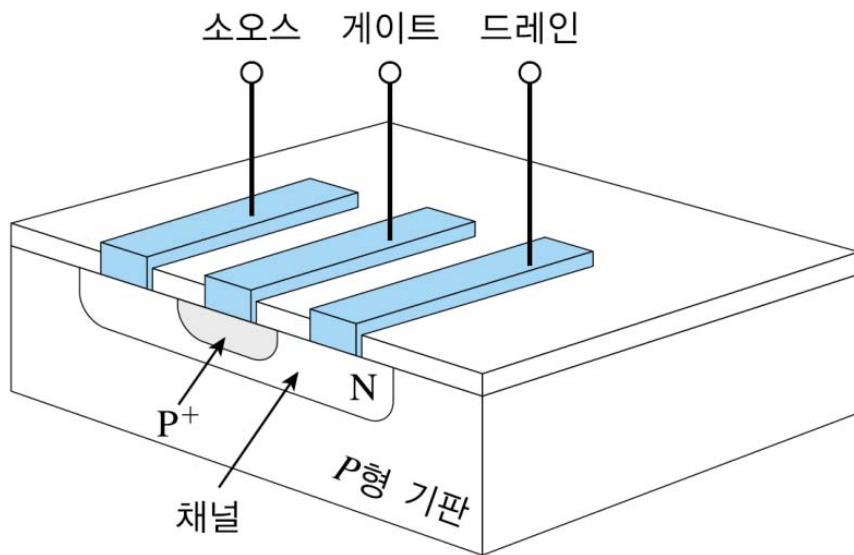
(d) P 채널 JFET의 기호

[그림 5-9] 접합 FET(JFET)의 구조 및 기호

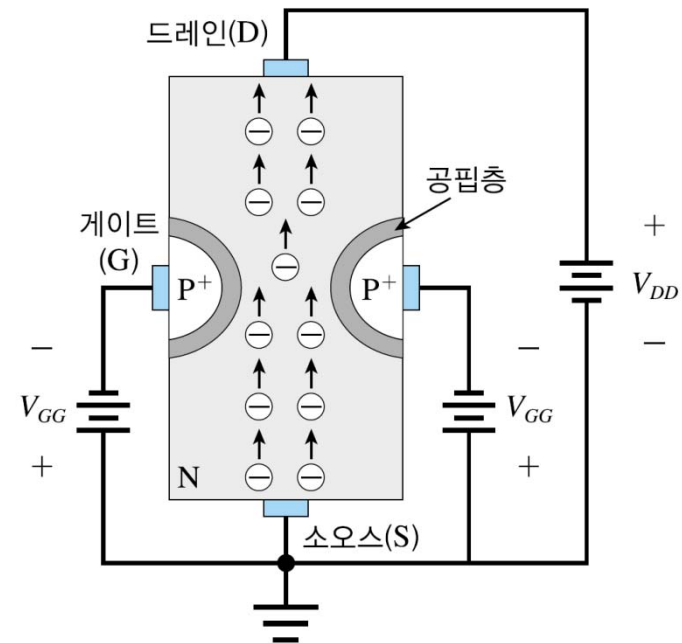
JFET의 구조 및 동작원리

□ N 채널 JFET의 실제 구조와 동작

- 게이트 영역은 채널영역에 비해 높은 불순물 농도로 만들어지므로 게이트와 소오스 사이에 인가된 역방향 전압에 의한 공핢영역은 채널영역으로 확대



[그림 5-10] N 채널 JFET의 실제 구조

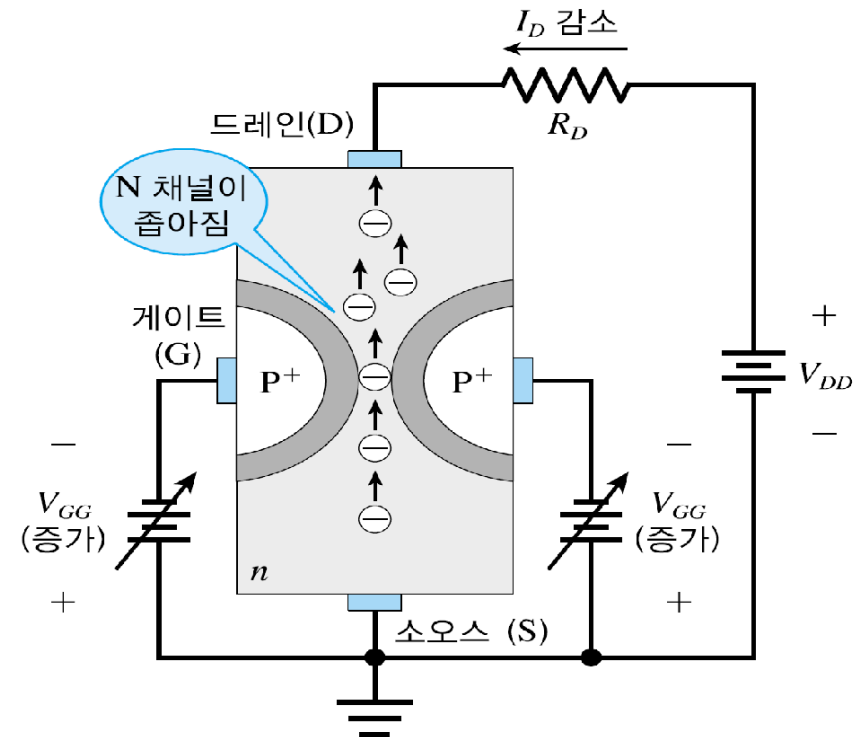


[그림 5-11] 게이트와 소오스에 역방향 바이어스가 인가된 N 채널 JFET

JFET의 구조 및 동작원리

□ 채널폭의 변화와 드레인 전류의 흐름

- 전류가 소오스와 드레인 사이에 흐르며, 게이트 단자로는 흐르지 않는다.
- 게이트 영역과 채널영역 사이의 PN 접합에는 반드시 역방향 바이어스가 인가되어야 하므로, 게이트에 음의 V_{GG} 전압이 인가되었다.
- PN 접합에 역방향 전압이 인가되면 공핍영역이 확대된다.
- 게이트와 소오스 사이에 인가된 역방향 전압에 의한 공핍영역은 대부분 채널영역으로 확대된다.
- 공핍영역이 증가하면 채널 폭이 좁아지게 되어 드레인과 소오스 사이의 전류가 감소된다.

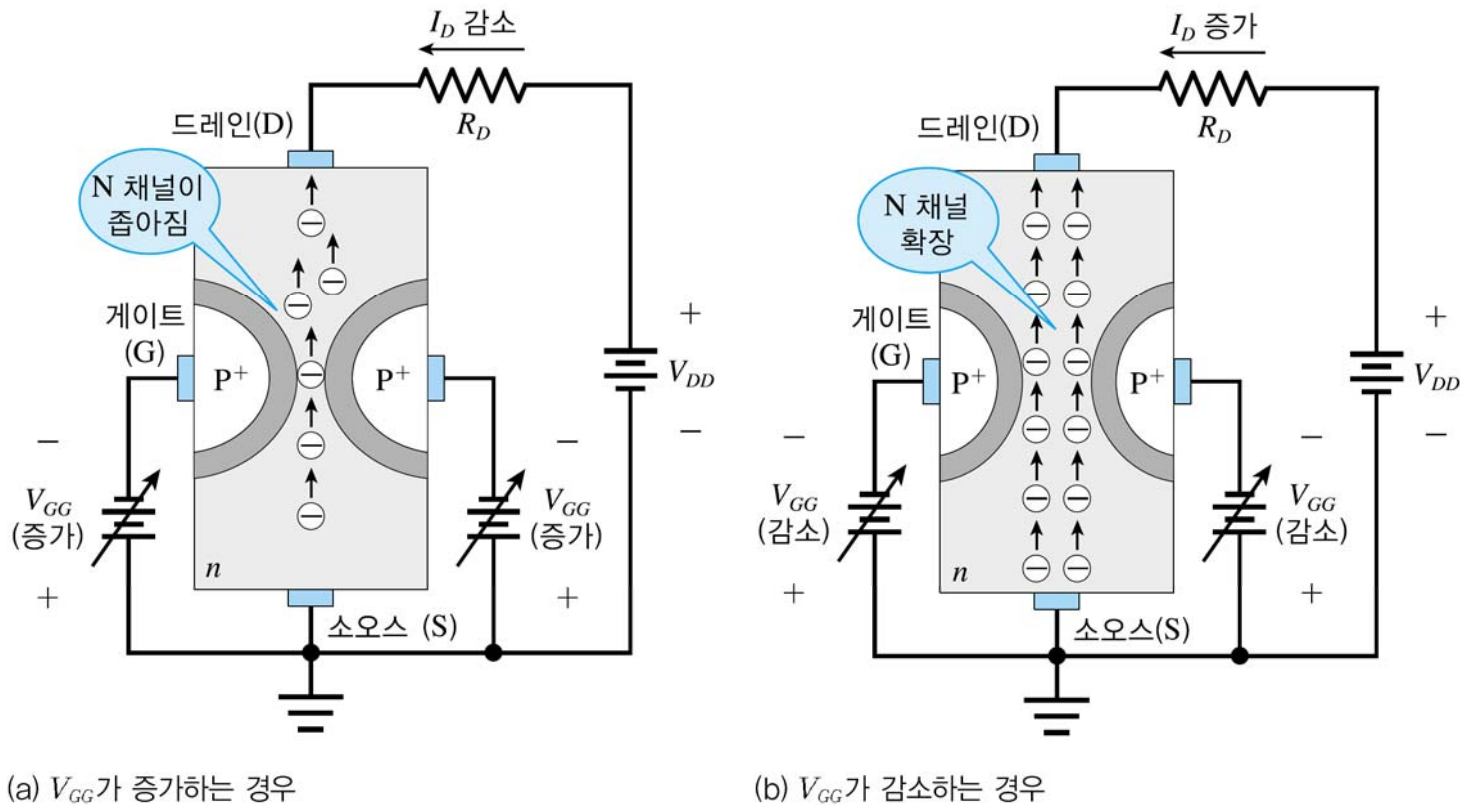


(a) V_{GG} 가 증가하는 경우

JFET의 구조 및 동작원리

□ 채널폭의 변화와 드레인 전류의 흐름

- N 채널 JFET의 드레인 전류 i_p 는 게이트 역방향 바이어스 전압에 의해 제어

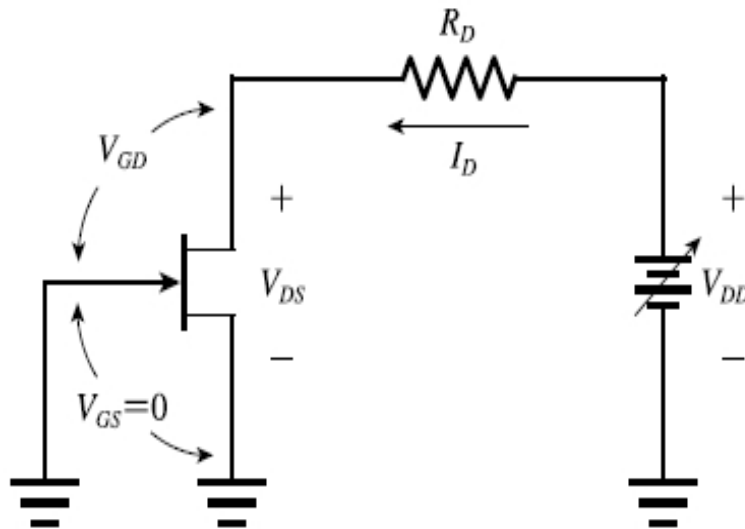


[그림 5-12] 게이트 전압에 의한 채널폭의 변화와 드레인 전류의 제어

JFET의 구조 및 동작원리

□ N 채널 JFET 드레인 전류-전압 특성

- 게이트-소오스 간을 접지시키고 ($V_{GS} = 0V$) 드레인 전압 V_{DD} 를 0V 부터 서서히 증가시켜, 드레인-소오스 사이의 전압 V_{DS} 의 변화에 따른 드레인 전류의 변화를 살펴보기 위해 n채널 JFET를 이용하여 [그림 5-13]과 같은 회로를 구성.

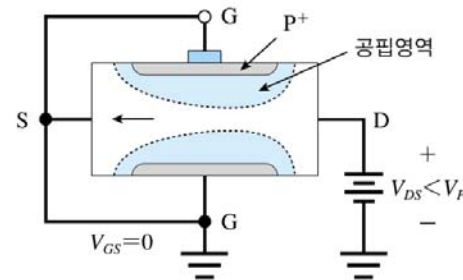


[그림 5-13] $V_{GS}=0$ 인 N 채널 JFET 회로

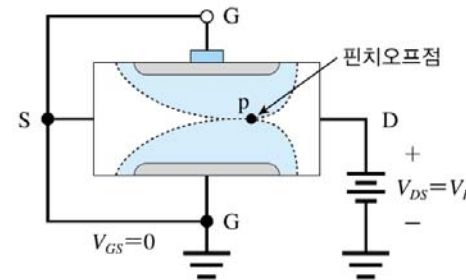
JFET의 구조 및 동작원리

□ JFET 드레인 전류-전압 특성

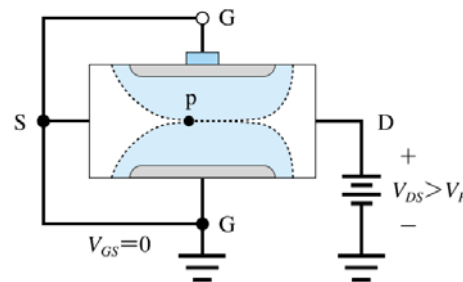
- N채널 JFET의 경우 $V_p > 0$ 이고 P채널 JFET의 경우 $V_p < 0$ V_p : 핀치오프전압



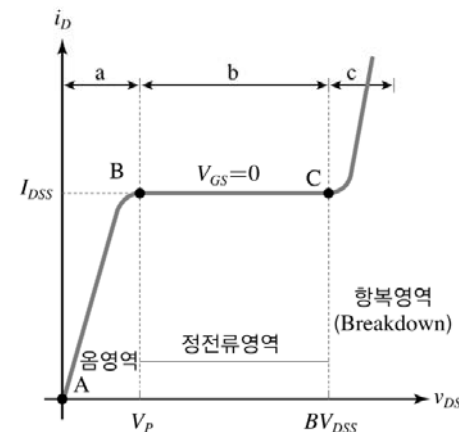
(a) $V_{DS} < V_p$ 인 경우



(b) $V_{DS} = V_p$ 인 경우



(c) $V_{DS} > V_p$ 인 경우



(d) 드레인 전류-전압 특성

[그림 5-14] v_{DS} 의 변화에 따른 N 채널 JFET의 동작($V_{GS}=0$)

JFET의 구조 및 동작원리

□ V_{GS} 와 V_{DS} 의 변화에 따른 JFET의 드레인 전류 특성

- 포물선 좌측영역 : 비포화영역 또는 저항영역(resistive region)
- 포물선 우측영역 : 포화영역

- 드레인 전류 i_D

➤ JFET가 포화영역에서 동작

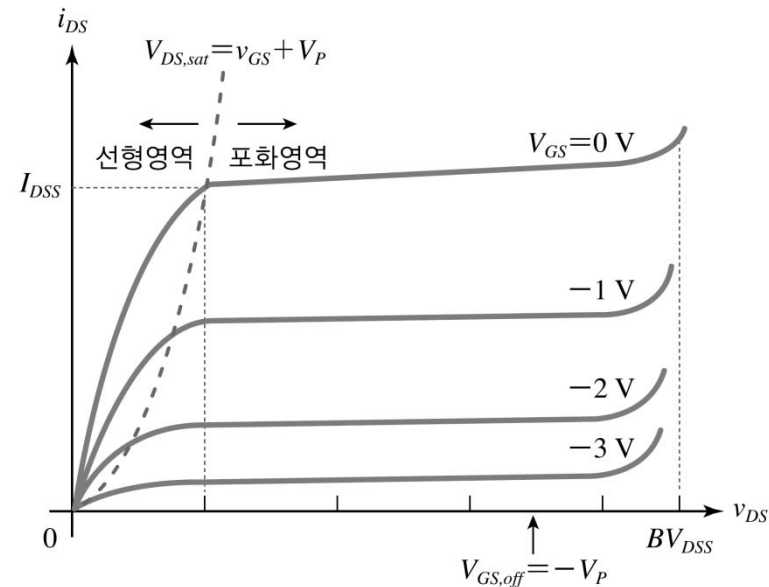
$$i_D = I_{DSS} \left(1 - \frac{v_{GS}}{V_{GS,off}} \right)^2$$

$$= \frac{I_{DSS}}{V_{GS,off}^2} (v_{GS} - V_{GS,off})^2$$

➤ JFET가 비포화영역에서 동작

$$i_D = 2I_{DSS} \left[\left(\frac{v_{GS}}{V_{GS,off}} - 1 \right) \frac{v_{DS}}{V_{GS,off}} - \frac{1}{2} \left(\frac{v_{DS}}{V_{GS,off}} \right)^2 \right]$$

$$= \frac{2I_{DSS}}{V_{GS,off}^2} \left[(v_{GS} - V_{GS,off})v_{DS} - \frac{1}{2}v_{DS}^2 \right]$$

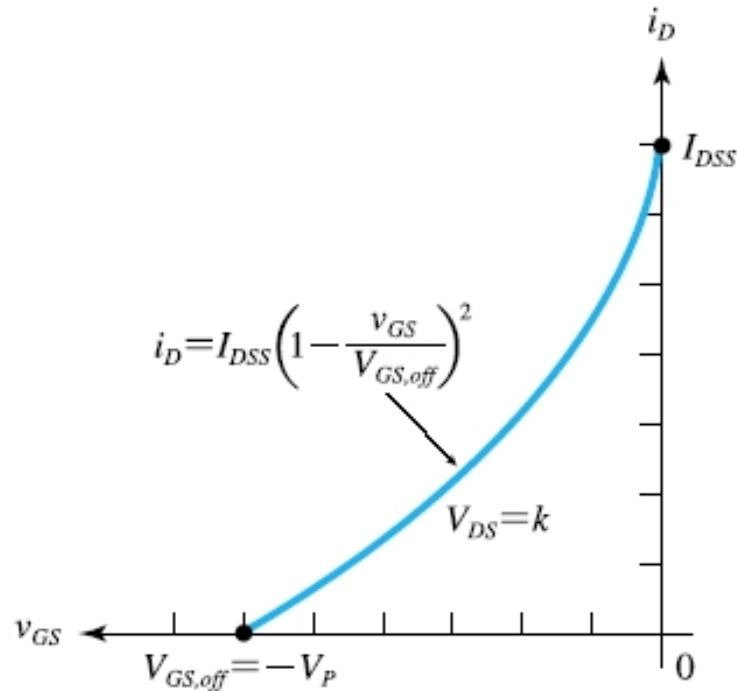


[그림 5-15] N 채널 JFET의 드레인 전류-전압 특성 곡선

JFET의 구조 및 동작원리

□ JFET의 전달특성 곡선

- $V_{DS} = k$ 는 드레인과 소오스 사이의 전압을 일정한 값 k 로 유지



[그림 5-16] JFET의 전달특성 곡선

FET의 바이어스와 DC해석

증폭기에서는 입력신호와 출력신호 사이의 선형성이 중요한 요소이므로, FET는 포화영역의 중앙 근처에 동작점이 설정되도록 바이어스를 인가한다.

BJT는 비포화영역(순방향 활성영역)에서 동작하도록 바이어스가 설정된다고 설명하였다. 이는 BJT와 FET의 동작영역 명칭이 서로 반대로 사용되기 때문이므로, 혼동하지 않도록 유의한다.

FET의 바이어스와 DC해석

□ MOSEFT의 바이어스

□ 전압분배 바이어스

- 게이트-소오스 동작점 전압: $V_{GSQ} = \left(\frac{R_2}{R_1 + R_2} \right) V_{DD}$ 게이트 전류는 0

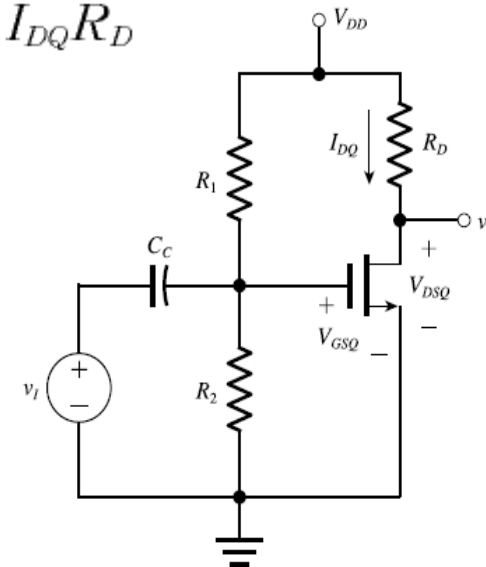
- MOSFET가 포화영역에서 동작: $I_{DQ} = \frac{1}{2} K_n (V_{GSQ} - V_{Tn})^2$

- 드레인 -소오스 동작점 전압: $V_{DSQ} = V_{DD} - I_{DQ} R_D$

- 동작점이 포화영역에서 설정되기 위한 조건

$$V_{DSQ} \geq V_{GSQ} - V_{Tn} = V_{DS,sat}$$

- DC 부하선 방정식 $I_D = \frac{1}{R_D} (V_{DD} - V_{DS})$

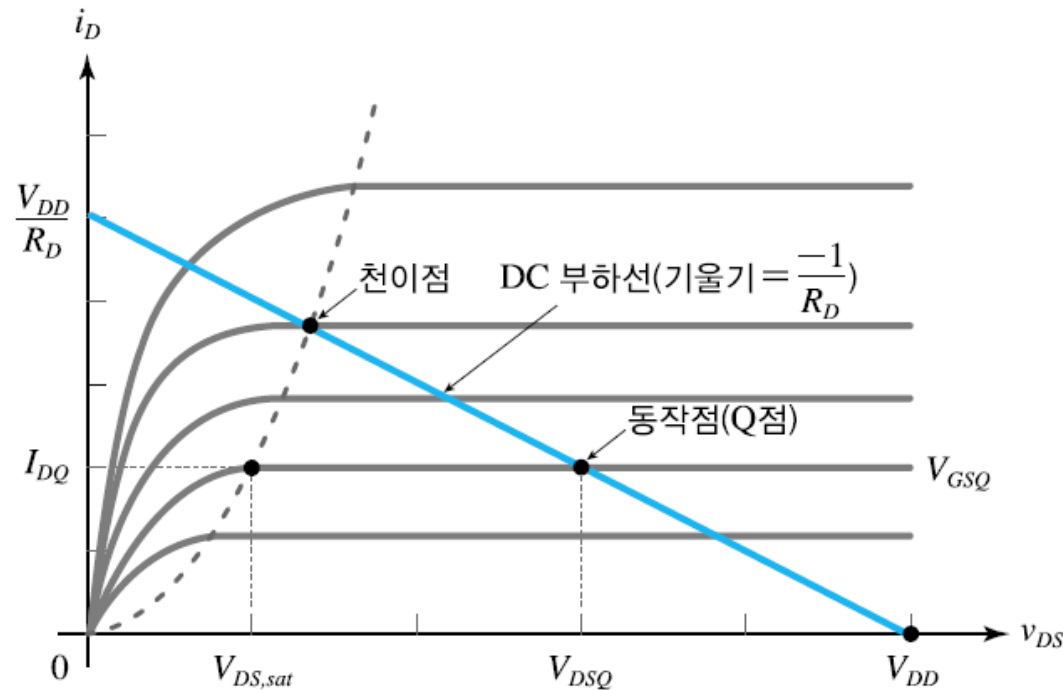


[그림 5-17] 증가형 N 채널 MOSFET의 전압분배 바이어스

FET의 바이어스와 DC해석

□ MOSFET의 출력특성에 동작점과 부하선의 교점

□ 천이점 (transition point) : MOSFET 포화영역의 경계를 나타내는 포물선과 부하선의 교점



[그림 5-18] 바이어스에 의한 동작점 설정 및 부하선

FET의 바이어스와 DC해석

□ MOSFET가 포화영역에 있기 위한 게이트 전압의 최댓값

- 채널 핀치오프가 일어나는 점에서 V_{DS} 는 다음과 같이 표현.

$$V_{GS} - V_{Tn} = V_{DS,sat} = V_{DD} - I_D R_D$$

- 포화영역의 드레인 전류 $I_D = \frac{1}{2} K_n (V_{GS} - V_{Tn})^2$ 를 대입

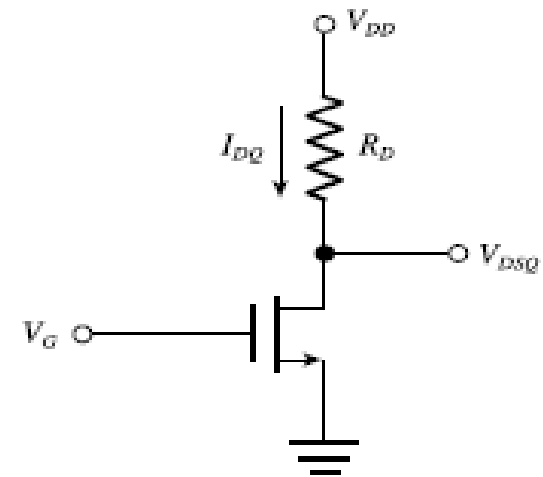
$$V_{GS} - V_{Tn} = V_{DD} - \frac{1}{2} K_n (V_{GS} - V_{Tn})^2 R_D$$

- $V_{GS} - V_{Tn} > 0$ 을 고려하여 $(V_{GS} - V_{Tn})$ 에 대해 풀면

$$V_{GS} - V_{Tn} = \frac{-1 + \sqrt{1 + 2K_n R_D V_{DD}}}{K_n R_D}$$

- MOSFET가 포화영역에 있기 위한 최대 게이트 전압

$$V_G = V_{GS} = V_{Tn} + \frac{-1 + \sqrt{1 + 2K_n R_D V_{DD}}}{K_n R_D}$$



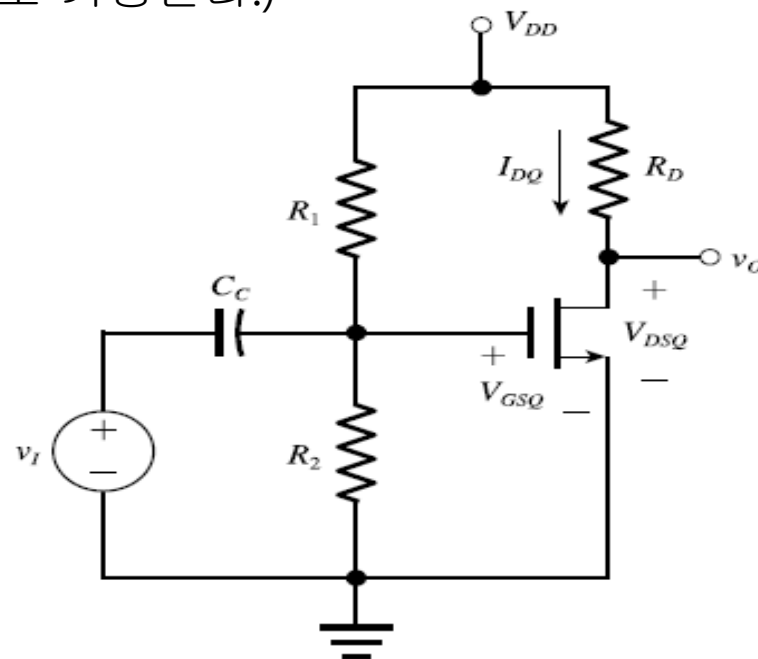
[그림 5-19] 게이트 바이어스 전압 V_G 를 갖는 증가형 n채널 MOSFET 회로

FET의 바이어스와 DC해석

예제 5-2

□ 동작점 전압과 전류

[그림 5-17]의 회로에 대해 동작점 전압과 전류를 구하고, 출력특성 곡선에 부하선을 그려서 동작점을 표시하라. (단 $R_1=40\text{k}\Omega$, $R_2=20\text{k}\Omega$, $R_D=7.5\text{k}\Omega$, $V_{DD}=12\text{V}$, $V_{Tn}=2\text{V}$, $K_n=0.4\text{mA/V}^2$ 로 가정한다.)



[그림 5-17] 증가형 N 채널 MOSFET의 전압분배 바이어스

FET의 바이어스와 DC해석

예제 5-3

[예제 5.2]의 회로에 대해 천이점(transition point)의 게이트-소오스 전압 V_{GS} 와 드레인 전류값을 구하라. 단, 소자값 MOSFET의 파라미터는 [예제 5.2]와 동일하다.

[풀이]

$$V_{DS,sat} = V_{GS} - V_{Tn} = V_{DD} - I_D R_D$$

포화영역의 드레인전류 : $I_D = \frac{1}{2} K_n (V_{GS} - V_{Tn})^2$

드레인 전류를 대입:

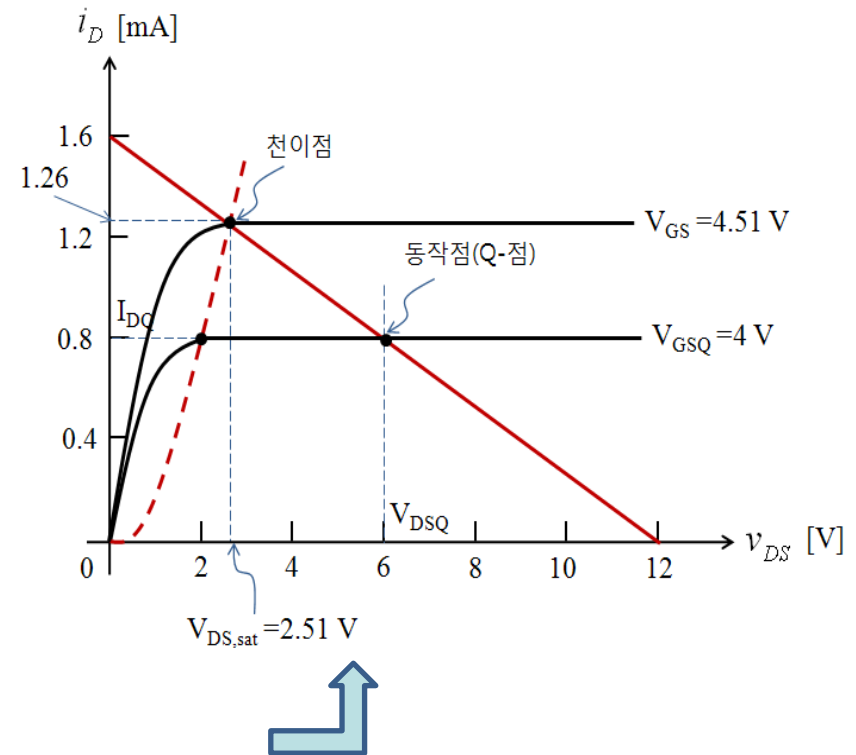
$$V_{GS} - V_{Tn} = V_{DD} - \frac{1}{2} K_n R_D (V_{GS} - V_{Tn})^2$$

$$V_{GS} - V_{Tn} = 2.51 \text{ V} \quad \text{되고} \quad V_{Tn} = 2 \text{ V} \quad \text{이므로}$$

게이트-소오스 전압 : $V_{GS} = 4.51 \text{ V}$

$$\begin{aligned} \text{드레인전류 : } I_D &= \frac{1}{2} \times 0.4 \times 10^{-3} \times (4.51 - 2)^2 \\ &= 1.26 \text{ mA} \end{aligned}$$

※ **줄력특성 곡선에 부하선과 천이점 및 동작점 표시**



FET의 바이어스와 DC해석

□ 자기 바이어스

- 게이트 전압 : $V_{GQ} = \left(\frac{R_2}{R_1 + R_2} \right) V_{DD}$
- 드레인전류 I_{DQ} 에 대해

$$V_{SQ} = I_{DQ} R_S$$

- 게이트-소오스 동작점 전압

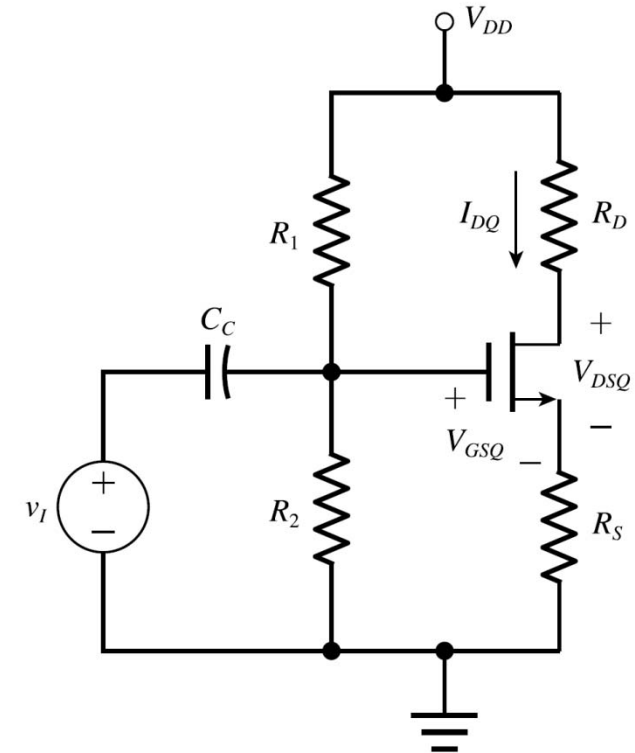
$$V_{GSQ} = V_{GQ} - V_{SQ} = V_{GQ} - I_{DQ} R_S$$

- 포화영역 드레인 전류 방정식에 대입하면,

$$I_{DQ} = \frac{1}{2} K_n (V_{GQ} - I_{DQ} R_S - V_{Tn})^2$$

- I_{DQ} 에 대한 2차 방정식 풀고, 출력 부하선 만족하는

$$V_{DSQ} = V_{DD} - I_{DQ} (R_D + R_S) > 0$$



[그림 5-24] 증가형 N 채널 MOSFET의 자기 바이어스

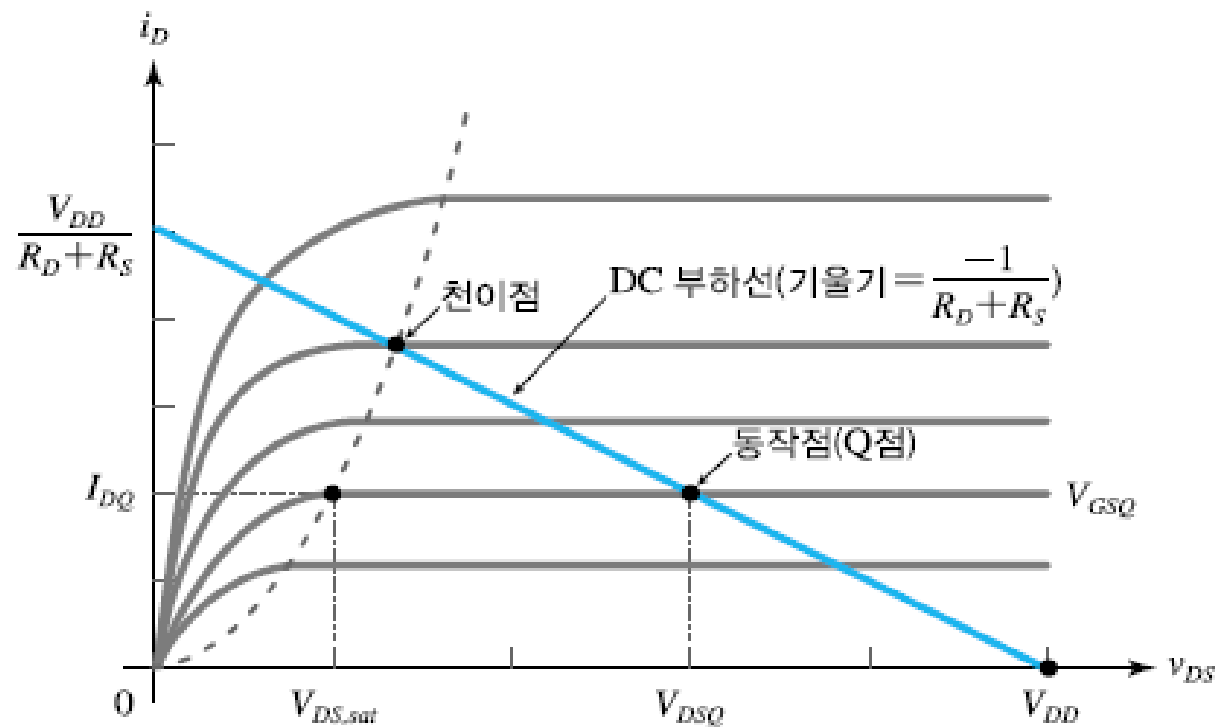
- 동작점이 포화영역에서 설정되기 위해서는 $V_{DSQ} > V_{GSQ} - V_{Tn}$ 만족해야

- DC 부하선

$$I_D = \frac{1}{R_D + R_S} (V_{DD} - V_{DS})$$

FET의 바이어스와 DC해석

□ MOSFET의 출력특성에 부하선과 동작점

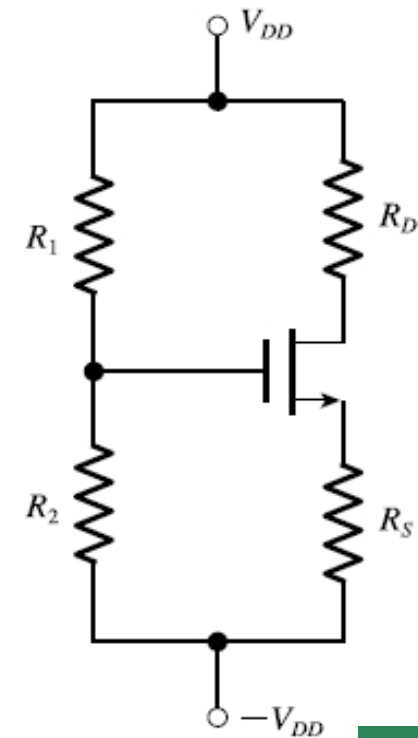


[그림 5-25] 바이어스에 의한 동작점 설정 및 부하선

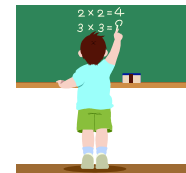
FET의 바이어스와 DC해석

예제 5-5

[그림 5-26]의 회로에서 $I_{DQ}=0.5\text{ mA}$, $V_{DSQ}=5\text{ V}$ 가 되도록 DC 바이어스를 설계하라. 이때 소오스 저항 R_S 에 걸리는 전압은 $V_{RS}=2\text{ V}$, 바이어스 저항에 흐르는 전류는 약 $50\text{ }\mu\text{A}$ 가 되도록 하라. 단, $V_{DD}=12\text{ V}$ 이고, MOSFET의 파라미터는 $V_{Tn}=1.5\text{ V}$, $K_n=510\text{ }\mu\text{A/V}^2$ 이다.



[그림 5-26]



FET의 바이어스와 DC해석

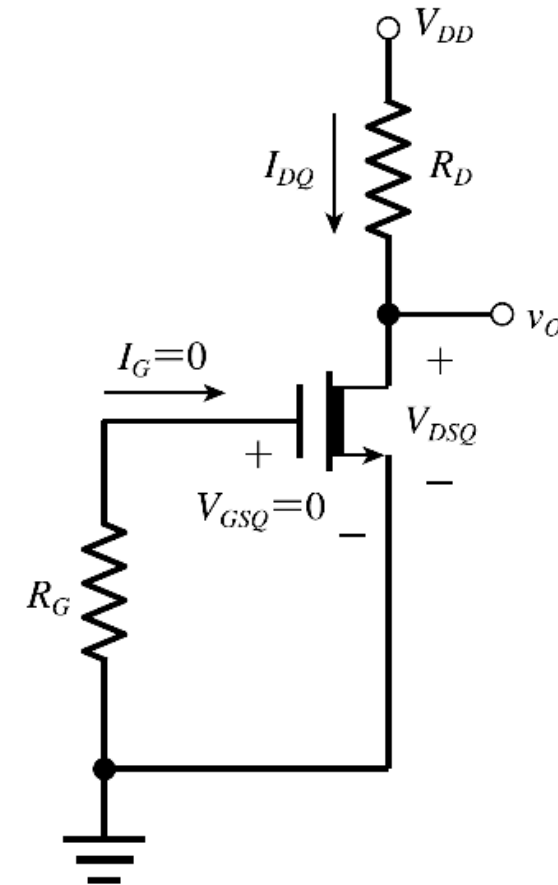
□ 공핍형 MOSFET의 바이어스

- 게이트-소오스 전압 V_{GS} 가 양(+)또는 음(-)의 값을 갖는 것이 가능
- MOSFET의 게이트 단자는 산화막으로 절연되어 있으므로, 게이트 단자로 흐르는 전류가 0
- 포화영역에서 동작하는 경우 드레인 바이어스 전류

$$I_{DQ} = I_{DSS} = \frac{1}{2} K_n V_{Tn}^2$$

- 드레인-소오스 바이어스 전압

$$V_{DSQ} = V_{DD} - I_{DQ} R_D$$



(a) 영 전압 바이어스

FET의 바이어스와 DC해석

□ 공핍형 MOSFET의 바이어스

- [그림 5-28(b)] 드레인 바이어스 전류

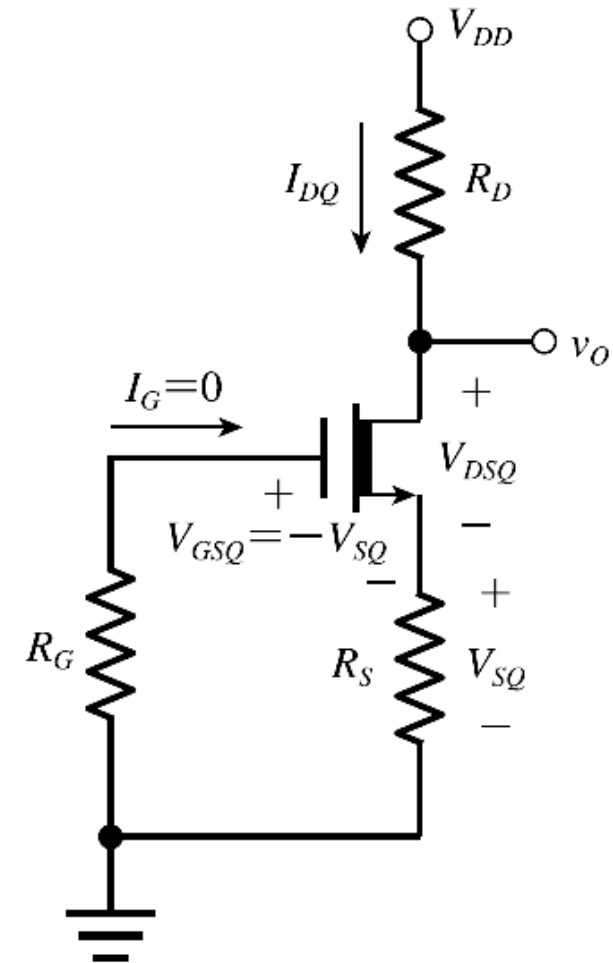
$$\begin{aligned} I_{DQ} &= \frac{1}{2} K_n (V_{GSQ} - V_{Tn})^2 \\ &= \frac{1}{2} K_n (-V_{SQ} - V_{Tn})^2 \end{aligned}$$

- $V_{SQ} = I_{DQ} R_S$ 대입
- I_{DQ} 에 대한 2차 방정식 풀고,

$$I_{DQ} = \frac{1}{2} K_n (-I_{DQ} R_S - V_{Tn})^2$$

- 출력 부하선 조건 확인하여 I_{DQ} 확정

$$V_{DSQ} = V_{DD} - I_{DQ} (R_D + R_S) > 0$$



(b) 자기 바이어스

FET의 바이어스와 DC해석

예제 5.6

[그림 5-28(b)]의 회로에서 바이어스 전류 I_{DQ} 와 전압 V_{DSQ} 를 구하라. 단, $V_{DD}=10\text{ V}$ 이고, $R_D=30\text{ k}\Omega$, $R_S=5\text{ k}\Omega$ 이며, MOSFET의 파라미터는 $V_{Tn}=-1.0\text{ V}$, $K_n=2\text{ mA/V}^2$ 이다.

[풀이]

MOSFET가 포화영역에서 동작한다고 가정하면

$$\text{드레인 바이어스 전류 : } I_{DQ} = \frac{1}{2} K_n (-V_{SQ} - V_{Tn})^2 = \frac{1}{2} \times 2 \times (-5I_{DQ} + 1)^2 \text{ mA}$$

2차방정식을 풀어 드레인 전류를 구하면, $I_{DQ}=0.31$ 또는 0.13mA

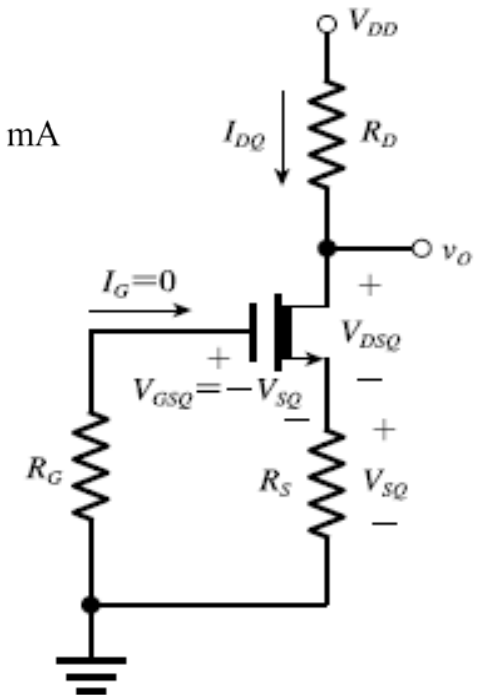
$V_{DS}=0$ 인 경우의 드레인 전류의 최댓값을 구하면

$$\text{드레인 전류의 최대값: } I_{D,max} = \frac{V_{DD}}{R_D + R_S} = \frac{10}{35 \times 10^3} = 0.29 \text{ mA}$$

따라서, $I_{DQ}=0.13\text{mA}$

드레인-소오스 바이어스 전압 :

$$V_{DSQ} = V_{DD} - I_{DQ}(R_D + R_S) = 10 - 0.13 \times 35 = 5.45 \text{ V}$$



(b) 자기 바이어스

FET의 바이어스와 DC해석

□ 접합 FET (JFET)의 바이어스

- JFET의 게이트 단자는 채널영역과 PN 접합을 형성하고 있으며 게이트와 소오스 사이에 전류가 흐르지 않아야 하므로, 게이트-소오스 사이의 PN 접합은 0V 또는 역방향 바이어스가 인가되어야 함

□ 영(0) 전압 바이어스

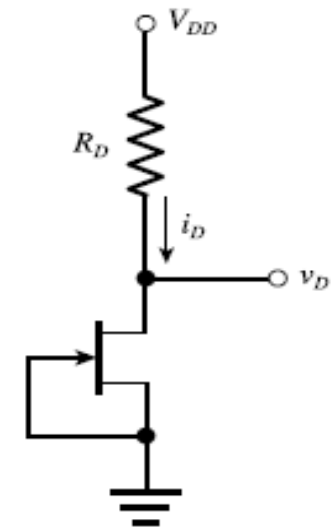
- JFET의 게이트는 채널영역과 역방향 바이어스 된 PN 접합을 형성하고 있으므로, 누설전류를 무시한다면 게이트 단자로 흐르는 전류가 0

- 포화영역에서 동작하는 경우, $V_{DSQ} > |V_{GS,off}|$
- 드레인 바이어스 전류

$$I_{DQ} = I_{DSS}$$

- [그림 5-29]의 바이어스 회로에서 드레인-소오스 바이어스 전압

$$V_{DSQ} = V_{DD} - I_{DQ}R_D$$



FET의 바이어스와 DC해석

예제 5.7

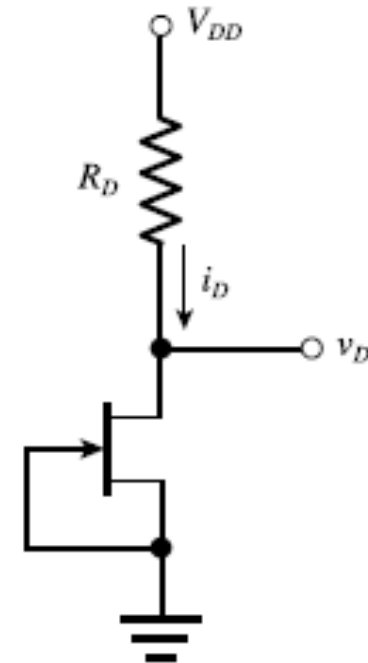
[그림 5-29]의 회로에서 바이어스 전류 I_{DQ} 와 전압 V_{DSQ} 를 구하라. 단, $V_{DD}=20\text{ V}$, $R_D=1\text{ k}\Omega$ 이며, JFET의 파라미터는 $V_{GS,off}=-4\text{ V}$ 이고, $I_{DSS}=10\text{ mA}$ 이다.

[풀이]

- JFET가 포화영역에서 동작한다고 가정하면, 식 (5.25)에 의해 $I_{DQ}=I_{DSS}=10\text{ mA}$ 가 됨
- 식 (5.26)에 의해 드레인-소오스 전압은 다음과 같이 계산.

$$V_{DSQ}=V_{DD}-I_{DQ}R_D=20-10\times 1=10\text{ V}$$

- 따라서 $V_{DSQ} > |V_{GS,off}|$ 이므로, 주어진 회로의 JFET는 포화영역에서 동작한다는 가정이 옳바름.

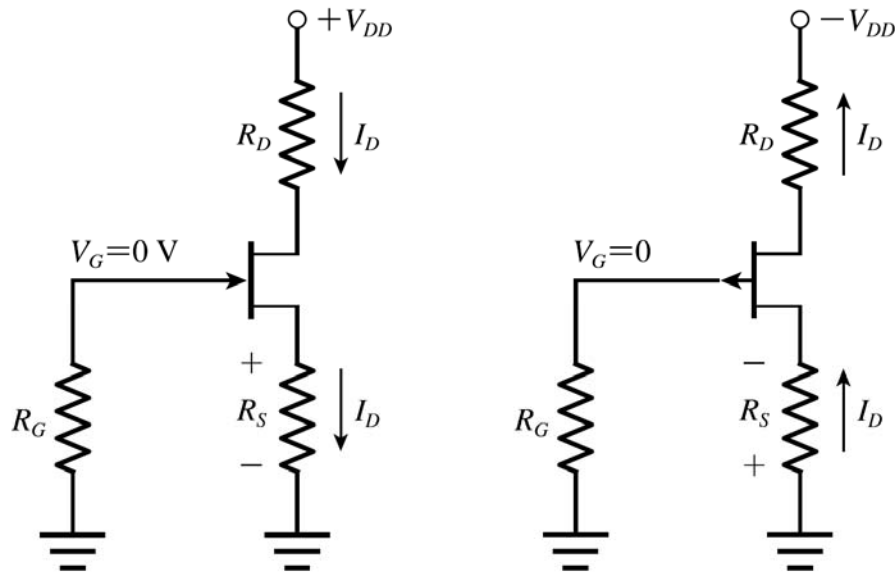


[그림 5-29] N 채널 JFET의 바이어스

FET의 바이어스와 DC해석

□ 영 전압 자기 바이어스

- 소오스 저항 R_S 를 추가하여 바이어스 안정도를 높인 자기 바이어스 회로
- 게이트 바이어스 전압 $V_{GSQ} = -V_{SQ} = -R_S I_{DQ}$
- 드레인 바이어스 전류 $I_{DQ} = I_{DSS} \left(1 - \frac{V_{GSQ}}{V_{GS,off}} \right)^2 = I_{DSS} \left(1 + \frac{V_{SQ}}{V_{GS,off}} \right)^2$
- 드레인-소오스 바이어스 전압 $V_{DSQ} = V_{DD} - I_{DQ} (R_D + R_S)$



(a) N 채널 JFET

(b) P 채널 JFET

FET의 바이어스와 DC해석

□ 중간점 바이어스

- 일반적으로 FET의 동작점은 포화영역의 중간점에 설정되는 것이 가장 적합
- 드레인 바이어스 전류 $I_{DQ} = \frac{I_{DSS}}{2}$

- 포화영역에서 동작하는 JFET의 드레인 전류 $I_{DQ} = I_{DSS} \left(1 - \frac{V_{GSQ}}{V_{GS,off}}\right)^2$

- $I_{DQ} = \frac{I_{DSS}}{2}$ 인 중간점에서의 V_{GSQ} , $V_{GS,off}$ 값의 비를 x 라고 하면 $x = \frac{V_{GSQ}}{V_{GS,off}}$

- 위의 식을 대입하여 정리 $\frac{I_{DSS}}{2} = I_{DSS}(1 - x)^2$

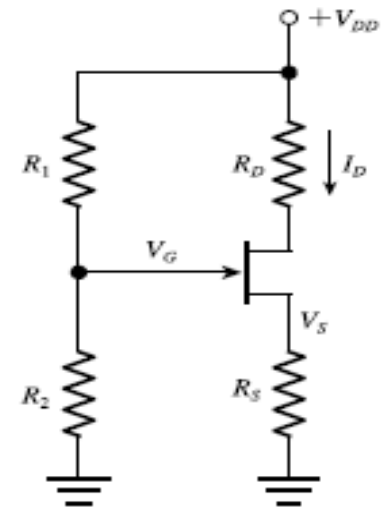
- 결론: 중간점 바이어스를 위한 게이트-소오스 전압

$$V_{GSQ} = 0.293 \times V_{GS,off}$$

FET의 바이어스와 DC해석

□ 전압분배 자기 바이어스

- 게이트-소오스 PN 접합에 역방향 바이어스가 인가되어야 하므로, 소오스 전압이 게이트 전압보다 큰 양(+)의 값을 가져야 함.
- 게이트 전압은 저항 R_1 과 R_2 의 전압분배에 의해 결정 $V_{GQ} = \left(\frac{R_2}{R_1 + R_2}\right)V_{DD}$
- 소오스 전압 $V_{SQ} = I_{DQ}R_S$
- 게이트-소오스 바이어스 전압 $V_{GSQ} = V_{GQ} - V_{SQ} = \left(\frac{R_2}{R_1 + R_2}\right)V_{DD} - I_{DQ}R_S$



[그림 5-31] N 채널 JFET의 전압분배 자기 바이어스

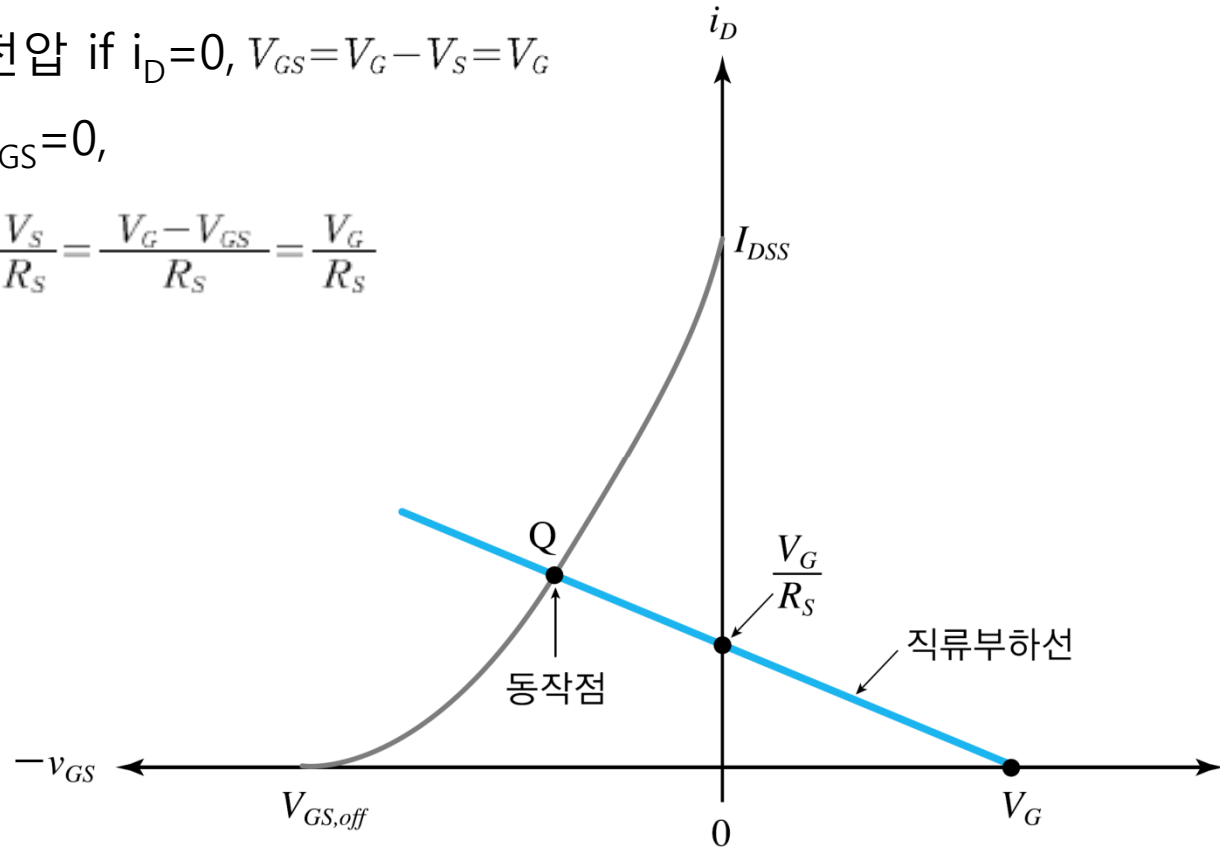
FET의 바이어스와 DC해석

□ 전압분배 자기 바이어스

◆ JFET 동작점의 그래프적 해석

- 게이트-소오스 전압 if $i_D=0$, $V_{GS}=V_G-V_S=V_G$
- 드레인전류 if $V_{GS}=0$,

$$I_D = \frac{V_S}{R_S} = \frac{V_G - V_{GS}}{R_S} = \frac{V_G}{R_S}$$

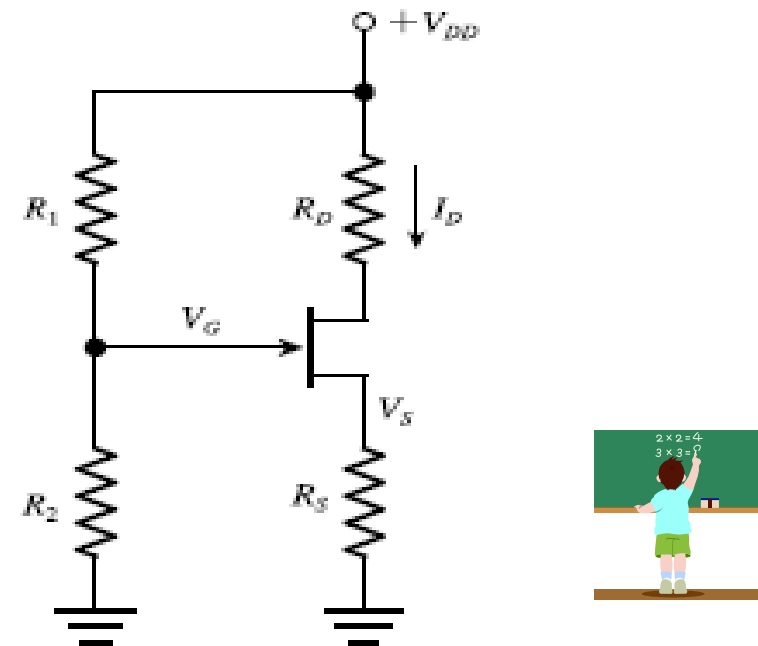


[그림 5-32] 전압분배 바이어스된 JFET의 전달특성과 Q점

FET의 바이어스와 DC해석

예제 5.10

[그림 5-31]의 회로에서 $V_{GQ}=5\text{ V}$, $V_{DQ}=11\text{ V}$, $I_{DQ}=4\text{ mA}$ 가 되도록 저항 R_1 , R_2 , R_D 그리고 R_S 의 값을 결정하라. 단, $V_{DD}=15\text{ V}$ 에 의해 전압분배 저항 R_1 , R_2 에 흐르는 전류는 0.05 mA 이고, JFET의 파라미터는 $I_{DSS}=9\text{ mA}$, $V_{GS,off}=-3\text{ V}$ 이다.



[그림 5-31] N 채널 JFET의 전압분배 자기 바이어스

FET의 소신호 등가회로

□ MOSFET의 소신호 파라미터

□ 전달 컨덕턴스

- 게이트-소오스 전압의 변화에 대한 드레인 전류 변화의 비(ratio)

- MOSFET의 전달 컨덕턴스 식 : $g_m \equiv \left. \frac{di_D}{dv_{GS}} \right|_{Q\text{점}}$

- N채널 MOSFET가 포화영역에서 동작하는 경우 드레인 전류

$$i_D = \frac{1}{2} K_n (v_{GS} - V_{Tn})^2$$

- 전달 컨덕턴스

$$g_m \equiv \left. \frac{di_D}{dv_{GS}} \right|_{Q\text{점}} = K_n (V_{GSQ} - V_{Tn})$$

- 동작점 전압과 전류 식 $(V_{GSQ} - V_{Tn})^2 = \frac{2I_{DQ}}{K_n} \Rightarrow V_{GSQ} - V_{Tn}$ 에 대해 정리

- 전달컨덕턴스 :

$$g_m = K_n (V_{GSQ} - V_{Tn}) = \sqrt{2K_n I_{DQ}} \quad \Rightarrow \quad V_{GSQ} - V_{Tn} = \sqrt{\frac{2I_{DQ}}{K_n}}$$

- I_{DQ} 를 나누면 $\frac{g_m}{I_{DQ}} = \frac{2}{V_{GSQ} - V_{Tn}} \Rightarrow I_{DQ}$ 관한 식으로 표현

$$g_m = \frac{2I_{DQ}}{V_{GSQ} - V_{Tn}}$$

FET의 소신호 등가회로

□ 드레인 저항

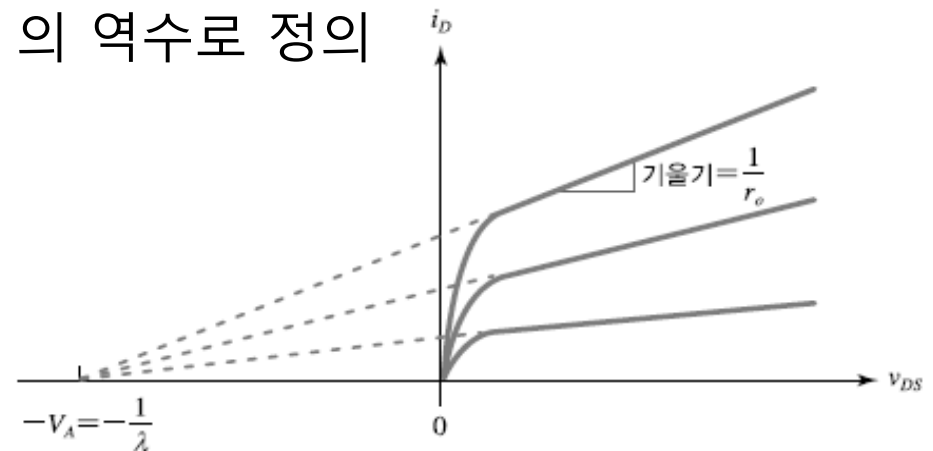
- MOSFET가 포화동작 영역에서 동작 할 때 드레인 전압이 증가함에 따라 드레인 전류가 증가하는 채널길이변조 효과

- 드레인 전류 식 : $i_D = \frac{1}{2}K_n(v_{GS} - V_{Tn})^2 (1 + \lambda v_{DS})$

- 포화영역에서 전류-전압 특성 곡선의 기울기의 역수 → MOSFET의 소신호 드레인 저항 r_o 식 : $\frac{1}{r_o} \equiv \left(\frac{di_D}{dv_{DS}} \right) \Big|_{Q\text{점}}$

- 채널길이 변조효과 계수 λ 는 전압 의 역수로 정의

$$r_o = \frac{2}{\lambda K_n (V_{GSQ} - V_{Tn})^2} \simeq \frac{1}{\lambda I_{DQ}} = \frac{V_A}{I_{DQ}}$$

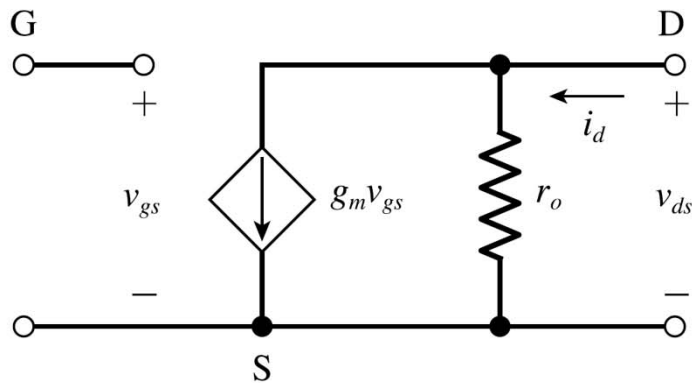


[그림 5-33] 채널길이 변조효과가 고려된 MOSFET의 전류-전압 특성과 드레인 저항

FET의 소신호 등가회로

□ MOSFET 소신호 등가회로

- MOSFET의 게이트는 산화막에 의해 절연되어 있으므로, 게이트는 개방(open)되어 있음에 유의
- 드레인과 소오스 사이에 나타나는 저항 r_o 는 채널 길이 변조효과에 의한 저항성분



[그림 5-34] MOSFET의 소신호 등가모델

FET의 소신호 등가회로

□ JFET의 소신호 등가회로

- 포화영역에서 동작하는 JEFT의 소신호 등가회로는 MOSFET 소신호 등가회로와 동일하며, 단지 전달컨덕턴스만 달리 표현
- 드레인 전류 $i_D = I_{DSS} \left(1 - \frac{v_{GS}}{V_{GS,off}} \right)^2 (1 + \lambda v_{DS})$
- λ 는 채널 길이 변조계수이며, MOSFET와 동일하게 $\lambda = 1/V_A$ 로 정의
- JEFT의 전달 컨덕턴스

$$g_m = \left(\frac{2I_{DSS}}{|V_{GS,off}|} \right) \left(1 - \frac{V_{GSQ}}{V_{GS,off}} \right) = \left(\frac{2I_{DSS}}{|V_{GS,off}|} \right) \sqrt{\frac{I_{DQ}}{I_{DSS}}}$$