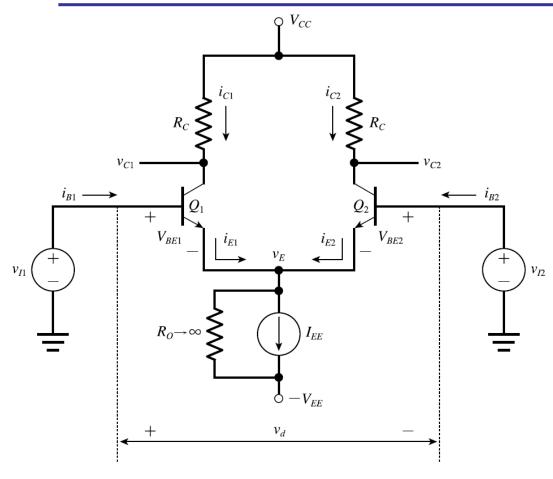
차동 증폭기



- 차동 증폭기(differential amplifier)는 아날로그 집적회로(IC: integrated circuit)를 구성하는 기본적인 기능 블록으로서 연산 증폭기와 비교기 IC의 입력단으로 사용된다.
- 차동 증폭기는 두 개의 입력단자와 한 개 또는 두 개의 출력단자를 가지면, 두 입력신호의 차를 증폭하는 기능을 갖는다.





[그림 7-1] BJT 차동 증폭기의 기본 구조

그림7-1은 BJT 차동 증폭기의 기본적인 구조.

두 개의 NPN 트랜지스터 Q_I , Q_2 가 이미터 결합 차동쌍을 구성하고 있으며, 이 트랜지스터들은 정전류원 I_{EE} 에 의해 선형영역으로 바이어스되어 있음.

차동쌍을 구성하는 두 트랜지스터는 특성이 정합(matched)되었다고 가정.

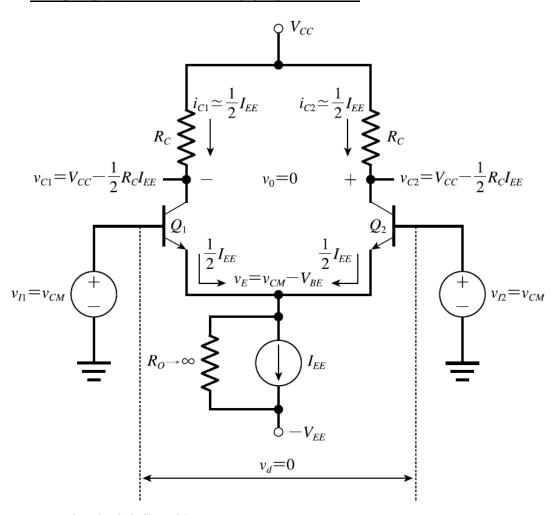
정전류원의 출력저항 R_o 는 클수록 바람직하며, 여기서는 R_o = ∞ 인 이상적인 정전류원을 가정.

입력: v_{II}, v_{I2}

출력: v_{Cl}, v_{C2}



차동 증폭기의 구조 및 동작원리



공통모드전압(common-mode voltage) v_{CM} 이 인가된 경우:

$$i_{EI}$$
= i_{E2} = I_{EE} /2

$$v_E = v_{CM} - V_{BE}$$

여기서, 전압 V_{BE} =0.7V, β_{oI} = β_{o2} >>1 이라고 하면, $i_{EI} \approx i_{CI}$, $i_{E2} \approx i_{C2}$ 이므로,

$$v_{CI} = v_{C2} = V_{CC} - R_C I_{EE} / 2$$

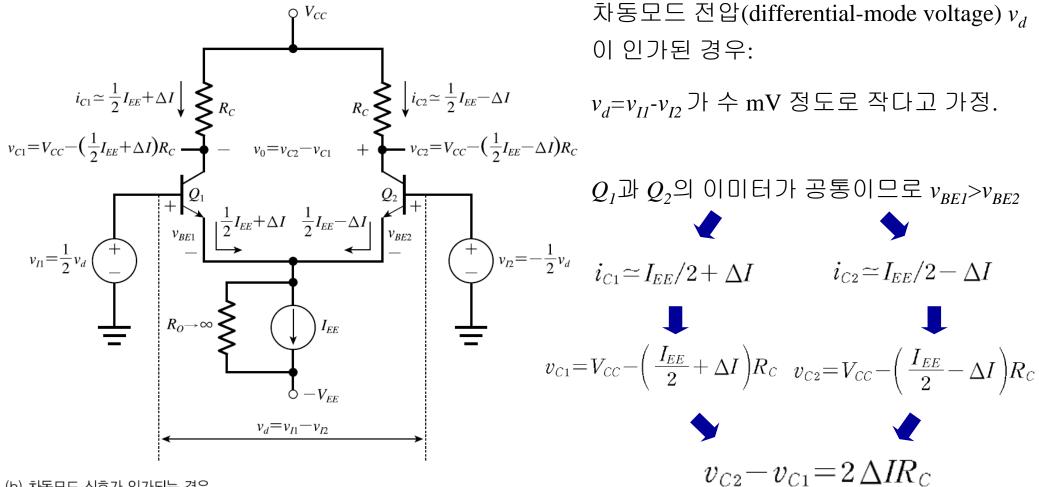
따라서, 두 컬렉터 전압의 차는

$$v_{C2}$$
- v_{CI} =0

(a) 공통모드 신호가 인가되는 경우



차동 증폭기의 구조 및 동작원리



(b) 차동모드 신호가 인가되는 경우



차동 증폭기의 입출력 전달특성

$$i_{C1} = I_S e^{(v_{I1} - v_E)/V_T}$$
 (7.6a)

$$i_{C2} = I_S e^{(v_{I2} - v_E)/V_T}$$
 (7.6b)



$$I_{EE} = i_{E1} + i_{E2} = \frac{1}{\alpha} (i_{C1} + i_{C2})$$

$$= \frac{I_S}{\alpha} [e^{(v_{I1} - v_E)/V_T} + e^{(v_{I2} - v_E)/V_T}]$$
(7.7)

$$\frac{i_{C1}}{I_{EE}} = \frac{I_{S}e^{(v_{I1}-v_{E})/V_{T}}}{\frac{I_{S}}{\alpha}e^{(v_{I1}-v_{E})/V_{T}} + \frac{I_{S}}{\alpha}e^{(v_{I2}-v_{E})/V_{T}}} = \frac{\alpha}{1 + e^{(v_{I2}-v_{E}-v_{I1}+v_{E})/V_{T}}} = \frac{\alpha}{1 + e^{(v_{I2}-v_{I1})/V_{T}}}$$

$$v_d = v_{II} - v_{I2}$$
 이므로,

$$\frac{i_{C1}}{I_{EE}} = \frac{\alpha}{1 + e^{-v_d/V_T}} \implies i_{C1} = \frac{\alpha I_{EE}}{1 + e^{-v_d/V_T}} \qquad \qquad \frac{i_{C2}}{I_{EE}} = \frac{\alpha}{1 + e^{v_d/V_T}} \implies i_{C2} = \frac{\alpha I_{EE}}{1 + e^{v_d/V_T}}$$



차동 증폭기의 입출력 전달특성

$$i_{C1} = \frac{\alpha I_{EE}}{1 + e^{-v_d/V_T}}$$
 $i_{C2} = \frac{\alpha I_{EE}}{1 + e^{v_d/V_T}}$

$$Q_2 = \frac{i_{C1}}{I_{EE}}$$

$$Q_1 = \frac{i_{C2}}{I_{EE}}$$

$$Q_2 = \frac{i_{C1}}{I_{EE}}$$

$$Q_1 = \frac{i_{C1}}{I_{EE}}$$

$$Q_2 = \frac{i_{C2}}{I_{EE}}$$

$$Q_1 = \frac{i_{C1}}{I_{EE}}$$

$$Q_2 = \frac{i_{C2}}{I_{EE}}$$

$$Q_3 = \frac{i_{C1}}{I_{EE}}$$

$$Q_4 = \frac{i_{C2}}{I_{EE}}$$

$$Q_5 = \frac{i_{C1}}{I_{EE}}$$

$$Q_7 = \frac{i_{C1}}{I_{EE}}$$

$$Q_7 = \frac{i_{C1}}{I_{EE}}$$

선형 동작영역

- v_d = θ (즉, y축과의 교점)에서 두 트랜지스터의 컬렉터 전류는 동일하며, $i_{CI}=i_{C2}=\alpha I_{EE}/2$ 가 된다.
- 컬렉터 전류 i_{CI} 과 i_{C2} 는 상보적(complementary)인 관계를 가져 한쪽이 증가하면 다른 쪽은 감소한다.
- 차동 입력전압의 작은 범위(즉, $-2V_T \le v_d \le 2V_T$)에서 차동쌍 트랜지스터의 컬렉터 전류는 선형을 유지하며, 차동 증폭기의 이득은 $v_d = 0$ 인 점에서의 기울기(즉, 전달컨덕턴스)에 비례한다.
- $\frac{v_d}{V_T}$ 큰 차동 입력전압(즉, $|v_d|\gg 2V_T$)에 대해서 두 트랜지스터 중 하나는 차단되고 다른 하나는 도통되며, 바이어스 전류 I_{EE} 는 도통된 트랜지스터를 통해 흐른다.

[그림 7-3] 차동 증폭기의 DC 전달특성

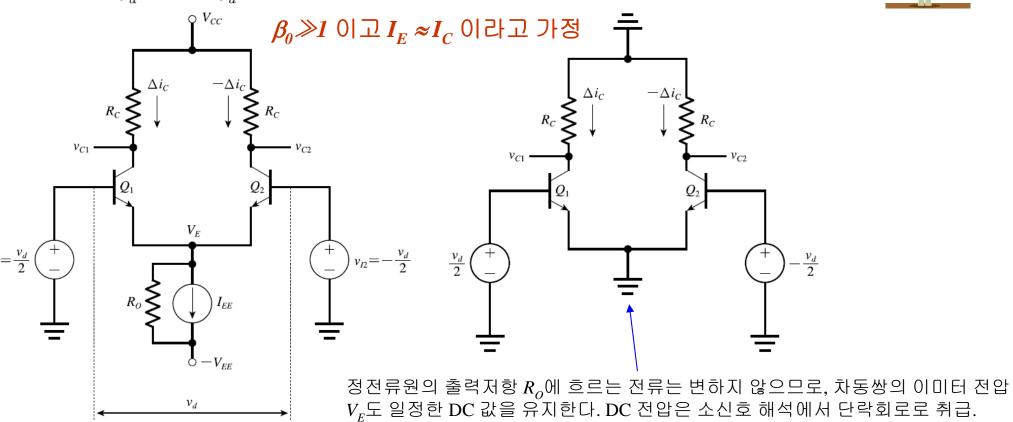


차동모드 이득

$$A_{dm} = \frac{v_{o,dm}}{v_d} = \frac{v_{C2} - v_{C1}}{v_d}$$

(7.10)





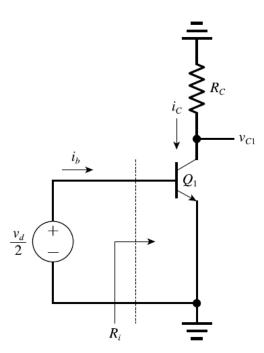
(a) 차동모드 입력

(b) 차동모드 소신호 등가회로

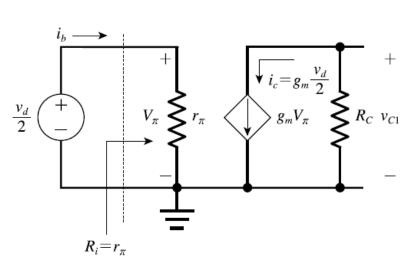


차동모드 이득





(c) 차동모드 반쪽 회로



(d) 차동모드 반쪽 회로의 소신호 등가회로

- Q1의 컬렉터 전류 $i_c{=}g_mV_\pi{=}g_mrac{v_d}{2}$
- Q1의 컬렉터 전압 $v_{c1} \! = \! -R_{\it C} i_{\it c} \! = \! -rac{v_{\it d}}{2} g_{\it m} R_{\it C}$
- 차동모드 반쪽 회로의 전압이득 $A_v = rac{v_{c1}}{v_s/2} = -g_m R_C$
- 차동모드 전압이득

$$v_{c2} = -v_{c1} \circ | \Box \Box \Box$$
, $A_{dm} = \frac{v_{c2} - v_{c1}}{v_d} = g_m R_C$

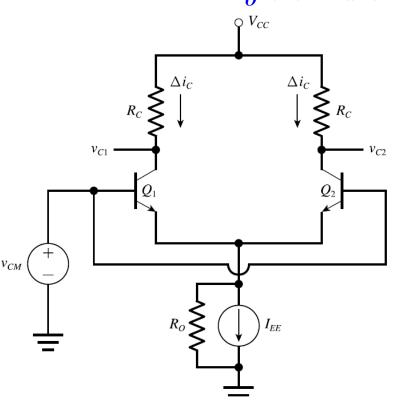
공통모드 이득

$$A_{cm} = \frac{v_{o,cm}}{v_{CM}} = \frac{v_{C2} - v_{C1}}{v_{CM}}$$

(7.11)



정전류원의 출력저항 R_o 가 무한대가 아닌 유한한 값을 갖는다고 가정



 Q_I 과 Q_2 의 컬렉터 전류 i_{CI}, i_{C2} 가 동일하게 Δi_C 만큼 증가.

정전류원의 전류는 I_{EE} 로 일정하게 유지되므로, R_O 에 흐르는 전류가 $2 \Delta i_C$ 만큼 증가.

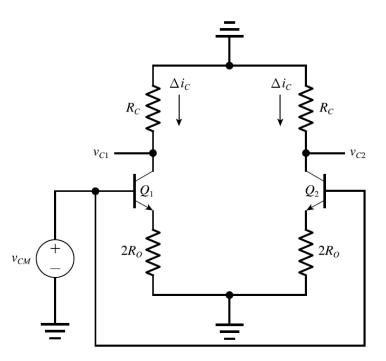
 V_E 도 $2R_O \Delta i_C$ 만큼 증가.

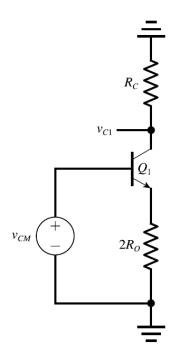
(a) 공통모드 입력

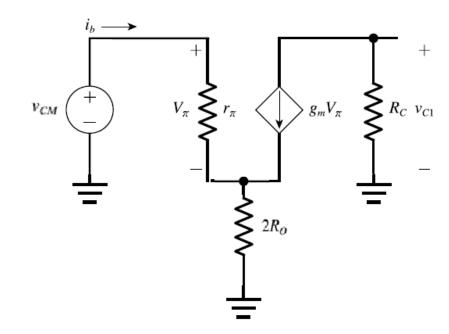


공통모드 이득









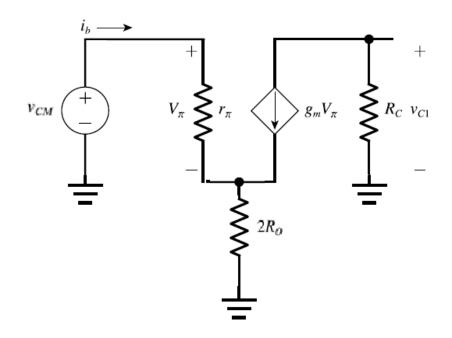
(b) 공통모드 소신호 등가회로

[그림 7-8] 공통모드 소신호 해석

(c) 공통모드 반쪽 회로



공통모드 이득



$$v_{c1} = -\beta_o i_b R_C$$



$$v_{CM} = r_{\pi} i_b + (1 + \beta_o)(2R_O)i_b$$

$$i_b = \frac{v_{CM}}{r_{\pi} + (1 + \beta_o)(2R_O)}$$

$$v_{c1} = -\frac{\beta_o R_C v_{CM}}{r_{\pi} + (1 + \beta_o)(2R_O)}$$

 v_{CM} 이 공통이므로, $v_{\text{c2}} = v_{\text{c1}}$ 이 되며,

단일 종단 출력에 대한 공통모드 이득은

$$A_{v} = \frac{v_{c1}}{v_{CM}} = -\frac{\beta_{o} R_{C}}{r_{\pi} + (1 + \beta_{o})(2R_{O})}$$

 $r_\pi \ll 2(eta_0 + 1)R_O$ 이고 $\pmb{\alpha} = \pmb{\beta_0}/(eta_0 + 1) \approx 1$ 를 이용하여 간략화

$$A_{cm} = \frac{v_{c1}}{v_{CM}} = \frac{-\beta_o R_C}{r_\pi + 2(\beta_o + 1)R_O} \simeq -\frac{\alpha R_C}{2R_O} \simeq \frac{-R_C}{2R_O}$$
(7.22)



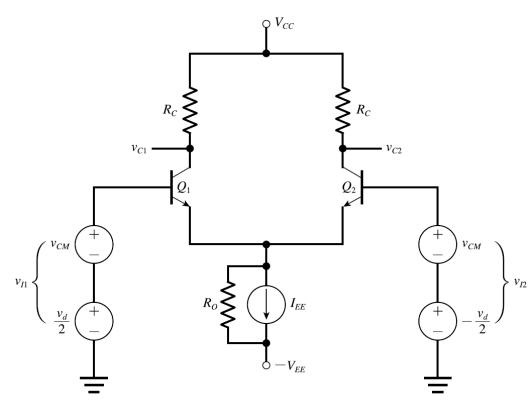
공통모드 제거비(CMRR: Common Mode Rejection Ratio)

• 차동출력 : CMRR =
$$\left| \frac{A_{dm}}{A_{cm}} \right| = \frac{g_m R_C}{\frac{R_C}{2R_O}} = 2g_m R_O$$
 (7.23a)

차동 증폭기의 성능을 나타내는 CMRR을 크게 하기 위해서는 큰 출력 저항을 갖는 정 전류원 회로를 사용해야 함.



공통모드 신호와 차동모드 신호가 함께 존재하는 경우



[그림 7-9] 차동 증폭기에 임의의 입력이 인가되는 경우

• 차동모드 입력전압과 공통모드 입력전압

$$v_d = v_{I1} - v_{I2}$$

$$v_{CM} = \frac{v_{I1} + v_{I2}}{2}$$

• 차동 증폭기의 두 입력전압

$$v_{I1} = v_{CM} + v_d/2$$

$$v_{I2} = v_{CM} - v_d/2$$

• 컬렉터 전압(중첩의 정리를 적용)

$$v_{C1} = -A_{dm}v_{DM} + A_{cm}v_{CM} = -\frac{A_{dm}}{2} \left(v_d - \frac{v_{CM}}{CMRR}\right)$$
 $v_{C2} = A_{dm}v_{DM} + A_{cm}v_{CM} = \frac{A_{dm}}{2} \left(v_d + \frac{v_{CM}}{CMRR}\right)$

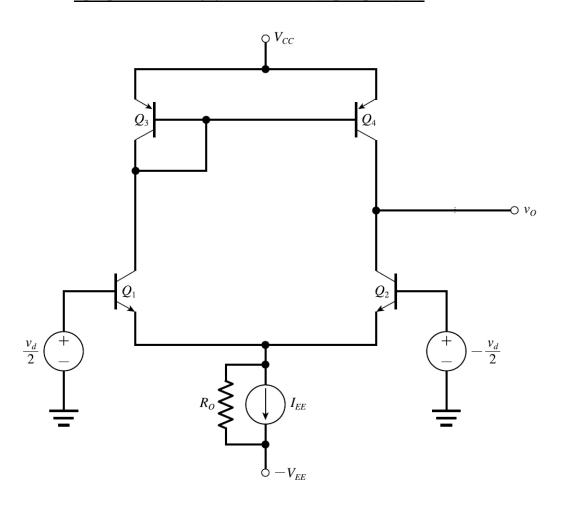
• 출력전압

$$v_o = v_{C2} - v_{C1} = A_{dm}v_d = A_{dm}(v_{I1} - v_{I2})$$

ightarrow 두 입력전압의 차를 차동이득 A_{dm} 만큼 증폭함



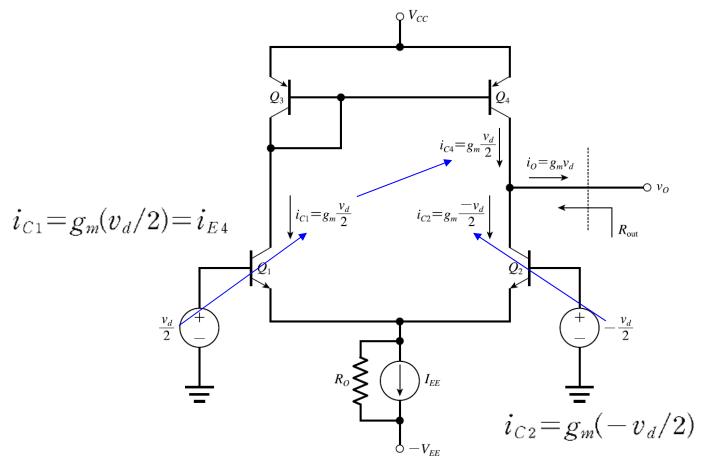
<u>능동부하를 갖는 BJT 차동 증폭기</u>



- 차동모드 이득을 크게 하기 위해 컬렉터 저항 R_C 대신에 트랜지스터 를 이용한 능동부하(active load)가 사용됨
- Q_3 , Q_4 는 전류거울(current mirror) 형태의 능동부하로 사용됨



<u>능동부하를 갖는 BJT 차동 증폭기</u>





$$i_{o} = i_{E4} - i_{C2} = g_{m} v_{d}$$

$$v_o = g_m v_d R_{out}$$

• 차동 증폭기의 출력저항

$$R_{out} = r_{o2} || r_{o4}$$

 $(r_{o4} = r_{o2}$ 라고 가정)

$$v_o = g_m v_d(r_{o2} || r_{o4}) = \frac{g_m r_o}{2} v_d$$

• 차동모드 이득

$$A_{dm} = \frac{v_o}{v_d} = g_m \frac{r_o}{2}$$
$$A_{dm} = \frac{V_A}{2V_T}$$

