1. **微型计算机接口技术概述**
2. *什么是I/O接口？I/O接口在系统中起什么作用？*

答：I/O接口电路是介于主机和外设之间的一种缓冲器。它实际上是连接外设和某种总线之间的逻辑电路的总称。它作为主机和外设进行信息交换的中转站，在微机系统中起着重要的作用。

I/O接口的作用是为主机提供外设的工作状态和数据，对外设传送主机发出的各种命令和数据。通过I/O接口使主机与外设协调一致的工作。

1. I/O接口有哪些重要功能？

答：I/O接口应具有如下功能：

数据缓冲功能

设备选择功能

信号转换功能

对外设的控制和监测功能

中断请求与管理功能

可编程功能

1. I/O编址方式有哪两种？各有什么优缺点？

答：微机系统中I/O端口的编制方式有两种：存储区映象式和隔离I/O式。

存储器映象编址方式是将I/O端口和存储器单元同等看待，以其编址。I/O空间是存储区空间的一部分，对I/O端口的访问如同对存储器操作一样，无需使用专用的I/O指令。这种编址方法的优点是：（1）使用访存指令访问I/O端口，由于存储器访问指令丰富多彩，所以I/O端口的操作方便、灵活；（2）外设数目只受存储容量的限制，从而大大增加系统的吞吐率；（3）读写控制逻辑较简单。其主要缺点是：（1）占用了存储器的一部分地址空间，使可用空间减少；（2）为识别一个I/O端口，必须对全部地址线译码，增加了地址译码电路的复杂性，使寻址时间较长；（3）使用访存指令访问I/O端口，使I/O程序不够清晰，不便于理解和检查。

隔离I/O式编址是将I/O端口和存储器分开编址，即两者的地址空间是互相“隔离”的，MPU对I/O端口和存储单元的不同寻址是通过不同的读写控制线来实现的。隔离I/O编址的主要优点是：（1）I/O端口地址不占用存储器地址空间；（2）I/O地址线少，端口地址译码较简单，寻址速度较快；（3）使用专用I/O指令，可使程序清晰，便于理解和检查。主要缺点是：（1）I/O指令较少，程序设计不如存储映式灵活、方便；（2）I/O指令只能在累加器和I/O端口间交换信息，处理能力不如存储器映象式；（3）读写控制逻辑复杂。

1. *CPU与I/O接口之间数据传送的方式有哪几种？各有什么特点？时机选择某种传输方式是，主要依据是什么？*

*答：在微机系统中，CPU与接口之间传送信息的方式有四种：无条件传送方式、查询传送*方式，中断传送方式和DMA传送方式。

1. 无条件传送

它适合于外设总是准备好的情况，主机读/写操作时可以不必检查外设的状态。这种接口电路简单、传送速度不高。

1. 程序查询传送

该方式要求数据传送前，CPU先要检查外设的状态，若外设准备好时，CPU才可以像外设进行读/写；否则，CPU处于查询等待。这种方式也称为应答时传送方式，相应的状态信号称为握手信号。这种方式同样效率低，速度不高。

1. 中断传送

该方式是当某外设要求与CPU交换数据时，可向CPU发出中断请求，CPU在执行完当前指令后，即可中断当前任务的执行，并识别中断源，根据中断类型号转入相应的中断处理程序，以实现对请求中断的外设的管理。在中断处理结束时，恢复保存的现场与断点，继续执行原来的程序。这种方式实现了CPU与外设并行工作，大大提高了CPU的效率。

1. DMA传送

DMA传送方式又称直接存储器存取方式，实际上就是在存储器与外设间开辟一条高速数据通道，使外设与内存之间直接交换数据。这一数据通道是通过DMA控制器来实现的。在DMA传送期间，不需要CPU的干预，而是由DMA控制器控制系统总线，在其控制下完成数据传送任务。

具体采用哪种传送方式，取决于数据传送的速度和数量。当外部设备的信息传送速度较低或要求实时处理时，采用中断方式；当外设速度与CPU相当时，采用查询方式；当要求传送速度快且是批量传送时，采用DMA方式。

1. *为什么输入接口的数据缓冲器必须有三态输出功能，而输出接口却不需要？*

答：输入接口的数据缓冲寄存器的输出端是直接接在数据总线上的，如果数据寄存器没有三态输出功能，则无论数据寄存器被寻中还是未被寻中，其数据都会被送上数据线，若此时总线上真正要传送的数据与该输入缓存器的内容不一致，就会发生总线冲突。所以输入接口的数据缓冲器必须有三态输出功能，以便接口未被寻中时，其输出端处于高阻态而与总线隔离。

对于输出接口来说，是输入端与数据总线相连，而输出端时与外设相连，因此其输出不影响总线状态；又一个外设一般只与一个输出数据缓存器相连，所以输出接口的数据缓存器无需有三态输出功能。

1. 8086CPU内那些寄存器可以和I/O端口打交道？若I/O端口地址分别是40H和200H，分别写出向这两端口写入命令字65H的程序段。

答：8086CPU内可与I/O打交道的寄存器为：AL、AX和DX。

在80X86 系列微机中，访问0~0FFH号端口可用直接寻址、也可用DX的间接寻址，而对0100H~03FFH范围的端口只能用DX间接寻址。所以，向端口40H写入命令字65H的程序段为： MOV AL， 65H

OUT 40H， AL

向端口200H写入命令字65H的程序段为：MOV AL， 65H

MOV DX， 200H

OUT DX， AL

1. 图1-1为一查询式输出接口电路，试：（1）叙述工作原理；（2）画出工作时序图；（3）画出软件流程框图。

BUZY

输出设备

端口译码

+

+

R

CP

Q D

数据锁存器

。

。

。

。

。

数据

数据总线

选通信号

ACK

。

+5V

.

WR

地址总线

RD

M/IO

.

.

图1-1 查询式输出接口

解：该接口电路输出数据的工作原理是：CPU通过状态端口读入设备状态（BUZY信号），当输出设备状态非“忙”时（BUZY=0），CPU通过输出端口输出数据，选通信号有效，使数据总线上数据被锁存，同时置D触发器，通知外设取数据，并升起设备“忙”信号，阻止CPU输出新数据；当设备从数据锁存器取走数据后，发出响应信号，该信号清D触发器，置设备“空闲”状态，通知CPU又可输出新数据。工作时序和软件流程分别如图1-2、图1-3所示。

BUZY

WR

CP

Q

数据

ACK

图1-2 输出时序图

读状态口

BUZY=1？

从输出口输出数据

图1-3 软件流程图

N

Y

1. CPU和输入输出设备之间传送的信息有哪几类？

答：CPU和输入输出设备之间传送的信息主要有3类。

1. 数据信息（Date）：在微机系统中，数据通常为8位、16位或32位。
2. 状态信息（Status）：在输入时，有输入设备的信息是否准备好；在输出时有输出设备是否有空闲，若输出设备正在输出信息，则以忙指示等。
3. 控制信息（Control）：例如控制输入输出设备启动或停止等。

*9. 什么叫端口？通常有哪几类端口？*

CPU和外设进行数据传输时，各类信息在接口中进入不同的寄存器，一般称这些寄存器为I/O端口。2.有数据端口、控制端口、状态端口三类。

9、CPU以查询方式与外设交换数据时，外设至少要有几个端口？

答：至少要有两个,其中一个向CPU提供外设的状态，另一个向CPU提供数据。

10、为什么有时候可以使两个端口对应同一个地址？

答：若两个端口的数据传送方向不同，或两个端口所使用的信息不同，占用端口的不同味，则它们可以对应同一个地址。

11、在80X86构成的系统中，内存地址可否用于接口？接口地址可否用于内存？

答：（1）内存地址可用于接口，这即是存储器映象编址方式，这时接口的地址空间是内存空间的一部分，接口与内存使用相同的读写控制逻辑，两者通过不同的地址编码来区分。对接口来说，关键是保证其读写时序与CPU的读写时序相匹配。

　　（2）接口地址不能作为内存地址使用。因为80X86通过CS:IP只能运行存放于内存的程序，而存储在接口地址区域里的程序，CPU无法直接执行，若要执行，则必将它们读到内存中才行。因此接口地址不能用于内存，但可作为外存使用，用于存放数据或程序，用的时候先读到内存中然后再用。

12、试用80486汇编语言，以查询输入方式编写一个子程序，从CRT终端输入128个字节并存入首地址为BUFFER1的内存缓冲区。CRT终端的数据口地址为0008H，状态口地址为0020H。状态口的位为读状态位，表示输入数据有效。

解： 程序段如下：

MOV DI，0

MOV CX，128

AGAIN ： MOV DX，0020H

WAIT： IN AL，DX ；读接口状态

TEST AL，00000001B ；准备就绪

JZ WAIT ；继续读状态

MOV DX，0008H

IN AL，DX ；输入数据

MOV BUFFER1[DI]，AL ；保存输入数据

INC DI

LOOP AGAIN ；未完继续输入

HLT

13、设一个接口的输入端口地址为0200H，状态端口地址为0204H，状态端口中第5位为1表示输入缓冲区中有一个字节准备好，可以输入。设计具体程序以实现查询式输入。

解：查询输入的程序段为：

POL1：IN AL，0204H

AND AL，20H

JZ POL1

IN AL，0200H

14、在查询方式、中断方式和DMA方式中，分别采用什么方法启动数据传输过程？

解：查询方式在要进行数据输入输出的程序中，用程序查询条件，当条件满足时，程序输入或输出数据。在中断方式，由中断请求信号，使CPU转至中断服务程序，在中断服务程序中完成数据传送。在DMA方式中，DMA控制器向CPU发出DMA请求，CPU响应DMA请求后，由DMA控制器启动和完成数据传送。

1. **DMA控制器**
2. *简述DMA传送单个数据的全过程。*

答：用DMA方式传输单个数据的全过程为：

1. 当要传送数据时，向CPU发出HOLD信号，即向CPU发出DMA请求信号。
2. 当CPU接收到HOLD信号，在当前总线周期结束时，CPU向外设发出DMA请求的响应信号HLDA。DMA控制器接收到HLDA信号后，接管对总线的控制，进入DMA方式。
3. DMA控制器发出地址信息，对存储器寻址。
4. DMA控制器能发出读或写等控制信号，读或写数据
5. 读或写数据后，向CPU发出DMA结束信号，使CPU恢复正常工作状态。
6. DMA控制器的地址线为什么是双向的？什么时候向DMA控制器传输地址？什么时候DMA控制器向地址总线传输地址？

解：（地址，输入/输出）——这4条最低4位地址线是双向三台信号线。在空闲周期，这4条是地址输入线，CPU用这4条地址线选择8237内部不同的寄存器。在DMA传送时，由这4条线输出要访问的存储单元的最低4位地址。

（地址，输出）——这是4条三态的地址输出线，只用于DMA传送时，由它们输出要访问的存储单元地址低8位中的高4位。

1. 在设计DMA传输程序时，要有哪些必要的程序模块？设计一个用DMA方式实现数据块输出的程序段。

解： 要进行DMA传送，需要启动DMA请求、等待CPU的DMA响应，然后就是数据传送（这是主体部分），数据传送完成后就要结束DMA工作。用DMA方式实现数据块输出的程序流程图如图2-1所示。

发出DMA请求信号

输入条件信息

HLDA？

输出存储器地址

修改地址指针

传送数据

结束DMA传送

传送完成？

Y

N

Y

N

图2-1 DMA方式传送数据的流程图

1. 试说明在DMA方式时由内存向外设传输数据的过程。

答：当CPU响应DMA请求发出HLDA信号后，DMA控制器接受对总线的控制，向地址线发生要寻址的内存的地址，并发出读/写控制信号。把内存的数据输出至外设。然后判断是否已传送完。若未完，修改内存地址，重复输出过程。直至输出完成，结束DMA请求。

1. DMA控制器8237A何时作为主模块工作？何时作为从模块工作？在这两种情况下，各控制信号处于什么状态？试作说明。

答：除了在级联方式，作为第二级或其后级时，8273工作在从模式。其他情况下都工作在主模式。在级联情况下，第一级只起优先权网络的作用，除了由某一个二级的请求向CPU输出HRQ信号外，并不输出任何其他信号。实际的操作时由第二级的片子完成的。若有需要还可以由第二级扩展到第三级。

6、8237A有哪几种工作模式？各自用在什么场合？

答：8237A有4种工作模式：

1. 单字节传送模式

这种模式是编程为一次只传送一个字节。数据传送后字节计数器减量，地址要相应修改（增量或减量取决于编程）。HRQ变为无效，释放系统总线。若传送使字节数减为0，TC发生或者终结DMA传送，或重新初始化。

1. 块传送方式

在这种传送方式中，8237A由DREQ启动就连续第传送数据，直至字节数计数器减到零产生TC（Terminal Count），或者由外部输入有效的信号来终结DMA传送。

1. 请求传送方式

在这种工作方式下，8237A可以进行连续的数据传送。当出现以下3种情况之一时停止传送：

①字节数计数器减到0，发生TC；②由外界送来一个有效的信号；③外界的DREQ信号变为无效（外设的数据已传送完）。

1. 级联方式

这种方式用于通过级联以扩展通道。第二级的HRQ和HLDA信号连到第一级的DREQ和DACL上。

7、DMA控制器进行内存到内存的传输时，有什么特点？

答：8237A可以编程工作在存储器到存储器之间传送。这时就要用到两个通道，通道0的地址寄存器编程为源区地址；通道1的地址寄存器编程为目的区地址，字节数寄存器编程为传送的字节数。传送由设置一个通道0的软件DREQ启动，8237A按正常方式向CPU发出DMA请求信号HRQ，待CPU用HLDA信号响应后传送就可以开始，每传送一个字节要用8个时钟周期，其中，4个时钟周期以通道0为地址从源区读数据送入8237A的临时寄存器，另4个时钟周期以通道1位地址把临时寄存器中的数据写入目的区。每传送一个字节，源地址和目的地址都要修改（可增量也可减量修改），字节数减量。传送一直进行到通道1的字节数计数器减到零，产生TC引起在端输出一个脉冲，结束DMA传送。

1. 什么叫DMA控制器的自动预置功能？这种功能用的很普遍，举一个例子说明它的使用场合。

答：自动预置功能即自动初始化功能，即若在模式寄存器的编程中允许自动初始化，则在每次后，现行地址寄存器初始化为它的初始值。现行字节数寄存器它自动初始化至他的起始状态。这种功能使用在从一内存地址传送相同字节数的场合。

10、DMA控制器8237A是怎样进行优先级管理的？

答：8237A有两种优先权方式可供选择。一种是固定优先权，在这种方式下通道的优先权是固定的，通道0的优先权最高，通道3的优先权最低；另一种方式是优先权旋转，在这种方式下刚服务过的通道的优先权变为最低的，其他通道的优先权也作相应的旋转。

11、设计8237A的初始化程序。其中8237A的端口地址为0000H~000FH，设通道0工作在块传输模式，地址加1变化，自动预置功能；通道1工作于单字节读传输，地址减1变化，无自动预置功能；通道2、通道3和通道1工作于相同方式。然后对8237A设控制命令，使DACK为高电平有效，DREQ为低电平有效，用固定优先级方式，并启动8237A工作。

解：若高4位经译码连至的地址为5。

OUT 5DH，AL

MOV AL，94H

OUT 5BH，AL

MOV AL，75H

OUT 5BH，AL

MOV AL，76H

OUT 5BH，AL

MOV AL，77H

OUT 5BH，AL

MOV AL，00H

OUT 5AH，AL

MOV AL，0E0H

OUT 58H，AL

12、若用8237实现存储器到存储器传送，要用它的通道0和1，问：具体用了它们的哪些资源？怎么启动传送的开始？若要实现存储器“块填充”，即在一个存储区域填入固定数据，应如何实现？

答：8237的存储器——存储器传输要用到通道0和通道1。

对通道0，用了它的DREQ 软件请求，以启动传输开始。起始地址寄存器，现行地址寄存器，地址生成方式：可以是递增/递减/固定不变。

对通道1，用了它的起始地址寄存器，现行地址寄存器（地址生成方式：可以是递增/递减/固定不变），和块长寄存器及块计数器。

存储器到存储器传送是由通道0的DREQ置1来启动的。启动后，按块方式连续传送。每次传送时，读源口（通道0指向的寄存器口），把读出数据放到TEMP寄存器，而后写目的口（通道1指向的口），通道1的块计数器减1，若不为0，继续传送。每次传送后，源口地址按规定递增/递减/不变，目的地址按约定递增或递减。

若通道0的地址生成方式设为“固定不变”，则可以实现“块填充”操作。使整个目的块，填入同一字符（源块的第一个字符）

13、8237A在DMA传输期间怎样被控制设备实现总线联络？联络线是什么？

答：8237A的传输联络和8086CPU的联络方式一样，是半同步总线联络。联络线是Ready。

14、对一个DMA控制器的初始化工作包括哪些内容？

答：典型的8237A初始化工作包括：

* 1. 对8237进行复位；
  2. 将DMA传送中内存的起始地址的低16位写入基地址和当前地址寄存器，从I/O端口最高4位地址（或从页面寄存器输出最高4位地址）；
  3. 将传送字节总长写入基和当前字节计数器；
  4. 写入正确的模式字；
  5. 写入正确的屏蔽字；
  6. 写入正确的命令。

15、利用8237A的通道2，由磁盘输入32KB的一个数据块，传送至内存68000H开始的区域，采用增量、块连续的方式，传送完不自动初始化，磁盘的DREQ和DACK都是高电平有效。试编写初始化程序。

解：设首地址为DMA，初始化程序片断如下：

MOV AL，06H

OUT DMA+0DH，AL ；送复位命令

MOV AL，00H

OUT DMA+4，AL ；送基地址和当前地址低8位

MOV AL，80

OUT DMA+4，AL ；送基地址和当前地址高8位

MOV DX，0081H

MOV AL，06H

OUT DX，AL ；送最高4位的地址

MOV AL， 0FFH

OUT DMA+5，AL

MOV AL，7FH

OUT DMA+5，AL ；送基字节和当前字节计数器初

值

MOV AL，86H

OUT DMA+0BH，AL ；根据题意写入方式字

MOV AL，02H

OUT DMA+0AH，AL ；写入屏蔽字（2号通道去除

屏蔽）

MOV DX，DMA+08H ；DMA+08H为控制寄存器的

端口

MOV AL，10000000B ；对8237A设置控制命令字，

DREQ

；和DACK都是高电平有效，

固定

；优先级，启动工作

OUT DX，AL

1. **中断技术**
2. 什么是中断类型吗？什么是向量地址？什么是中断向量？它们之间有何关系？

答：中断类型码是对中断源的编码。向量地址是向量在中断向量表中对应的连续几个单元的最小地址。中断向量是指存入的中断处理服务程序的入口地址。

中断系统根据中断类型码能惟一地确定中断向量，80X86CPU都拥有256个中断类型码，从0编号到255。其中，都规定了中断向量表中各中断向量登场，且中断服务程序入口地址在向量表中按中断源的中断类型码排序。因此，向量表中共有256个向量，而且任一个类型码乘上向量单元数再加上向量表的首地址得到向量地址，从而取得中断服务程序的入口地址。

1. *分别简述8086CPU得到了中断类型码之后，如何找到中断服务程序的入口地址。*

答：对于8086CPU来说，中断类型码乘4得到中断向量表的向量地址的偏移地址，其段基址是DS=0000H。从向量表中取出4个单元数据，其中前两个单元是中断服务程序的首地址的偏移地址，后两个单元是中断服务程序的首地址的段基址，分别装入IP和CS中，从而得到中断服务程序的入口地址。

3、存储器单元内容如图3-1所示，试写出对应的中断类型号的中断向量。

M

10H

20H

30H

40H

地址

0000：0080H

0000：0081H

0000：0082H

0000：0083H

图3-1 存储器单元内容示意图

解：由图中可见，给出四个单元首地址为：00080H，其对应的中断类型号为20H，其对应的中断向量为CS:IP=4030:2010,即中断类型号为20H的中断服务程序入口地址为42310H

4、8259A只有两个端口地址，但可读写寄存器数远远多于两个，试述如何正确保证读写？

答：8259A中使用了如下几种方法来实现统一地址寻址多个内部寄存器：

利用命令字OCW3事先指定读IRR或ISR；

利用命令字中位4和位3的状态来决定ICW1、OCW2还是写OCW3;

根据顺序来决定同一接口地址下的命令字（ICW2、ICW3、ICW4、OCW1）

5、什么是中断？中断处理过程一般包括那几个部分？

答：CPU暂停执行现行程序，转而处理随机事件，处理完毕后再返回被中断的程序，这一全过程称为中断。

中断处理过程一般包括保护现场、开中断、中断服务、关中断、恢复现场、开中断、中断返回。

*6、什么叫中断源？中断嵌套的含义是什么？*

答：中断源：能够引发CPU中断的信息源，称为中断源。

中断嵌套：是指在优先级已定的情况下，低优先级的中断服务程序可以被高优先级的中断源所中断，等高优先级的中断服务程序结束后，再返回去执行被中断的低优先级中断服务程序。

7、为什么要进行中断断点保护？断点保护所包含的内容有哪些？

答：进行断点保护的目的是：保证中断服务处理完后能正确返回被中断的程序、并不影响被中断程序的运行。

断点保护所包含的内容有：CPU的标志寄存器、CS:IP、中断服务程序将用到的各内部寄存器。

8、80X86种，可屏蔽中断与非屏蔽中断的主要区别是什么？

答：主要区别是：1）可屏蔽中断允许中断屏蔽，而非屏蔽中断不允许；2）非屏蔽中断采用正跳变触发，而可屏蔽中断采用高电平申请中断；3）可屏蔽中断要满足一定的条件，CPU才响应，且要执行两个外部中断响应周期，用以获取中断类型码，而非屏蔽中断不需要。

9、8259A设置为中断非自动结束方式时，在中断服务程序结束即将返回时，为什么一定要发中断结束命令？如果不发，将对中断系统产生怎样的影响？

答：发中断结束命令，是为了清除该中断源对应的中断服务寄存器ISR中的相应位。如果不发中断结束命令，则该中断源比其他优先极低的中断源以后的中断请求将再也得不到响应，相当于关闭了该中断源及较低优先级中断源的中断请求。

10、试简述8259A中断控制器是如何在特殊全嵌套方式下实现全嵌套的。

答：特殊嵌套方式是在多片8259A级联情况下，实现全嵌套的一种工作方式。此时特殊全嵌套方式仅设置在主片中。它和全嵌套方式基本相同，所不同的是在特殊全嵌套方式下，当处理某一级中断时，可响应同级的中断请求，实际上相当于对主片是同一级，而对从片是高优先级打断低优先级中断，从而实现了全嵌套中断处理。

*11、在中断响应过程中，8086CPU向8259A发出的两个信号分别起什么作用？*

答：CPU发出的第一个脉冲告诉外部电路，其提出的中断请求已被响应，应准备将类型号发给CPU，8259A接到了这个脉冲时，把中断的最高优先级请求置入中断状态寄存器（ISR）中，同时把IRR（中断请求寄存器）中的相应位复位。CPU发出的第二个脉冲告诉外部电路将中断的类型号放在数据总线上。

12、用流程图来表示特殊全嵌套方式时的工作过程。设主程序运行时先在端有请求，接着端又有请求，而此时前一个还未结束，后来端有请求，再后来端有请求。

答：假定工作在特殊全嵌套方式，固定优先权，即的优先级最高、的优先级最低。按题的要求的流程图如图3-2所示。

中断处理

检查新请求的优先级

转至新的中断处理

有新的中断请求？

大于正处理的？

图3-2 中断嵌套流程图

N

Y

N

Y

13、中断控制器8259A的基本功能是什么？有哪些命令字？

答：8259A的基本功能有：

* 1. 接收外部中断的可屏蔽中断，并实施屏蔽；
  2. 判断没有被屏蔽掉的所有请求服务的设备中谁优先权最高；
  3. 确定请求的设备优先权是否比当前正在服务的中断具有更高的优先权，若高，就向CPU发送一个中断请求；
  4. 输送中断类型码；
  5. 可编程确定8259A的工作方式；
  6. 单片时可管理8级中断，级联时最多可管理64级中断。

8259A有初始化命令字ICW1，ICW2，ICW3，ICW4；操作命令字OCW1，OCW2，OCW3。

14、若规定8259A的地址为E000H和E001H，且系统中只有一片8259A，试画出它与系统总线的连接图。若允许外部中断源的上升沿触发中断，不需要缓冲，按一般全嵌套方式工作，中断向量号用40H，试编写此8259A的初始化程序。

解：程序段如下：

MOV DX，0E000H

MOV AL，13H

OUT DX，AL

INC DX

MOV AL，40H

OUT DX，AL

MOV AL，01H

OUT DX，AL

&









A



B

C

74LS138

INT

IR7

IR1

IR0





IRQ7

IRQ1

IRQ0

+5v

A0

D0~D7













D0~D7

A0

A1

A2

A3

A4

A5

A6

A7

A8

A9

A10

A11

A12

A13

A14

A15

INTR

。

8259A

图3-3 8259A与系统连线示意图

8259A与系统总线的连线示意图如图3-3所示。

15、简述可屏蔽中断的响应过程，一个可屏蔽中断或者非屏蔽中断响应后，堆栈顶部6个单元中的内容是什么？

答：CPU响应可屏蔽中断的过程如下：

1. 标志寄存器入栈；
2. 关中断：8086在CPU响应中断后，发出中断响应信号的同时，内部自动实现关中断；
3. 保留断点：CPU响应中断，封锁IP+1，且把IP和CS推入堆栈保留，以备中断处理完毕后能返回主程序；
4. 保护现场：为了使中断处理程序不影响主程序的运行，故要把断点处的有关的各个寄存器的内容和标志位的状态，推入堆栈保护起来，8086 是由软件（即在中断服务程序中）把要用到的寄存器的内容用PUSH指令推入堆栈；
5. 给出中断入口，转入相应的中断服务程序：8086是由中断源提供的中断矢量形成中断入口地址（即中断服务程序的起始地址），在中断服务程序完成后，还要做下述两步；
6. 恢复现场：把所保存的各个内部寄存器的内容和标志位的状态，从堆栈弹出，送回CPU中的原来位置，这个操作在8086中也是由服务程序中用POP指令来完成的；
7. 开中断与返回：在中断服务程序的最后，要开中断（以便CPU能响应新的中断请求）和安排一条返回指令，将堆栈内保存的IP、CS值和标志寄存器内容弹出，运行就恢复到主程序。

CPU响应中断要保护标志寄存器和断点，故堆栈顶部的内容为标志寄存器PI和CS。

*15. 简述8259A中断控制器是如何在特殊全嵌套方式下实现全嵌套的。*

特殊嵌套方式是在多片8259A级联情况下，实现全嵌套的一种工作方式。此时特殊全嵌套方式仅设置在主片中。它和全嵌套方式基本相同，所不同的是在特殊全嵌套方式下，当处理某一级中断时，可响应同级的中断请求，实际上相当于对主片是同一级，而对从片是高优先级打断低优先级中断，从而实现了全嵌套中断处理。

16、在编写中断处理子程序时，为什么要在子程序中保护许多寄存器？

答：因为在用户运行程序时，会在寄存器中有中间结果，当在中断服务程序中要使用这些寄存器前要把这些寄存器的内容推至堆栈保存（称为保护现场）。在从中断服务程序返回至用户程序时把这些内容从堆栈恢复志寄存器中（称为恢复现场）。

17、8259A的特殊屏蔽方式和普通屏蔽方式相比，有什么不同之处？特殊屏蔽方式一般用在什么场合？

答：8259A的8个中断请求线的每一条都可根据需要单独屏蔽，OCW1写入住屏蔽字寄存器，它的每一位可对相应的请求线实现屏蔽。

在某些应用场合，可能要求能在软件的控制下动态地改变系统的优先权结构。也就是说，若CPU正处在中断服务过程中，希望能屏蔽一些较低优先权的中断源，而允许一些优先权更低的源申请中断。但是在通常的工作方式下，当较高优先权的源正处在中断服务的过程中，所有优先权较低的中断源全给屏蔽了，达不到上述的要求。为此，8259A中有一种特殊屏蔽模式。若在OCW3 中的D6位ESMM=1，且D5 位SMM=1，则使8259A工作在特殊的屏蔽模式。此时，由OCW1写入的屏蔽字为“1”的这些位中的中断被屏蔽，而为“0”的这些位的中断不管其优先权如何，在任何情况下都可以申请中断。

18、8259A有几种结束中断处理的方式？各自应用在什么场合？除了中断自动结束方式以外，其他情况下如果没有在中断处理程序中发出中断结束命令，会出现什么问题？

答：当某一个中断源的服务完成时，必须给8259A一个中断结束命令，使这个源在ISR中的相应位复位。否则，8259A就不是处在正常的起始状态。在不同的工作情况下，8259A可以有几种不同的给出中断结束命令的方法。

1. 自动中断结束模式（AEOI）：可以在ICW4中规定工作在这种模式，则在最后一个中断响应周期（对于MCS-86为第二个周期）的信号的后沿8259A自动地使中断源在ISR中的相应位复位。这种方式显然只能用于不要求中断嵌套的情况下。
2. 非自动中断结束方式（EOI）：在这种工作方式下，当中断服务完成从中断服务程序返回之前，必须发送中断结束（EOI）命令。若是工作在8259A级连的情况下，则必须发送两个EOI命令，一个送给从8259A，另一个送给主8259A。若是在特殊嵌套模式下，在发送了第一个EOI命令后，必须经过检查确定这一从8259A的所有申请中断的源都已经服务了，才向主8259A送出另一个EOI命令。
3. **总线技术**

*1、微型计算机中最基本的三类总线是哪三类？各有什么特点？*

答：微型计算机中最基本的三类总线是数据总线DB、地址总线AB、存储区和I/O读写控制总线。DB是双向总线，用于把数据送入或送出MPU；AB为MPU发出的单向总线，用于寻址存储单元或I/O端口；读/写控制线是MPU发出的单向控制总线，决定数据总线上的数据流方向。

2、总线周期的含义是什么？8086/8088的基本总线周期由几个时钟组成？如一个CPU的时钟频率为24MHz，那么，它的一个时钟周期为多少？一个基本总线周期为多少？如主频为12MHz呢？

答：CPU从存储器或I/O端口读写一个字节（或字）所花费的时间就是一个总线周期：8086/8088的基本总线周期由4个时钟周期组成。

如果CPU的时钟频率为24MHz，则一个时钟周期为24ns，一个基本总线周期为167ns，如果主频为15MHz，则一个时钟周期为66ns，一个基本总线周期为266ns。

1. 什么是总线？采用总线技术有哪些特点？

答：部件或设备之间传送信息的公用信号线称为总线。特点是：连线数减少；可靠性提高；设备接口设计（软件及硬件）简单化；维护容易；便于系统实现模块化设计；配置灵活；抑郁部件设计的通用化；但传输速度受总线带宽（吞吐量）的限制。

4、8086CPU和8088CPU是怎样解决地址线和数据线的复用问题的？信号何时处于有效电平？

答：8086CPU和8088CPU是利用信号的时序来解决地址线和数据线的复用的。无论是内存或I/O端口访问，CPU总是先输出要访问的内存单元或I/O端口的地址，使内存和I/O端口有时间进行地址译码已找到要访问的单元，然后才能进行数据传送。所以CPU在T1周期输出地址，同时输出信号以锁存在复用线上输出的地址。在T2 周期，CPU开始执行数据传送操作，此时，8086CPU内部的多路开关进行切换，将地址/数据线AD15~AD0上的地址撤销，切换为数据总线，为读写数据做准备。

5、编写一个能用软件实现延时1s的子程序。

解：要延时1s，则执行10次100ms，也即需使延时20ms的程序段执行50次。

MOV BL，50

DEL20：MOV CX，762

LOP1： LOOP LOP1

DEC BL

JNZ DEL20

1. 某80486 系统中CPU要从内存中读取100个数据项。假设内存工作速度足够快，请问采用非突发单周期和突发周期传送时分别需要多少个时钟周期？

答：采用非突发单周期传送时，每传送一个数需要一个总线周期，而每个总线周期又含两个时钟周期，于是传送完上述数据所需时钟周期数为：

采用突发周期传送时，传送第一个数时需两个时钟周期，以后每隔时钟周期传送一个数，于是传送完上述数据所需时钟周期数为：

1. 说明在总线周期中等待状态的含义。

答：当系统中所用的存储器或外部设备工作速度较慢，CPU不能用基本的总线周期完成一次读/写操作时，CPU就需要在正常的读写周期之外再插入一个或几个等待状态，以实现读写时序的匹配与操作同步。此时，存储器或I/O接口，就必须能向CPU提供相应的等待信号。而CPU应提供相应的引脚采样该信息。例如80486采用非突发单总线周期传送时，在结束时采样信号，若为无效，则可插入任意数量的等待状态到基本周期，直到变为有效。

1. 为什么要用总线联络？按联络区分，并行总线可分为哪几类？

答：总线联络是为了在信息可靠传送的前提下，尽可能提高传输速度。

按联络分类，可分为同步总线，异步总线，半同步总线和分离周期总线。

1. *某计算机主频为8MHz，每个机器周期平均含2个时钟周期，每条指令平均有2.5个机器周期，则该机器的平均指令执行速度为多少（MIPS）？*

解：时钟周期 

机器周期

于是：该机器的平均指令执行速度

*9.简述计算机领域中的基本通信方式。*

在计算机领域中，有两种数据通信方式串行传送和并行传送。

(1)并行传送：这种方式是把一个字符的数位用几条线同时进行传送。与串行传送相比，在同样的传送速率下，并行传送的信息传送速度快、信息率高。但随着距离增加，电缆开销会增加许多。所以应用于数据传送速率要求较高、传送距离较短的场合。

(2)串行传送：这种方式下数据传送是1 位1 位进行的，在传送过程中，每一位数都占一个固定的时间长度。

10、在某三线菊花链总线判决系统中，总线时钟周期为100ns，每隔主控模块的平均传输延迟时间为30ns，问总线上最多能接接个主控模块？

解：三线菊花链仲裁机构中，总线上允许串入的主控模块数N必须满足如下关系：



其中为总线时钟周期，为每个主控模块的平均延时。于是：

，即：最多能接3个主控模块。

11、画出有三个主控器~的总线仲裁菊花链结构图。设总线仲裁优先级是〉〉，试分析当第二个主控器的、为如下电平时,那个设备是总线的实际主控者（设所有信号均为低电平有效）：（1）=0，=0；（2）=0，=1；（3）=1，=1。

解：具有三个主控器的总线仲裁菊花链结构如图4-1所示。

总

线

仲

裁

器







BG

BGIN1

BGIN2

BGIN3

BR

BB

BGOUT1

BGOUT2

BCLK

总线

图4-1 具有三个主控器的三线菊花链仲裁结构图

（1）=0，表明接收到BG信号，而=0，表明没有接管总线，而是将BG信号向后传递。此题后只接有，由此可知，这是接管总线的只能是。

（2）=0，=1，表明接收到BG信号，且没有将BG信号向后传递，由此可知是接管总线。

（3）=1表明没有收到BG信号，=1表明=1，也没有收到BG信号，所以接管总线的只能是。

12、在三线菊花链仲裁中，主控器获得总线占用权的必要条件之一是检测到由无效变有效的边沿，为什么要这样规定？如果把该必要条件变成只需检测到有效即可，行不行？为什么？试结合波形图予以说明。

答：规定该必要条件的目的是避免总线冲突。如果把该必要条件变成只需检测到有效即可是不行的。下面结合图4-1予以说明。

假定当前没有主控器占用总，线，而此时，提出总线请求，但没有请求，仲裁器将发出总线允许信号（BG有效），因没有提出总线请求，在收到BG信号时不接管总线，而是将BG信号向后传递，当接收到BG信号时，开始接管总线；若在BG信号已过，但还未撤销时，也提出了总线请求，而这时和均有效，表明也满足接管总线的条件，也将接管总线，从而出现、同时占用总线的情况，产生总线冲突。其波形图如图4-2所示。

BR

BG

BB





图4-2 总线仲裁时序图

表示有总线请求

表示占用总线

1. **并行接口技术**

*1、已知加在8253上的外部计数时钟频率为1MHz，若在不增加硬件芯片的情况下，欲使8253产生周期为1s的对称方波，试说明如何去做？*

解：外部时钟周期=1/MHz=1us

欲使8253产生周期为1s的对称方波，8253要工作在方式3，计数初值为：

计数初值=1s/1us=106

该值超出了8253一个计数通道的最大计数值65536。因此，要在不增加硬件芯片的情况下，产生周期为1s的对称方波，可像下图那样 采用将8253两个计数通道串联的方式来实现。

通道0工作在方式3（或方式2），对1MHz的时钟计数，产生周期为1ms的分频信号从OUT0上输出。通道1工作在方式3，对OUT0输出的周期为1ms的信号计数，产生周期为1s的对称方波。

CLK0

OUT0

CLK1

OUT1

8253

1MHz

1KHz

1Hz

图5-1 8253产生方波

*2、假设某计算机控制系统中用8254（或8253）的通道0作为计数器，口地址为60H，计数频率为1MHz，计数控制信号GATE0恒为高电平；控制字寄存器口地址为63H；计数器计到0时的输出信号用作中断请求信号。请分析执行下列初始化程序段后，发出中断请求信号的周期T是多少？*

MOV AL,34H

OUT 63H,AL

MOV AX,10000

OUT 60H,AL

MOV AL,AH

OUT 60H,AL

解：从初始化程序可知，写入8253/8254的控制字是34H，即设置通道0为方式2工作、二进制计数、预置初值顺序为先写低字节再写高字节。由此可知： 计数初值为10000,。通道0工作与波特率发生器方式，即在OUT0端输出一脉冲频率为fout0=fclk0/10000的周期性负脉冲。由此可解：fout0=fclk0/10000=1MHz/10000=100Hz

所以，中断请求信号的周期T为：T=1/fout0=1/100Hz=0.01s

3、先要求通过8253芯片，在输入1.19MHz频率信号时，能在0号通道输出18.2Hz频率的方波作电子钟时间基准。8253的接线如图5-2所示，请写出其初始化程序，并画出WR,CLK,OUT引脚的时序示意图。

解：依题意画出具有WR,CLK,OUT引脚的时序示意图如下所示。端口地址为058H—05BH,计数器0工作在方式3。计数初值=1.19MHz/18.2Hz=65384,由此可写出初始化程序：

MOV AL,00110110B

MOV DX,05BH

OUT DX,AL

MOV AX,65384

MOV DX,058H

OUT DX,AL

MOV AL,AH

OUT DX,AL



A0

A1

A0

A1

A2

A3

A4

A5

A6

A7

A8

GATE0

OUT0

CLK0

+5V

8253



。

。

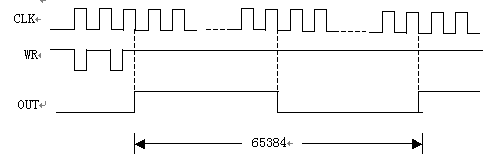
。

。

。

图5-2 8253接线图

图5-3 8253引脚时序示意图



1. 定时与计数技术在微机系统中有什么作用？

答：在控制系统中，常常要求有一些实时时钟以实现定时或延时控制，如定时中断、定时检测、定时扫描等，也往往要求有计数器能对外部事件计数。

1. 计数器/定时器8253有哪几种工作方式？各有何特点？其用途如何？

答：计数器/定时器8253有以下6种工作方式：

方式0——计万最后一个数时钟段，用于只计数一次；

方式1——可编程序的单拍脉冲；

方式2——速率发生器；

方式3——方波速率发生器；

方式4——软件触发选通；

方式5——硬件触发选通。

方式2、4、5 的输出波形是相同的，都是宽度为一个CLK周期的负脉冲。但方式2是连续工作，方式4由软件（设置计数值）触发启动，而方式5由门控脉冲触发启动。方式5与方式1，工作方式基本相同，但输出波形不同，方式1输出的为宽度是N个CLK脉冲的低有效脉冲（计数过程中输出为低），而方式5输出的为宽度是一个CLK脉冲的负脉冲（计数过程中输出为高）

6、已知某8088系统中接有中断控制器8259、可编成定时计数器8253，现欲利用它们，通过中断实现时、分、秒电子时钟，试说明如何去做。

解：可选择用8253通道0、通道1串联实现1s定时，通道1输出out1接8259的IR2产生1s定时中断。完成上述连接后，还需作如下几方面工作：1）编制实现时、分、秒电子时钟的中断处理程序；2）编制8253、8259初始化程序；3）将中断处理程序入口地址填写到IR2对应的中断向量地址中。

7、利用8253可实现对脉冲宽度或脉冲之间间隔的测量。假设8253计数器0~2和控制寄存器的I/O地址依次为60H~63H。采用的时钟频率为1MHz，试完成如下任务：

1）、简述测量方法

2）、写出可实现上述方法的程序段

解：1）8253的通道0工作于方式0，用于测量脉冲宽度，方法是将系统时钟接到8253的CLK0端，被测信号接到8253的GATE0端，计数初值设为0000H。当被测信号为低电平时，8253计数通道1不计数，当被测信号变为高电平时，就自动开始减一计数，直到被测信号变为低电平。此时读出通道0当前计数值N，可计算出所测脉冲宽度：

脉冲宽度=（65536-N）\*TCLK0

=(65536-N)/1MHz=65536-N(us)

通道1工作于方式0，初值为1，用于产生测量结束中断请求信号，方法是对被测信号计数，当输入一个被测脉冲时，产生一次测量结束中断请求信号，然后在中断服务程序完成上述读通道0当前计数值n和计算脉冲宽度的任务。

若要测量的是脉冲之间的间隔，则只需将被测脉冲信号先倒相．再接到图中输入端即可，其它原理与测脉宽时一样。

2）程序段如下：

MOV AL，30H

OUT 63H，AL

MOV AL，00H

OUT 60H，AL

OUT 60H，AL

MOV AL，50H

OUT 63H，AL

MOV AL，01H

OUT 61H，AL

**…**

INTR：  **…**

MOV AL，00H

OUT 63H，AL

IN AL，60H

MOV CL，AL

IN AL，60H

MOV CH，AL

MOV AX，0

SUB AX，CX

**…**

8、设某应用系统中，系统提供一个频率为10KHz的时钟信号，要求每隔10ms完成一次扫描键盘工作。为了提高CPU的工作效率，采用定时中断的方式进行键盘扫描。系统中采用了8253定时器的通道0来实现这一要求，且8253计数器0～２和控制寄存器的Ｉ/Ｏ地址依次为80H～83H，完成如下要求：

1）、画出8253的接线示意图

2）、分析选择那种工作方式，并确定计数初值

3）、写出初始化程序

解：（1）8253的接线示意图如图5-4所示。



A0

A1

A0

A1

A2

A3

A4

A5

A6

A7

GATE0

OUT0

CLK0

+5V

8253



。

。

。

图5-4 8253接线图

CLK0

。



CPU

DB0~7









2)、8253/8254六种工作方式均可用于定时，但只有方式2和方式3能产生连续的周期性定时脉冲信号。若采用其他方式实现，则在中断处理程序中要么需要重装计数初值，要么需要产生硬件触发脉冲。而直接用方式3产生的连续方波作为中断请求信号，因脉冲宽度较长，直接用它作为中断请求信号易产生虚假中断。

所以宜选用方式2。计数初值=10ms\*10KHz=100=64H

3)、8253的初始化程序段如下：

MOV AL,14H

OUT 83H,AL

MOV AL,64H

OUT 80H,AL

这样每隔10ms，OUT0的输出就向CPU申请一次中断，从而实现了应用的要求。

9、接口部件的输入输出操作具体对应哪些功能？请举例说明。

答：CPU总是通过接口电路才能与外设连接。所以，接口电路一边与CPU连接，另一边与外设连接。

在接口电路中要有输入输出数据的锁存器和缓冲器；要有状态和控制命令的寄存器，以便于CPU与接口电路之间用应答方式来交换信息，也便于接口电路与外设间传送信息。接口电路中还要有端口的译码和控制电路，以及为了与CPU用中断方式交换信息所需要的中断请求触发器、中断屏蔽触发器、中断优先权排队电路和能向CPU发出中断矢量的电路等。这样才能解决CPU的驱动能力问题、时序的配合问题和实现各种控制，保证CPU能正确、可靠地与外设交换信息。

10、在输入过程和输出过程中，并行接口分别起什么作用？

答：在输入过程中并行接口主要起输入数据的锁存器作用。在输出过程中并行接口主要起输出数据的缓冲器作用。

11、可编程并行接口芯片8255A的3个端口在使用时有什么作用？

答：通常端口A或B作为输入输出的数据端口（端口A还可以作为双向数据端口），而端口C作为控制或状态信息的端口，它在“方式”字的控制下，可以分成两个4位的端口。每个端口包含一个4位锁存器。他们分别与端口A和B配合使用，可以作为控制信号输出，或作为状态信号输入。

12、接口电路8255A工作于方式1中，CPU如何以中断形式将输入设备的数据读入？

答：当外设准备好数据送至8255A的端口数据线时，向8255A发送选通信号；8255A利用该信号把端口数据锁存至锁存器，并使IBF变为高送给外设，表明数据已经锁存但尚未读走。同时，在INTR允许中断状态下，IBF变高也使INTR变高，向CPU发出中断请求。CPU接受中断请求后，在中断服务程序中，执行一条读端口指令，将存于缓冲器中的数据读走。同时， 信号的下降沿使INTR复位，上升沿使IBF复位，又可开始下一个输入过程。

13、可编程并行接口8255A那几个口有输入锁存能力？在什么情况下才具备这种能力。

答：A口和B口。

A口工作在方式1或方式2时，B口在方式1时才具备这种能力。

14、某PC系列微机应用系统以8255A作为接口，采集一组开关S7~S0的状态，然后它通过一组发光二极管LED7~LED0显示出来，（Si闭合，对应LEDi亮；Si断开，对应LEDi灭），电路连接如图5-5所示。已知8255A的A、B两组均工作在方式0。

（1）写出8255A四个端口地址；

（2）写出8255的工作方式控制字；

（3）画出实现给定功能的汇编语言程序流程图，并编写程序。

LED7

PA7

LED6

PA6

LED0

PA0

PB7

PB6

PB0

D7~D0

RD

WR

CS

A1

A0

8255A

+5V

S7

S6

S0

D7~D0

IOR

IOW

G1

G2A

G2B

Y0

A

B

C

A9

AEN

A8

A7

A6

A5

A4

A3

A2

A1

A0

74LS138

。

。

。

。

。

。

。

。

。

。

。

。

。

。

。

。

图5-6 8255A应用示例图

解：由图可知：8255A的A口工作在方式0输出，B口工作在方式0输入。

当 A9A8A7A6A5A4A3A2=11001000时，74LS38的输出低电平，选中8255A。由此可解：

（1）8255A A口、B口、C口和控制口地址分别为：320H，321H，322H，323H。

（2）8255A的工作方式控制字：82H（未用的位为0）

（3）程序流程图如图5-7 所示，程序如下：

MOV AL，1000X01XB

MOV DX，323H

OUT DX，AL ；8255A初始化

DEC DX

DEC DX

IN AL，DX ；读B口

NOT AL ；状态值按位求非

DEC DX

OUT DX，AL ；状态写入A口，驱动LED

HLT

15、设可编程并行接口芯片8255A的4个端口地址为00C0H、00C2H、00C4H、00C6H，要求用置0/置1方式对PC6置1，对PC4 置0 。

解：对端口C的PC6 置1的控制字为：00001101B，对PC4置0的控制字为：00001000B。程序段为：

MOV AL，0DH

OUT 00C6H，AL

MOV AL，08H

OUT 00C6H，AL

1. **串行接口技术**
2. *为什么串行接口部件中的4个寄存器可以只用1位地址来进行区分？*

答：串行接口部件中有两类端口，即控制（控制字和状态字）端口和数据端口，故要由地址来区分。而控制端口的控制字和状态字，数据端口的发送和接收都可由输入 和输出来区分。

1. INTEL公司的8251芯片是什么芯片？简述其一般功能。

答：INTEL8251芯片是通用可编程串行通信接口芯片。

它的功能可归纳为：

（1）、可用于异步串行通信，也可用于同步串行通信，由编程设定。

（2）、数据格式也可由编程设定。对于异步通信，可设定1位、1.5位或2位停止位，5~8个数据位和0或1位奇偶校验位，并为每个数据自动插入一个起始位；在同步方式下，8251采用的是面向字符的同步通信规程，可以设定一个字符为5~8位，有或无奇偶校验位，还可选择同步方式为单同步、双同步或外同步，同步字符可由用户自行设定，并自动检测和处理同步字符。

（3）、在异步方式下，可编程选择三种波特率；

（4）、能自动检测数据传输过程中发生的重叠错、奇偶错、帧格式错；

（5）、具有使用MODEM通信的能力，可进行全双工通信。

（6）、具有中断和查询输入/输出数据的能力。

3、如图6-1所示，用8253的计数器1给8251提供发送时钟信号。为简洁起见，图中只给出了部分有关的引脚信号。8251的端口地址为84H~85H,8253的端口地址为80H~83H，试：

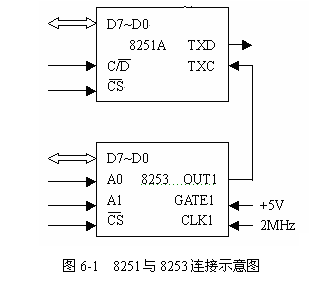
（1）写出“将工作方式控制字写入8251”的指令序列。使8251工作在异步传送方式，字符8位，停止位2位，偶校验，串行传送速率为1K波特，波特率系数为16。

（2）写出“将字符‘C’写入发送缓冲器”的指令序列。

（3）写出“由TXD送出字符‘C’时的帧信息”（注：用二进制表示）

（4）写出“将工作方式控制字写入8253”的指令序列。使计数器1按方式3工作，计数方式为BCD计数。

（5）写出“将计数器1计数初值写入8253”的指令序列。



答： （1）MOV AL,11111110B

OUT 85H,AL

（2）MOV AL,‘C’

OUT 84H,AL

（3）011000010111

（4）MOV AL,01010111B

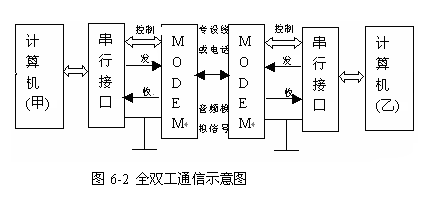
OUT 83H,AL

（5） MOV AL,125

OUT 81H,AL

4、甲乙两台微机相距几十公里，全双工串行通信。请画出示意图表示通信系统的组成。

解：此题是远距离通信，若让数据通过串行接口直接在传输线上传送，容易产生信号畸变和失真。所以，远距离通信时，常在通信线路上引入调制、解调设备（通常是调制解调器MODEM）,即发送方式用调制器把要传送的数字信号转换为适合在线路上传输的音频模拟信号；接收端使用解调器从线路上测出这个模拟信号，并还原成数字信号。通信示意图如图6-2所示：



5、说明8250可以控制的参数。

解：8250可以控制如下参数：

字长和停止位位数；有无奇偶校验，以及有奇偶校验时，是奇校验还是偶校验，或者固定奇偶位（1，或者0）；波特率；可发送和检测BREAK序列；可实现本地环测；可用查询管理或者中断管理；用中断管理时，可产生发送中断，接收中断、异常接收条件中断和外部中断，每一中断源可单独控制。

6、设8251A为异步工作方式，波特率因子为16，7位字符，奇校验，两位停止位。CPU对8151A输入80个字符。试对其进行初始化编程。设8251A的控制口地址为0F2H，数据口地址为0f0h。

解：初始化程序片断如下：

MOV AL，0DAH ；方式选择字

OUT 0F2H，AL

MOV AL，35H ；命令控制字，启动发送器和接收器，清除出错标志

OUT 0F2H，AL

MOV DI，0

MOV CX，80

WAIT： IN AL，OF02H ；读状态字，并测试RxRDY是否为1，当为0时等待

TEST AL，02H

JZ WAIT

IN AL，0F0H ；输入字符

MOV LINE[DI]，AL ；存入内存

INC DI

IN AL，0F2H

TEST AL，38H ；测试各种错误

JNZ ERROR ；若出错，则至错误处理

LOOP WAIT

ERROR：CALL ERR-OUT ；调处错误处理程序

7、异步串行通信，信息由1个起始位、2个停止位、1个奇偶校验位和8个数据位组成，设传送英文大写字母W的ASCII码且采用偶校验，请写出此时传送信息的帧格式。

解：字母W的ASCII码是57H，即01010111B，此题采用偶校验，所以，奇偶校验位为1。异步串行通信协议规定信息发送顺序是低位在前高位在后，于是，得到信息帧格式如下：

|  |  |  |  |
| --- | --- | --- | --- |
| 0 | 11101010 | 1 | 11 |

起始位 信息位 校验位 停止位

8、设异步传输时，采用1个起始位，8个信息位，1个奇偶校验位和2个停止位，若波特率为9600，则每秒能传输的最大字符数为多少？

解：由题可知，每发送一个字符，实际需发送1个起始位，8个信息位，1个奇偶校验位和2个停止位，即每发送一个字符，实际需发送1+8+1+2=12个二进制位。所以：

每秒钟能传输的最大字符数

*9、一个异步串行发送器，发送具有8位数据位的字符，在系统中使用1个奇偶校验位和2个停止位。若每秒钟发送100个字符，则其波特率、位周期和传输效率各为多少？*

解：由题意可知，串行数据格式为：1个起始位，8个数据位，1个奇偶校验位和2个停止位。所以，字符长度=1+8+1+2=12（位）。

波特率=每秒钟发送的字符数字符长度=10012=1200（位/秒）

位周期=1/波特率=1/1200=0.833ms

传输效率=字符中数据有效位位数/字符长度=8/12=67%

10、在RS-232-C标准中，信号电平与TTL电平不兼容，问：RS-232-C标准的“1”和“0”分别对应什么电平？RS-232-C的电平和TTL电平之间通常用什么器件进行转换？

答：RS-232-C标准的“1”，为-12V；而RS-232-C的“0”，为+12V。

它们通过芯片1488和芯片1489与TTL相连。

11、为什么8251A要提供、、和4个信号作为和外设的联络信号？平常使用时是否可以只用其中两个或者全部用？说明端的连接方法。

答：为保证8251A与外设之间信息的可靠传送，所以提供4个联络信号。其中，和用于接收器的联络信号；和是用于发送器的联络信号。为了可靠工作，这些信号都要用。是外设做好了接收8251A输出的信号的准备，允许8251A发送的联络信号。有外设输送给8251A，低电平有效。

12、对8251A进行编程时，必须遵守哪些约定？

答：对于8251A只有一个控制端口地址，方式字、同步方式的同步字和命令字都是写向同一个端口地址。它们就用写的次序来区分。先写方式字；若是同步方式，接着写一个或两个同步字符；然后（或在异步方式，在方式字之后）是命令字。

*13.8251A 和CPU之间C/#D和#RD、#WR如何结合起来完成对命令、数据的写入和状态、数据的读出？*

C/#D=0、#RD=0、#WR=1时CPU从8251A输入数据；

C/#D =0、#RD=1、#WR=0时CPU往8251A输出数据；

C/#D =1、#RD=0、#WR=1时CPU读取8251A的状态；

C/#D =1、#RD =1、#WR=0时CPU往8251A写入控制命令。**USB接口技术**

1、USB总线有哪些功能特点?

答：

（1）USB排除了各个设备对系统资源的需求，因而减少了硬件的复杂性和对端口的占用，整个USB系统只有一个端口和一个中断，节省了系统资源。

（2）USB支持热插拔，也就是说在不关闭PC的情况下可以安全的插上和断开USB设备，动态的加载驱动程序。

（3）USB支持即插即用。当插入USB设备的时候，计算机系统检测该外设，并且通过自动的加载相关的驱动程序来对该设备进行配置，并使其正常工作。

（4）USB在设备供电方面提供了灵活性。USB直接连接到HUB，或者是连接到HOST的设备可以通过USB电缆供电，也可以通过电池或者其他的电力设备来供电，或者使用两种供电方式的组合，并且支持节约能源的挂机和呼唤模式。

（5）USB提供全速12Mbps的速率和低速1.5Mbps的速率来适应各种不同类型的外设。

（6）针对不能处理突然发生的非连续传送的设备，如音频和视频，USB可以保证其固定宽带。

（7）为适应各种不同类型外围设备的要求，USB提供了四种不同的数据传送类型。

（8）USB使得多个外围设备可以跟主机通信。

（9）USB具有很高的容错性能，因为在协议中规定了出错处理和差错恢复的机制，可以对有缺陷的设备进行认定，对错误数据进行恢复或报告。

2、USB系统的拓扑结构是什么？画出典型的USB系统拓扑结构图。

答：USB系统的拓扑结构是：USB的物理连接是有层次性的星型布局，每个集线器在星型中心，每条线段点对点连接的，从下图中可以看出USB的拓扑结构

USB主机

根集线器

USB设备1

USB集线器1

USB设备2

USB 集线器2

USB集线器3

USB集线器4

USB设备5

USB设备4

USB设备3

根层

1层

2层

3层

4层

图：典型的USB系统拓扑结构

*3、USB支持哪四种基本的传输模式？*

答：（1）控制传输方式

控制传输方式传输的不是数据流，而是控制信息流，其中包括设备控制指令，设备状态查询及确认命令（握手信号）。当ＵＳＢ设备收到这些命令数据后，将按先进先出的原则处理到达的命令数据。

（2）成批传输方式

批传输可以是单向的也可以是双向的。它用于传送大批数据，这种数据的时间性不强，但要确保数据的正确性，在包传输过程中，出现错误，则重传。

（3）中断传输方式

该方式用于传输数据量少，但具有突发性的一类设备。这些数据需要及时处理，以达到实时效果。此方式主要用在键盘和位置点采集等设备，这类设备并不要求因产生数据而占用USB总线一段较长的时间，只是它们要发送数据时，才必须尽快给予响应。

（4）等时传输方式

等时传输可以是单向也可以是双向的，用于传送连续性、实时性的数据，因此要求传输速率规定，时间性强，忽略传送错误。传送的最大数据包是1024b/ms。如视频设备，数字声音设备和数字相机均采用此方式。

4、USB数据流的类型有哪些？

答：（1）控制信号流

作用是当USB设备加入系统时，USB系统软件与设备之间建立起控制信号流来发送控制信号，这种数据不允许出错或丢失。

（2）块数据流

用于发送大量地数据

（3）中断数据流

用于传输少量随机输入的信号，它包括事件通知信号，输入字符或坐标等。它们应该以不低于USB设备所期望的速率进行传输。

（4）实时数据流

用于传输连续的固定速率的数据，它们所需的宽带与所传输数据的采样有关。

5、USB数据采用哪种编码方法？ 为什么使用为填充操作?

答：数据通过USB传输时，采用NRZI编码方式。在编码方案中，“１”表示电平不变，“２”表示电平反转。

一长串的连续的１将会导致无电平跳变，从而引起接收器最终丢失同步信号，解决办法是使用位填充。位填充规定，在连续传输六个1的情况下，强制在NRZI编码的数据流中加入跳变，从而使接收器和传送的数据保持同步。

6、USB 系统有哪些部分组成？

答：USB系统包括硬件和软件两部分

USB硬件部分包括USB主机、USB设备和连接电缆。

USB主机是一个带有USB主控制器的PC机，在USB系统中，只有一个主机，它是USB系统得主控者。

USB主控制器/根HUB分别完成对传输的初始化和设备的接入。主机控制器负责产生有主机软件调度的传输，然后再传给根HUB

USB Hub 除了根Hub以外，为接入更多的外部设备，系统还需要其他的UBS Hubs, UBS Hubs可串在一起再并接到根Hub上。

USB软件部分包括：

USB设备驱动程序通过I/O请求包发出给USB设备的请求，而这些IRPs则完成对目标设备的传输配置。

USB驱动程序在设备设置时读取描述寄存器以获取USB设备的特征，并根据这些特征，在请求发生组织的数据传输。

主控制器驱动程序完成对USB交换的调度，并通过根Hub或其他的Hub完成对交换的初始化。

1. **数/模、模/数转换及接口**
2. *D/A转换器接口的任务是什么？它和微处理器连接时，一般有哪几种接口形式？*

答：D/A转换器接口是要把CPU数据总线的输出连到D/A的数字输入上。但是，由于CPU要进行各种信息的加工处理，它的数据总线上的数据是不断改变的，它输给D/A的数据只在输出指令的几个微秒中出现在数据总线上。所以，必须有一个锁存器，把CPU输给D/A转换的数据锁存起来，直至输入新的数据为止。D/A转换器与CPU连接时有单缓冲器和多缓冲器等不同接口形式。

*2、DAC分辨率和微型计算机系统数据总线宽度相同或高于系统数据总线宽度时，其连接方式有何不同？*

答：当DAC分辨率和微型计算机系统数据总线宽度相同时，通常采用单缓冲器结构就可以把CPU输出的数据可靠地送给DAC。但当CPU的数据总线宽度小于DAC的位数时，数据就要分多次输出，这是若仍采用单缓冲器结构，由于输出时间的不一致，在DAC的输出电平上会产生毛刺。因此，至少要采用双缓冲器结构。

3、用带两级数据缓冲器的D/A转换器时，为什么有时要用3条输出指令才能完成16位或12位数据转换？

答：第一条输出指令把数据的低8位输出至第一级缓冲器。第二条输出指令把数据的高4位或高8位输出至另一个第一级缓冲器。第三条输出指令把第一级缓冲器中的12位或16位数据同时输送至第二级缓冲器实现A/D转换。

4、A/D转换器接口电路一般应该完成哪些任务？

答：A/D转换通常是把现场的缓慢变化的模拟量经过采样，转换为电量，再经过A/D转换把模拟量变换为数字量送入计算机处理。由于A/D转换总需要一定时间（转换的方法不同，转换的时间也有较大的差别），所以要转换的模拟量必须通过采样保持电路再送至A/D转换器的输入端。

5、A/D转换器与CPU之间采用查询方式和采用中断方式下，接口电路有什么不同？

答：在查询方式下，必须有A/D转换器是否完成的状态信息输入至CPU的接口电路。只需要A/D转换器在转换完成后有一个输出信号，以此信号作为CPU的中断请求信号。

6、DAC电路与MPU接口中的关键问题是什么？采用什么方法解决？

答：DAC电路与MPU接口中的关键问题是：（1）DAC内部有无输入缓冲器；（2）DAC与MPU的相对位数。当DAC内部无输入缓冲器或DAC为数大于MPU总线的位数时，接口需要外加一级或多级输入缓冲器来实现DAC与MPU的连接。

7、DAC0832直接得到的转换输出信号是与数字量成正比的模拟电流，先要得到与数字量成正比的模拟电压。

（1）请画出电路原理图

（2）给出输入数字量与输出模拟电压的转换关系。

解：要得到与数字量成正比的模拟电压输出，需在片外增加一级运算放大器，电路原理图如图8-1所示。

DAC0832直接得到的转换输出信号是模拟电流和（+=常数），当、在允许范围内设定后，与数字量有如下关系：



于是，加接一级运放后，可得到与数字量成正比的模拟输出电压，此时：



将、代入上式，可得：

得到的电压是单极性，极性与相反。

DB

Vcc

Vcc

。

DAC

0832

VR

Rfb

IO1

I02

3

10

\_

+

A



。

。

VR

V0

图8-1 单极性电压输出DAC电路

*8、DAC的输入代码为有符号数的偏移码，要求其满度输出为10V，输出的不平滑度（台阶高度）不大于10mV，试问：应选多少位的DAC芯片才能满足要求？*

解：设DAC分辨率为n，则对应于双极性模拟量输出电路，其输出的不平滑度q为：



即：

所以应取：

即：要选分辨率为11位或以上的DAC。

9、用DAC1210实现一个输入为补码的双极性12位D/A转换器。

（1）要求与PC总线相连（端口地址200H~207H任选），画出电路原理图。

（2）编制将内存中BUF开始的100个用补码表示的数据通过该电路转换输出的程序。假定每个数的高4位在高字节，低8位在低字节。

解：（1）偏移码和补码同属双极性码。二者对应关系为：同一个数的偏移码与补码，除了符号为相反外，数值位完全相同。所以要实现输入为补码的双极性DAC，只要在双极性偏移码DAC电路基础上，将输入补码的符号位变反，转换成偏移码即可。

若要实现DAC1210与8位PC总线连接，则需采用双缓冲结构，接口要提供三个端口地址。电路原理如图8-2所示。

（2）由图8-2可知三个端口地址为：高8位输入寄存器为200H，低4位输入寄存器为201H，12位DAC寄存器为202H~203H。可设计转换程序如下：

START： MOV SI，OFFSETBUF

MOV CX，100

CONV： MOV BX，[SI] ；读转换数据

INC SI ；指向下一数据

INC SI

PUSH CX

MOV CL，4

SHL BX，CL ；对齐高8位数据（D0~D7）

SHR BL，CL ；对齐低4位数据（D0~D3）

MOV DX，200H

MOV AL，BH

OUT DX，AL ；写200H端口，高8位输入寄存器

INC DX

MOV AL，BL

OUT DX，AL ；写201H端口，低4位输入寄存器

INC DX

OUT DX，AL ；写202H端口，启动转换，AL可为任意值

POP CX

LOOP CONV

HLT

2R

2R

R

DI11

DI10

DI9

DI8

DI7

DI6

DI5

DI4

DI3

DI2

DI1

DI0

1

\_

+

A1



\_

+

A2



VR

R1b

I01

I02

DAC

1210

CS

B1

/B2

WR1

WR2

XFER

G1

G2A

G2B

Y0

Y1

C

B

A

1

。

1

。

D7

D6

D5

D4

D3

D2

D1

D0

A9

AEN

A8

A7

A6

A5

A4

A3

A2

A1

A0

V0



IOW

图8-2 DAC1210实现的双极性补码D/A转换器

*9. 设输入模拟信号的最高有效频率为5kHz，试问应选用转换时间为多少的A/D转换器对它进行转换？*

根据采样定理，当采样频率高于等于输入模拟信号最高有效频率的2倍时，所采样的信号不会失真。于是，当输入模拟信号的最高有效频率为5kHz时，采样频率最少为10kHz。所以，进行A/D转换时，应采用转换时间最多为1/10kHz=0.1ms的ADC。

*10、某PC机扩展槽中已插入一个D/A转换器模块，其口地址为360H，请问执行下列程序段后，D/A转换器的输出端出现的是什么波形？画出该输出波形的示意图。*

MOV DX， 360H

MOV AL，0FFH

LOOP：OUT DX，AL

INC AL

IMP LOOP

解：D/A转换器的输出端出现的是锯齿波，波形如图8-3。

T

0

V0

图8-3 DAC输出的锯齿波

*11、设被测温度变化范围为，如果要求测量误差不超过，应选用分辨率为多少位的ADC（设ADC的分辨率和精度的位数一样）？*

解：设ADC的分辨率为n位，则ADC所能识别的最小温度为：

于是有：，即：

所以：

即要选分辨率为10位或以上的ADC。

12、某定时数据采集系统中，两片同型号的8位A/D转换芯片与总线的接口如图8-4，以实现两路模拟信号的同步转换（定时读取方式），转换结果分别存入单元BUF1和BUF2。图中SC为启动转换信号、OE为数据输入缓冲器使能信号，均为正脉冲有效。

（1）已知ADC的输入电压范围为0~5V。若（BUF1）=40H，则对应输入电压等于多少？

（2）分别编写（a）启动转换（b）读取并保存转换结果的程序片断。

解：由图8-4可知：该电路时一个同时启动转换，分时读取转换结果的A/D转换原理图。工作原理是：对同一写端口执行写操作，将同时启动两个ADC芯片开始转换；一旦转换结束，可分别通过端口和读取转换结果。由此可解：

（1）对应输入电压

（2）启动转换由对端口执行写操作完成，即由下列指令序列完成：

STARTAD：MOV DX，284H

OUT DX， AL

读取并保存转换结果则由下列指令序列完成为：

READAD：MOV DX，288H

IN AL，DX

MOV BUF1，AL

MOV DX，28CH

IN AL， DX

MOV BUF2，AL

D0~7

SC

ADC1

OE

IN

D0~7

SC

ADC1

OE

IN

。

。

。

+

+

+

CS3（28CH）

IOR

CS2（288H）

CS1（284H）

IOW

D0~7

图8-4 8位DAC与总线接口图

1. **常用外围设备及其接口**

1、什么是外围设备？外围设备有何功能？

答：通常把除CPU和内存以外的计算机系统的其他部件都称作外围设备。

外围设备具有如下功能：为人和计算机系统提供联系通路；可对信息的形式进行变换；可作为信息大量且长久存储的场所；还可促进计算机在各领域的应用。

1. 按功能分，外围设备可分为哪几类？各类举出几种外设名称。

答：按照功能来划分，外围设备大致可分为：输入设备、输出设备、外存设备、通信设备和其他设备。

输入设备如键盘、鼠标、扫描仪等；输出设备如打印机、绘图仪等；外存设备如硬盘、软盘、光盘存储器等；通信设备如终端、调制解调器等。其他如模数、数模转换器、开关量I/O设备等。

3、在矩阵式键盘结构中，识别被按键位置的方法有哪些？分别是怎样实现的？

答：在大多数键盘中，键开关被排列成M行N列的矩阵结构，每个键开关位于行和列的交叉处。识别被按键位置的方法有逐行扫描法和行列扫描法。

逐行扫描法的具体步骤是：首先查询是否有键按下；如果有键按下，再接着查询已按下键的位置；逐行为“0”的扫描各行，最终得到按下键的行号和列号。

行列扫描法的具体步骤是：首先扫描每一行，读列线，接着扫描每一行，读行线。两次所得到的行号和列号即为闭合键的行列扫描码。

4、图9-1所示为一利用8255A实现的打印机接口。

（1）设8255A的A口工作在方式0输入，B口工作在方式0输出。写出初始化程序片段。

（2）写出查询方式下输出一个字符至打印机的程序片段（假设输出字符已经在AL中）。

D0~D7

PB0~PB7

D0~D7

RESET

D0~D7

RESET

打印机

RD

RD

WR

WR

CS

A1

A0

ACK

BUSY

STORBE

PC2

PC3

PC7

8255A

A1

A0

A2

A8

A9

M/IO

。

。

。



&

1

图9-1 打印机接口图

解：根据接口图可知8255A的地址为200H~203H

（1）8255A初始化程序为

MOV DX，203H

MOV AL，10010001B

OUT DX，AL

PUSH AX ；暂存AL中的打印字符

MOV DX， 202H

WAIT： IN AL，DX

TEST AL，08H

JNZ WAIT

MOV DX，201H

POP AX

OUT DX，AL ；打印字符输出到B口

MOV DX，203H ；从PC7发出一个负脉冲，将打印字符锁入打印机

MOV AL，0EH

OUT DX，AL

MOV DX，0FH

OUT DX，AL

5、键盘的抖动是如何产生的？为何要消除键盘抖动？

答：由于按键触点的弹性作用，在闭合、断开瞬间均有抖动过程，会出现尖脉冲。抖动是开关触点闭合、断开本身所具有的特性。在达到稳定之前需要短暂的闭合或断开状态。抖动时间长短与开关的特性有关，一般为5~20ms。按键的稳定闭合期，由操作人员的按键动作所确定，一般为十分之几秒至几秒时间。

为了保证CPU对键的一次闭合，仅作一次键输入处理，必须去除抖动影响。

6、解决键盘抖动的方法有哪些？键盘接口的主要功能是什么？

答：解决键的抖动可以采用软件延迟或硬件滤波的方法：软件延迟实际上就是当检测到有键被按下时，用软件产生20ms的延迟，等待键的输出达到完全稳定后才去读取键码。硬件滤波是对每个键加上RC滤波电路、加上单稳态电路或加上RS触发器。

键盘接口的主要功能有：被按键的识别、键码的产生、去抖动、防串键。

7、根据测量位移的部件不同，常用鼠标有哪几种？各自的工作原理是什么？常用鼠标接口有哪几种标准？

答：根据测量位移的部件不同，鼠标可分为机械式、光电式和光机式3种。

机械式鼠标是在基座内装有一个用橡皮包裹的金属球，鼠标在桌面上移动使鼠标球带动X、Y转轮，机械传感器根据转轮上的金属触点移动来产生电脉冲送鼠标处理器。鼠标处理器将反映X、Y方向的距离信号和操作转换成串行数据格式送计算机串行口。转轮上金属触点的密度决定鼠标转动速度。

光电鼠标不靠鼠标球测定移动，而是使用刻有网格纹的特制铝制鼠标垫。两个光敏管通过X、Y方向的两面镜子接收鼠标移过网格时反光的变化，然后将光的变化转换为电脉冲信号送鼠标处理器。

光机式鼠标的原理是鼠标球滚动时带动X、Y轴上的齿轮，发光二极管的光透过齿轮空隙射到光传感器上，光传感器将光转换为电脉冲信号送鼠标处理器。齿轮上的齿距密度决定鼠标的传动速度。

鼠标通常采用RS-232C或USB串行接口与主机通信。

8、IBM-PC总线上有一键盘输入接口如图9-2所示，请问：

（1）该I/O接口的地址是唯一的吗？试列出一个有效的基地址 ；

（2）要判断是否有键按下，扫描地址应是 ；

（3）如按下‘9’键，扫描地址是 ；

（4）从该地址读入的值是 。

A3

。

。

。

。

。

。

。

。

A2

A1

A0

D0

D1

D2

D3

1

2

。

&

。

。

。

。

。

。

。

。

+5V

3

F

4

5

6

E

7

8

9

D

A

0

B

C

A9

A8

A7

A6

A5

A4

AEN

IOR

图9-2 键盘接口

解：分析图9-2，这是一个采用行扫描法的键盘接口电路。扫描信号由地址总线A0~A3提供，输入端口由三台门组成，端口地址由对高端地址A4~A9译码产生，当A9A8A7A6A5A4=010000时，端口被选中。由此可知，扫描地址为一地址范围：100H~10FH，而对不同行的扫描，是通过对不同地址执行读操作完成的。如果要判断是否有键按下，对端口100H执行读操作，地址总线A0~A3 输出均为0，相当于同时产生4个行扫描信号，若此时读到的数据D0~D31111，则表明有键按下；若要识别按键，4个行扫描地址分别为：10EH、10DH、10BH和107H。由此可解：

（1）不唯一，100； （2）100H ； （3）10DH； （4）XXXX1011B。

9、按外部接口特性分类，打印机可分为哪两大类？打印口采用什么标准？

答：按外部接口特性分类，打印机可分为串行打印机和并行打印机两大类，这两种打印机与CPU的接口方法不同。串行打印机采用RS-232C串行接口标准或USB串行总线标准，由CPU向打印机发送串行数据，经输入缓冲器和串并转换后进行数据打印，并行打印通常采用Centronics并行接口标准打印机。

*10、如图9-3所示。CPU检测开关S0-S7的通断，并在LED0-LED7对应的位上显示（开关闭合时对应灯亮），*

（1）问：U1是 ，U2 是 ，

A．译码器B．D/A转换器C．三态缓冲器D．采样保持器E．锁存器F．光藕

（2）编写完成检测开关状态并显示的子程序片段（U1、U2均为同相I/O口）

（80H）CS

U1

U2

+

LED0

LED7

S0

S7

图9-3 开关检测和显示接口

D0-D7

IOW

+

IOR

+5v

答： （1）由图可知U2用于输入开关状态，其输出直接与数据总线相连，所以要采用三态缓冲器，以避免总线冲突。U1用于输出控制LED0~LED7显示，应具有锁存功能，以保证正确显示。所以U1是锁存器（E）、U2是三态缓冲器（C）。

（2）MOV DX，80H

IN AL，DX ；读入S0-S7的通断状态

NOT AL ；状态值按位求反

OUT DX，AL ；状态写入，驱动LED