

Elektrotehnički fakultet

Univerzitet u Banjoj Luci

**DOKUMENTACIJA PROJEKTNOG ZADATKA**

iz predmeta

**MIKROKONTROLERSKI SISTEMI/RAČUNARSKA ELEKTRONIKA**

Student: Mentori:

*Tripić, Nemanja* prof. dr Željko Ivanović

*Legenović, Dajana* dipl. inž Damjan Prerad

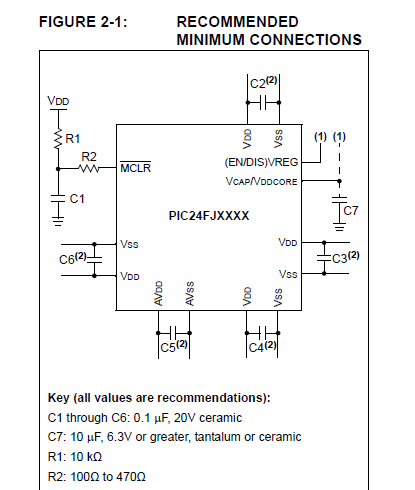
*Savković, Božana*

# PROJEKTOVANJE ŠEME

Kao što je već rečeno na wiki stranici stranici Planiranje projektovanja šeme, postoji nekoliko faza projektovanja. Prva faza je izbor mikrokontrolera koji zadovoljava specifikacije i dalje projektovanje ide u zavisnosti od njega. Izabran je mikrokontroler PIC24FJG4GA002 i njegov datasheet je na linku <https://ww1.microchip.com/downloads/aemDocuments/documents/OTH/ProductDocuments/DataSheets/39881e.pdf>.

# Dodavanje mikrokontrolera i osnovne šeme

U datasheet-u se može naći preporučena osnovna šema ukoliko se izabere dati mikrokontroler. Ona izgleda ovako:



Slika 1 – Minimalna šema

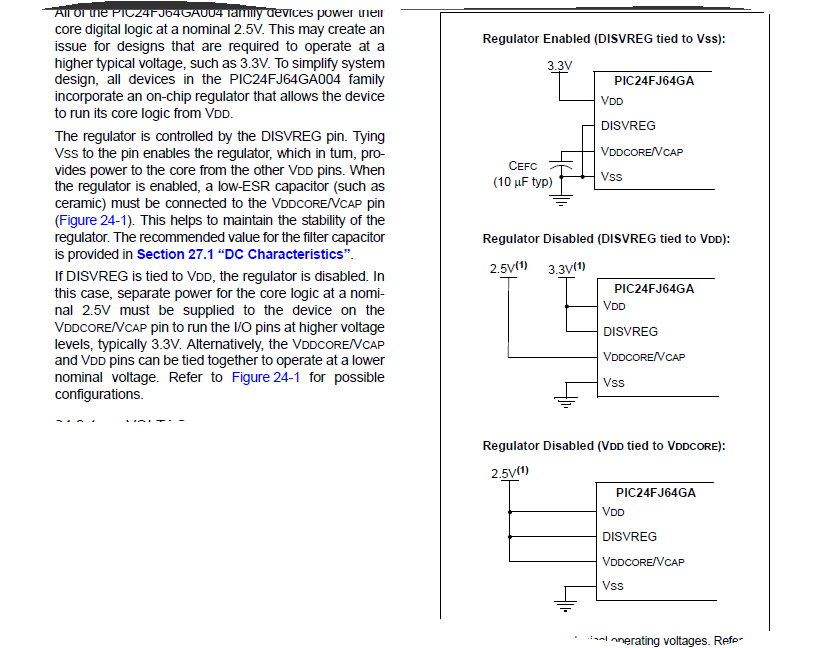
Dakle neophodno je koristiti sprežne kondenzatore između pinove VDD i VSS vrijednosti 0.1uF. Što se tiče šeme to je za sada sve što nam je bitno, ali za kasnije projektovanje biće bitno referencirati se na datasheet da bi se izabrao pravi tip kondenzatora, kao i minimalna daljina postavljanja pinova u odnosu na pinove mikrokontrolera.

Dalje imamo dva otpornika jedan vrijednosti 10kΩ i drugi od 100Ω do 470Ω, te kondenzator od 0.1uF povezani na MCLR pin i na odgovarajući način na napajanje i na masu. MCLR pin ima dvije funkcije, koristi se pri programiranju i pri resetovanju mikrokontrolera. Detaljnije o tome kada budemo govorili o [dodavanju bloka za programiranje na šemu](#dodavanje-bloka-za-programiranje-na-šemu).

Ono što je još ostalo za kao dio osnovne konfiguracije šeme jeste spajanje pinova DISVREG (u slučaju našeg mikrokontrolera), te pina VCAP/VDDCORE. Ovi pinovi služe za omogućenje odnosno onemogućenje naponskog regulatora. Ukoliko želimo da naponski regulator bude **omogućen** potrebno je DISVREG spojiti na GND, a u tom slučaju VCAP/VDDCORE se spaja preko low-ESR(<5Ω) keramičkog kondenzatora od 10uF na GND.

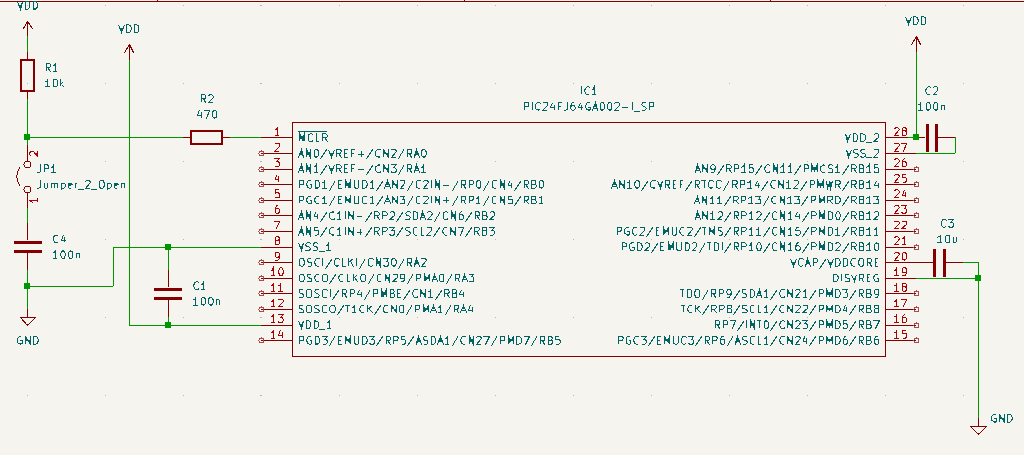
Ako želimo da **onemogućimo** regulator spajamo DISVREG na VDD, a u tom slučaju je na VCAP/VDDCORE potrebno dovesti posebno napajanje sa nominalnih 2.5V. Opciono u ovom slučaju, moguće je i DISVREG i VCAP/VDDCORE spojiti na isti nominalni napon od 2.5V. Vidi datasheet (strana 215).

Slika ispod:



Slika 2 – Šema spajanja DISVREG i VCAP/VDDCORE

Osnovna šema data je na sljedećoj slici:



Slika 3 – Osnovna šema projektovana u alatu KiCad