## 第九章 控制单元的功能

- 9.1 操作命令的分析
- 9.2 控制单元的功能

## 9.1 操作命令的分析

完成一条指令分4个工作周期

取指周期

间址周期

执行周期

中断周期

# 9.1 操作命令的分析

#### 一、取指周期

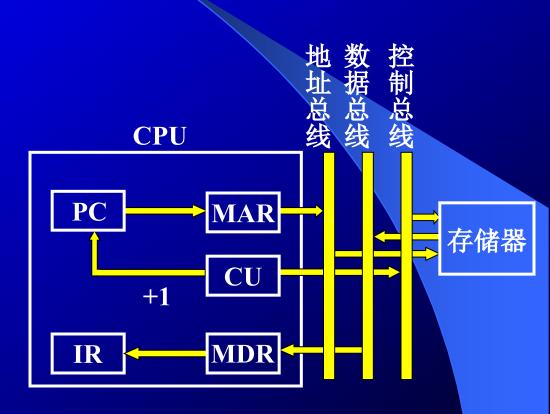
PC → MAR → 地址线

 $1 \longrightarrow R$ 

 $M(MAR) \longrightarrow MDR$ 

 $MDR \rightarrow IR$ 

 $(PC)+1 \longrightarrow PC$ 



### 二、间址周期

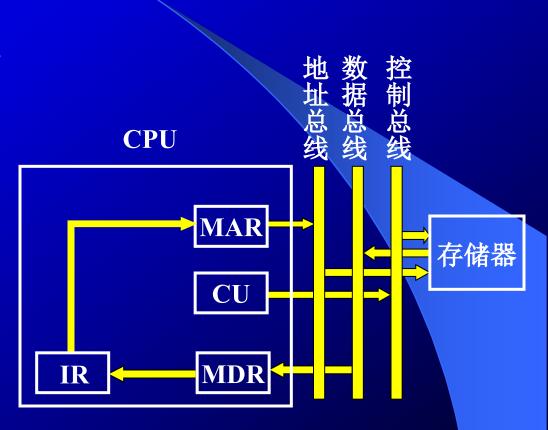
指令形式地址 → MAR

 $Ad(IR) \longrightarrow MAR$ 

1 → R

 $M (MAR) \longrightarrow MDR$ 

 $MDR \longrightarrow Ad(IR)$ 



三、执行周期

9.1

1. 非访存指令

(1) CLA 清A

 $0 \longrightarrow ACC$ 

(2) COM 取反

 $\overline{ACC} \rightarrow ACC$ 

(3) SHR 算术右移  $L(ACC) \rightarrow R(ACC), ACC_0 \rightarrow ACC_0$ 

(4) CSL 循环左移  $R(ACC) \rightarrow L(ACC)$ ,  $ACC_0 \rightarrow ACC_n$ 

(5) STP 停机指令  $0 \rightarrow G$ 

2. 访存指令

9.1

(1) 加法指令 ADD X

 $Ad(IR) \rightarrow MAR$ 

 $1 \longrightarrow R$ 

 $M(MAR) \rightarrow MDR$ 

 $(ACC) + (MDR) \longrightarrow ACC$ 

(2) 存数指令 **STA** X

 $Ad(IR) \longrightarrow MAR$ 

 $1 \longrightarrow W$ 

 $\overline{ACC} \longrightarrow \overline{MDR}$ 

 $MDR \rightarrow M(MAR)$ 

9.1

(3) 取数指令 LDA X

 $Ad(IR) \rightarrow MAR$ 

 $1 \rightarrow R$ 

 $M(MAR) \rightarrow MDR$ 

 $MDR \rightarrow ACC$ 

- 3. 转移指令
  - (1) 无条件转 **JMP** X

 $Ad(IR) \rightarrow PC$ 

(2) 条件转移 BAN X (负则转)

 $A_0$ 'Ad (IR) +  $\overline{A_0}$  (PC)  $\longrightarrow$  PC

#### 4. 三类指令的指令周期

非访存 指令周期 取指周期 执行周期 直接访存 指令周期 取指周期 执行周期 间接访存 指令周期 取指周期 执行周期 间址周期 转移 指令周期 执行周期 取指周期

## 四、中断周期

程序断点存入"0"地址

程序断点进栈

 $0 \longrightarrow MAR$ 

 $(SP)-1 \longrightarrow MAR$ 

 $1 \longrightarrow W$ 

 $1 \rightarrow W$ 

 $PC \longrightarrow MDR$ 

 $PC \rightarrow MDR$ 

 $MDR \rightarrow M (MAR)$ 

 $MDR \rightarrow M (MAR)$ 

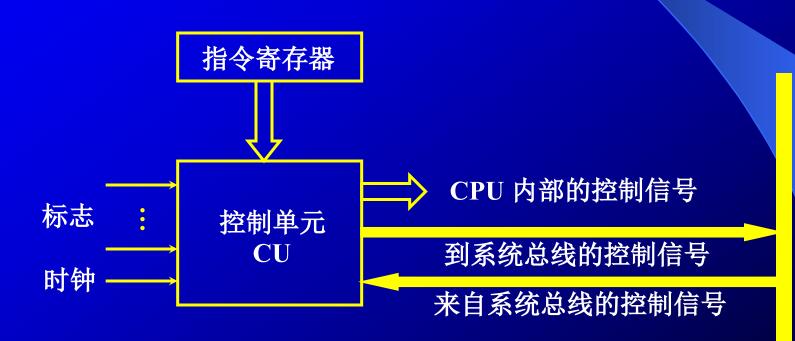
中断识别程序入口地址 M → PC

0 → EINT (置"0")

0 → EINT (置"0")

## 9.2 控制单元的功能

#### 一、控制单元的外特性



系统总线

#### 1. 输入信号

- (1) 时钟 CU 受时钟控制
  - 一个时钟脉冲

发一个操作命令或一组需同时执行的操作命令

- (2) 指令寄存器 OP(IR)→ CU 控制信号 与操作码有关
- (3) 标志 CU 受标志控制
- (4) 外来信号如 INTR 中断请求HRQ 总线请求

2. 输出信号

9.2

(1) CPU 内的各种控制信号

$$R_i \rightarrow R_j$$
  
(PC) + 1  $\rightarrow$  PC  
ALU +、一、与、或 ······

(2) 送至控制总线的信号

MREQ 访存控制信号

IO/M 访 IO/ 存储器的控制信号

RD 读命令

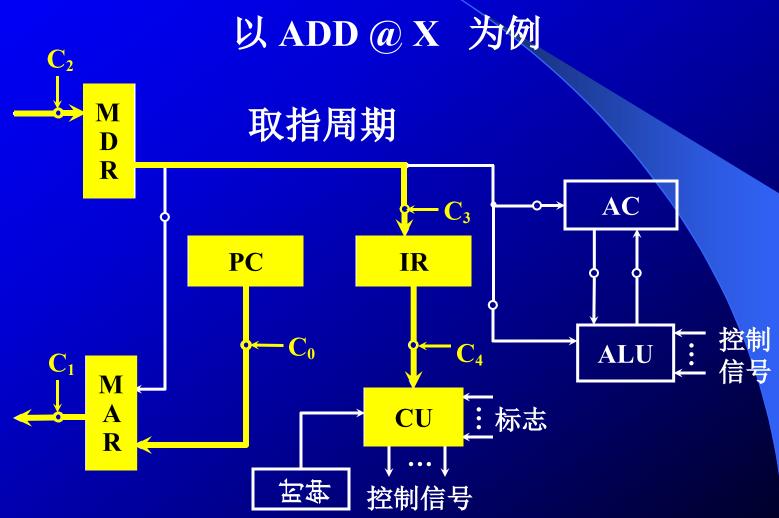
**WR** 写命令

INTA 中断响应信号

HLDA 总线响应信号

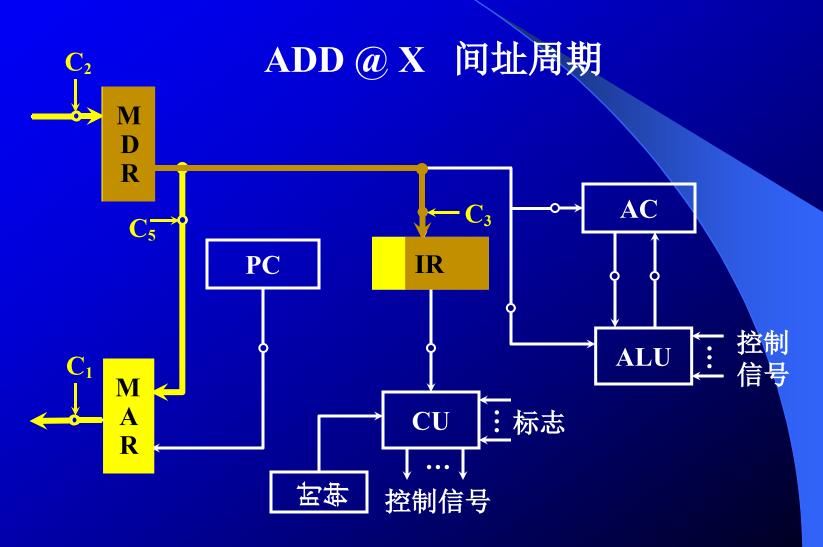
#### 二、控制信号举例

1. 不采用 CPU 内部总线的方式



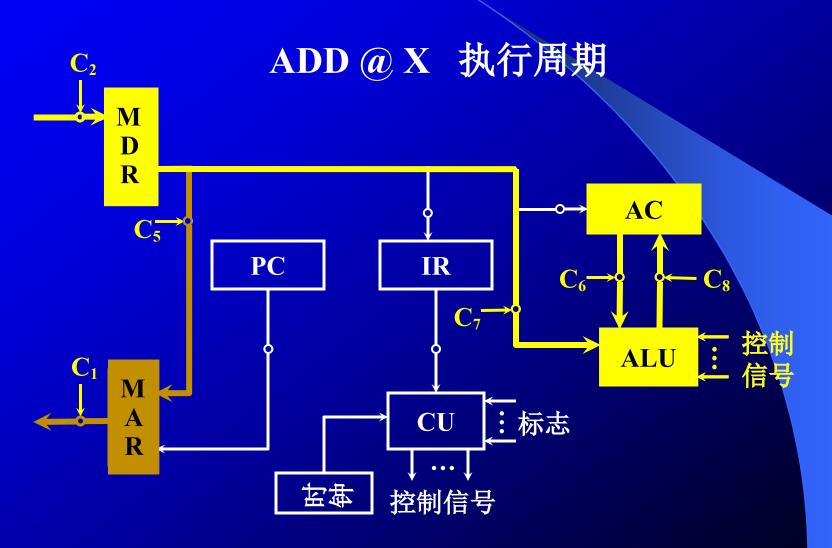
### 二、控制信号举例

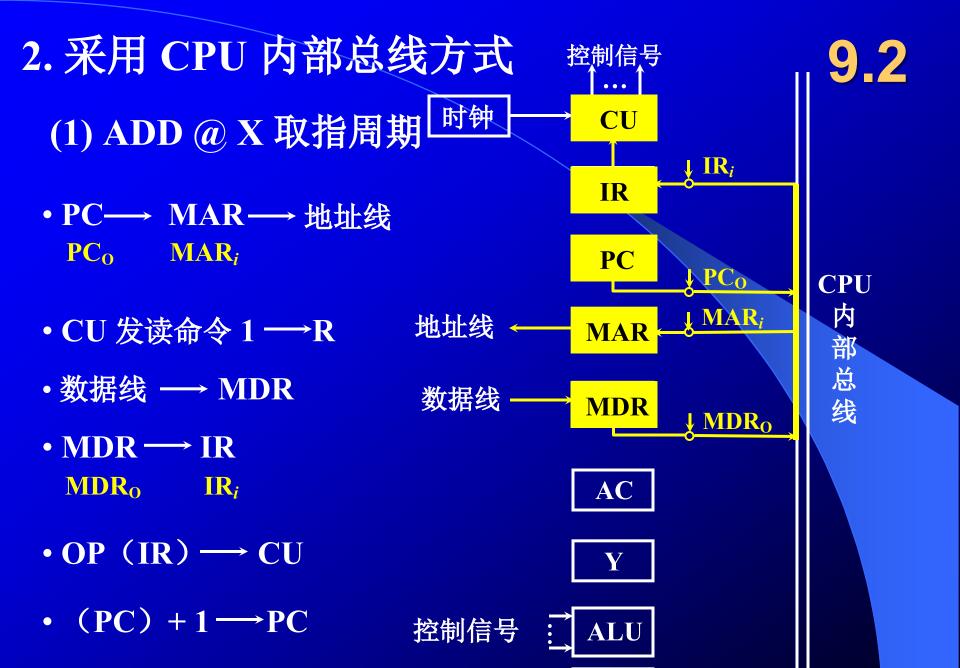
1. 不采用 CPU 内部总线的方式



### 二、控制信号举例

1. 不采用 CPU 内部总线的方式







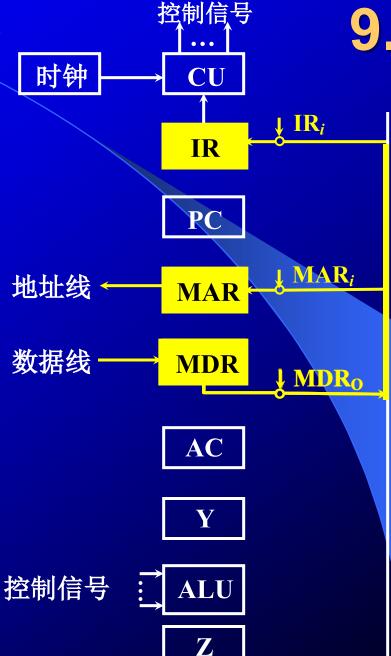
**CPU** 内 部 总 线

## (2) ADD @ X 间址周期

形式地址 — MAR

- MDR → MAR → 地址线 **MDR**<sub>0</sub> MAR;
- $1 \longrightarrow R$
- · 数据线 → MDR
- MDR  $\longrightarrow$  IR MDR<sub>0</sub>  $IR_i$

有效地址 → Ad (IR)



9.2

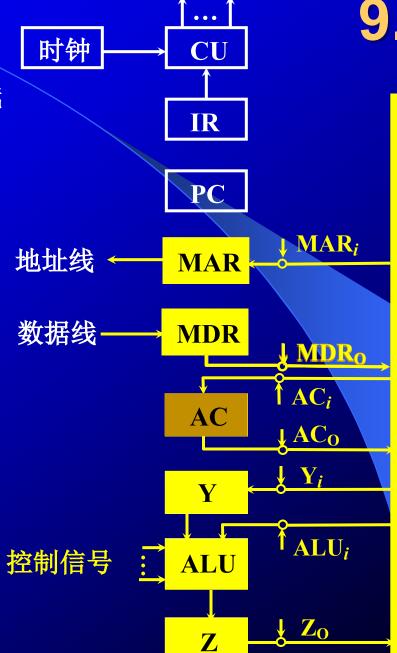
**CPU** 

内

部

总

- MDR → MAR → 地址线 MDR<sub>0</sub> MAR<sub>i</sub>
- 1 → R
- · 数据线 → MDR
- MDR  $\longrightarrow$  Y  $\longrightarrow$  ALU MDR<sub>0</sub> Y<sub>i</sub>
- $AC \longrightarrow ALU$   $AC_0 \longrightarrow ALU_i$
- $(AC) + (Y) \longrightarrow Z$
- $\begin{array}{c} \bullet \ Z \longrightarrow AC \\ Z_0 \longrightarrow AC_i \end{array}$



控制信号

#### 三、多级时序系统

- 1. 机器周期
  - (1) 机器周期的概念 所有指令执行过程中的一个基准时间
  - (2) 确定机器周期需考虑的因素 每条指令的执行步骤 每一步骤 所需的 时间
  - (3) 基准时间的确定
    - 以完成 最复杂 指令功能的时间 为准
    - •以访问一次存储器的时间为基准

若指令字长 = 存储字长 取指周期 = 机器周期

9.2

一个机器周期内可完成若干个微操作

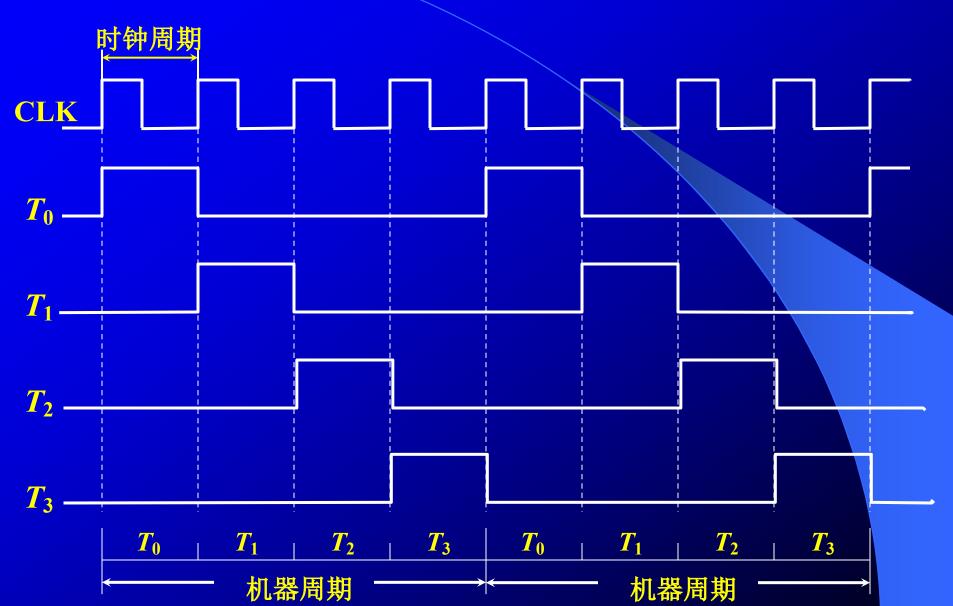
每个微操作需一定的时间

将一个机器周期分成若干个时间相等的时间段(节拍、状态、时钟周期)

用时钟周期控制产生一个或几个微操作命令

2. 时钟周期(节拍、状态)

9.2



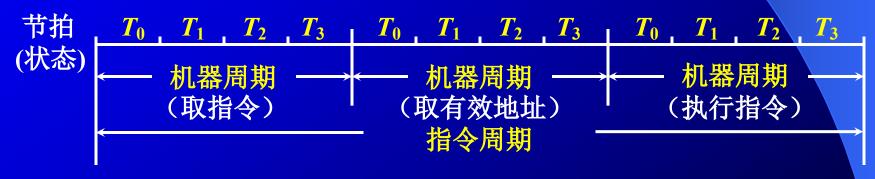
#### 3. 多级时序系统

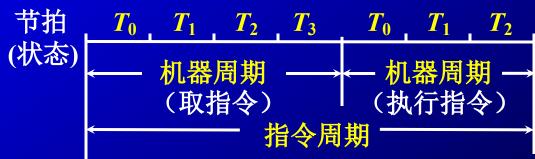
9.2

机器周期、节拍(状态)组成多级时序系统

- 一个指令周期含若干个机器周期
- 一个机器周期包含若干个时钟周期

CLK TOTAL



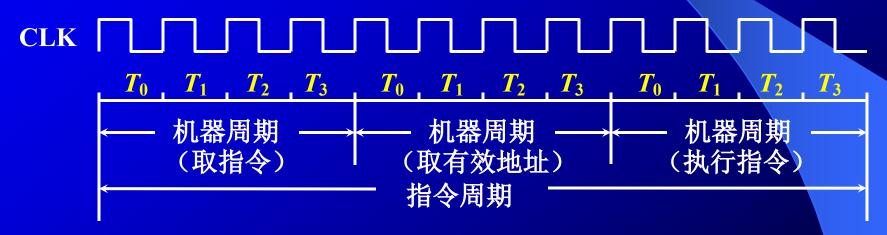


9.2

产生不同微操作命令序列所用的时序控制方式

1. 同步控制方式

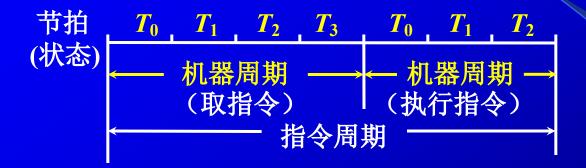
任一微操作均由 统一基准时标 的时序信号控制

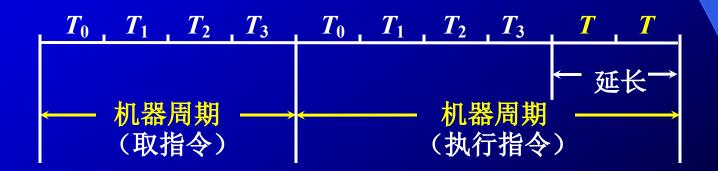


(1) 采用 完全统一 的机器周期和节拍

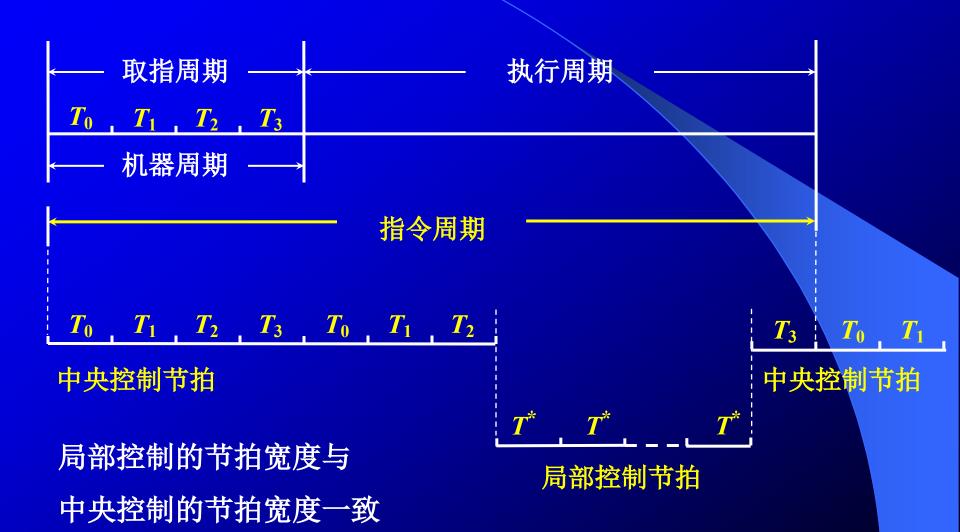
以最长的微操作序列和最繁的微操作作为标准

#### (2) 采用不同节拍的机器周期





## (3) 采用中央控制和局部控制相结合的方法 9.2



2. 异步控制方式

9.2

无基准时标信号

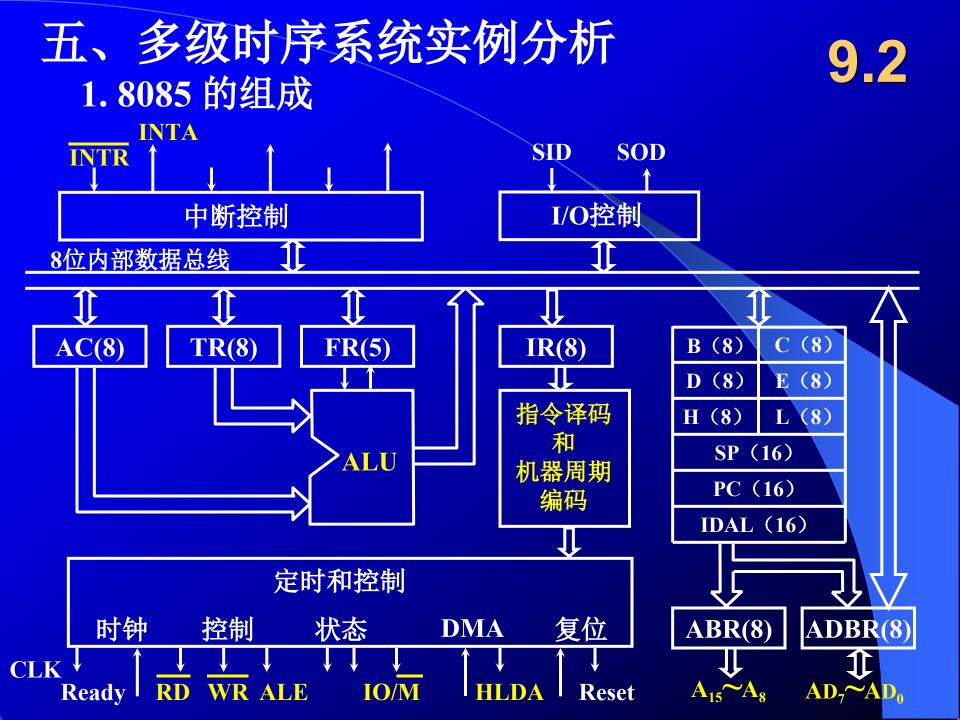
无固定的周期节拍和严格的时钟同步

采用 应答方式

3. 联合控制方式

同步与异步相结合

- 4. 人工控制方式
  - (1) Reset
  - (2) 连续 和 单条 指令执行转换开关
  - (3) 符合停机开关



2.8085 的外部引脚

(1) 地址和数据信号

 $A_{15}\sim A_8$   $AD_7\sim AD_0$ SID SOD

(2) 定时和控制信号

 $\lambda$   $X_1$   $X_2$  出 CLK ALE  $S_0$   $S_1$  IO/M RD WR

(3) 存储器和 I/O 初始化

入 HOLD Ready 出 HLDA

40 | Vcc  $X_1 \square 1$  $X_2 \square 2$ **39** □ **HOLD** Reset out 43 38 HLDA SOD 4 CLK(out) SID 5 36 Rsest in Trap 4 35 Ready 34 IO/M RST7.5 □ 7 RST6.5 □ 8 33 RST5.5 □ 9 32 RD INTR  $\Box$  10 31 | WR INTA 411 30 ALE  $AD_0 \square 12$  $S_0$ 29  $AD_1 \square 13$ A<sub>15</sub> 28 AD<sub>2</sub> □ 14 27  $A_{14}$  $AD_3 \square 15$ **26**  $A_{13}$  $AD_4 \square 16$ **25**  $A_{12}$ AD<sub>5</sub> □ 17 24  $\mathbf{A}_{11}$  $AD_6 \square 18$ 23 📙  $\mathbf{A}_{10}$  $AD_7 \square 19$ 22  $Vss \square 20$ 21

9.2

#### (4) 与中断有关的信号

入 INTR

出 INTA

Trap 重新启动中断

(5) CPU 初始化

入 Reset in

出 Reset out

(6) 电源和地

Vcc +5V

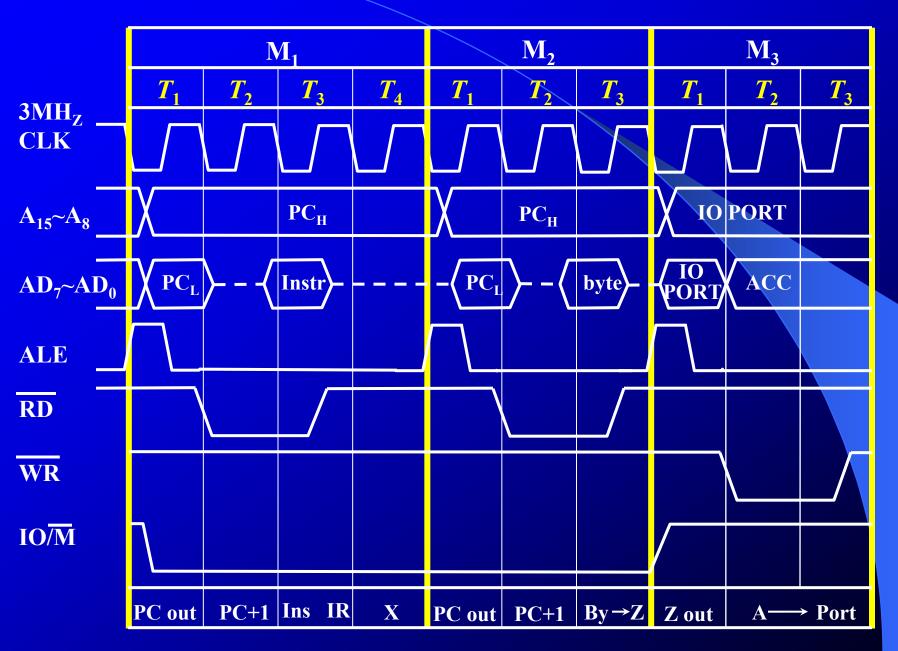
Vss 地

 $X_1 \sqcup 1$ 40 Vcc  $X_2 \square 2$ 39 HOLD Reset out 43 38 HLDA SOD 4 CLK(out) **37** □ SID 5 Rsest in Trap [ 6 35 **□** Ready 34 IO/M RST7.5 □ 7 RST6.5 □ 8 33  $S_1$ RST5.5 □ 9 32 RD **INTR** □ 10 31 □ WR INTA I 30 ALE  $AD_0 \square 12$  $S_0$ **29**  $\square$  $AD_1 \square 13$ A<sub>15</sub> 28  $AD_2 \square 14$ A<sub>14</sub> 27  $AD_3 \square 15$ **26**  $A_{13}$  $AD_4 \square 16$ **25**  $A_{12}$  $AD_5 \square 17$ 24  $\mathbf{A}_{11}$  $AD_6 \square 18$ 23  $\mathbf{A}_{\mathbf{10}}$  $AD_7 \square 19$ 22  $\mathbf{A_0}$  $Vss \square 20$ 21

9.2

#### 3. 机器周期和节拍(状态)与控制信号的关系





9.2

#### 小结

每个控制信号在指定机器周期的 指定节拍 T 时刻发出

以一条输出指令(IO写)为例

机器周期 M<sub>1</sub> 取指令操作码

机器周期 M。 取设备地址

机器周期 M<sub>3</sub> 执行 ACC 的内容写入设备