

## Cuprins CAPITOLUL 1

NOȚIUNI INTRODUCTIVE .....	9
1.1 Definiția circuitului integrat .....	9
1.2 Clasificarea circuitelor integrate.....	9
1.2.1 Clasificarea circuitelor integrate semiconductoare.....	9
1.3 Nivelul de complexitate funcțională a circuitelor integrate.....	10
1.4 Scurt istoric.....	10
1.5 Tehnologia de fabricare a CI monolitice .....	11
1.5.1 Tehnologia bipolară.....	11
1.5.2 Tehnologia MOS .....	13
Tehnologia BiCMOS.....	15
1.6 Tehnici de izolare folosite în fabricarea CI monolitice .....	16
1.7 Proprietățile electrice ale straturilor difuzate.....	16
1.8 Structura elementelor de circuit componente ale CI monolitice .....	17
1.8.1 Structura elementelor de circuit în tehnologie bipolară.....	17
1.8.2 Structura elementelor de circuit în tehnologie MOS și CMOS .....	21
1.9 Tipuri de capsule ale circuitelor integrate .....	24

## Capitolul 1

# NOȚIUNI INTRODUCTIVE

### 1.1 Definiția circuitului integrat

Circuitul integrat (CI) reprezintă o unitate constructivă inseparabilă de microelemente interconectate electric și plasate cu mare densitate în volumul sau pe suprafața unei baze comune. CI apare ca un tot unitar din punct de vedere al prezentării, denumirii, testării și exploatării.

### 1.2 Clasificarea circuitelor integrate

În prezent există o mare diversitate constructivă și funcțională de CI, ca urmare a necesității permanente de îmbunătățire a performanțelor, de creștere a gradului de integrare și scădere a prețului de cost. Cea mai mare pondere o constituie CI bazate pe proprietățile semiconductoarelor, dar există și CI care lucrează pe alte principii (optoelectronice, acustoelectronice, magnetoelectronice sau termice).

CI se pot clasifica astfel:

a) *Din punct de vedere al modului de prelucrare a informației.* După acest criteriu se deosebesc următoarele tipuri de CI:

- **CI analogice** care prelucrează semnale continue sau cu variație continuă în timp sau frecvență și realizează funcții de amplificare, modulare, demodulare etc.;
- **CI digitale** (numerice) care prelucrează semnale discontinue ca valoare, sub formă de nivele sau impulsuri și realizează funcții logice de calcul aritmetic pe bază de cod și/sau de memorare;
- **CI de interfață** care prelucrează atât semnale analogice cât și numerice, conțin convertoare analog-numerice și numeric-analogice și fac legătura dintre echipamentele analogice și cele numerice.

b) *din punct de vedere al principiului de funcționare* CI pot fi: semiconductoare, optoelectronice, acustoelectronice, magnetoelectronice, termice.

Deoarece obiectul cursului îl constituie **CI analogice semiconductoare**, considerațiile care urmează se fac pentru aceste tipuri de CI.

#### 1.2.1 Clasificarea circuitelor integrate semiconductoare

a) Din punct de vedere al tehnologiei de formare și conectare a elementelor componente CI semiconductoare se pot clasifica în:

- **CI monolitice** care au toate microelementele și interconexiunile realizate printr-un proces unitar de elaborare în volumul sau pe suprafața unui singur cristal semiconductor, numit pastilă sau cip. Cuvântul cip provine din termenul din limba engleză "chip", adică așchie.
- **CI peliculare** care au microelementele sub formă de pelicule conductoare, rezistive sau dielectrice, formate pe un substrat izolator;
- **CI hibride** care sunt ansamble de componente peliculare pasive și componente discrete, active sau pasive (cipuri monolitice, tranzistoare, condensatoare, bobine) conectate și fixate pe același suport izolator.

b) Din punct de vedere al tehnologiei de fabricare CI pot fi realizate în:

- **tehnologie bipolară;**
- **tehnologie MOS;**
- **tehnologie BiCMOS.**

### 1.3 Nivelul de complexitate funcțională a circuitelor integrate

Nivelul de complexitate funcțională a circuitelor integrate se determină fie în funcție de numărul de componente de pe cip, fie cu ajutorul unor elemente de referință numite circuite echivalente.

În funcție de complexitatea CI se disting următoarele trepte de integrare:

- **SSI** (Small Scale Integration) - circuite cu grad redus de integrare care conțin până la 100 de componente pe cip;
- **MSI** (Medium Scale Integration) - circuite cu grad mediu de integrare care conțin între 100 și 1.000 de componente pe cip;
- **LSI** (Large Scale Integration) - circuite larg integrate care conțin între 1.000 și 10.000 de componente pe cip;
- **VLSI** (Very Large Scale Integration) - circuite foarte larg integrate care conțin între 10.000 și 100.000 de componente pe cip;
- **V<sup>2</sup>LSI** sau **ULSI** sau **SLSI** (Very-Very, Ultra sau Super Large Scale Integration) - circuite super-larg integrate care conțin mai mult de 100.000 de componente pe cip.

### 1.4 Scurt istoric

- Realizarea primelor CI datează încă din anul 1958 și a provocat una din cele mai importante revoluții în industria electronică. Aceasta intră într-o altă etapă de dezvoltare, reprezentată de o nouă "generație" de echipamente electronice având la bază CI. Noutatea consta în faptul că într-un singur cristal semiconductor de dimensiuni foarte mici, adesea microscopice, se puteau realiza scheme funcționale cu zeci de elemente, ceea ce permitea construcția unor noi aparate electronice miniatură, cu performanțe îmbunătățite, la prețuri de cost scăzute. Totodată, prin crearea și dezvoltarea tehnologiei de elaborare a CI se puneau bazele microelectronicii, ca ramură distinctă, de sine stătătoare a electronicii.
- Un prim salt calitativ în evoluția CI liniare s-a făcut în anii 1964 -1965 când, prin elaborarea unor tehnici de proiectare specifice (proiectarea cu tranzistoare multe și rezistoare puține, considerarea deviațiilor și împerecherilor de parametri specifice tranzistoarelor monolitice etc.) s-a elaborat seria circuitelor așa numite din "generația întâi" ca de exemplu  $\mu A$  702,  $\mu A$  709 și altele. Aceste circuite au marcat trecerea de la circuitele inițiale, neperformante și neeconomice, la circuite care egalau performanțele variantelor cu componente discrete, în condiții de preț de cost avantajoase.
- Următorul progres major în tehnica CI liniare s-a înregistrat în anii 1967-1968, prin circuitele din "generația a doua" ca de exemplu LM 101,  $\mu A$  741, LM 108 (amplificatoare operaționale),  $\mu A$  723 și LM 105 (stabilizatoare de tensiune integrate) etc. care, în afara unor perfecționări de proiectare, incorporau și componente noi, rezultate ale efortului de rafinare a tehnologiei de bază (capacitoare MOS, tranzistoare pnp, cu efect de câmp, "super- $\beta$ "). În aceeași perioadă s-au dezvoltat tehnicile de analiză automată a circuitelor cu ajutorul calculatorului, care, deși nefolosite la elaborarea circuitelor menționate, s-au dovedit a fi indispensabile în proiectarea circuitelor complexe.
- Din anii 1972-1973 tehnica CI liniare a intrat într-o fază de "maturitate", în care practic orice funcție liniară sau liniar-numerică s-a putut realiza monolitic. Circuitele au devenit specializate pe familii și aplicații, astfel încât clasificarea lor pe "generații" a devenit inutilă și inoperantă și s-a trecut la aprecierea lor în funcție de "gradul de integrare". Astfel în această perioadă s-a ajuns la CI de tipul LSI, nivel de complexitate atins de convertoarele monolitice (analog-digitale sau digital-analogice) și procesoarele de semnal pentru televizoare.

## 1.5 Tehnologia de fabricare a CI monolitice

În funcție de performanțele urmărite, circuitele integrate analogice monolitice se pot realiza într-una din următoarele tehnologii: bipolară, MOS sau BiCMOS.

### 1.5.1 Tehnologia bipolară

Tehnologia de fabricare a CI monolitice bipolare s-a dezvoltat mult de când, în anul 1959, s-a inventat procesul planar de realizare a tranzistoarelor. Evoluția s-a manifestat în ceea ce privește dezvoltările din domeniul fotolitografiei, a tehnicilor de prelucrare, existând tendința de a se reduce tensiunea de alimentare din sistemele electronice care utilizează CI. Dezvoltările din domeniul fotolitografiei au redus dimensiunea minimă ce se poate atinge de la zeci de microni la nivele submicronice. Astfel, datorită controlului precis de dopare cu impurități asigurat de metoda implantării ionice, această metodă a devenit dominantă în procesele de impurificare. De asemenea în prezent multe circuite lucrează la tensiuni de alimentare de  $\pm 5V$  sau  $\pm 3V$  în loc de  $\pm 15V$  (sau în cazul cel mai defavorabil de  $\pm 18V$ ), ultimele valori fiind necesare în cazul circuitelor mai vechi pentru a se obține domeniul dinamic maxim (de exemplu la amplificatoarele operaționale). Reducerea tensiunii de alimentare a CI are ca efect posibilitatea conectării mai apropiate a dispozitivelor CI și realizarea unor structuri mai puțin adânci cu capabilități de frecvență mai mari.

În tehnologia de fabricare a CI bipolare, cu izolare prin joncțiuni, circuitul monolitic propriu-zis este realizat în cipul de siliciu, lipit pe baza sau grila capsulei și conectat electric prin fire subțiri de aur ( $25\ \mu m$  diametru) la terminalele solide ale capsulei numite pini.

Fluxul tehnologic de realizare a CI monolitice cuprinde următoarele etape principale:

- proiectarea și realizarea măștilor
- prelucrarea plachetei
- asamblarea și testarea

**Proiectarea și realizarea măștilor** se obține prin parcurgerea următoarelor etape:

a) *proiectarea electrică de circuit* care se face pe baza specificațiilor circuitului date de utilizatorul CI. Modelarea se realizează cu ajutorul calculatorului.

b) *proiectarea planului circuitului* (numit și lay-out) se face conform schemei electrice și a unor reguli de proiectare specifice fiecărui element de circuit. Planul CI se desenează la scara cuprinsă între 200:1 și 500:1, executându-se 6 sau 7 desene care prin suprapunere dau planul complet. Apoi planul se trece de pe hârtie milimetrică pe un material special destinat fotografierii prin transparență. În final se realizează măștile prin reducerea fotografică în două trepte a planului fiecărei măști, până la dimensiunea finală a CI.

În **prelucrarea plachetei** se pornește de la o plachetă de siliciu de tip p (wafer în limba engleză), pe care se vor realiza simultan câteva sute de cipuri. Placheta, de grosime 250-300  $\mu m$  și diametru de 40-80mm, se polizează oglindă pe una din fețe și se prelucrează prin *procesul planar* care se bazează pe o succesiune de etape de *fotomascare*, *difuzie* și *creștere epitaxială*.

**Fotomascarea** (fotolitografia sau fotogravura) este procedeul prin care se definesc simultan pe suprafața plachetei toate microelementele tuturor CI și constă din: creștere de bioxid de siliciu ( $SiO_2$ ), etalare de fotorezist, expunere prin mască la raze ultraviolete, dezvoltare de fotorezist, corodare de  $SiO_2$ , înlăturare de fotorezist.

Urmează **difuzia** impurităților care constă în deplasarea, de obicei la temperaturi înalte, a atomilor de impurități de la suprafața bucății de siliciu spre interiorul (volumul) acesteia.

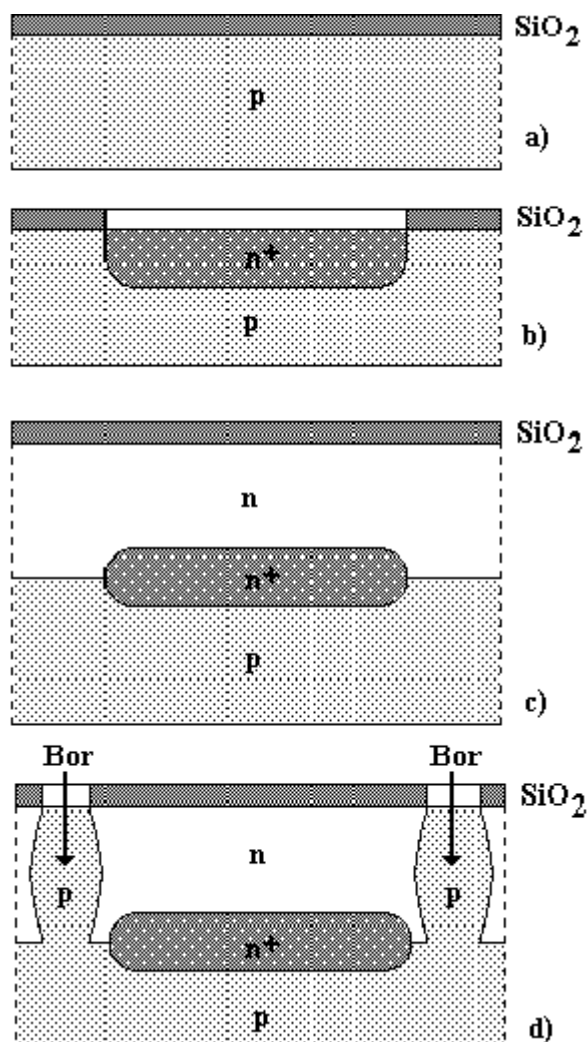
Dupa folosirea primei măști cu ajutorul căreia se selectează zonele de strat îngropat (zona notată cu  $n+$  pe fig.1.1,b) se realizează o operație de **creștere epitaxială** care se referă la creșterea unui strat semiconductor monocristalin pe un substrat monocristalin din același semiconductor (fig.1.1,c). În acest strat de tip  $n+$ , în niște “insule” se vor realiza toate elementele de circuit ale viitorului CI (“insulele” de tip  $n$  sunt despărțite de zone de tip p - fig.1.1,d).

Fluxul tehnologic de prelucrare a plachetei unui CI se orientează în sensul optimizării performanțelor tranzistoarelor npn ale viitorului CI, tranzistorul bipolar fiind elementul de circuit cel mai complicat ca funcționare fizică și control tehnologic care intră în componența CI, celelalte elemente de circuit (diode, rezistoare, condensatoare, tranzistoare unipolare) urmând să se realizeze prin același proces.

Pornindu-se de la o structură tipică de tranzistor npn (fig.1.6) etapele fluxului tehnologic de prelucrare a plachetei unui CI sunt următoarele:

- se pornește de la plachetă de siliciu de tip p;
- se formează stratul de  $\text{SiO}_2$ ;
- fotomascarea 1 definește cu ajutorul măștii 1 deschideri în oxid pentru difuzarea stratului îngropat de colector, necesar la realizarea unei căi de rezistență mică pentru curentul de colector;
- urmează îndepărtarea chimică a stratului de  $\text{SiO}_2$ , creșterea epitaxială a unui strat de tip n și o oxidare termică;

**Observație:** după fiecare etapă de fotomascare, cu excepția etapelor de fotomascare 6 și 7, urmează oxidare termică, astfel încât în continuare această operație nu se va mai aminti.



**Fig. 1.1.** Fluxul tehnologic de prelucrare a plachetei unui circuit integrat.

- (a) Plachetă de siliciu oxidată;  
 (b) Selectarea zonelor de strat îngropat (masca 1);  
 (c) Creșterea epitaxială a stratului de tip n;  
 (d) Selecția zonelor de izolare (masca 2).

- fotomascarea 2 definește deschideri în oxid pentru contururile de izolare, realizate prin difuzie de tip p cu bor;
- fotomascarea 3 definește deschideri în oxid pentru difuziile bazelor tranzistoarelor și traseelor rezistoarelor (difuzie de tip p cu bor);
- fotomascarea 4 definește deschideri în oxid pentru difuzia emitoarelor, a contactelor de colector și a substratelor pentru capacitățile MOS (difuzie de tip n cu fosfor);

- fotomascarea 5 realizează îndepărtarea oxidului din regiunile unde se vor crea capacitore MOS prin depunerea unor straturi de oxid cu grosime controlată;
- fotomascarea 6 definește deschideri în oxid pentru realizarea contactelor ohmice metal-semiconductor. Urmează acoperirea în întregime a plachetei de siliciu cu aluminiu, grosimea stratului fiind de ordinul miilor de angstromi ( $1 \text{ angstrom} = 10^{-8} \text{ cm}$ )
- fotomascarea 7 definește traseele conductoarelor de interconexiune, electrozii (armăturile) capacitorelor MOS și zonele pentru atașarea conexiunilor, zone numite paduri. Apoi are loc o depunere în vid, pe spatele plachetei, a unui strat subțire de aur necesar lipirii cipului de siliciu pe baza capsulei.

Avantajul tehnologiei planare constă în faptul că se prelucrează simultan 10÷20 de plachete, pe fiecare realizându-se simultan sute de circuite identice. În acest fel se obțin simultan loturi de mii de CI.

**Asamblarea și testarea** cuprinde următoarele etape: testarea pe plachetă, separarea cipurilor și înlăturarea celor descoperite defecte în etapa de testare pe plachetă, lipirea cipurilor pe baza capsulei, atașarea conexiunilor, ermetizarea, testările și măsurătorile finale și marcarea CI.

### 1.5.2 Tehnologia MOS

Necesitatea de a combina pe același cip funcții digitale complexe cu funcții analogice are ca rezultat creșterea utilizării tehnologiilor MOS pentru funcții analogice, cum ar fi, de exemplu, conversia analog-digitală cerută de interfețele între semnalele analogice și cele digitale. Cu toate acestea, tehnologia bipolară este încă folosită și va mai fi folosită într-un domeniu larg de aplicații, în special în acelea care necesită controlul unor curenți de valoare mare și în cazurile când se cere o precizie mare a funcțiilor analogice.

Tehnologiile de fabricare a CI MOS cuprind un spectru mai mare și mai performant decât cel al tehnologiilor bipolare, în momentul de față fiind utilizate mai frecvent:

- *tehnologia NMOS* și
- *tehnologia CMOS*.

Tehnologia NMOS furnizează două tipuri de tranzistoare, ambele cu canal n și anume un tranzistor cu canal indus, la care tensiunea de prag este  $> 0$  și un al doilea tranzistor, cu canal inițial, la care tensiunea de prag este  $< 0$ .

Tehnologia CMOS furnizează de asemenea două tipuri de tranzistoare, unul cu canal n indus, celălalt cu canal p indus.

Tehnologiile MOS și CMOS sunt foarte asemănătoare și din această cauză se vor trata împreună.

Materialul de start este o plachetă de siliciu, cu o concentrație de  $10^{14} \div 10^{15}$  atomi/cm<sup>3</sup>.

- fotomascarea suplimentară în tehnologia CMOS permite formarea, la primul pas al procesului tehnologic, a unei insule de tip opus de conductibilitate substratului (de exemplu insulă de tip n dacă substratul este de tip p), în care se va realiza dispozitivul complementar. Această insulă se obține printr-o operație de fotomascare urmată de o implantare de ioni donori (tipic fosfor). După difuzia ionilor donori, concentrația la suprafața insulei este tipic cuprinsă între  $10^{15}$  și  $10^{16}$  atomi/cm<sup>3</sup> (fig.1.2,a).

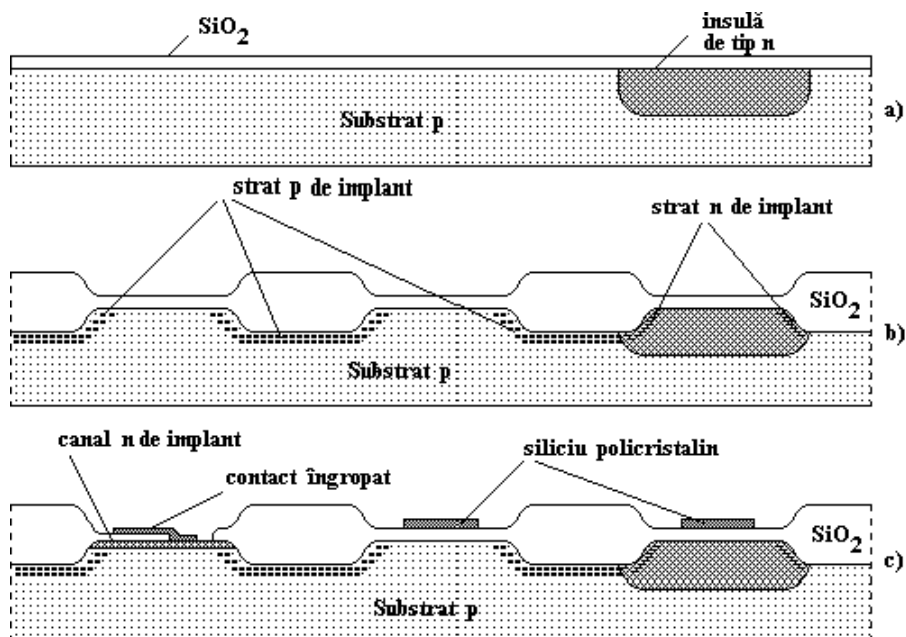
- fotomascarea 1 definește deschideri în stratul izolator de nitru de siliciu, în zonele care vor deveni dispozitive active, numite regiuni de câmp. În aceste regiuni se realizează o implantare suplimentară cu ioni prin care se crește concentrația la suprafața regiunilor. Această creștere a concentrației este necesară deoarece regiunile de câmp se comportă ca tranzistoare MOS (numite și dispozitive de câmp) cu oxid de grilă foarte gros. Pentru a izola corect dispozitivele active între ele, dispozitivele de câmp trebuie să aibă tensiunile de prag suficient de mari, astfel încât să

nu între în conducție niciodată. Acest lucru se poate realiza numai prin creșterea concentrației suprafeței din regiunile de câmp. Implantările sunt urmate de o oxidare locală (fig. 1.2, b).

- fotomascarea 2 definește deschideri în stratul izolator, tot în dreptul zonelor active, pentru realizarea de pași suplimentari de implantare ionică prin care se ajustează concentrația suprafeței în zona în care se va obține canalul tranzistoarelor MOS. Prin această operație de modificare a concentrației, se schimbă tensiunile de prag ale tranzistoarelor MOS și se aduc în limita  $0,7 \div 1V$ , valoare ce corespunde din punct de vedere al marginii de zgomot cu cea din aplicațiile cu circuite logice.

În circuitele analogice se păstrează aceleași valori ale tensiunilor de prag ca în cazul circuitelor digitale, deoarece, pe același cip se implementează tot mai des atât funcții analogice cât și funcții digitale. Această schimbare a tensiunilor de prag se poate realiza fie simultan pentru ambele tipuri de tranzistoare MOS, fie separat, cu ajutorul a două măști, câte una pentru fiecare tip de dispozitiv.

- fotomascarea 3 permite depunerea de siliciu policristalin și definirea astfel a grilelor diferitelor dispozitive (fig.1.2,c). Tehnologia MOS cu poartă de siliciu furnizează trei straturi de interconexiune: metal, siliciu policristalin și strat difuzat. În afară de cazul când în proces se iau măsuri speciale, conexiunile dintre stratul de siliciu policristalin și cele de difuzie necesită o punte de metalizare. Pentru a se realiza o conexiune directă între stratul de siliciu policristalin și cel difuzat se include un contact îngropat (buried contact - în l. engleză) chiar înainte de depunerea stratului de siliciu policristalin.

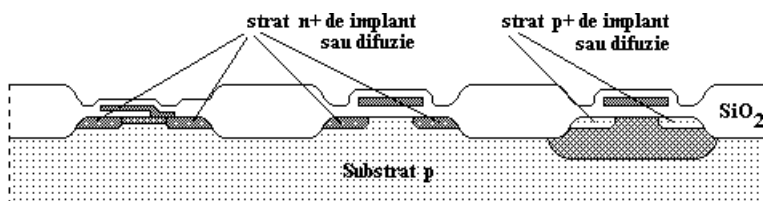


**Fig. 1.2. Tehnologia MOS de fabricare a circuitelor integrate.**

(a) Fotomascarea suplimentară. (b) Selecția zonelor pentru dispozitive active (fotomascarea 1).

(c) Selecția zonelor de grilă (fotomascarea 3).

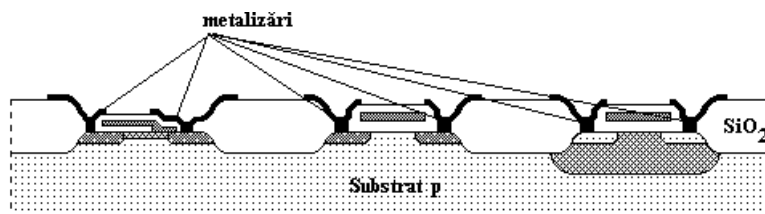
Dispozitivul cu canal inițial din fig.1.2 are un astfel de contact îngropat care leagă sursa cu grila.



**Fig. 1.2, d. Selecția zonelor de sursă și drenă (fotomascările 4 și 5).**

- fotomascările 4 și 5 sunt identice și definesc pe rând regiunile de drenă și de sursă, mai întâi pentru dispozitivele cu canal n iar după aceea pentru cele cu canal p (fig.1.2,d). Urmează apoi o depunere a unui strat de bioxid de siliciu cu rolul de a reduce capacitatea parazită a metalizărilor utilizate pentru interconexiuni. Se folosește o depunere chimică din vapori a oxidului și nu o creștere termică, deoarece temperaturile ridicate determină redistribuirea impurităților din interiorul dispozitivelor active.

- fotomascarea 6 definește ferestrele de contact în stratul metalic depus. Structura care rezultă se prezintă în fig.1.2, e



*Fig. 1.2, e. Selecția zonelor de metalizare (fotomascarea 6).*

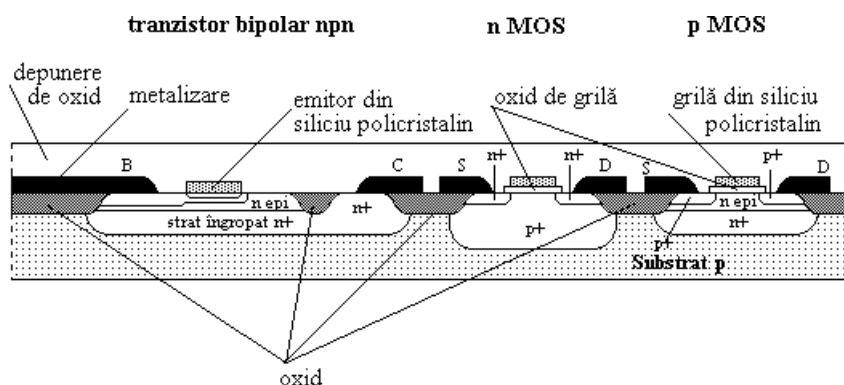
### 1.5.3 Tehnologia BiCMOS

Un pas important în fabricarea CI actuale îl constituie combinarea pe același cip a dispozitivelor bipolare de înaltă performanță cu dispozitive CMOS, prin procesul denumit BiCMOS (**B**ipolar and **C**MOS devices on one chip, adică dispozitive bipolare și CMOS pe o singură plachetă - în limba engleză).

În structurile bipolare, pentru a se realiza un tranzistor cu tensiune de străpungere colector-bază de valoare mare este nevoie să se utilizeze un strat epitaxial gros (17  $\mu\text{m}$  dintr-un material semiconductor cu rezistivitatea de 5  $\Omega\text{cm}$ , pentru tensiune de lucru de 36 V). Acest lucru cere o difuzie de tip p adâncă pentru a izola astfel tranzistoarele și celelalte dispozitive.

Pe de altă parte, dacă se poate tolera o tensiune de străpungere mică (de exemplu 7 V, ceea ce permite funcționarea la o tensiune de alimentare de 5 V) atunci se poate utiliza o regiune de colector mai puțin dopată (semiconductor cu rezistivitatea de 0,5  $\Omega\text{cm}$ ) care astfel este mai subțire (de ordinul a 1  $\mu\text{m}$ ). Astfel devine posibil să se izoleze dispozitivele bipolare prin aceeași tehnică de izolare locală care se utilizează și la dispozitivele CMOS. Acest lucru are avantajul că se reduce substanțial capacitatea parazită colector-substrat, deoarece regiunile de mare capacitate, puternic dopate de la suprafața cipului, sunt acum înlocuite de izolație cu oxid, de capacitate mică. Astfel dispozitivele pot fi "îngrămădite" pe cip cu densitate mai mare. În plus, tehnologiile de fabricație CMOS și bipolare încep să devină într-o oarecare măsură similare și este posibil, cu costul unor pași suplimentari de prelucrare, să se combine prin tehnologia BiCMOS tranzistoare bipolare de viteză mare, puțin adânci și realizate cu implantare de ioni, cu dispozitive CMOS.

O structură tipică de înaltă performanță obținută prin tehnologia BiCMOS se prezintă în fig.1.3.



*Fig. 1.3. Structură BiCMOS.*



### 1.6 Tehnici de izolare folosite în fabricarea CI monolitice

Spre deosebire de circuitele realizate cu componente discrete, CI monolitice au elementele componente realizate pe același suport. Pentru micșorarea reacțiilor parazite dintre microelementele unui CI, între acestea trebuie asigurată o izolare electrică. Există mai multe metode de izolare și anume:

- izolarea multicip;
- izolarea prin diode polarizate invers și
- izolarea prin dielectric.

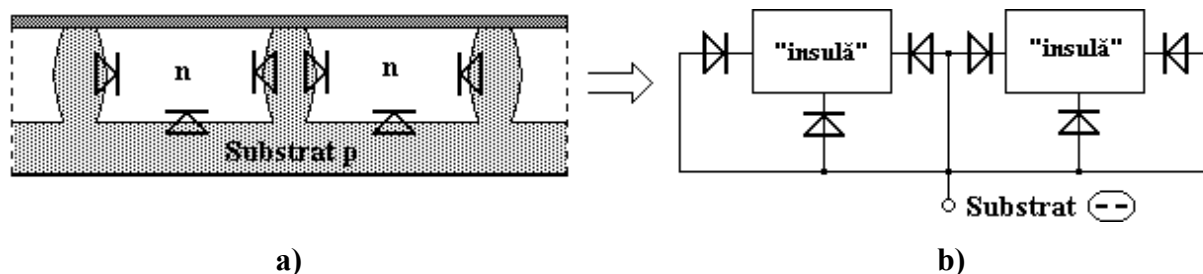
**a) Izolarea multicip** constă în realizarea fiecărui element component pe câte o plăcuță de siliciu și apoi asamblarea acestor elemente sub formă de CI.

Metoda prezintă avantajul unei izolări foarte bune dar cu prețul unui consum mare de siliciu, necesitatea unui substrat izolator, a unui număr foarte mare de interconexiuni și a unor capsule speciale.

**b) Izolarea prin diode polarizate invers** constă în realizarea fiecărui element de circuit într-o insulă din pastila de siliciu. Dacă substratul este de tip p atunci insulele sunt de tip n iar izolarea electrică a elementelor componente ale CI se realizează prin polarizarea inversă a joncțiunilor pn dintre substrat și insule (fig.1.4). Substratul se conectează la potențialul cel mai negativ din montajul în care se folosește CI (din acest motiv pe fig.1.4,b apar cele două semne minus lângă cuvântul **Substrat**).

Metoda prezintă avantajul unei utilizări foarte bune a cipului de siliciu și o îmbunătățire a randamentului de fabricație, dar prezintă și unele dezavantaje cum ar fi:

- la frecvențe mari capacitățile parazite ale diodelor (joncțiunile pn de izolare) determină apariția unor cuplaje nedorite între microelementele circuitului;
- tensiunea de alimentare maximă trebuie să fie mai mică decât tensiunea de străpungere a joncțiunilor cu rol de izolare.



**Fig. 1.4.** Izolarea prin diode polarizate invers. (a) Structura de principiu.  
(b) Circuitul electric echivalent.

**c) Izolarea dielectrică** constă în realizarea unor insule de tip n, izolate între ele cu ajutorul unui strat de bioxid de siliciu ( $\text{SiO}_2$ ), insule în care se obțin toate microelementele CI.

În fabricarea unui CI cu izolare dielectrică se pornește de la o plachetă de material semiconductor de tip n și cu rezistivitate potrivită regiunilor de colector. În această plachetă se corodează șanțuri cu o adâncime de 20  $\mu\text{m}$ , suprafața rezultată se acoperă cu un strat de oxid și apoi se depune un strat gros de siliciu policristalin, cu grosimea de 200  $\mu\text{m}$ , cu rol de suport mecanic. Urmează apoi o operație de șlefuire (corodare) până la îndepărtarea totală a stratului de tip n cu excepția celui din insule.

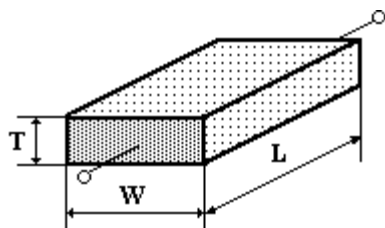
### 1.7 Proprietățile electrice ale straturilor difuzate

Parametrul electric utilizat pentru caracterizarea straturilor difuzate este **rezistența pe pătrat**,  $R$ .

Pentru definirea acestui parametru se consideră o bucată de siliciu de forma celei din fig.1.5. Bucata de siliciu, uniform dopată, prezintă o rezistență:

$$R = \rho \frac{L}{WT} = \frac{L}{W} R \quad (1.1)$$

unde  $R = \rho/T$  [ $\Omega$ ] este rezistența pe pătrat a stratului considerat și reprezintă rezistența oricărui strat de formă pătrată cu grosimea  $T$ . Unitatea de măsură se exprimă prin  $\Omega/$  (ohmi/pătrat).



**Fig. 1.5.** Structură utilizată pentru definirea rezistenței pe pătrat,  $R$ .

**Exemplul 1.1.** Să se calculeze rezistența unui strat semiconductor caracterizat prin  $L=50\mu\text{m}$ ,  $W=5\mu\text{m}$  și  $R = 200\Omega/$ .

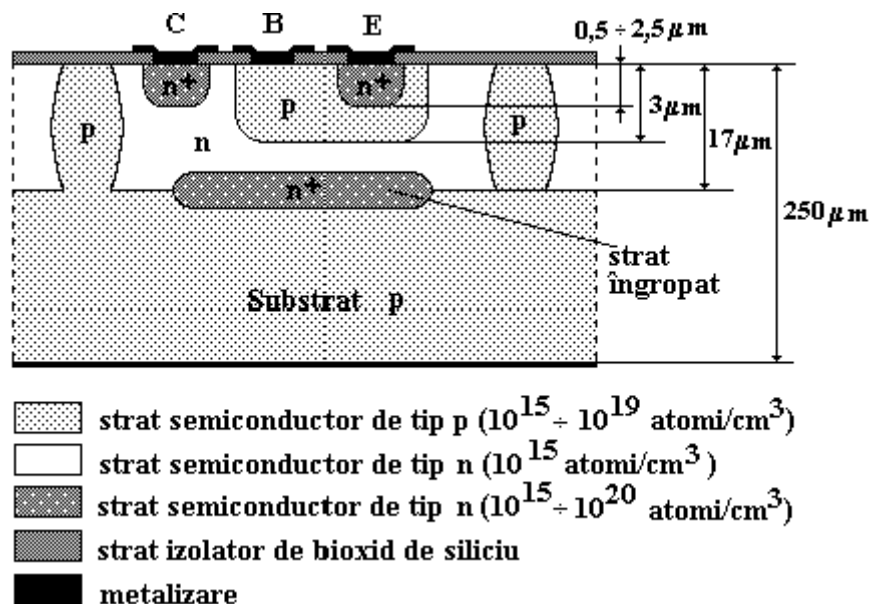
**Soluție:** Se aplică relația (1.1) și rezultă

$$R = \frac{50\mu}{5\mu} \cdot 200 \Omega = 2 \text{ k}\Omega.$$

## 1.8 Structura elementelor de circuit componente ale CI monolitice

### 1.8.1 Structura elementelor de circuit în tehnologie bipolară

**a) Tranzistorul npn** (fig.1.6) este elementul cel mai complicat, de aceea întreg procesul tehnologic se elaborează astfel încât să se optimizeze performanțele tranzistorului npn. Aria ocupată de un tranzistor npn este de  $140 \times 95 \mu\text{m}^2$ . Valorile mai mari de concentrații de pe fig.1.6 corespund suprafeței semiconductorului.



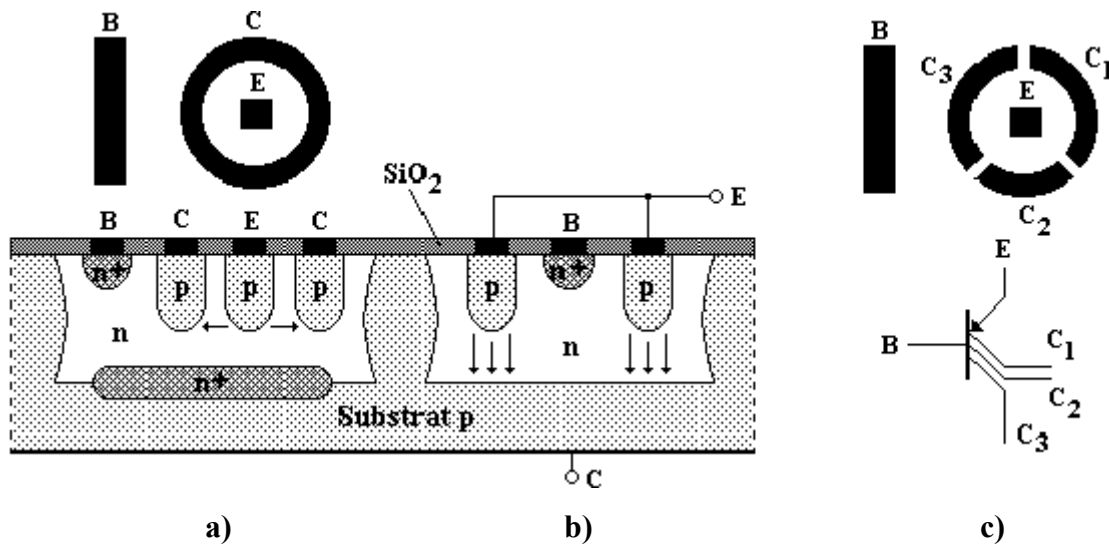
**Fig. 1.6.** Structura tranzistorului npn în tehnologia bipolară.

**b) Tranzistoarele bipolare pnp** (fig.1.7) au performanțe mai reduse decât cele npn.

După modul cum curge curentul de colector, paralel cu planul circuitului sau transversal, se deosebesc:

- tranzistorul pnp lateral (fig.1.7,a);
- tranzistorul pnp vertical sau de substrat (fig.1.7,b).

Colectorul circular al tranzistorului pnp lateral se poate diviza în  $n$  sectoare, obținându-se un tranzistor multicolector, cu câștig de curent dependent de numărul de sectoare legate în paralel (fig.1.7,c).



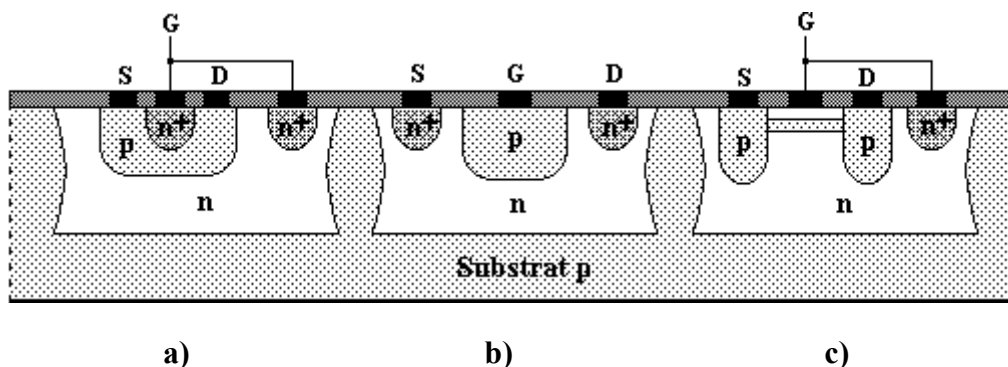
**Fig. 1.7.** Tranzistoare pnp în tehnologie bipolară. (a) Tranzistor pnp lateral. (b) Tranzistor pnp vertical. (c) Tranzistor pnp multicolector.

**c) Tranzistoarele superbeta** sunt tranzistoare care au factorul de amplificare foarte mare, cuprins între 2000 și 10000 și grosimea bazei mică ( $0,3 \mu\text{m}$ ). Tranzistoarele superbeta prezintă dezavantajul unei tensiuni de străpungere colector-emitor de valoare mică ( $5\div 6\text{V}$ ). Din această cauză, în realizarea CI, tranzistoarele superbeta se folosesc împreună cu cele standard, la care tensiunea de străpungere colector-emitor are valori mai mari.

**d) Tranzistoare cu efect de câmp cu joncțiune (TEC-J).** După modul de realizare se deosebesc:

- TEC-J cu canal p, de bază (fig.1.8,a);
- TEC-J cu canal n, de colector (fig.1.8,b);
- TEC-J cu canal p, obținut prin implant ionic (fig.1.8,c).

TEC-J cu canal n, de colector, are substratul conectat împreună cu grila și se utilizează în surse de curent și în circuite de polarizare.



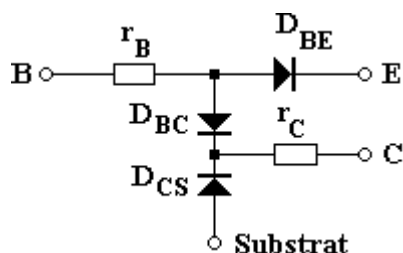
**Fig. 1.8.** Structura tranzistoarelor cu efect de câmp și grilă joncțiune, realizate în tehnologie bipolară. (a) TEC-J cu canal p, de bază. (b) TEC-J cu canal n, de colector. (c) TEC-J obținut prin implant ionic.

Cel de-al treilea tip de TEC-J se obține prin tehnologia BIFET (Bipolar Field Effect Transistor - în limba engleză). Aceste tranzistoare sunt TEC-J cu canal p, obținute prin metoda implantării ionice, cu parametrii controlați cu precizie mare și înlocuiesc tranzistoarele pnp care

diminuează performanțele CI datorită frecvențelor lor limită de valoare mică. Prin metoda implantării ionice se pot realiza perechi de astfel de tranzistoare, cu caracteristici foarte asemănătoare și care constituie etajul de intrare al amplificatoarelor operaționale cu TEC-J.

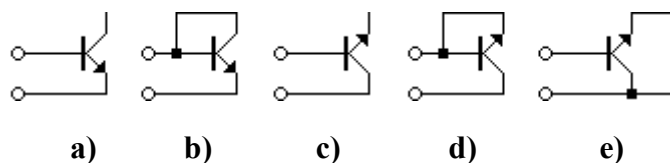
**e) Diode.** În tehnologia bipolară se pot realiza diode standard și diode Zener.

**Diode standard.** Principal, oricare dintre joncțiunile care intră în construcția unui CI monolitic poate fi folosită ca diodă. De exemplu, la un tranzistor npn apar joncțiunile bază-emitor,  $D_{BE}$  și bază-colector,  $D_{BC}$ , cu acțiune de tranzistor npn și joncțiunea colector-substrat,  $D_{CS}$ , care împreună cu joncțiunea  $D_{BC}$  realizează o acțiune de tranzistor pnp parazit (fig. 1.9). Cu  $r_B$  și  $r_C$  s-au notat rezistențele serie ale bazei, respectiv colectorului. Joncțiunea  $D_{CS}$  nu se utilizează ca diodă deoarece ea nu este izolată (substratul se conectează la potențialul cel mai negativ). Joncțiunile rămase se pot combina în cinci moduri (fig.1.10).



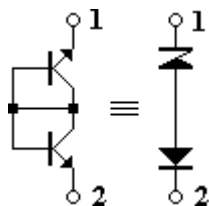
*Fig. 1.9. Joncțiunile unui tranzistor npn, utilizabile, în principiu, ca diode.*

Dintre variantele arătate în fig.1.10, se folosește conexiunea b) deoarece tranzistorul din care provine dioda are tensiunea  $U_{CB}=0$  și deci el lucrează încă în regiunea activă normală.



*Fig. 1.10. Variantele de conectare ale joncțiunilor unui tranzistor bipolar npn, utilizabile ca diode.*

**Diode Zener.** Joncțiunea bază-emitor din conexiunea b) (fig.1.10), polarizată invers, se comportă ca o diodă Zener cu o caracteristică de străpungere foarte abruptă. Tensiunea de străpungere este de 6÷8V și are un coeficient de temperatură de aproximativ +2,3mV/°C, iar aceeași joncțiune, polarizată direct are un coeficient de aproximativ -2,3mV/°C, astfel că prin conectarea “spate în spate” a două joncțiuni bază-emitor se obține o diodă Zener care este și compensată termic (fig.1.11).



*Fig. 1.11. Diodă Zener realizată în tehnologie bipolară și compensată termic.*

**f) Rezistoare.** Pentru fabricarea rezistoarelor se folosește unul dintre straturile difuzate care se realizează în cursul procesului de fabricație al CI. În funcție de stratul difuzat utilizat se deosebesc mai multe tipuri de rezistoare, caracterizate prin valori diferite ale rezistenței pe pătrat, ale toleranței absolute și ale celei de împerechere precum și ale coeficientului de temperatură. Se pot realiza astfel următoarele tipuri de rezistoare:

- **rezistor de bază** (fig.1.12,a), la care  $R = 100 \dots 200 \Omega/$  (rezistențe în domeniul  $50 \Omega \div 50 k\Omega$ ),  $t_a = \pm 20\%$ ,  $t_i = \pm 2\%$  (pentru strat cu lățimea  $W = 5 \mu m$ ) respectiv  $\pm 0,2\%$  (pentru strat cu lățimea  $W = 50 \mu m$ ) și  $\alpha = 1500 \div 2000$  ppm/°C;

- **rezistor de bază îngustat** (fig.1.12,b):  $R = 2 \dots 10 k\Omega/$ ,  $t_a = \pm 50\%$ ,  $t_i = \pm 10\%$ ,  $\alpha = 2500$  ppm/°C;

- **rezistor de emitor** (fig.1.12,c):  $R = 2\Omega \dots 10\Omega/$  (valori uzuale  $2\Omega \div 1k\Omega$ ),  $t_a = \pm 20\%$ ,  $t_i = \pm 2\%$ ,  $\alpha = 600 \text{ ppm}/^\circ\text{C}$ ;

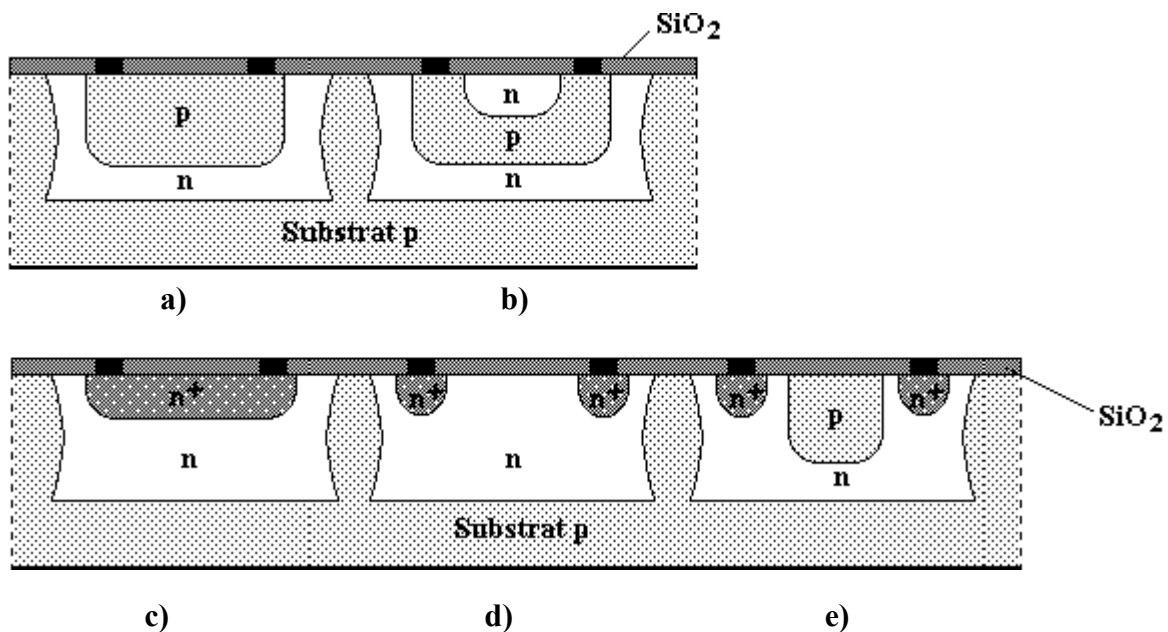
- **rezistor epitaxial sau de volum** (fig.1.12,d):  $R = 2 \dots 5k\Omega/$ ,  $t_a = \pm 30\%$ ,  $t_i = \pm 5\%$ ,  $\alpha = 3000 \text{ ppm}/^\circ\text{C}$ ;

- **rezistor epitaxial îngustat** (fig.1.12,e):  $R = 4 \dots 10k\Omega/$ ,  $t_a = \pm 50\%$ ,  $t_i = \pm 7\%$ ,  $\alpha = 3000 \text{ ppm}/^\circ\text{C}$ ;

- **rezistor obținut prin implantare ionică**:  $R = 0,1 \dots 1k\Omega/$ ,  $t_a = \pm 3\%$ ,  $t_i = \pm 2\%$  ( $W = 5\mu\text{m}$ ) respectiv  $\pm 0,15\%$  ( $W = 50\mu\text{m}$ ),  $\alpha = \pm 100 \text{ ppm}/^\circ\text{C}$ ;

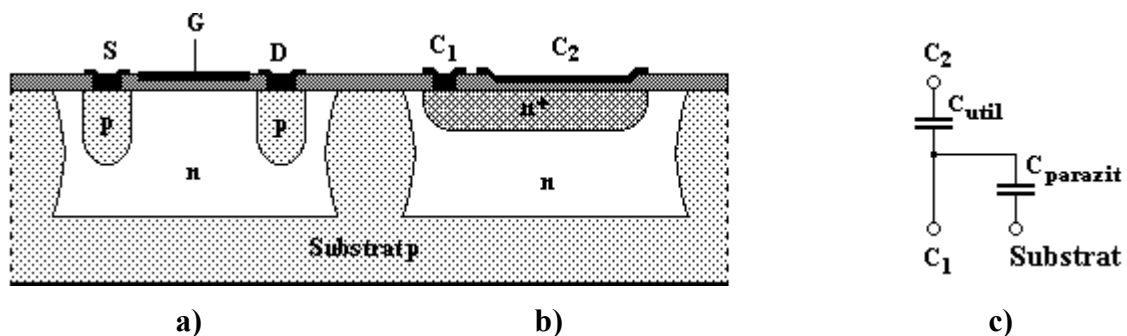
- **rezistorul cu straturi subțiri** este alcătuit dintr-o peliculă de tantal sau de nichel-crom, depusă pe stratul de  $\text{SiO}_2$  și acoperită cu oxid. Se caracterizează prin:  $R = 0,1 \dots 2k\Omega/$ ,  $t_a = \pm 5\% \div \pm 20\%$ ,  $t_i = \pm 0,2\% \div \pm 2\%$ ,  $\alpha = \pm 10 \div \pm 200 \text{ ppm}/^\circ\text{C}$ .

S-au folosit notațiile:  $R$  pentru rezistența pe pătrat,  $t_a$  - toleranța absolută, însemnând precizia de realizare a unei singure valori de rezistență,  $t_i$  - toleranța de împerechere - precizia de reproducere a rezistențelor cu aceeași valoare nominală,  $\alpha$  - coeficientul de temperatură.



**Fig. 1.12.** Rezistoare realizate în tehnologie bipolară. (a) Rezistor de bază. (b) Rezistor de bază îngustat. (c) Rezistor de emitor. (d) Rezistor epitaxial. (e) Rezistor epitaxial îngustat.

**g) Tranzistorul MOS** este cu canal p și grilă de aluminiu. Sursa și drena sunt formate în stratul epitaxial prin difuzia de bază. Maska de capacitor (fotomascarea 5) se folosește și pentru a defini regiunea corespunzătoare a oxidului aflat deasupra canalului (fig.1.13,a).



**Fig. 1.13.** Dispozitive MOS realizate în tehnologie bipolară. (a) Tranzistorul MOS. (b) Capacitorul MOS. (c) Circuitul echivalent al capacitorului MOS, ilustrând modul de acțiune al capacității parazite,  $C_{\text{parazit}}$ .

**h) Capacitoare (condensatoare).** Pentru a nu se consuma o arie excesivă din cipul de siliciu, valorile economice de capacitoare nu depășesc câțiva zeci de pF. Se pot folosi două tipuri de capacitoare și anume: capacitoare obținute din joncțiuni polarizate invers și capacitoare MOS.

- **Capacitoarele obținute din joncțiuni polarizate invers** utilizează capacitatea de barieră a joncțiunii și prezintă dezavantajele:

- menținerea permanentă a tensiunii de polarizare și
- dependența valorii capacității de tensiunea aplicată.

Aceste dezavantaje reduc aria de utilizare a acestor capacitoare.

- **Capacitorul de tip MOS** are structura prezentată în fig.1.13,b. O armătură este o peliculă metalică depusă pe stratul de oxid de grosime controlată (de obicei de grosime mai mică decât cea a oxidului de pe restul suprafeței CI), dielectricul este stratul de bioxid de siliciu iar cealaltă armătură este formată dintr-un strat semiconductor. Între armătura din material semiconductor și metalizarea aplicată substratului, se formează un capacitor parazit,  $C_{\text{parazit}}$  (fig.1.13,c), cu valoarea de aproximativ o sută de ori mai mică decât cea a condensatorului util. Acest condensator parazit înrăutățește comportarea circuitului la frecvențe înalte.

### 1.8.2 Structura elementelor de circuit în tehnologie MOS și CMOS

**a) Tranzistoare cu canal n.** Structura tipică a unui tranzistor MOS cu canal n se prezintă în fig.1.14. Zona activă a dispozitivului este, din punct de vedere electric, regiunea de sub grilă, partea rămasă din dispozitiv fiind necesară pentru a asigura contactul electric la terminale. Ca și în cazul tranzistoarelor bipolare integrate acest rest contribuie cu capacități și rezistențe parazite suplimentare.

Este important de remarcat faptul că în cazul tehnologiei MOS proiectantul de circuit are o flexibilitate mai mare decât omologul său de la circuite integrate bipolare, deoarece poate controla proprietățile fiecărui dispozitiv în funcție de rolul jucat de componentă în aplicația particulară de circuit. Astfel el poate defini atât lățimea canalului (analog zonei de emitor de la tranzistoarele bipolare), cât și lungimea canalului (analog lățimii bazei de la tranzistoarele bipolare). În tehnologia bipolară lățimea bazei nu poate fi controlată de proiectant deoarece această lățime este un parametru de proces și nu unul de mască. Spre deosebire de un tranzistor bipolar, la un dispozitiv MOS transconductanța canalului se poate modifica în limite mari, pentru o valoare dată a curentului de drenă, prin simpla modificare a geometriei dispozitivului. Același aspect este valabil și pentru tensiunea de prag grilă-sursă.

**b) Tranzistoare cu canal p.** În majoritatea tehnologiilor CMOS tranzistorul cu canal p prezintă proprietăți de c.c. și c.a. comparabile cu cele ale tranzistoarelor cu canal n. Principala diferență constă în aceea că golurile au o mobilitate de aproximativ doi ori mai mică decât cea a electronilor, frecvența limită  $f_T$  a unui tranzistor cu canal p reducându-se tot de aproximativ doi ori față de cea a unui tranzistor cu canal n.

**c) Dispozitive cu canal inițial.** Proprietățile dispozitivelor cu canal inițial sunt similare celor cu canal indus, prezentate anterior, cu deosebirea că se efectuează o operație suplimentară de implantare cu ioni a canalului conductor, pentru ca tensiunea de prag să fie negativă (la dispozitivele cu canal n). Tranzistoarele cu canal inițial se folosesc frecvent cu grila legată la sursă, astfel că dispozitivul se comportă ca o sursă de curent constant (denumit și dispozitiv “sursă de curent”). Dispozitivul “sursă de curent” prezintă, în saturație, o valoare finită a conductanței, deoarece tensiunea de prag se modifică odată cu polarizarea substratului. Acest lucru are un efect puternic asupra performanțelor circuitelor analogice care utilizează astfel de dispozitive ca elemente de sarcină de impedanță mare.

Un alt aspect important în ceea ce privește performanțele acestui dispozitiv este acela că valoarea curentului menținut constant depinde de variațiile procesului de fabricație. Sunt frecvente abateri de  $\pm 40\%$  față de valoarea nominală. Mărimea acestei variații este un factor important, deoarece, în multe aplicații în care tranzistoarele MOS cu canal inițial se utilizează ca

circuite de sarcină, de valoarea acestui curent depinde valoarea curentului de polarizare și mărimea puterii disipate.

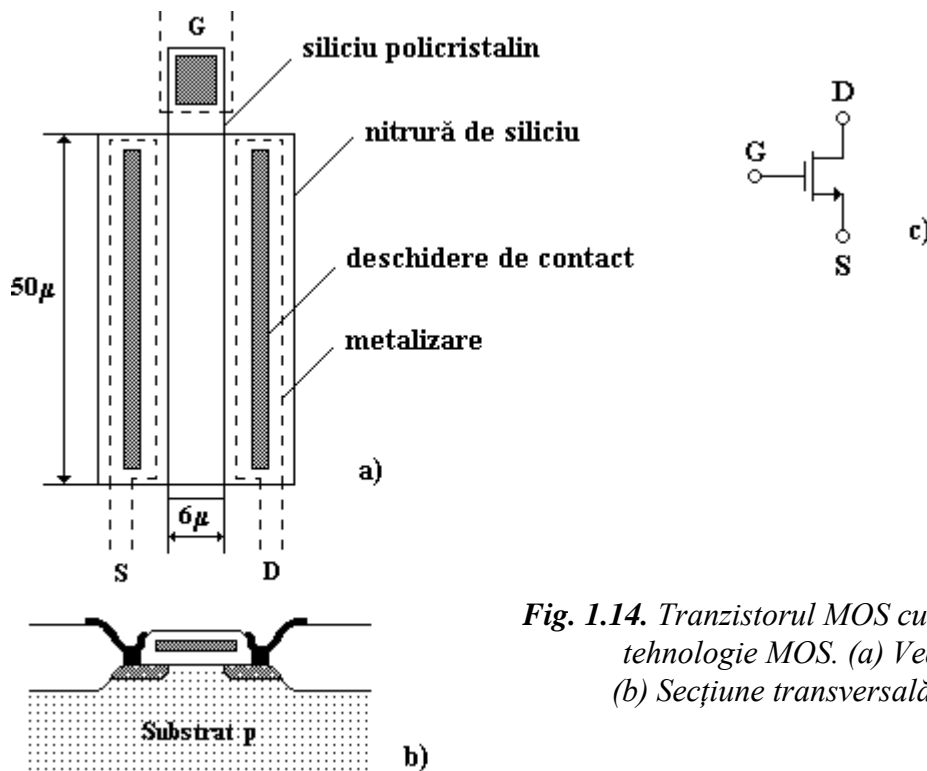


Fig. 1.14. Tranzistorul MOS cu canal n, realizat în tehnologie MOS. (a) Vedere de sus. (b) Secțiune transversală. (c) Simbol.

**d) Tranzistoare bipolare.** Tehnologia CMOS include etape de prelucrare în urma cărora se poate forma un tranzistor bipolar parazit, al cărui colector este legat la substrat. Insula în care în mod normal se formează tranzistorul MOS complementar alcătuiește baza tranzistorului bipolar iar difuzia de sursă sau de drenă a tranzistorului MOS din insulă formează emitorul. Dispozitivul bipolar care rezultă este de tipul pnp, dacă substratul este de tip p, respectiv npn, pentru substrat de tip n și se utilizează în etaje de ieșire și în referințe de tipul “band-gap”. Performanțele acestor tranzistoare sunt direct proporționale cu adâncimea insulei și cu gradul de dopare a acesteia și sunt în general similare cu cele ale tranzistorului pnp vertical (numit și de substrat) realizat prin tehnologia bipolară.

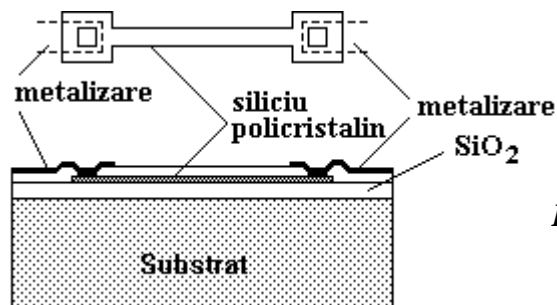
**e) Rezistoare.** Straturile difuzate, cele de siliciu policristalin sau chiar tranzistoarele MOS în anumite condiții, se pot utiliza pentru implementarea de rezistoare. Se întâlnesc rezistoare difuzate, din siliciu policristalin, rezistoare de volum și rezistoare derivate din dispozitive MOS.

- **Rezistoarele difuzate** se formează în straturile difuzate folosite la realizarea sursei și drenei unui dispozitiv cu canal n sau p. Structurile de rezistoare realizate astfel sunt foarte asemănătoare cu cele ale rezistoarelor difuzate obținute cu ajutorul tehnologiei bipolare.

- **Rezistoare din siliciu policristalin.** În tehnologia MOS cu grilă de siliciu se realizează cel puțin un strat de siliciu policristalin, necesar obținerii grilei tranzistoarelor. Acest strat poate fi utilizat la formarea de rezistoare. Geometria lor se aseamănă cu cea a rezistoarelor difuzate. Valoarea rezistenței pe pătrat este de  $20 \div 80 \Omega/\square$  la majoritatea straturilor de siliciu policristalin și prezintă variații relativ mari în funcție de procesul de fabricație. Aceste rezistoare au aceleași toleranțe ca și rezistoarele difuzate. În fig.1.15 se prezintă o structură tipică de rezistor din siliciu policristalin.

- **Rezistoare de volum.** În tehnologia CMOS, insula în care se formează tranzistorul complementar, se poate folosi la realizarea unui rezistor, cu rezistența pe pătrat de ordinul  $10 \text{ k}\Omega/\square$ . Proprietățile și geometria acestor rezistoare sunt identice cu cele ale rezistoarelor epitaxiale (de volum), realizate în tehnologia bipolară. În comparație cu alte tipuri de rezistoare,

cele de volum prezintă valori mari ale toleranței și ale coeficientului de tensiune și de temperatură. Ca și la tranzistoarele de volum realizate prin tehnologia bipolară, pentru a se obține o valoare mai mare a rezistenței pe pătrat se face o difuzie suplimentară, cu rol de micșorare a secțiunii active a rezistorului.



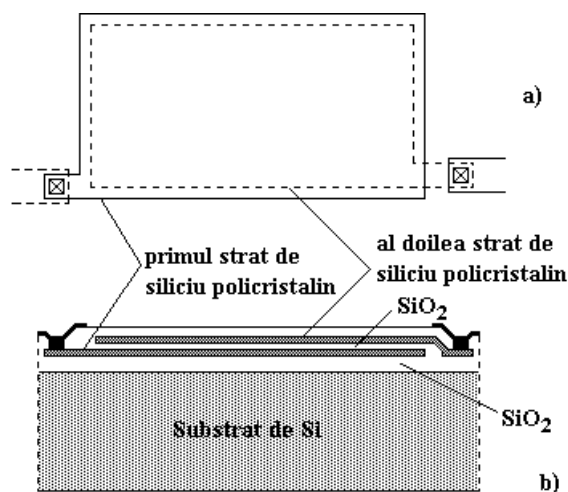
**Fig. 1.15.** Structură tipică de rezistor realizat în tehnologie MOS, din siliciu policristalin.

- **Dispozitive MOS folosite ca rezistoare.** În multe circuite, tranzistorul MOS polarizat în regiunea cvasiliniară ( $U_{DS} < U_{DS,sat}$ ) poate juca rolul unui rezistor. Valoarea efectivă a rezistenței depinde de polarizarea grilei și poate fi mai mare decât la rezistoarele difuzate sau la cele din siliciu policristalin. Avantajul constă într-o utilizare bună a ariei de siliciu, deoarece pe o suprafață echivalentă cu cea a unui tranzistor se obține o rezistență de valoare mare. Principalul dezavantaj îl constituie gradul înalt de neliniaritate a elementului de rezistență obținut prin acest procedeu, motiv pentru care acest tip de rezistor se utilizează în circuitele mai puțin pretențioase.

**f) Capacitoarele** realizate în tehnologia MOS joacă un rol mult mai mare decât cele obținute prin tehnologia bipolară. Din cauza impedanței de intrare foarte mari a tranzistoarelor MOS (teoretic de valoare infinită), tensiunile înmagazinate de capacitore pot fi sesizate continuu și nedistructiv prin utilizarea de amplificatoare MOS. Ca urmare capacitorele MOS se pot folosi la implementarea multor funcții care în tehnologia bipolară necesită utilizarea rezistoarelor.

- **Capacitoare cu armături din siliciu policristalin (capacitoare poli-poli).** În implementarea funcțiilor analogice, multe tehnologii MOS realizează două straturi de siliciu policristalin (un strat în plus față de tehnologia normală). Stratul adițional permite obținerea unui capacitor de calitate bună. Totodată această peliculă suplimentară de siliciu policristalin permite realizarea unui strat suplimentar de interconexiuni.

În fig.1.16 se prezintă o structură tipică de capacitor poli-poli.



**Fig. 1.16.** Structură tipică de capacitor realizat în tehnologie MOS.

(a) Vedere de sus.

(b) Secțiune transversală.

Dielectricul acestui capacitor este comparabil ca grosime cu cel al oxidului de sub grila tranzistorului MOS. Structura prezintă câte o capacitate parazită asociată fiecărei armături, ceea ce înrăutățește comportarea la frecvență înaltă a circuitului care conține capacitorul poli-poli. Astfel, capacitatea parazită asociată armăturii de inferioare este proporțională cu aria acestei



armături și reprezintă 10÷30% din valoarea capacității utile, iar capacitatea parazită asociată armăturii superioare depinde de tehnologia de fabricație și este tipic de ordinul 5÷15 fF (1f (femto)= $10^{-15}$ ).

Toleranța din valoarea absolută este funcție, în primul rând, de grosimea oxidului și se află în domeniul 10÷30%. Toleranța de împerechere între două sau mai multe structuri identice este mai mică și anume 0,1÷1%. Coeficientul de tensiune depinde de variațiile potențialului de la suprafața armăturilor și este uzual mai mic de 50 ppm/°C, nivel suficient de mic pentru a putea fi neglijat în majoritatea aplicațiilor. Valoarea capacității depinde și de modificările de temperatură, coeficientul de temperatură fiind mai mic de 50 ppm/°C.

- **Alte structuri de capacitor.** În procesele tehnologice în care se realizează un singur strat de siliciu policristalin, pentru realizarea unui capacitor se introduce o etapă suplimentară de fotomascare pentru a se realiza un strat izolator cu grosime controlată. Acest strat de oxid se află deasupra stratului de siliciu policristalin care constituie armătura inferioară a unui capacitor. Armătura superioară se obține în urma operației de metalizare a suprafeței cipului, operație prin care se realizează și contactele și interconexiunile. Proprietățile unui astfel de capacitor sunt identice cu cele ale capacitorului poli-poli.

- **Capacitoare obținute din tranzistoare MOS.** Un tranzistor MOS poate deveni capacitor atunci când este polarizat în regiunea cvasiliniară a caracteristicii statice, grila formând o armătură iar sursa, drena și canalul cealaltă armătură. Structura de capacitor prezentată are un coeficient de tensiune mare și din această cauză se poate folosi numai în circuite nepretențioase.

### 1.9 Tipuri de capsule ale circuitelor integrate

Capsula unui CI protejează cipul de siliciu și trebuie să satisfacă un număr mare de cerințe, cum ar fi: rezistență mecanică, compactitate, ermeticitate, reactanțe parazite mici, rezistență termică mică, comoditate la manipulare și testare, preț scăzut.

După materialul din care se realizează, capsulele CI pot fi: metalice, ceramice, din plastic.

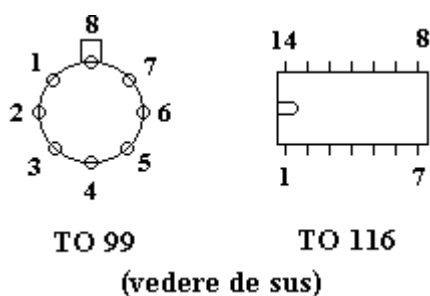
După modul de dispunere a pinilor unei capsule, se deosebesc:

- CI cu pinii dispuși pe un contur circular;
- SIL (Single In Line) adică CI cu capsula simplu aliniată;
- DIL (Dual In Line) - CI cu capsula dublu aliniată;
- QIL (Quad In Line) - CI cu capsula cvadruplu aliniată.

După forma capsulei se deosebesc CI cu capsulă: rotundă, dreptunghiulară, plată (FLAT - PACK)

Tipurile diferite de capsule se evidențiază prin codul capsulei. De exemplu pentru o capsulă metalică cu 8 pini codul este TO 99, iar pentru o capsulă DIL cu 14 pini - TO 116, unde inițialele TO provin de la **T**ypical **O**utline (contur tipic - în limba engleză).

Pentru numerotarea terminalelor, CI se privește de sus și există mereu o cheie (o aripioară la capsulele metalice sau un semn distinctiv: punct, semicerc sau dreptunghi - la cele DIL) care permite identificarea numărului pinilor. Citirea se face în sens trigonometric, pinul 1 fiind cel aflat la stânga cheii (fig.1.17).



**Fig. 1.17.** Tipuri de capsule ale circuitelor integrate și modalitatea de numerotare a terminalelor.