

# 第一次单片机实验报告

姓名：李申瑞 学号：21160819 班级：8 班

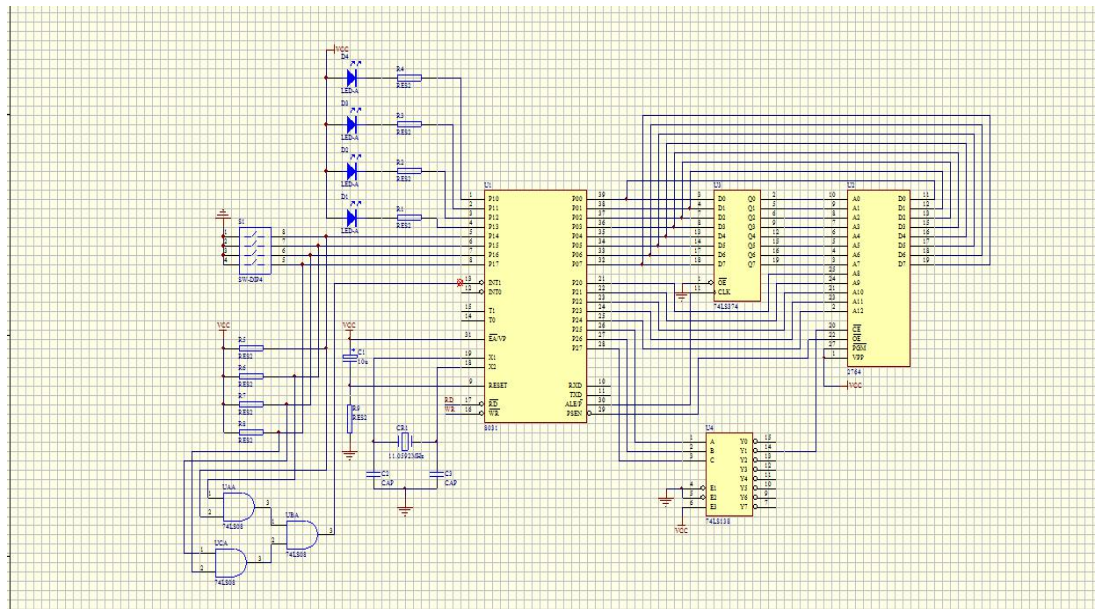
## 一、实验题目：电路原理图分析与设计

## 二、实验内容

### 1.分析示例文件电路图。

8031, 由 8 个部件组成, 即 CPU, 时钟电路, 数据存储器, 并行口串行口, 定时计数器和中断系统, 他们都由单一总线连接并被集成在一块半导体芯片上, 其制作工艺为 HMOS, 采用 40 引脚双列直插 DIP 封装。74LS374 是 8D 触发器(三态), 一个封装有八个 D 触发器供选用, 置数全并行存取, 缓冲控制输入, 作为 8031 的缓冲器。74LS138 译码器, 作为 8031 的地址选通器, 控制 2764 的选通。2764, 8KEPROM, 用于存储数据。键盘用于输入, LED 显示器用于输出。

2.设计一个 8031 基本应用电路的原理图。包括 8031CPU 及辅助电路, 外接 8KEPROM, 地址范围从 2000H 开始。使用 P1 口进行四路开关量输入, 四路发光管 LED 输出。当有任意一路开关闭合, 产生中断信号送入 INT1。



## 三、实验原理

在电路图上, 四路开关决定 LED 的亮灭。在开关闭合之前, INT1 引脚与 vcc (+5V) 相连, 中间有三个 74SL08 与门决定四条线路的信号, 最终汇总给 INT1, 而 INT1 是高电平有效, 此时 vcc 提供 1 电平, 在引脚处变为 0 电平。而当

任一开关闭合后，那条线路提供 0 电平，三个与门将信号变为 0 电平，故 INT1 收到 1 电平，产生一个中断信号。8031 的 p00~p07 和 p20~p27 为 16 位地址线，地址从 2000H 开始，就要求 p25 为 1，其余为 0，p25~p27 与 74LS138 的 ABC 引脚相连，故输入信号为 001，Y1 引脚产生 0 信号送到 2764 的 ce 端口选通该存储器，此时存储器的数据可以送回 cpu 对 LED 控制。

#### 四、实验过程

- 1.预习内容：附录一、附录五第一部分。
- 2.进入 window 环境，启动软件。
- 3.打开示例，分析电路（可参阅附录五第一部分中 LS 系列 TTL 电路说明），使用选择网络跟踪线路流向，判断分析电路功能。
- 4.完成思考题。
- 5.新建一个原理图，按照实验内容 2 要求设计电路图，注意考虑整个图纸布局。
- 6.功能完成后，对电路图元件进行编号。
- 7.进行电路电器检查，确认无误后请指导老师审查后，保存文件以后使用。
- 8.同时生成元件 BOM 文件，估计电路的器件成本。

#### 五、实验中遇到的问题与分析

- 1.每个器件都需要封装。
- 2.在放置 LED 之前需要对其更改接口名称。
- 3.电路图中需要用到 74LS 独立与门，不能用 AND 与门。
- 4.74LS138 的 ABC 端口高低位需要分清，否则会导致输出信号发生错误。

#### 六、思考题

- 1.写出示例电路图中存储器 2764 的寻址范围。

答：7000-7FFF。

- 2.写出示例电路图中 8155 三个端口的地址。

答：PA: 1111xxx1xxxxx001.

PB: 1111xxx1xxxxx010.

PC: 1111xxx1xxxxx011.

3.若在某个七段数码管上显示一个符号，应该如何控制输出端口。

答：向 PA 口写入想使用的数码管（低五位），PB 口写入显示字符的代码。

4.说明如何检测键盘中是否有某个键按下，当键盘中的 EXE 按下后，会读入什么样的数据。

答：PA0->1,PC2->0。

# 第二次单片机实验报告

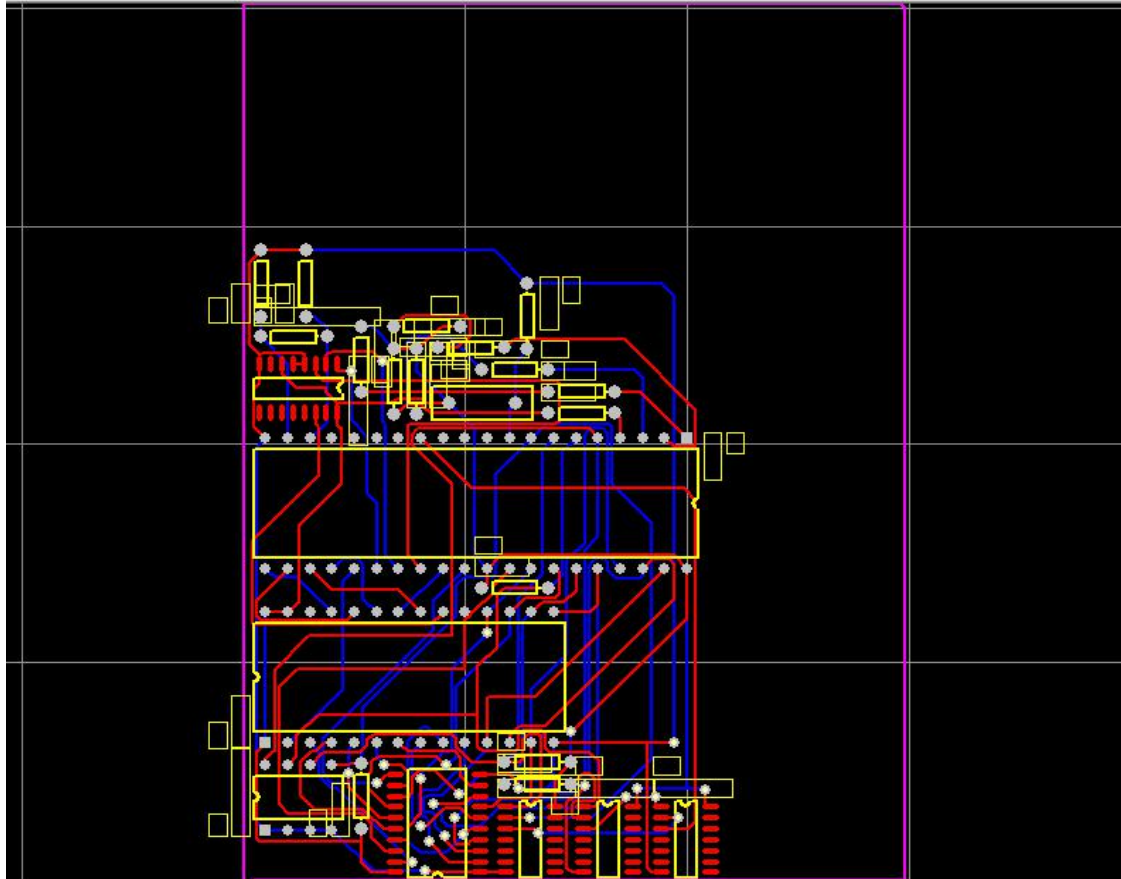
姓名：李申瑞 学号：21160819 班级：8 班

一、实验题目：电路图设计与线路板制作

二、实验原理

使用计算机辅助软件分析设计电路原理图的基本流程和软件的使用方法见附录一。

三、实验内容：按照在实验一中设计的 8031 基本应用电路原理图，进行制版图的设计。



四、实验过程

1. 预习内容：附录一、三、五。

2. 进入 protel 99 SE，打开实验一完成的原理图，对没有封装的原件填入正确的封装。

3.生成原理图的 NET 文件，进入 PCB EDITOR，调入此 NET 文件，如有错误提示，返回原理图进行修改，直至正确无误。

4.进入 PCB EDITOR，按照 3\*4 英寸或更小的尺寸在 keep out 层画出矩形闭合轮廓。然后重新调入 NET 文件。

5.使用手工方式或自动布局功能进行元件摆放，自动布局所需的时间比较长，建议手工布局。

6.设置自动布局选项，进行自动布线。

7.如果自动布线通过率不足 100%，手工调整原件位置重新布线，也可手工直接布线。

8.产生布线图的 NET 文件，与原理图的 NET 文件进行比较，直到完全吻合。

Warning: Footprint of U2 has been changed from DIP-28 to DIP28		
Warning: Footprint of U3 has been changed from DIP-20 to SOL-20		
Warning: Footprint of U4 has been changed from DIP-16 to SO-16		
Warning: Footprint of UA has been changed from DIP-14 to SO-14		
Warning: Footprint of UB has been changed from DIP-14 to SO-14		
Warning: Footprint of UC has been changed from DIP-14 to SO-14		
-----		
Total components with Footprints changed	=	6
Total components with Comments changed	=	0
Total extra components	=	0
Total missing components	=	0
Total nets with names changed	=	0
Total nets with missing/extra pins	=	0
Total extra nets in Exported MySec	=	0
Total extra nets in MySec	=	0
Total nets in Exported MySec	=	49
Total nets in MySec	=	49
Total components in Exported MySec	=	25
Total components in MySec	=	25
-----		

## 五、实验中遇到的问题及分析

1.调入 NET 文件后，易出现错误为器件没有编号或没有封装。

2.部分引脚之间的连线容易出现断开而不易发现。

## 五、思考题

1.写出你所涉及的电路中使数码管点亮的指令，和读入开关状态的指令。

2.你所完成的制版图的最小尺寸是多少，是否可以改进？

答：3\*4 英寸。可以改进为 4\*4 英寸。

3.设电路板制作成本为 0.5 元/平方厘米，结合器件成本，计算电路图总成本。

答：24.6。

4.你认为在制作本图的过程中有哪些值得注意的事项。

答：对元件的编号和封装。

5.参阅其他参考书，说明哪些问题在设计原理图时可以忽略的，而在设计版图时必须和应该考虑的？

答：器件的名称和封装。