

单片机控制与应用实验

实验一 电路原理图分析与设计

实验二 电路图设计与线路板制作

学院：计算机科学与技术学院

班级：8 班

教学号：53160814

学号：21160814

姓名：王鏖清

实验一 电路原理图分析与设计

一、实验原理

- 1、初步了解计算机辅助软件分析设计电路原理图的基本流程与软件的使用方法。
- 2、分析 MCS51 系列单片机的结构。

二、实验内容

- 1、分析示例文件 N8031 电路图 1-1。

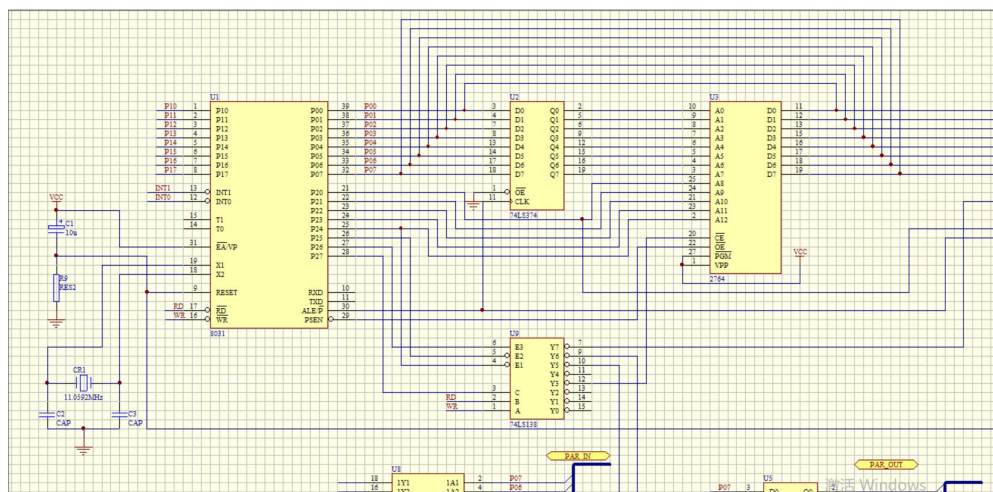


图 1-1. 部分 N8031 电路图

- 2、设计一个 8031 基本应用电路的原理图。包括 8031CPU 及辅助电路，外接 8K EPROM，地址范围从 2000H 开始。使用 P1 口进行四路开关量输入，四路发光管 LED 输出。当有任意一路开关闭合，产生中断信号送入 INT1。

三、实验过程

- 1、使用 Client99 SE 软件，选择网络功能跟踪线路流向，判断分析实验实例电路功能。8031 作为示例电路图的主控芯片。P00-P07 同时作为寻址的低八位和数据的传输。P24-P27 作为 741s138（三八译码器）的输入，作为高地址单元，选通不同的元器件。741s374 作为一个向存储芯片的写缓冲，确保不会丢失数据。2764 是一个 8K 的存储芯片，A0-A12 是其寻址区间。8155 是一种通用的多功能可编程扩展器，有 3 个可编程接口，A 口，C 口接收一个矩阵键盘的输入。E 通过一驱动控制几个并联的共阳极七段数码管。
- 2、进入 Protel 99 SE，画出电路板的原理图，如图 1-2。

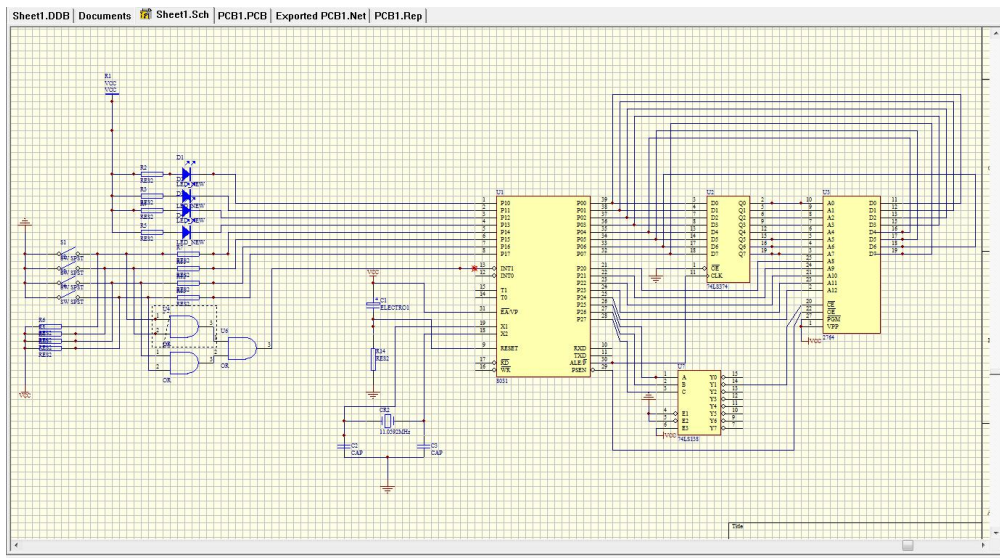


图 1-2:原理图

其中，按照附录五 器件说明，对各个元器件进行了封装。使用 AXIAL0.3 对电阻、电容进行封装。使用 DIP8 对开关进行封装。使用 DIP14 对与门进行封装。分别把 LED 的输入、输出口重命名为 1,2，并将 LED 灯封装为 AXIAL0.3。封装名称如图 1-3。

	A	C	D	E	F	G	H	I
69	Junction	Sheet1.Sch	128, 0, 0	False	0	340	360	
70								
71	ObjectKind	Path	Color	Description	Designator	FootPrint	HiddenFields	HiddenPins L
72	Part	Sheet1.Sch	128, 0, 0	*	D1	AXIAL0.3	False	False *
73	Part	Sheet1.Sch	128, 0, 0	*	D2	AXIAL0.3	False	False *
74	Part	Sheet1.Sch	128, 0, 0	*	D3	AXIAL0.3	False	False *
75	Part	Sheet1.Sch	128, 0, 0	*	D4	AXIAL0.3	False	False *
76	Part	Sheet1.Sch	128, 0, 0	*	U1	DIP-40	False	False *
77	Part	Sheet1.Sch	128, 0, 0	*	R2	AXIAL0.3	False	False *
78	Part	Sheet1.Sch	128, 0, 0	*	R3	AXIAL0.3	False	False *
79	Part	Sheet1.Sch	128, 0, 0	*	R4	AXIAL0.3	False	False *
80	Part	Sheet1.Sch	128, 0, 0	*	R5	AXIAL0.3	False	False *
81	Part	Sheet1.Sch	128, 0, 0	*	R1	AXIAL0.3	False	False *
82	Part	Sheet1.Sch	128, 0, 0	*	S2	AXIAL0.3	False	False *
83	Part	Sheet1.Sch	128, 0, 0	*	S1	AXIAL0.3	False	False *
84	Part	Sheet1.Sch	128, 0, 0	*	S3	AXIAL0.3	False	False *
85	Part	Sheet1.Sch	128, 0, 0	*	S4	AXIAL0.3	False	False *
86	Part	Sheet1.Sch	128, 0, 0	*	R7	AXIAL0.3	False	False *
87	Part	Sheet1.Sch	128, 0, 0	*	R11	AXIAL0.3	False	False *
88	Part	Sheet1.Sch	128, 0, 0	*	R12	AXIAL0.3	False	False *
89	Part	Sheet1.Sch	128, 0, 0	*	R13	AXIAL0.3	False	False *
90	Part	Sheet1.Sch	128, 0, 0	*	R6	AXIAL0.3	False	False *
91	Part	Sheet1.Sch	128, 0, 0	*	U2	DIP-20	False	False *
92	Part	Sheet1.Sch	128, 0, 0	*	U3	DIP-28	False	False *
93	Part	Sheet1.Sch	128, 0, 0	*	U7	DIP-16	False	False *
94	Part	Sheet1.Sch	128, 0, 0	*	R8	AXIAL0.3	False	False *
95	Part	Sheet1.Sch	128, 0, 0	*	R9	AXIAL0.3	False	False *
96	Part	Sheet1.Sch	128, 0, 0	*	R10	AXIAL0.3	False	False *
97	Part	Sheet1.Sch	128, 0, 0	AND Gate	U4	DIP14	False	False *
98	Part	Sheet1.Sch	128, 0, 0	AND Gate	U5	DIP14	False	False *
99	Part	Sheet1.Sch	128, 0, 0	AND Gate	U6	DIP14	False	False *
100	Part	Sheet1.Sch	128, 0, 0	Electrolytic Capacitor	C1	RAD0.3	False	False *
101	Part	Sheet1.Sch	128, 0, 0	*	R14	AXIAL0.3	False	False *
102	Part	Sheet1.Sch	128, 0, 0	Capacitor	C2	AXIAL0.3	False	False *
103	Part	Sheet1.Sch	128, 0, 0	Capacitor	C3	AXIAL0.3	False	False *
104	Part	Sheet1.Sch	128, 0, 0	Crystal	CR2	AXIAL0.3	False	False *
105								

图 1-3. 封装名称图

在 Tools->Annotate 中，为每一个器件生成名称。在 Tools->Erc 中，做电气检查，结果如图 1-4。

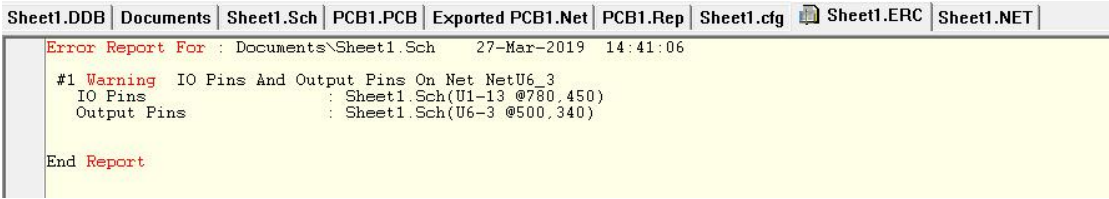


图 1-4. 电气检查结果

在 Reports->Bill of Material 中，为了估计电路的期间成本，生成元件的 Bom 文件，生成材料清单，如图 1-5。

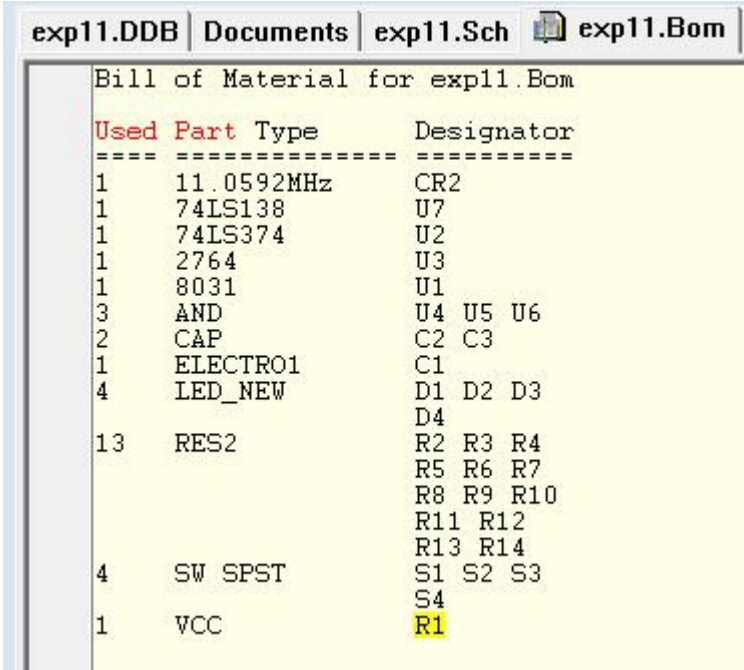


图 1-5. 元件清单

四、思考题

1、写出示例电路图中存储器 2764 的寻址范围。

存储器 2764 具有 13 根地址信号输入线，所以，对于自身来说，寻址范围为 0000H-1FFFH，其芯片容量是 8K。

示例电路图中，存储器 2764 寻址的部分电路图如图 3-1。

其中，8031 板上的地址总线的第 24 位、第 25 位、第 26 位、第 27 位和 RD、WR 分别连的是 74ls138 的 E1、E2、E3、C、B、A。当 E3=1，E2=0，E1=0，

考虑到 74ls138 的势能端 E1、E2、E3 不适合作为 74ls138 地址总线的输入，通过 ttl 门的转换，使用 A、B、C 口作为输入，更加合适。

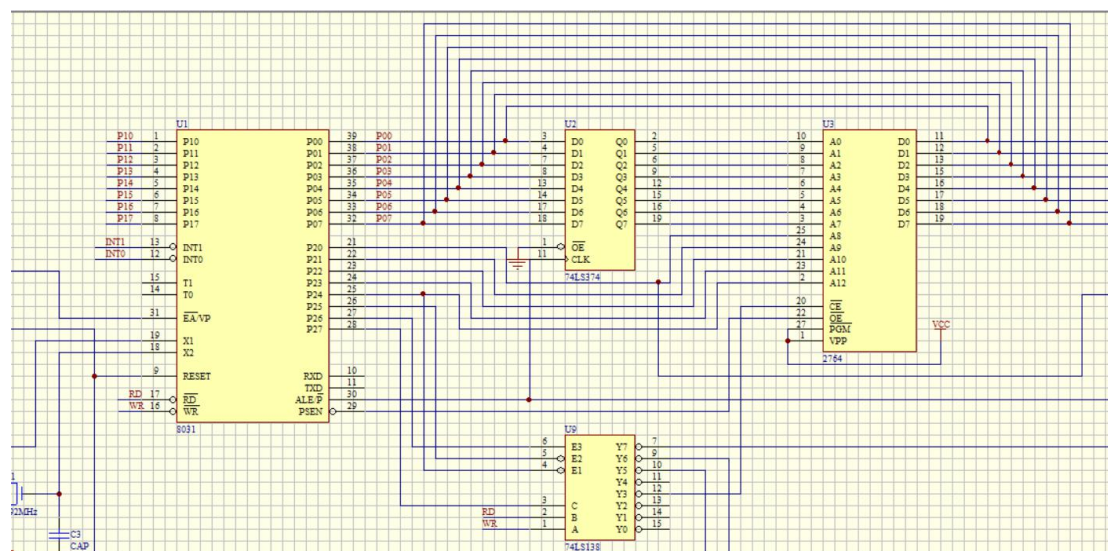


图 3-1. 2764 寻址图

当 7155 的 A2、A1、A0 口为 001 选通的是 A 口；为 010 时，选通的是 B 口；为 011 时，选通的是 C 口，考虑 741s138 选择的高地址单元可知，C001H 选通 A 口，C002H 选通 B 口，C003H 选通 C 口。

3、若在某个七段数码管上显示一个符号，应该如何控制输出端口。

如图 3-2 所示，当想要显示一个符号时，想要让那个灯亮就相对应的管脚通入高电平。

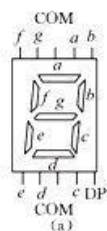


图 3-2. 七段数码管

4、说明如何检测键盘中是否有某个键按下；当键盘中的 EXE 键按下后，会读入什么样的数据。

如图 3-3 所示，示例程序使用了矩阵键盘，键盘的扫描方式一般有两种，可以使用行扫描法或者线反转法。

示例程序使用行扫描法，PA0-PA7 做为矩阵的行输入，而 PC0-PC3 作为矩阵的列输出。先将 PA0-PA7 全部置 0，PC0-PC3 就是 1101，可知 PC2 所连接的那一条线有按键被按下。

为确定是那个按钮被按下，为此进行扫描寻找，将 PA0-PA7 置为 0111 1111，可知，PC0-PC3 读入 1101，就知道是 EXE 的按键被按下。如确认不了，将 PA0-PA7 置 1011 1111，以此类推，直到确认按键的位置。

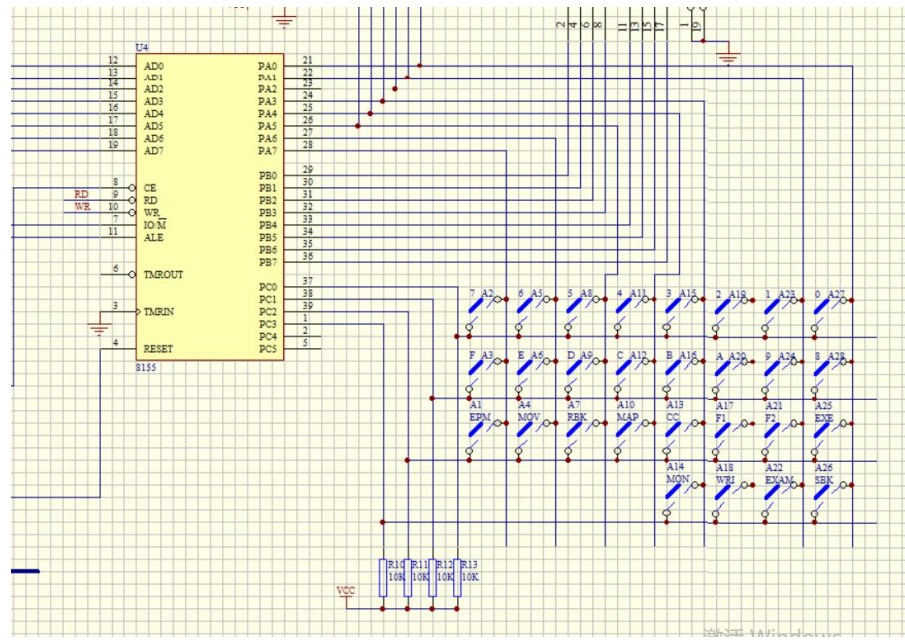


图 3-3. 示例键盘图

实验二 电路图设计与线路板制作

一、实验原理

- 1、使用 C A D 软件辅助电路板的设计与制作。
- 2、掌握通过电路原理图绘制板图的基本流程和方法。

二、实验内容

能够设计和检查较为简单的印刷电路板图纸。完成图纸的设计，了解制版的过程，

三、实验过程

原理图的绘制、编号、封装、电气检查见实验一。

在 Design->Create Netlist 中，生成 Net 文件。结果如图 2-1。

```
[  
R1  
AXIAL0.3  
VCC  
  
]  
[  
U7  
DIP16  
74LS138  
  
]  
[  
U6  
DIP14  
OR  
  
]  
[  
U5  
DIP14  
OR  
  
]  
[  
U4  
DIP14  
OR  
  
]  
[  
U3  
DIP28  
2764  
  
]  
[  
U2  
DIP20  
74LS374
```

图 2-1. NetList 生成结果

在 File -> New 中，新建一个 PCD Document, 在 PCD 中, 选择 Design -> Netlist 导入刚刚建好的 NET 文件。然后，在 Keep Out 层画出一个 3*4 的矩形闭合轮廓，选择 Tools->Auto Place 自动重新导入 Net 文件。在 Auto Route->all, 将电路板进行自动布线。如图 2-2，实验中的布线通过率达 100%，可以不进行手工布线。

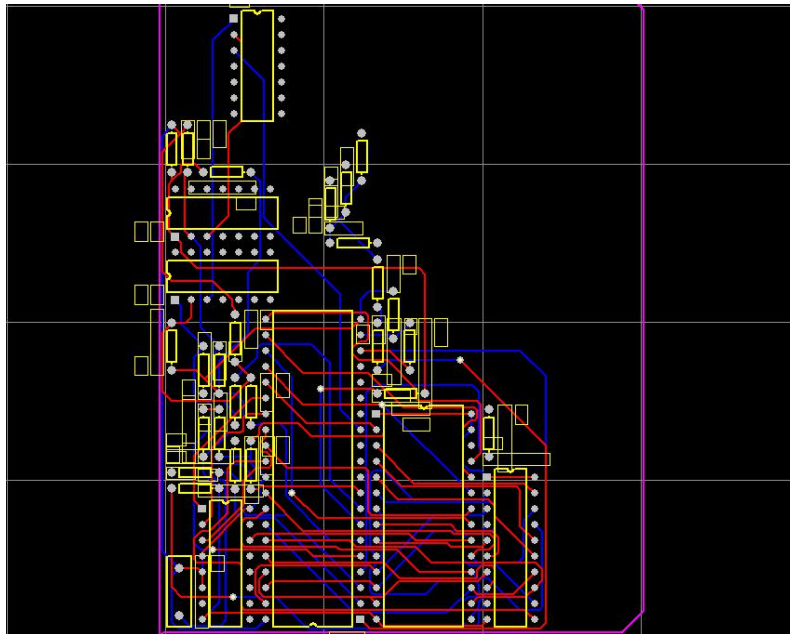


图 2-2. 布线图

在 Design -> Netlist -> Advanced ...-> menu -> create Netlist from PCB 产生布线图的 Net 文件。在 Design -> Netlist -> Advanced ...-> menu -> Compare Netlists, 选择刚生成的 Net 文件和之前导入的 Net 文件。比较结果如图 2-3。

Warning: Footprint of U7 has been changed from DIP16 to DIP-16	
Warning: Footprint of U3 has been changed from DIP28 to DIP-28	
Warning: Footprint of U2 has been changed from DIP20 to DIP-20	
Warning: Footprint of U1 has been changed from DIP40 to DIP-40	

Total components with Footprints changed	= 4
Total components with Comments changed	= 0
Total extra components	= 0
Total missing components	= 0
Total nets with names changed	= 0
Total nets with missing/extra pins	= 0
Total extra nets in Sheet1	= 0
Total extra nets in Exported PCB1	= 0
Total nets in Sheet1	= 49
Total nets in Exported PCB1	= 49
Total components in Sheet1	= 33
Total components in Exported PCB1	= 33

图 2-3. Net 文件的比较结果

四、思考题及解答

1、写出你所设计的电路中使数码管点亮的指令，和读入开关状态的指令。

参见问题一的电路图 2-4，可知，使用 P1 的低四位控制二极管，所有数码管都是共阳极的，所以，在 P1 的低四位输出 1，就是使二极管灭，反之，在 P1 的低四位输出 0，二极管亮。

使用 P1 的高八位感知开关的变化，开关断开时，相应位为 1；开关闭合时，相应位为 0。

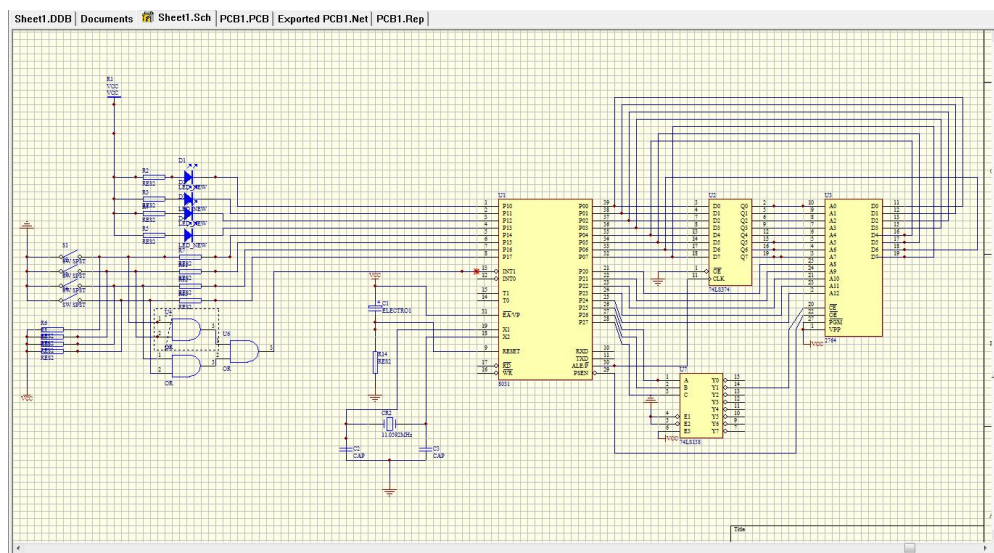


图 2-4. 电路原理图

2、你所完成的制版图的最小尺寸是多少，是否可以改进。

1. 我所完成的版图的尺寸为 3 英寸×4 英寸。

2. 可以进行改进的，可以去掉电路图中冗余的电气元件。可以通过调整电气元件之间的前后顺序以及改进布线等方式进行对制版图最小尺寸的改进。

3、设电路版制作成本为 0.5 元/平方厘米，结合器件成本，计算电路图总成本。

根据附录五 器件说明，根据图 2-5，可以计算出元件的总成本，如下。

$$Q_0 = 0.5 + 10 + 2 + 2 + 3 \times 2 + 10 + 0.2 \times 2 + 0.5 + 0.2 \times 4 + 13 \times 0.2 + 4 \times 1 \\ = 38.8$$

由已知 1 英寸=2.54 厘米，可知，电路板的原价为：

$$Q_1 = 0.5 \times 2.54 \times 2.54 \times 3 \times 4 \\ = 38.71$$

$$\text{电路图的总成本 } Q = Q_0 + Q_1 = 38.8 + 38.71 = 77.51$$

exp11.DDB Documents exp11.Sch exp11.Bom			
Bill of Material for exp11.Bom			
Used	Part Type	Designator	
====	=====	=====	
1	11.0592MHz	CR2	
1	74LS138	U7	
1	74LS374	U2	
1	2764	U3	
1	8031	U1	
3	AND	U4 U5 U6	
2	CAP	C2 C3	
1	ELECTRO1	C1	
4	LED_NEW	D1 D2 D3	
		D4	
13	RES2	R2 R3 R4	
		R5 R6 R7	
		R8 R9 R10	
		R11 R12	
		R13 R14	
4	SW SPST	S1 S2 S3	
		S4	
1	VCC	R1	

图 2-5. 器件清单

4、你认为在制作板图的过程中有那些值得注意的事项。

1. 原理图中元件要编号。
2. 调入原理图 NET 文件后，常见的错误为封装未填或不对。

3. 当自动布局的布线率不是 100%时，需要进行收到布局，也就是手工移动每个元件到合适的位置。

5、参阅其他参考书，说明那些问题是在设计原理图时可以忽略，而在设计版图时必须和应该考虑的。

设计原理图时，可以不用考虑元件的封装和原理图的布线复杂程度，只需要考虑电路的逻辑是否正确和功能是否实现，而设计版图时，需要考虑电路的具体实现，需要考虑元件的封装、布局甚至前后顺序。