

## PREDMET: ARHITEKTURA I ORGANIZACIJA RAČUNARA 2

### Pitanja

1. Nacrtati na koji način su predstavljeni brojevi po standardu IEEE754 u formatu *double precision*, napisati izraz koji određuje vrednost broja i popuniti tablicu sledećeg oblika za nacrtani format:

<i>Exponent</i>	<i>Mantissa</i>	<i>Object represented</i>

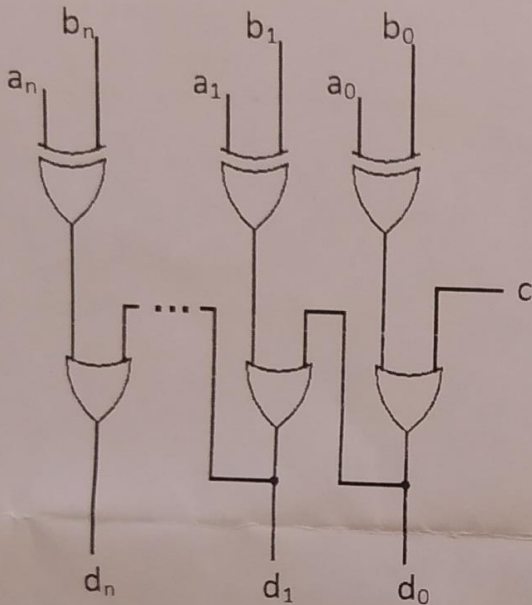
(12 poena)

2. Objasniti Butov algoritam, projektovati hardver na kome se izvršava, i na primeru množenja četvorobitnih brojeva  $M = -5$  i  $Q = -2$  prikazati sadržaje registara u svim koracima algoritma. (12 poena)
3. Klasifikacija promašaja kod keša i mere za smanjenje faktora promašaja. (12 poena)
4. Neka virtuelna memorija ima 48-bitni virtuelni adresni prostor, adresiv na nivou bajtova sa stranicama veličine 32KB. Stranična tablica tada ima  $2^{33}$  stavki. Zameniti linearnu strukturu ovakve stranične tablice hijerarhijskom strukturom u tri nivoa. Nacrtati šemu i diskutovati dobre i loše strane. (14 poena)

## Zadaci

**Zadatak 1.** Na VHDL-u opisati kolo sa slike korišćenjem *generate* klauzula. Koristiti *for-generate* i *if-generate* klauzule, i u okviru njih instance komponenata čiji opis interfejsa je dat u nastavku. Maksimalno koristiti lokalne deklaracije u *generate* klauzulama; ne koristiti portove moda *inout*.

Kreirati testbenč sa talasnim oblicima ulaza koji demonstriraju karakteristične slučajeve ponašanja kola - željene i nepoželjne. Uz svaki skup ulaza navesti očekivanu vrednost izlaznog porta. Ukoliko je potrebno za testiranje kola, u testbenč ugraditi generator kloka pogodne periode.



```
entity orandGate is
  port(A : in std_logic;
        B : in std_logic;
        Y : out std_logic);
end andGate;
```

```
entity xorGate is
  port(A : in std_logic;
        B : in std_logic;
        Y : out std_logic);
end xorGate;
```

(30 poena)

**Zadatak 2.** Određeni program je smešten u operativnu memoriju i ima strukturu prikazanu na slici. Svaka petlja je na slici označena adresom početka prve i poslednje instrukcije u petlji. Unutrašnja petlja se pri drugom prolasku kroz spoljašnju petlju ne izvršava nijednom. Smatrati da su sve instrukcije širine 4 bajta. Računar sadrži keš memoriju za instrukcije kapaciteta 2KB sa blokovima kapaciteta 64B, sa direktnim preslikavanjem, i LRU politikom zamene blokova. Prikazati sekvencu pristupa blokovima podataka iz memorije u toku izvršavanja ovog programa. Predstaviti u grafičkom obliku proces popunjavanja keš memorije u toku izvršavanja ovog programa. Odrediti ukupan broj promašaja keša. Ustanoviti stanje keš memorije na kraju izvršavanja ovog programa.

(20 poena)

