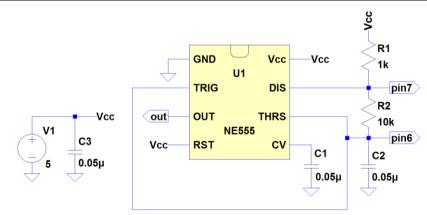
REPORT

Experiment 1: Astable Multivibrator



	pin1	pin4	pin5	pin8
theoretical (V)	0	5	3.33	5
measured (V)	0	5.02	3.35	5.02

	pin3(OUT)	pin6(THRS)	pin7(DIS)
frequency (Hz)	1369.86	1388.88	1379.31
Vhigh (V)	5	3.35	
V _{low} (V)	0	1.64	

理論值:
$$f_{theory} = \frac{1}{T_{theory}} = \frac{1}{0.693 \cdot \left(R_A + 2R_B\right) \cdot C} = \frac{1}{0.693 \cdot \left(1000 + 20000\right) \cdot \left(0.05 \cdot 10^{-6}\right)} \approx 1374 Hz$$

Waveform in pin3(OUT)

$$T \approx 730 \,\mu s \Rightarrow f = \frac{1}{T} = \frac{1}{730 \cdot 10^{-6}} \approx 1369.86 Hz$$



Waveform in pin6(THRS)

$$T \approx 720 \mu s \Rightarrow f = \frac{1}{T} = \frac{1}{720 \cdot 10^{-6}} \approx 1388.88 Hz$$



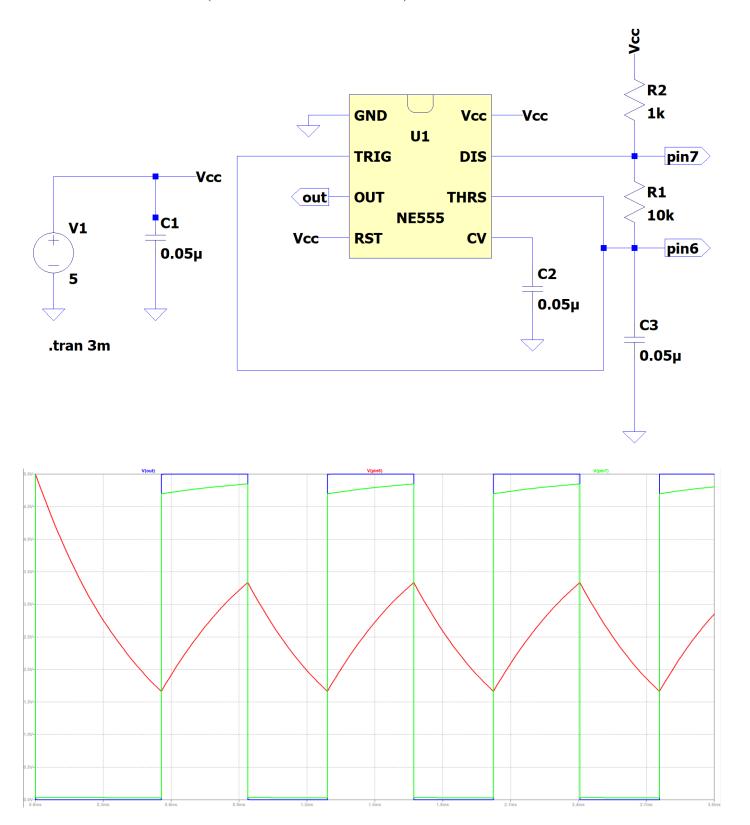
Waveform in pin7(DIS)

$$T \approx 725 \,\mu s \Rightarrow f = \frac{1}{T} = \frac{1}{725 \cdot 10^{-6}} \approx 1379.31 Hz$$

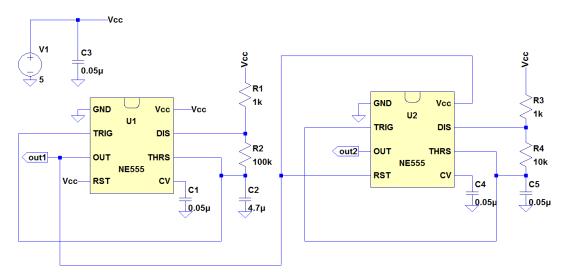


Question:

LTSPICE simulation result: (both schematic and waveform)



Experiment 2: Double Astable Multivibrator



YOU MAY NEED TO USE "STOP" FUNCTION TO CAPTURE THE WAVEFORMS

	U1 pin3	U2 pin3
Frequency (Hz)	1.470	1724

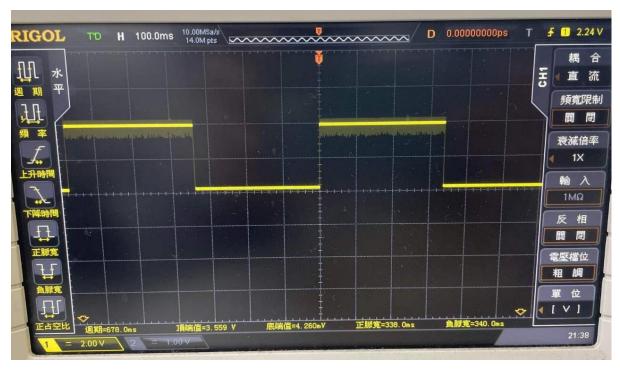
理論值:

U1 pin3:
$$f_{theory} = \frac{1}{T_{theory}} = \frac{1}{0.693 \cdot (R_A + 2R_B) \cdot C} = \frac{1}{0.693 \cdot (1000 + 200000) \cdot (4.7 \cdot 10^{-6})} \approx 1.527 Hz$$

U1 pin3:
$$f_{theory} = \frac{1}{T_{theory}} = \frac{1}{0.693 \cdot (R_A + 2R_B) \cdot C} = \frac{1}{0.693 \cdot (1000 + 20000) \cdot (0.05 \cdot 10^{-6})} \approx 1374 kHz$$

Waveform in U1 pin3

$$T \approx 680ms \Rightarrow f = \frac{1}{T} = \frac{1}{680 \cdot 10^{-3}} \approx 1.470 Hz$$

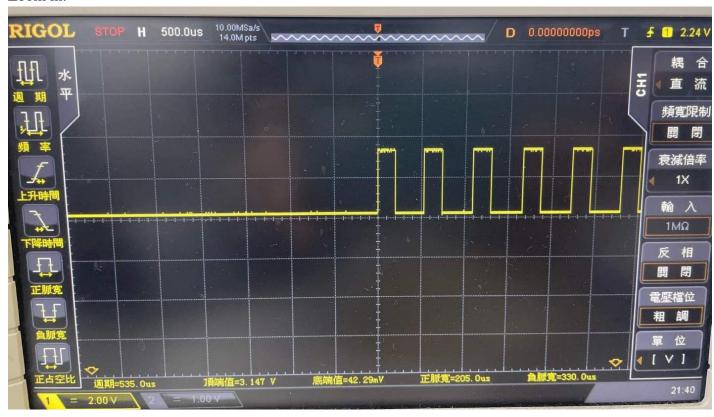


Waveform in U2 pin3

$$T \approx 580 \mu s \Rightarrow f = \frac{1}{T} = \frac{1}{580 \cdot 10^{-6}} \approx 1724 Hz$$

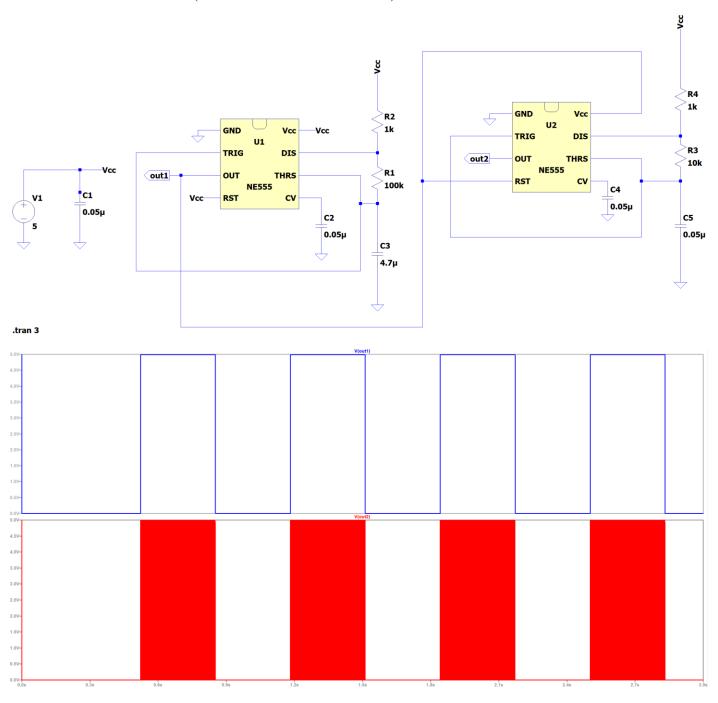


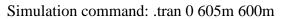
Zoom in:

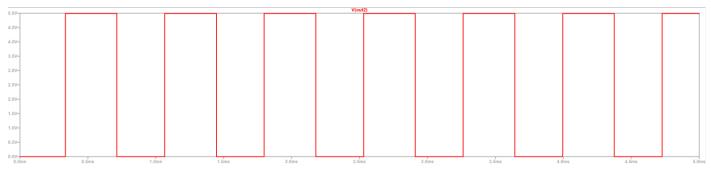


Question:

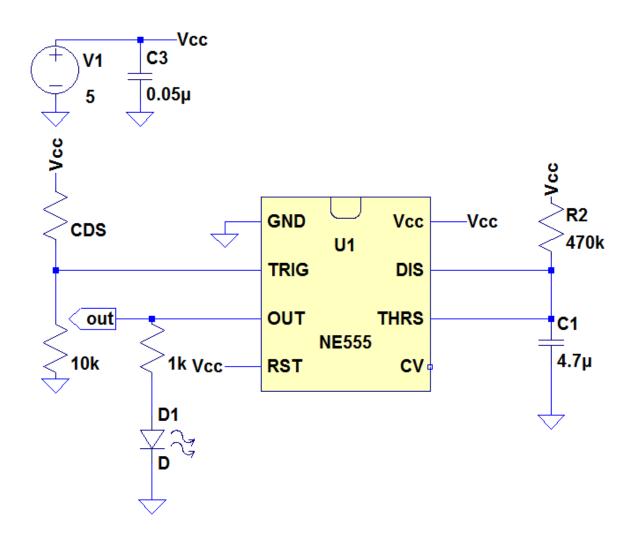
LTSPICE simulation result: (both schematic and waveform)







Experiment 3: Monostable Multivibrator



YOU MAY NEED TO USE "STOP" FUNCTION TO CAPTURE THE WAVEFORMS

T(theoretical) = $\ln 3 * R*C = \underline{2.426}$ S

T(measured) = 2.7 S

Waveform in pin3 (OUT)



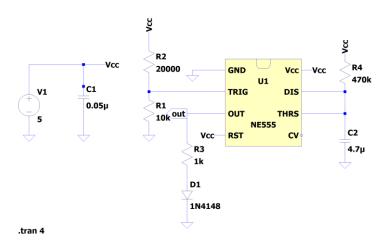
Question:

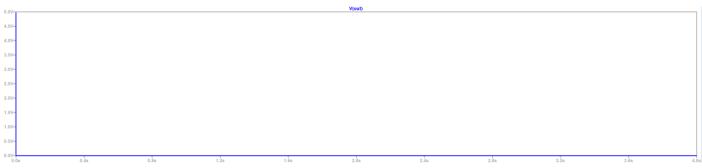
LTSPICE simulation result: (both schematic and waveform)

光敏電阻在有光及無光時電阻值分別為:

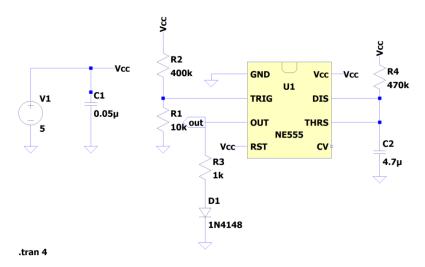
有光: 20k, 無光: 400k (因為電阻值似乎跟光強度有關,因此量測時取個約略值而已)

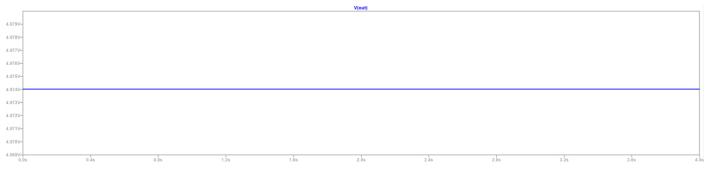
模擬有光:





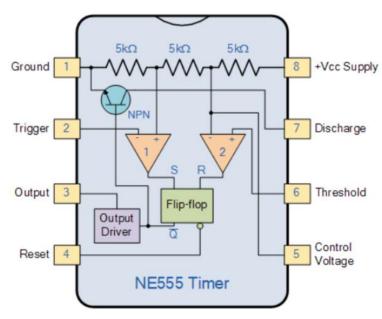
模擬沒光:





電路的分析:

這所使用的 IC 為 555IC,第一次遇到這顆 IC 時,覺得相當複雜,不像之前的放大器 LM741 因為是電路學的教材所以才會稍微比較了解。所以先來看看這顆 IC 的內部構造為何:

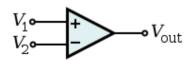


NE555 的內部架構

看起來相當的複雜,有在電子學提到的 bjt,及在邏輯設計上過的比較器及正反器。

因為整體電路若要一次整個分析對初學的我來說可說是相當複雜,因此我將其拆解成以下幾個部分:

(a)比較器:

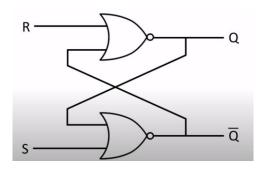


當 $V_1 > V_2$,此時比較器的輸出為真,反之則為假。對於這個比較器我比較沒有概念,我想到兩種可能實現比較器的想法為:

- (1)使用 op 放大器,將其接為減法器,判斷 $V_1 V_2$ 是否大於 0 來決定輸出為真或是假。
- (2)使用組合邏輯電路的比較器。假如為一個 4bit 的比較器,輸入為 A_i , B_i 皆為 4 個 bit,定義 $X_i = A_i B_i + \overline{A_i} \overline{B_i}$, i = 0,1,2,3,以 $A_3 A_2 A_1 A_0$, $B_3 B_2 B_1 B_0$ 來表示 A,B。可以透過比較 MSB 分成 4 種情 形而得到輸出的邏輯為: $V_{out} = A_3 \overline{B_3} + X_3 A_2 \overline{B_2} + X_3 X_2 A_1 \overline{B_1} + X_3 X_2 X_1 A_0 \overline{B_0}$ 。因此倘若 A > B 時, $V_{out} = 1$ 為邏輯上的真。也可以實現比較器的功能,當然也可以用類似的方法去得到倘若 A = B, A < B 的輸出邏輯為何。

(b) 正反器(SR 閂鎖器):

可以想像成是一個 1bit 的記憶體,能夠儲存前一個狀態是什麼的電路。考慮由兩個 NOR gate 所組成的 SR Latch:



根據這個電路及課本的討論,可以歸納出該電路的四種動作:

S	R	Action	$Q_{\it next}$
0	0	Hold state	Q
1	0	Set state	Logic(1)
0	1	Reset state	Logic(0)
1	1	Banned	

在S=0,R=0的情況下,所表示的狀態會維持上一個狀態,因此可以說是可以將前一個狀態儲存起來的功能。而前一個狀態是什麼則需要看上一個動作結束時,Q的狀態為何?倘若前一個動作是 S=1,R=0,那麼 Q 會被設定為 1,若 S=0,R=1,那麼 Q 會被設定為 0。

實際走訪一次所有的狀態,考慮下列函數表:

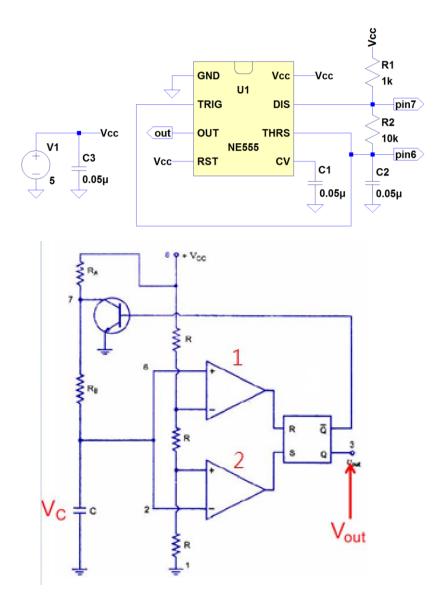
S	R
1	0
0	0
0	1
1	0
0	0
0	1
0	0

則輸出為:

S	R	Q	Action
1	0	1	Set
0	0	1	Hold
0	1	0	Reset
1	0	1	Set
0	0	1	Hold
0	1	0	Reset
0	0	0	Hold

(c)整體電路分析:

(i) Astable Multivibrator:



考慮三種情況:

$$< case1 > 0 \le V_C \le \frac{1}{3}V_{CC}$$
:

考慮 1 號比較器:
$$Comparator_1$$
:
$$\begin{cases} V_+ = V_C \\ V_- = \frac{2}{3}V_{CC} \end{cases} \Rightarrow V_+ < V_- \Rightarrow V_{out} = \text{logic}(0)$$

考慮 2 號比較器:
$$Comparator_2$$
:
$$\begin{cases} V_+ = \frac{1}{3}V_{CC} \\ V_- = V_C \end{cases} \Rightarrow V_+ > V_- \Rightarrow V_{out} = \text{logic}(1)$$

因此在這種情況下 $(0 \le V_C \le \frac{1}{3}V_{CC})$,R=0,S=1,為 set 的狀態。因此 $Q=\mathrm{logic}(1),\bar{Q}=\mathrm{logic}(0)$,因此 BJT 是 off 的,因此電容仍然繼續被充電。

$$< case 2 > \frac{1}{3}V_{CC} < V_C < \frac{2}{3}V_{CC}$$
:

考慮 1 號比較器:
$$Comparator_1$$
:
$$\begin{cases} V_+ = V_C \\ V_- = \frac{2}{3}V_{CC} \Rightarrow V_+ < V_- \Rightarrow V_{out} = \text{logic}(0) \end{cases}$$

考慮 2 號比較器:
$$Comparator_2$$
:
$$\begin{cases} V_+ = \frac{1}{3}V_{CC} \\ V_- = V_C \end{cases} \Rightarrow V_+ < V_- \Rightarrow V_{out} = \text{logic}(0)$$

因此在這種情況下 $(\frac{1}{3}V_{CC} < V_C < \frac{2}{3}V_{CC})$,R=0,S=0,為 hold 的狀態。因此Q=logic(1), $\bar{Q}=\text{logic}(0)$,因此 BJT 是 off 的,因此電容仍然繼續被充電。

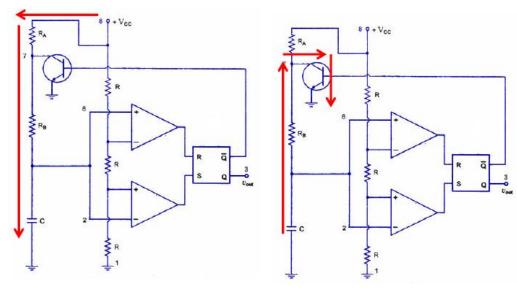
$$< case 3 > \frac{2}{3} V_{CC} < V_C \le V_{CC}$$
:

考慮 1 號比較器:
$$Comparator_1$$
:
$$\begin{cases} V_+ = V_C \\ V_- = \frac{2}{3}V_{CC} \Rightarrow V_+ > V_- \Rightarrow V_{out} = logic(1) \end{cases}$$

考慮 2 號比較器:
$$Comparator_2$$
:
$$\begin{cases} V_+ = \frac{1}{3}V_{CC} \\ V_- = V_C \end{cases} \Rightarrow V_+ < V_- \Rightarrow V_{out} = \operatorname{logic}(0)$$

因此在這種情況下 $(\frac{2}{3}V_{cc} < V_c \le V_{cc})$,R=1,S=0,為 reset 的狀態。因此 $Q=\operatorname{logic}(0)$, $\bar{Q}=\operatorname{logic}(1)$,因此 BJT 是 on 的,因此電容開始放電。

而後經過<case3>的電容放電之後,又會回到<case2>,這樣一來一往一直重複下去。



而這邊要注意的是電容在充電及放電電流的路徑不同,因此RC電路的時間常數 τ 也會因此而有不同。對於電容充電,為上圖左邊的路徑,因此經過的電阻為 R_A , R_B ,而若是在放電時,所經過的路徑只有 R_B 而已,因此我們可以透過調整 R_A , R_B 的組合來進行佔空比的比例。

由RC 電路充電的公式: $v(t) = V_{cc} \left(1 - e^{-\frac{t}{RC}}\right)$, 可以得知電容充電要從 $\frac{1}{3}V_{cc}$ 充電至 $\frac{2}{3}V_{cc}$ 所需要花

費的時間為:從0充電至 $\frac{2}{3}V_{cc}$ 的時間減掉從0充電至 $\frac{1}{3}V_{cc}$ 的時間。

(a)從 0 充電至 $\frac{2}{3}V_{CC}$:

$$\frac{2}{3}V_{CC} = V_{CC}\left(1 - e^{-\frac{t}{RC}}\right) \Rightarrow \frac{2}{3} = \left(1 - e^{-\frac{t}{RC}}\right) \Rightarrow e^{-\frac{t}{RC}} = \frac{1}{3} \Rightarrow t = \ln 3 \cdot RC$$

(b) 從 0 充電至 $\frac{1}{3}V_{cc}$:

$$\frac{1}{3}V_{CC} = V_{CC}\left(1 - e^{-\frac{t}{RC}}\right) \Rightarrow \frac{1}{3} = \left(1 - e^{-\frac{t}{RC}}\right) \Rightarrow e^{-\frac{t}{RC}} = \frac{2}{3} \Rightarrow t = \ln\left(\frac{3}{2}\right) \cdot RC = (\ln 3 - \ln 2) \cdot RC$$

因此總充電時間(從 $\frac{1}{3}V_{cc}$ 充電至 $\frac{2}{3}V_{cc}$)為: $[\ln 3 \cdot RC] - [(\ln 3 - \ln 2) \cdot RC] = \ln 2 \cdot RC \approx 0.693 \cdot RC$ 而放電所需要的時間也可以經由類似的方法求出為: $\ln 2 \cdot RC \approx 0.693 \cdot RC$ (註: 這邊公式中的R指的是路徑上通過的電阻,因此在充電與放電所需要帶入的數值是不一樣的)

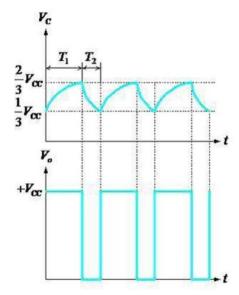
有了充電放電所需要的時間後將 Astable Multivibrator 的參數帶入:

從
$$\frac{1}{3}V_{CC}$$
 充電至 $\frac{2}{3}V_{CC}$: $0.693 \cdot RC = 0.693 \cdot (R_A + R_B) \cdot C$
從 $\frac{2}{3}V_{CC}$ 放電至 $\frac{1}{3}V_{CC}$: $0.693 \cdot RC = 0.693 \cdot (R_B) \cdot C$

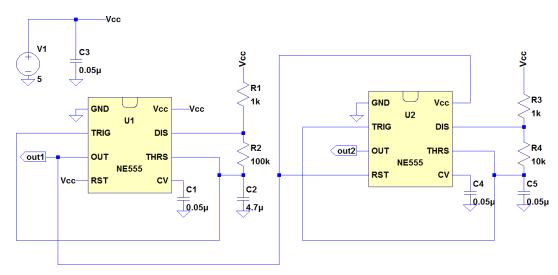
因此一個周期的時間為:

$$T = T_{charge} + T_{Discharge} = 0.693 \cdot (R_A + R_B) \cdot C + 0.693 \cdot (R_B) \cdot C = 0.693 \cdot (R_A + 2R_B) \cdot C$$

因此該電路的輸出與電容電壓的對照圖如下:

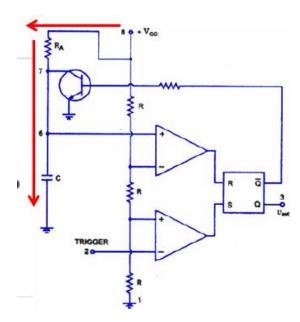


(ii) Double Astable Multivibrator:



將第一個 NE555 的輸出接到第二個 NE555 的 V_{cc} 如此一來,可以限制經過兩個 NE555 的輸出會在第一個 NE555 的輸出為 logic(1)時,才會以第二個 NE555 的輸出頻率來做最後的輸出。有點像是在第二個 NE555 加上一組 Output Enable 的限制,僅有當第一個 NE555 輸出為 logic(1)時,才能夠輸出。

(iii) Monostable Multivibrator:



這種的複震器較為特別,僅有一種狀態是穩定的,另一種狀態僅能存在一會兒,而後便會消失。如果有一個 trigger pulse 輸入 TRIG,那麼便會讓電路短暫的處於暫態,但是過了不久便會再回到穩態。而要如何控制暫態存在的時間呢?我們可以透過與分析 Astable Multivibrator 一樣的方法,去計算。 V_C 從 0 充電到 $\frac{2}{3}V_{CC}$ 所需要的時間為: $\ln 3 \cdot R_A C \approx 1.098 \cdot R_A C$

Reference:上課投影片

心得:

這次的實驗做起來還蠻容易的,做的時候其實還沒有真正搞懂這顆型號 NE555 的 IC 究竟功能及原理是什麼,因此在事後做完實驗,我花了許多時 間再查詢相關的知識。因為電路太複雜了,因此我將電路拆解成許多小部分 再一一擊破,最後就有成功了解這顆 IC 的功能及原理了。其實這個實驗最 讓我驚訝的是,一顆 IC 有那麼多的接腳,透過不同的接法及設定能夠使其 運作在不同的模式,這件事情真的非常厲害。最近計算機組織這門課在上如 何將我們用 high level language 寫的程式語言透過 compiler 轉為組合語言, 而後硬體再將其進行運算。我們目前上到如何設計運算時的處理器,使其能 夠接受不同類別的指令,而能夠正常運作。這些設計 IC 的工程師們真的非 常厲害,除了最基本的面積、功耗及效能以外,能夠支援多種運作模式的 IC 真的好厲害。希望未來我若是有機會接觸到 IC 設計的相關課程,能夠如同 這些厲害的工程師一般,設計出這些厲害的IC。因為我是從材料系轉過來 的,對於IC 所使用的材料,在溫度不同的情況下,導電性及一些相關的物 理特性都會隨之受影響。因此對於要設計好一顆 IC 是需要很多人跨域的合 作,才能夠將 IC 完美的做出來。期許未來的自己在 IC 設計上能夠有新的突 破,若是能夠用上 Pipeline 及 Parallel Programming 的技術在未來的 IC 設計, 我認為在效能上一定能夠有巨大的突破。