



Fundação CECIERJ - Vice Presidência de Educação Superior a Distância

Curso de Tecnologia em Sistemas de Computação

Disciplina: Introdução à Informática

AP2 1º semestre de 2005.

Data: 31/07/2005

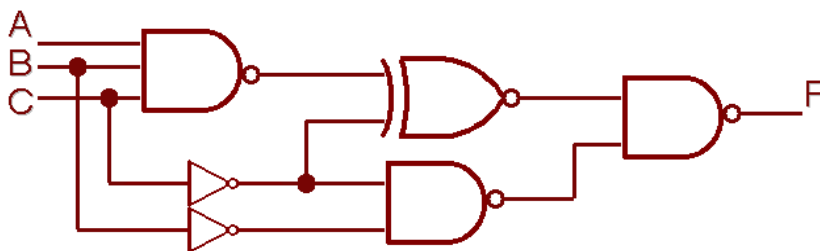
Nome –

Assinatura –

Observações:

1. Prova sem consulta e sem uso de máquina de calcular.
 2. Use caneta para preencher o seu nome e assinar nas folhas de questões e nas folhas de respostas.
 3. Você pode usar lápis para responder as questões.
 4. Ao final da prova devolva as folhas de questões e as de respostas.
 5. Todas as respostas devem ser transcritas nas folhas de respostas. As respostas nas folhas de questões não serão corrigidas.
-

1. Dado o circuito abaixo, determine a expressão lógica mais simples que você puder para a saída F :



2. Simplifique a função F dada abaixo até a forma mais simples que você conseguir.

$$F(x,y,w,z) = \bar{x} \bar{y} \bar{w} \bar{z} + x y \bar{w} \bar{z} + x \bar{y} w \bar{z} + x \bar{y} \bar{w} \bar{z} + \bar{x} y \bar{w} \bar{z} + \bar{x} \bar{y} w \bar{z}$$

3. Dada a função F pela sua notação compacta abaixo, determine sua expressão lógica mais simples e a partir desta desenhe o circuito correspondente.

$$F(A,B,C,D) = \Sigma (0, 2, 4, 5, 8, 10, 12, 13, 14)$$

4. Considere a memória cache com as seguintes características para um computador com 16 bits de endereço de memória (considere como 0 (zero) o primeiro bit (bit menos significativo) de endereço):

- Tamanho do bloco: 256 bits
- Associatividade: 4
- Quantidade de conjuntos associativos: 64

Para esta configuração de cache, informe quais endereços poderiam ser mapeados no mesmo conjunto que o endereço 8752.

Obs.: você pode informar apenas 5 endereços, não precisa informar todos.

5. Qual é a capacidade total de armazenamento, em bytes, de uma memória cache com as seguintes características:

- Tamanho do bloco: 256 bits
- Associatividade: 4
- Quantidade de conjuntos associativos: 32