

AD1 - Organização de Computadores 2015.1

Data de entrega 17/03/2015

- 1) (0,5) Considere a máquina apresentada na aula 4. Descreva detalhadamente (do mesmo modo que é apresentado na aula 4) como é realizada a execução das seguintes instruções:
 - a) STR 300
 - b) JNZ 100

- 2) (1,0) Escreva um programa que utilize as instruções de linguagem de montagem apresentadas na aula 4 para executar o seguinte procedimento. O conteúdo da memória cujo endereço é 100 é lido e verifica-se se o seu valor é 0. Caso seu valor seja 0, o conteúdo de memória cujo endereço é 200 é somado ao conteúdo de memória cujo endereço é 350 e o resultado é armazenado no endereço 400. Caso contrário, o conteúdo de memória cujo endereço é 200 é subtraído do conteúdo de memória cujo endereço é 350 e o resultado é armazenado no endereço 400.

Além de apresentar seu programa escrito em linguagem de montagem, apresente também o programa traduzido para linguagem de máquina.

- 3) (1,2) Considere uma máquina com arquitetura semelhante àquela apresentada em aula. Pode-se endereçar no máximo 512 M células de memória, sendo que cada célula tem tamanho igual a 16 bits. Em cada acesso à memória, obtém-se o conteúdo de uma célula. Todas as instruções desta máquina possuem três campos: o primeiro indica o código de operação e o segundo e terceiro indicam endereços de célula de memória onde se encontram os operandos. Esta máquina possui 56 códigos de operação diferentes.
 - a) Calcule a capacidade mínima de endereçamento em bits do REM, considerando que os bits armazenados no REM são utilizados para endereçar uma célula de memória.
 - b) Calcule o número de bits que devem poder ser transmitidos no barramento de endereços em cada acesso à memória.
 - c) Calcule o tamanho do RI (Registrador de Instruções).
 - d) Calcule o número de células que uma instrução ocupa.
 - e) Calcule a capacidade máxima de armazenamento da memória deste sistema em bits.
 - f) Calcule a capacidade mínima de endereçamento em bits do CI (Contador de Instrução), considerando que os bits armazenados no CI são utilizados para endereçar a primeira célula de uma instrução armazenada na memória.

- 4) (0,8) Considere uma máquina cujo relógio possui uma frequência de 2 GHZ e um programa no qual são executadas 150 instruções desta máquina.
 - a) Calcule o tempo para executar este programa, considerando que cada instrução é executada em 15 ciclos de relógio e a execução de uma instrução só se inicia quando a execução da instrução anterior é finalizada.
 - b) Uma nova implementação dessa máquina utiliza um pipeline de 5 estágios, todos de duração igual a 3 ciclos de relógio. Calcule o tempo para executar este programa, considerando que não existem conflitos de qualquer tipo.
 - c) Uma segunda nova implementação dessa máquina utiliza um pipeline de 6 estágios, todos de duração igual a 2 ciclo de relógio. Calcule o tempo para executar este programa, considerando que não existem conflitos de qualquer tipo.

- 5) (0,5) Calcule o tempo MÍNIMO para transmitir um arquivo de 16 Megabytes armazenado em um servidor WEB para a sua máquina, considerando os seguintes modos de transmissão:
 - a) Modo síncrono com taxa de 56 Kbits por segundo.

- b) Modo assíncrono com taxa de 19.2 Kbits por segundo. Considere que neste caso para cada byte a ser enviado necessita-se do envio de um bit para indicar início de byte e outro bit para indicar fim de byte.
- 6) (1,0) Algumas placas mãe de computadores atuais utilizam os chipsets. Explique o que são e como funcionam os chipsets (fontes de consulta: Guia do Hardware (<http://www.guiadohardware.net/>) e Clube do Hardware (<http://www.clubedohardware.com.br/>)).
- 7) (1,0) Um computador hipotético possui uma capacidade máxima de memória principal com 3G células, cada uma capaz de armazenar uma palavra de 12 bits.
- Qual é o maior endereço em decimal desta memória?
 - Qual é o tamanho do barramento de endereços deste sistema?
 - Quanto bits podem ser armazenados no RDM e no REM?
 - Qual é o número máximo de bits que pode existir na memória?
- 8) (1,0) Descreva e esquematize graficamente passo a passo as operações de leitura da memória e de escrita na memória, indicando como os registradores RDM e REM são utilizados e como a unidade de controle gera os sinais necessários.
- 9) (2,0) Considere uma máquina que possa endereçar 4 Gbytes de memória física, utilizando endereço referenciando byte, e que tenha a sua memória organizada em blocos de 512bytes. Ela possui uma memória cache que pode armazenar 256K blocos, sendo um bloco por linha. Mostre o formato da memória cache, indicando os campos necessários (tag, bloco) e o número de bits para cada campo, e o formato de um endereço da memória principal, indicando os bits que referenciam os campos da cache, para os seguintes mapeamentos:
- Mapeamento direto.
 - Mapeamento totalmente associativo.
 - Mapeamento associativo por conjunto, onde cada conjunto possui quatro linhas, cada uma de um bloco.
 - Em que linha, para cada um dos mapeamentos dos itens anteriores, estaria contido o byte armazenado no seguinte endereço da MP: 01010101 00111001 00111001 01101110.
- 10) (1,0) Explique em detalhes a organização hierárquica do subsistema de memória nos computadores atuais. Descreva como é organizada a memória cache nos processadores I3, I5 e I7 e quais os registradores que eles possuem.