

**Nome –**

**Assinatura –**

Observações:

1. Prova sem consulta e sem uso de máquina de calcular.
2. Use caneta para preencher o seu nome e assinar nas folhas de questões e nas folhas de respostas.
3. Você pode usar lápis para responder as questões.
4. Ao final da prova devolva as folhas de questões e as de respostas.
5. Todas as respostas devem ser transcritas nas folhas de respostas. As respostas nas folhas de questões não serão corrigidas.

1. (2,0) Explique a classificação de arquiteturas segundo Flynn

*Consiste em uma das formas mais comuns de classificação de processamento paralelo. São estas as categorias de sistemas computacionais definidas por Flynn.*

*SISD - Single instruction stream, single data stream. Um único processador executa uma única sequência de instruções sobre dados armazenados em uma única memória. Exemplo: Processadores de computadores pessoais.*

*SIMD – Single instruction stream, multiple data stream. Vários elementos de processamento. Cada um tem uma memória de dados. Cada instrução é executada sobre um conjunto de dados diferente. Exemplo: Processadores matriciais.*

*MISD – Multiple instruction stream, single data stream. A sequência de dados é transmitida para um conjunto de processadores, cada um dos quais executa uma sequência de instruções diferente. Não existem processadores comerciais que utilizam este modelo.*

*MIMD – Multiple instruction stream, multiple data stream. Conjunto de processadores executa simultaneamente sequências diferentes de instruções sobre conjuntos de dados diferentes. Exemplo: SMPs, clusters, sistemas NUMA.*

2. (2,0) Considerando os diversos tipos de endereçamentos de instruções:

- a) Projete um mecanismo de endereçamento que permita que um conjunto arbitrário de 128 endereços, não necessariamente contíguos, em um grande espaço de endereçamento, seja especificável em um campo de 7 bits.

*Uma solução seria usar endereçamento por registrador base mais deslocamento. Por exemplo, teríamos 2 bits para especificar um registrador e 5 bits para especificar um deslocamento. Poderíamos, assim, usar 4 registradores, cada um com até 32 deslocamentos possíveis, fornecendo 128 endereços diferentes*

- b) Analise os modos de endereçamento base+deslocamento e indexado, estabelecendo diferenças de aplicação, vantagens e desvantagens de cada um.

O modo base + deslocamento tem como objetivo principal o de permitir a modificação de endereços de programas ou os módulos destes, permitindo a relocação de programas, bastando para isso uma alteração no registrador base. O modo indexado é utilizado na manipulação de estruturas de dados. Tanto no modo base + deslocamento como no indexado, o endereço é obtido a partir da soma do campo deslocamento com o de um registrador. No modo base + deslocamento o deslocamento é fixo e é variável o conteúdo do registrador base, já no modo indexado ocorre o inverso.

Em relação aos outros modos de endereçamento, o modo indexado e o modo base + deslocamento têm um desempenho melhor na execução das instruções de acesso aos dados (a alteração dos endereços é realizada na UCP).

Vantagens do modo indexado: Foi criado principalmente para trabalhar com vetores, pois os valores destes são armazenados sequencialmente na memória e que a sua localização pode ser referenciada por um ponteiro.

Vantagens do modo base + deslocamento: Criado com o propósito de reduzir o tamanho das instruções e facilitar o processo de realocação dinâmica de programas. Neste modo de endereçamento, o operando não precisa ter o tamanho necessário para referenciar a qualquer posição da MP, basta que o endereço desejado seja obtido pela soma do valor contido em um dos registradores da CPU com o do campo operando da instrução

3. (2,0) Crie um conjunto de instruções de dois operandos, definidas em Linguagem Assembly, necessárias para a realização de operações aritméticas e elabore um programa para o cálculo da seguinte equação:

$$Y = ((B/A + B)*C) - A$$

OBS: Elabore o programa em Assembly de forma que os conteúdos dos endereços A, B e C sejam mantidos. Utilize endereços temporários, como T1, T2, etc.

*I\_ CONJUNTO DE INSTRUÇÕES PARA 2 OPERANDOS:*

*ADD X,Y => (X) <- (X) + (Y)  
SUB X,Y => (X) <- (X) - (Y)  
MUL X,Y => (X) <- (X) \* (Y)  
DIV X,Y => (X) <- (X) / (Y)  
MOV X,Y => (X) <- (Y)*

a)  $Y = (B/A + B)*C - A$

PARA 2 OPERANDOS:

*MOV T1,B => (T1) <- (B)  
DIV T1,A => (T1) <- (T1) / (A)  
ADD T1,B => (T1) <- (T1) + (B)  
MUL T1,C => (T1) <- (T1) \* (C)*

$SUB\ T1,A \Rightarrow (T1) <- (T1) - (A)$   
 $MOV\ Y,T1 \Rightarrow (Y) <- (T1)$

4. (2,0) Considere um computador, cuja representação para ponto fixo e para ponto flutuante utilize 20 bits. Na representação para ponto flutuante, o bit mais à esquerda representa o sinal e deve ser 0 para números positivos e 1 para números negativos, os próximos 7 bits representam o expoente e os próximos 12 bits representam a parte fracionária da mantissa. Quando todos os bits do expoente são iguais a 0 ou iguais a 1, representam-se os casos especiais referentes a números denormalizados, infinito e Not a Number. Caso contrário, o número a ser representado deve ser expresso na notação científica normalizada  $(+/- (1,b_1b_2b_3...b_{12})_2 \times 2^{\text{expoente}})$ . O expoente deve ser representado em excesso de 63. A representação é mostrada na figura abaixo.

S	Expoente	Mantissa
1 bit	7 bits	12 bits

- a) (1,0) Suponha que o conteúdo dos **20 bits** seja CAF80<sub>16</sub>. Indique o valor **em decimal** para este conjunto de bits quando considerarmos que ele está representando:

$$CAF80_{16} = 1100\ 1010\ 1111\ 1000\ 0000_2$$

- i. um inteiro sem sinal

$$2^{19} + 2^{18} + 2^{15} + 2^{13} + 2^{11} + 2^{10} + 2^9 + 2^8 + 2^7 = 831.112$$

- ii. um inteiro representado em sinal e magnitude

$$-(2^{18} + 2^{15} + 2^{13} + 2^{11} + 2^{10} + 2^9 + 2^8 + 2^7) = -306.824$$

- iii. um número em ponto flutuante utilizando a representação do enunciado.

$$1\ 1001010\ 111110000000$$

Sinal: 1 (negativo)

$$\text{Expoente: } 1001010_2 = 74 - 63 = +11_{10}$$

Mantissa: 111110000000

$$\text{Resposta: } -1,111110000000 \times 2^{+11} = 111111000000_2 = -4032$$

- b) (0,6) Indique o maior e o menor valor **em decimal (pode deixar as contas indicadas)** que pode ser representado pelos 20 bits para cada uma das representações abaixo:

- i. inteiro sem sinal

$$\begin{aligned}
 \text{Maior valor: } & 11111111111111111111 = \\
 & +2^{19} + 2^{18} + 2^{17} + 2^{16} + 2^{15} + 2^{14} + 2^{13} + 2^{12} + 2^{11} + 2^{10} + 2^9 + 2^8 + 2^7 + 2^6 + 2^5 + 2^4 + 2^3 + 2^2 + 2^1 + 2^0 \\
 & = +1.048.575
 \end{aligned}$$

$$\text{Menor valor: } 00000000000000000000 = 0$$

ii. inteiro em complemento a 2

$$\begin{aligned} \text{Maior valor: } 01111111111111111111 &= \\ +2^{18} + 2^{17} + 2^{16} + 2^{15} + 2^{14} + 2^{13} + 2^{12} + 2^{11} + 2^{10} + 2^9 + 2^8 + 2^7 + 2^6 + 2^5 + 2^4 + 2^3 + 2^2 + 2^1 + 2^0 &= \\ +524.287 \end{aligned}$$

$$\text{Menor valor: } 10000000000000000000 = -2^{19} = -524.288$$

iii. número expresso na notação **científica normalizada** na representação ponto flutuante definida no enunciado.

*Maior valor positivo:*

$$0 \ 111110 \ 1111111111 = 1,1111111111 \times 2^{+63} = 1,84 \times 10^{+19}$$

*Menor valor positivo:*

$$0 \ 000001 \ 000000000000 = 1,000000000000 \times 2^{-62} = 2,17 \times 10^{-19}$$

*Menor valor negativo:*

$$1 \ 111110 \ 1111111111 = -1,1111111111 \times 2^{+63} = -1,84 \times 10^{+19}$$

*Maior valor negativo:*

$$1 \ 000001 \ 000000000000 = -1,000000000000 \times 2^{-62} = -2,17 \times 10^{-19}$$

c) (0,4) Indique a representação em ponto flutuante utilizando a representação do enunciado para os seguintes valores decimais:

i. +125,75

$$111101,11 \times 2^0 = 1,1110111 \times 2^{+6}$$

*Sinal:* 0 (positivo)

$$\text{Expoente } +6 + 63 = +69_{10} = 1000101_2 \text{ (excesso de 63)}$$

*Mantissa:* 11110111

$$\text{Resposta: } 0 \ 1000101 \ 111101110000$$

ii. -3,625

$$11,101 \times 2^0 = 1,1101 \times 2^{+1}$$

*Sinal:* 1 (negativo)

$$\text{Expoente: } +1 + 63 = 64 = 1000000_2 \text{ (excesso de 64)}$$

*Mantissa:* 1101000

$$\text{Resposta: } 1 \ 1000000 \ 110100000000$$

5. (2,0) Considere uma máquina cujo controlador da placa de áudio possui três registradores para se comunicar com o resto do sistema: um para receber comandos do sistema (pedido para enviar um byte para a placa de áudio, por exemplo), outro para indicar se a placa de áudio está pronta para receber bytes do sistema, e outro para armazenar o byte enviado pelo sistema. O primeiro registrador possui o endereço 60, o segundo 61 e o terceiro 62. Para se enviar um byte para a placa de áudio, deve-se enviar o comando 200 para o controlador da placa, utilizando-se o endereço 60. O controlador da placa armazena o valor 10 no registrador de estado (registrador 61) quando o byte puder ser enviado para a placa e o byte deve ser disponibilizado pelo sistema no registrador 62. Descreva **detalhadamente** como será realizado o envio de **1000** bytes do sistema para a placa de áudio para cada um dos três seguintes métodos de comunicação entre a unidade central de processamento, memória principal e o controlador da placa de áudio: (1) por E/S programada, (2) por interrupção e (3) por acesso direto à memória. Você deve descrever estes métodos dentro do contexto do ambiente descrito neste enunciado. **Não serão consideradas descrições gerais dos três métodos.**

***E/S programada:***

*A UCP envia o comando 200 para o registrador de endereço 60 do controlador da placa de áudio. Depois, fica lendo o conteúdo do registrador com endereço 61 e verificando se o seu conteúdo é igual a 10. Quando o conteúdo for igual a 10, a UCP envia, pelo barramento de dados, um byte para o registrador do controlador com endereço 62. Este procedimento é repetido para enviar cada byte dos 999 seguintes.*

***E/S por interrupção:***

*A UCP envia o comando 200 para o registrador de endereço 60. Depois, vai executar outras instruções. Quando o controlador da placa de áudio está pronto para receber o byte, ele envia um sinal de interrupção para a UCP. Esta, ao receber o sinal de interrupção, finaliza a instrução que estiver executando, salva o contexto do programa que estava sendo executado e atende a interrupção, encaminhando o byte para o registrador de endereço 62 do controlador da placa de áudio. Este procedimento é repetido para enviar cada byte dos 999 bytes seguintes.*

***E/S por acesso direto à memória:***

*Neste caso, existe um controlador de DMA (Direct Access Memory) que é responsável pela transferência dos bytes. A UCP informa a este controlador que a operação de transferência deverá ser realizada com o controlador da placa de áudio. Informa também o endereço inicial da memória onde estão os bytes a serem enviados, o total de bytes (1000 bytes) e a indicação de que o controlador de DMA deve transferir os bytes da memória para o controlador da placa de áudio. Após receber estas informações, o controlador de DMA realiza a transferência dos bytes entre a memória e o controlador da placa de áudio sem a intervenção da UCP. Após a transferência, o controlador de DMA avisa o fim da operação para a UCP através de um sinal de interrupção.*

