

Fundação CECIERJ - Vice Presidência de Educação Superior a Distância

Curso de Tecnologia em Sistemas de Computação Disciplina: Organização de Computadores GABARITO AP3 2° semestre de 2015.

- 1. (2,5) Considere uma máquina com arquitetura semelhante à arquitetura vista no curso, que apresente as seguintes especificações:
 - Capaz de endereçar 1 M células de memória principal.
 - Possui 12 registradores, além do RDM (Registrador de Dados da Memória), REM (Registrador de Endereços da Memória), CI (Contador de Instrução) e RI (Registrador de Instrução).
 - Cada instrução possui um código de operação e três operandos como mostrado abaixo, onde Op1 e
 Op2 identificam um dos 12 registradores e Op3 um endereço de memória. O tamanho total da instrução é 32 bits.

```
Cód. Oper. Op1 Op2 Op3
```

a) (0,2) Calcule o tamanho mínimo em bits do REM e do barramento de endereços.

Capacidade de endereçar 1Mcélulas => N = 1M células tamanho mínimo do REM será o tamanho do barramento de endereços necessário para atender a capacidade de endereçamento de 1Mcélulas Tamanho do Barramento de endereços (BE) = log₂ N = log₂ 1M = log₂ 2²⁰ = 20 bits REM = tamanho do BE = 20 bits

b) (0,3) Calcule o número máximo de códigos de operação que podem existir para esta máquina.

Cada instrução = código de operação + 3 operandos

10. operando e 20. operando = endereço de um registrador = 4 bits que permite até 16 (2⁴) registradores atendendo ao endereçamento de pelo menos 12 registradores

30. Operando = endereço de memória = 20 bits

```
Então, código de operação + 1º.oper + 2º.oper + 3º.oper. = 32 bits
código de operação = 32 -4 -4 -20 = 4 bits
código de operação = 4 bits => permite até 16 códigos diferentes)
```

c) (0,4) Cada acesso à memória principal acessa uma célula de memória e para obter uma instrução da memória principal necessitam-se de 2 acessos. Indique o tamanho em bits de cada célula da memória principal, o tamanho do RDM e o barramento de dados.

Como cada acesso é transferida uma célula, para uma instrução são necessários 2 acessos, e cada instrução tem 32 bits. Concluímos, então, que cada célula possui 16 bits.

d) (0,4) Calcule o tamanho de RI e CI utilizando-se os valores calculados nos itens anteriores.

```
CI = tamanho necessário para endereçar toda a memória = 20 bits
RI = tamanho necessário para uma instrução = 32 bits
```

e) (0,2) Calcule a capacidade de armazenamento, em bits, da memória desta máquina.

```
Total de bits = T

T = NxM \Rightarrow T = 1 M \text{ c\'elulas } x \text{ 16 bits/c\'elula} \Rightarrow T = 16 M \text{bits ou 2M bytes}
```

- f) (1,0)Descreva detalhadamente a execução da instrução ADDM Op1 Op2 Op3 nesta máquina. Esta instrução soma o conteúdo do registrador Op1 com o conteúdo do registrador Op2 e armazena o resultado na memória no endereço Op3.
 - Passo 1: A CPU copia o conteúdo do registrador Op1 para uma entrada da ULA (a)
 - Passo 2: A CPU copia o conteúdo do registrador Op2 para outra entrada da ULA (b)
 - Passo 3: A CPU executa a soma dos valores nas entradas da ULA (a e b), e transfere o resultado para o RDM, (RDM <- Op1 + Op2), e é disponibilizado no barramento de dados
 - Passo 4: A ĈPU coloca no REM o valor do operando Op3 (REM <- Op3), e é disponibilizado no barramento de endereço
 - Passo 5: A CPU aciona, pelo barramento de controle, o sinal de escrita em memória.

 A memória armazena no endereço contido no barramento de endereços, o valor presente no barramento de dados, concluíndo: MP(Op3) ← Op1 + Op2
 - Passo 6: CI é incrementado (CI<-CI+1) para apontar para a próxima instrução a ser lida.

2. (2,5) Considere um sistema de computação que possui uma memória principal (RAM) com capacidade máxima de endereçamento de 64 K células, sendo que cada célula armazena um byte de informação. Para criar um sistema de controle e funcionamento da sua memória cache, a memória RAM é constituída de blocos de 8 bytes cada. A memória cache do sistema é do tipo mapeamento direto, contendo 32 linhas. Pergunta-se:

a)Como seria organizado o endereço da MP (RAM) em termos de etiqueta (tag), número de linha e do byte dentro da linha?

Memória Principal

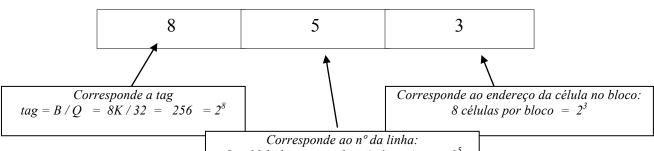
- => Tamanho da memória (em bytes) = 64Kcélulas, cada 1 célula armazena 1 byte, temos N = 64K células
- => Será organizada em blocos de 8bytes, como Icélula = Ibyte, temos cada bloco = 8 células, K = 8
- =>N=64K células e K=8 células por bloco, o total de blocos da MP (B) será: Total de blocos: $B = N/K \implies B = 64Kc\'elulas / 8 c\'elulas por bloco \implies B = 8 Kc\'elulas$

Memória Cache

- => O K (quantidade de células/bloco) tem de ser igual a MP.
- => Tamanho da memória cache (em blocos ou linhas) => Q = 32 linhas
- => Tamanho da memória cachê em células = Q x K = 32 linhas x 8 células/linha = 256 células (ou 256 bytes)

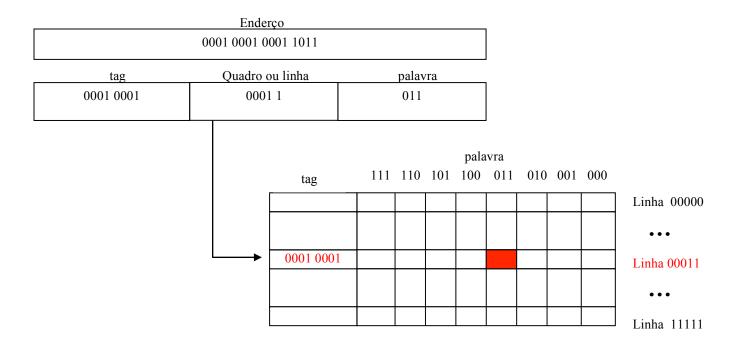
Memória principal

=> Para endereçarmos toda a MP precisamos da seguinte quantidade de bits (E) sendo $N = 2^E \implies N = 64Kc\'{e}lulas \implies N = 2^{16} \implies E = 16 \ bits$



 $Q = 32 \ linhas ou \ quadros \ (máximo) => 2^5$

b) Em que linha estaria contido o byte armazenado no seguinte endereço da MP: 0001 0001 0001 1011?



c) Qual é capacidade da memória cache em bytes?

Capacidade da cache = $Q \times K = 32$ linhas $\times 8$ palavras/linha, considerando neste problema, tamanho da palavra = tamanho da célula e tamanho da célula = 1 byte, então:

Capacidade da cache = 32 linhas x 8 bytes = 256 bytes ou 2⁸ bytes

3. (2,5) Analise os modos de endereçamento direto, indireto e imediato, estabelecendo diferenças de desempenho, vantagens e desvantagens de cada um.

Imediato: O campo operando contém o dado, desta forma o dado é transferido da memória juntamente com a instrução.

Vantagem: Rapidez na execução da instrução, pois não requer acesso à memória principal, apenas na busca da própria instrução.

Desvantagem. Limitação do tamanho do campo operando das instruções reduzindo o valor máximo do dado a ser manipulado. Trabalho excessivo para alteração de valores quando o programa é executado repetidamente e o conteúdo das variáveis serem diferentes em cada execução.

Direto: O campo operando da instrução contém o endereço onde se localiza o dado. Vantagem. Flexibilidade no acesso a variáveis de valor diferente em cada execução do programa Desvantagem. Limitação de memória a ser usada conforme o tamanho do operando.

Indireto: O campo de operando contém o endereço de uma célula, sendo o valor contido nesta célula o endereco do dado desejado.

Vantagem: Usar como "ponteiro". Elimina o problema do modo direto de limitação do valor do endereço do dado. Manuseio de vetores (quando o modo indexado não está disponível).

Desvantagem: Muitos acesso à MP para execução, requer pelo menos 2 acessos à memória principal.

- 4. (2,5) Considere uma máquina que utiliza 32 bits para representar números em ponto fixo e em ponto flutuante.
 - a) (0,7) Mostre a representação de -15,25 utilizando-se a representação ponto flutuante precisão dupla IEEE 754 (1 bit de sinal, 8 bits para expoente em excesso de 127, e 23 bits para mantissa)

$$-15,25_{10} = -1111,01_2 = -1,11101 \times 2^{+3}$$

Sinal = negativo = 1
Expoente =
$$+3 + 127 = 130_{10} = 10000010_{2}$$

Mantissa = ,11101

b) Para o conjunto de bits obtido no item anterior, indique o que ele representa na base 10, considerandose as seguintes representações: (Não precisa fazer as contas, deixe-as indicadas):

11000001 01110100 00000000 00000000

i. (0,4) um inteiro sem sinal

$$2^{31} + 2^{30} + 2^{24} + 2^{22} + 2^{21} + 2^{20} + 2^{18} = 3.245.604.864$$

ii. (0,6) um inteiro utilizando-se a representação em complemento a 2

$$-2^{31} + (2^{30} + 2^{24} + 2^{22} + 2^{21} + 2^{20} + 2^{18}) = \Box 1.049.362.432$$

c) (0,8) Qual o menor e o maior valor positivo de números expressos na notação científica normalizada que podem ser representados utilizando-se a representação em ponto flutuante, descrita no item "a", para este computador? Os valores devem ser representados em decimal (pode deixar as contas indicadas).