#### Aula 9

#### **Professores:**

Lúcia M. A. Drummond Simone de Lima Martins

#### **Conteúdo:**

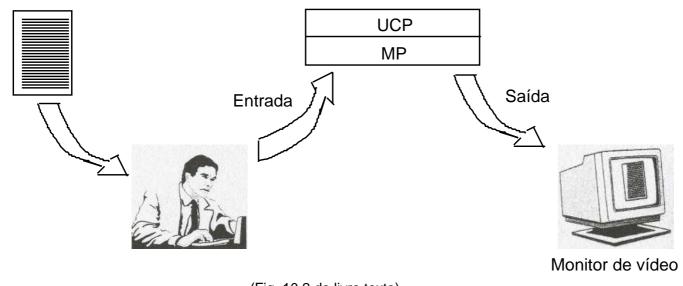
#### Entrada e Saída (E/S)

- Dispositivos externos
- Interface de E/S
- Operações de E/S



#### <u>Dispositivos externos</u>

- Dispositivos externos são denominados dispositivos periféricos ou periféricos e permitem a comunicação da máquina com o ambiente externo
  - Dispositivos voltados para a comunicação com o usuário

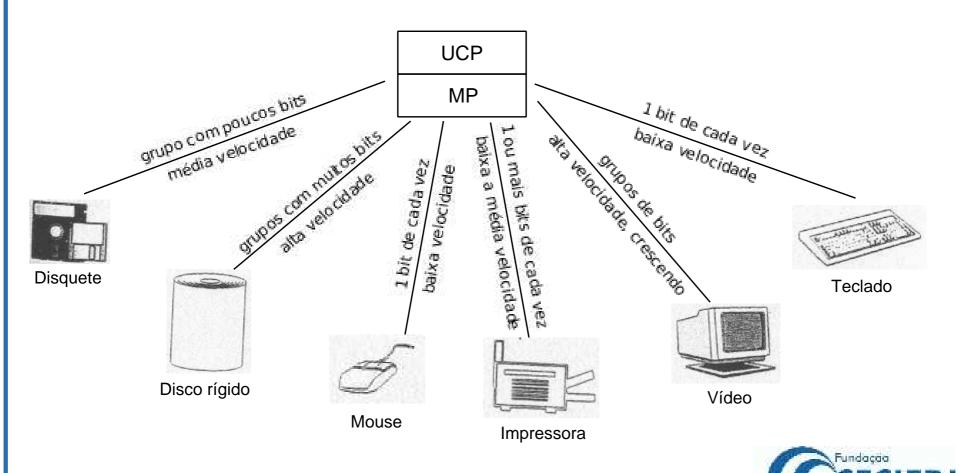


- (Fig. 10.2 do livro texto)
- Dispositivos voltados para a comunicação com a máquina
  - Discos magnéticos e sensores
- Dispositivos voltados para a comunicação com dispositivos remotos
  - Modem e interface de rede

Consorcio CEde

#### **Dispositivos externos**

 Existe uma grande variedade de periféricos com diferentes formas de funcionamento

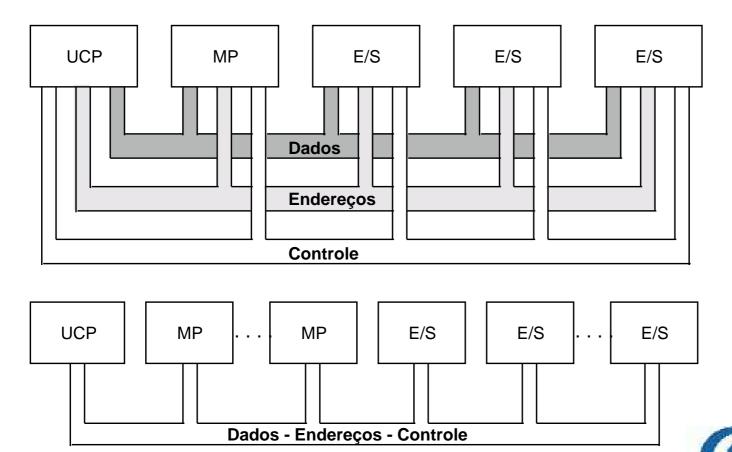


(Fig. 10.6 do livro texto)

Consorcio CCC6

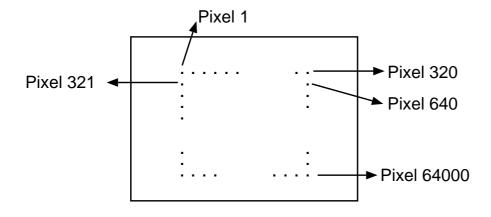
#### <u>Dispositivos externos</u>

 Dispositivos de E/S são conectados a módulos de E/S que se comunicam com os outros componentes da máquina através do barramento



(Fig. 10.4 do livro texto)

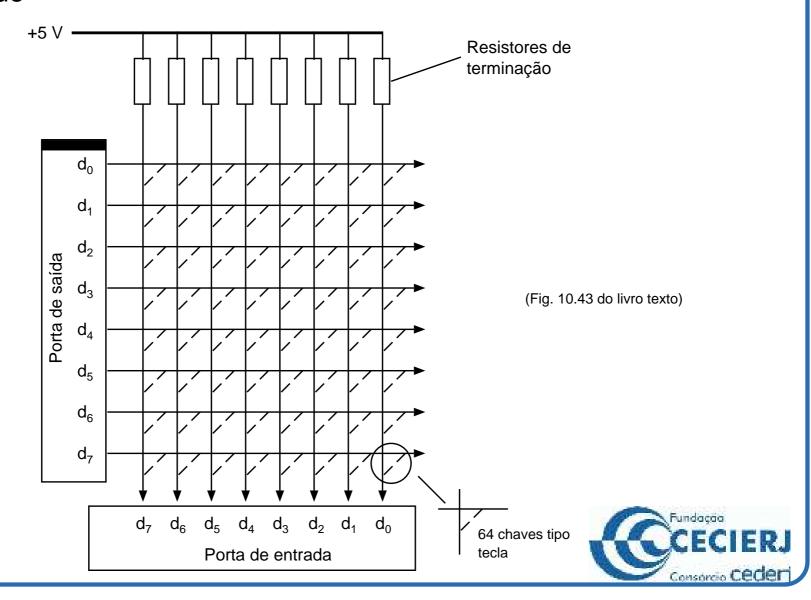
Monitor de vídeo em modalidade gráfica



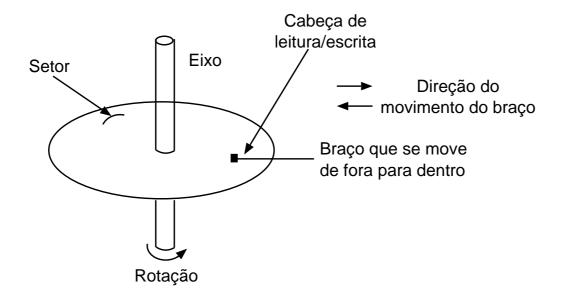
(Fig. 10.24 do livro texto)



Teclado



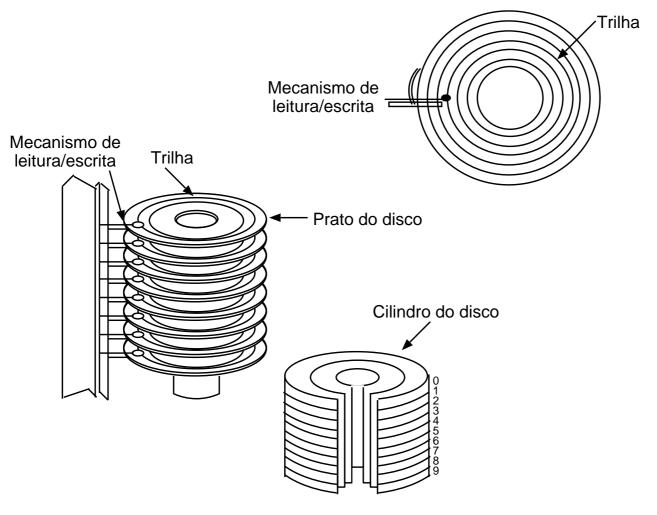
Disco magnético

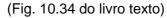


(Fig. 10.32 do livro texto)



Disco magnético



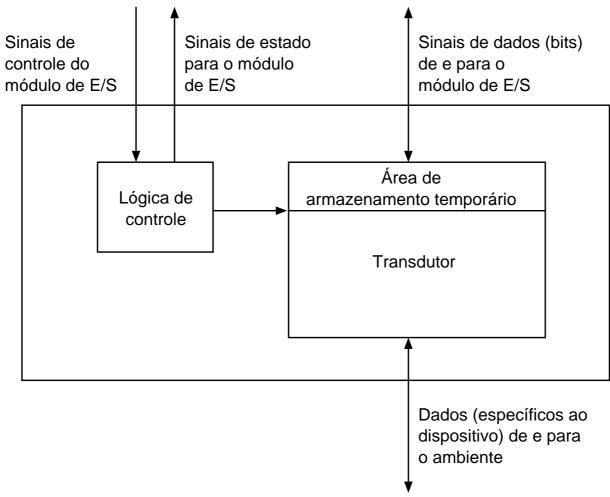




- Existe uma grande variedade de periféricos
  - Entregam e recebem quantidades diferentes de dados
  - Trabalham em velocidades diferentes
  - Utilizam diferentes formatos
- Todos são mais lentos que a UCP e memória principal
- Necessita-se de módulos, controladores ou interfaces de E/S



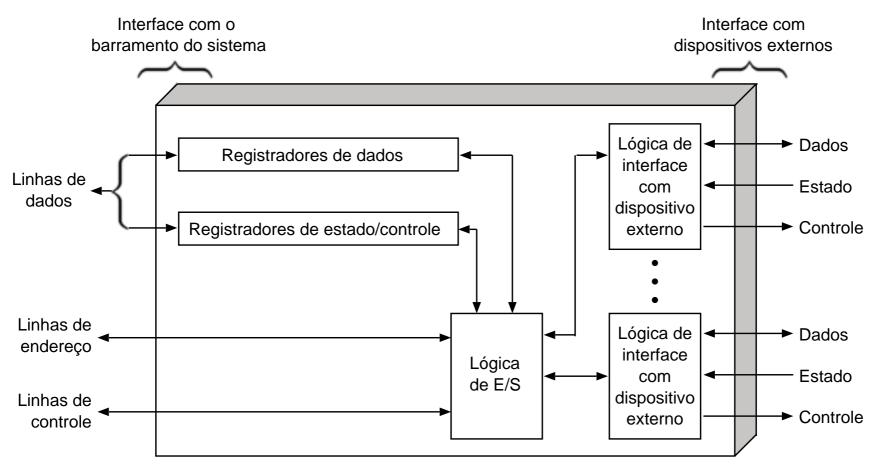
Modelo geral de um dispositivo externo



(Fig. 6.2 do livro de Arquitetura e Organização de Computadores", William Stallings)



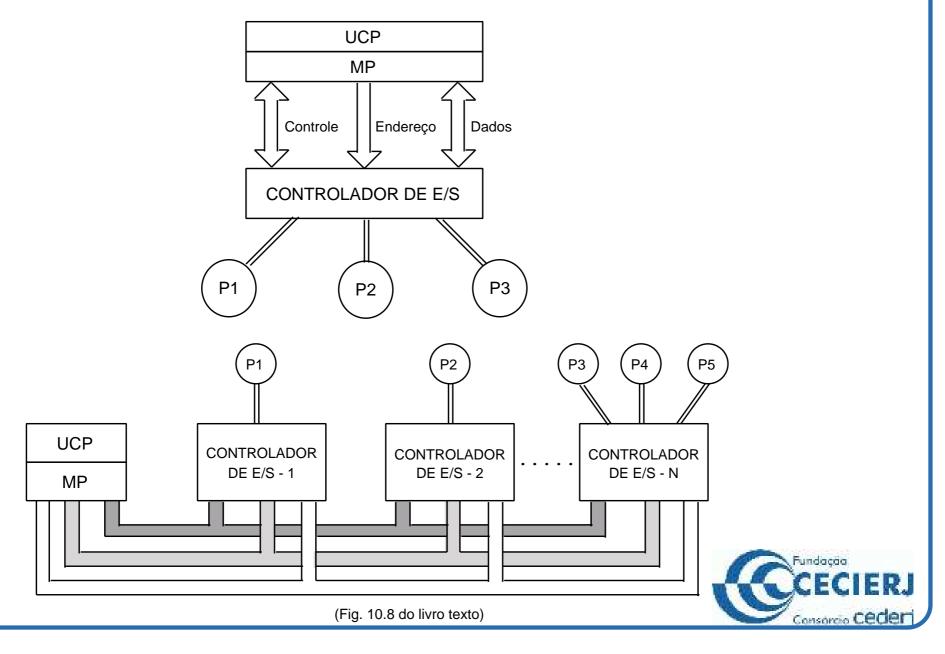
Diagrama de blocos



(Fig. 6.4 do livro de Arquitetura e Organização de Computadores", William Stallings)



Conexão UCP/MP a controladores de E/S



Controle e sincronismo do fluxo de dados entre a UCP/MP e periférico

#### – Exemplo:

- UCP interroga interface de E/S para verificar estado do dispositivo a ela conectado
- 2. A interface de E/S retorna o estado do dispositivo
- Se o dispositivo estiver pronto para operar, a UCP requisita a transferência de dados, enviando um comando para a interface de E/S
- 4. A interface de E/S recebe ou transmite uma unidade de dados de/para o dispositivo externo
- 5. Os dados são transferidos de/para a interface de E/S para/de a UCP
- Interações entre UCP e interface de E/S são realizadas através de compartilhamento de barramentos



- Comunicação com a UCP
  - Decodificação de comando
  - Os dados são transmitidos através do barramento de dados
  - Informação de estado
  - Reconhecimento de endereço
- Comunicação com os dispositivos
  - Comandos, informação de estado e dados



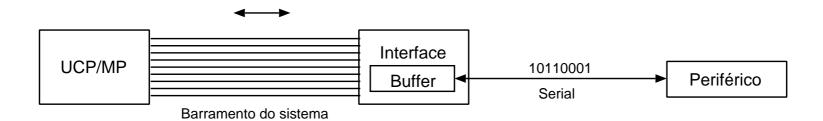
- Armazenamento temporário de dados
  - As taxas de transferência de dados dos dispositivos periféricos apresentam ordens de grandeza menores que as taxas de transferência entre memória principal e UCP
  - Compreendem uma ampla faixa de valores
- Detecção de erros



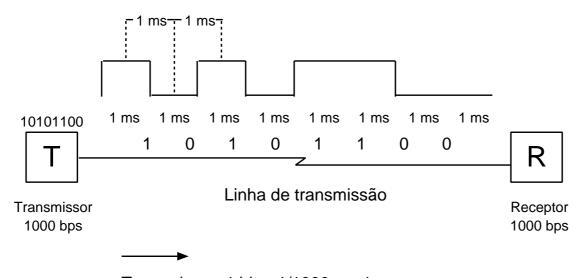
- Transmissão de dados entre periférico e interface de E/S
  - Serial
    - Bit a bit
  - Paralela
    - Grupos de bits de cada vez



Transmissão serial



(Fig. 10.9 do livro texto)

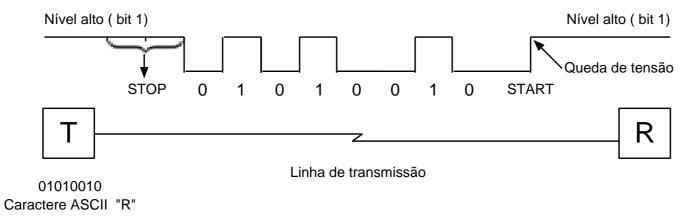


Transmissor: 1 bit = 1/1000 s = 1 ms

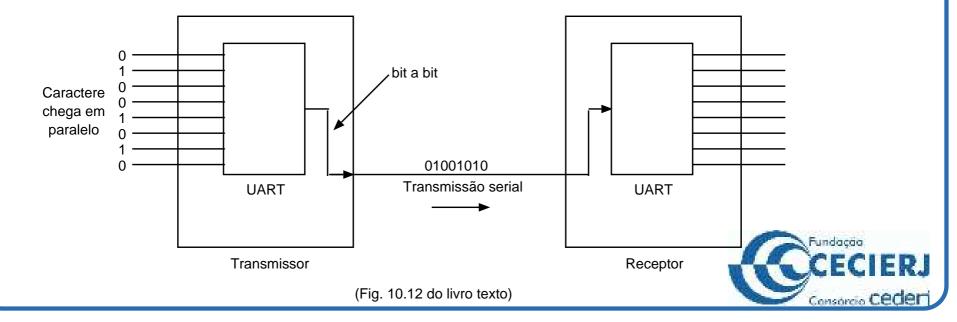
(Fig. 10.10 do livro texto)



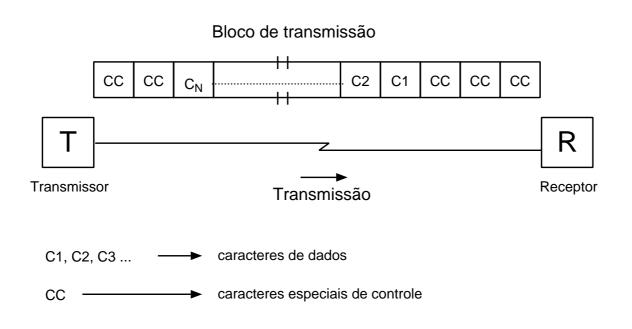
Transmissão serial assíncrona



(Fig. 10.11 do livro texto)



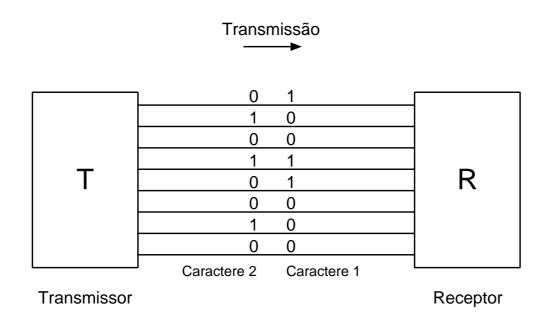
Transmissão serial síncrona



(Fig. 10.14 do livro texto)



Transmissão paralela



(Fig. 10.15 do livro texto)



- Endereçamento de dispositivos
  - E/S mapeada na memória
    - Existe um único espaço de endereçamento para posições de memória e dispositivos de E/S
    - Registradores de dados e de estado das interfaces de E/S são vistos pela UCP como endereços de memória
    - São utilizadas as mesmas instruções para acessar memória e dispositivos
  - E/S independente
    - Espaços de endereçamento diferentes para posições de memória e dispositivos de E/S
    - Necessita linhas diferentes para indicar acesso à memória ou dispositivos
    - Comandos especiais de E/S



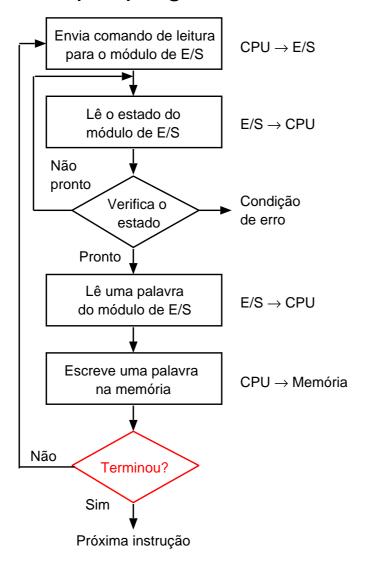
- Técnicas de realização das operações de Entrada e Saída
  - Por programa
  - Interrupção
  - Acesso direto à memória



- Entrada e Saída por programa
  - UCP tem controle direto da operação de E/S
    - Detecção do estado do dispositivo
    - Envio de comandos de leitura ou escrita
    - Transferência de dados
  - UCP tem que monitorar toda a realização da operação
  - Desperdício de tempo da UCP



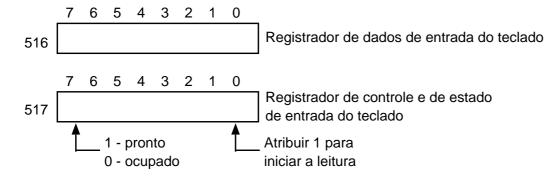
Entrada e Saída por programa





(Fig. 6.5(a) do livro de Arquitetura e Organização de Computadores", William Stallings)

- Entrada e Saída por programa
  - E/S mapeada na memória



ENDEREÇO	INSTRUÇÃO	OPERANDO	COMENTÁRIO
200	Carregar acumulador	" 1"	
	Armazenar acumulador	517	Iniciar leitura do teclado
202	Carregar acumulador	517	Obter byte de estado
	Desviar se sinal = 0	202	Repetir até que esteja pronto
	Carregar acumulador	516	Carregar byte de dados

(Fig. 6.6(a) do livro de Arquitetura e Organização de Computadores", William Stallings)

#### E/S independente

ENDEREÇO	INSTRUÇÃO	OPERANDO	COMENTÁRIO
200	Iniciar E/S	5	Iniciar leitura do teclado
201	Testar E/S	5	Testar se a operação foi completada
	Desviar se não pronto	201	Repetir até que seja completada
	Leitura	4	Carregar byte de dados

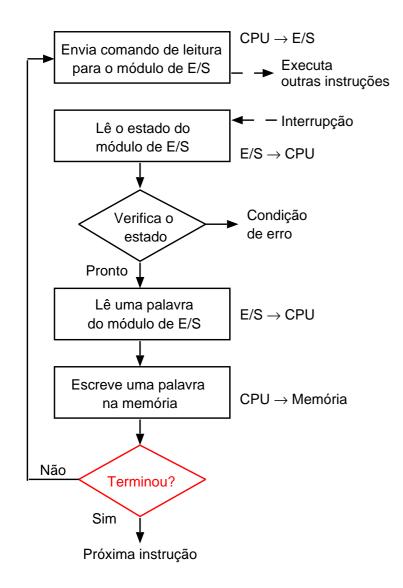
(Fig. 6.6(b) do livro de Arquitetura e Organização de Computadores", William Stallings)



- Interrupção
  - UCP não precisa monitorar dispositivo
  - A interface de E/S interrompe a UCP quando o dispositivo está pronto para realizar a transferência de dados com a UCP



#### Interrupção



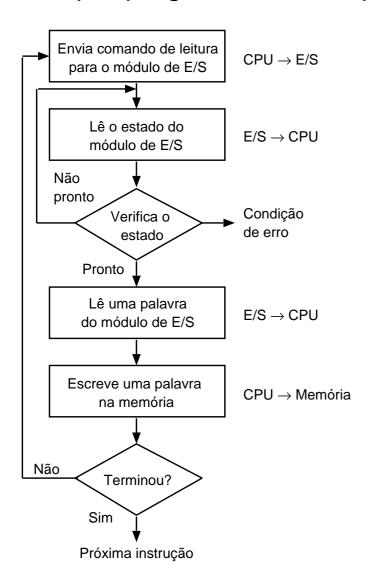


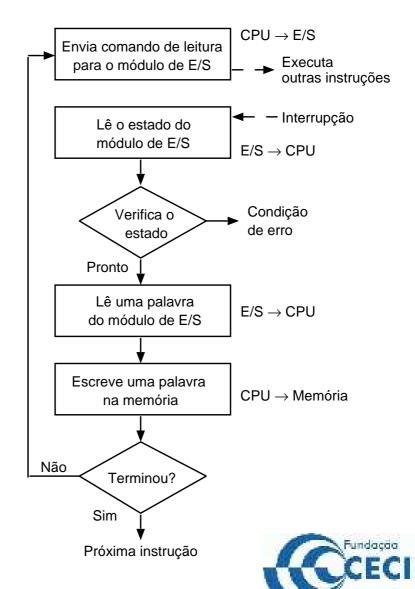
(Fig. 6.5(b) do livro de Arquitetura e Organização de Computadores", William Stallings)

Consorcio Cede

#### Operações de E/S

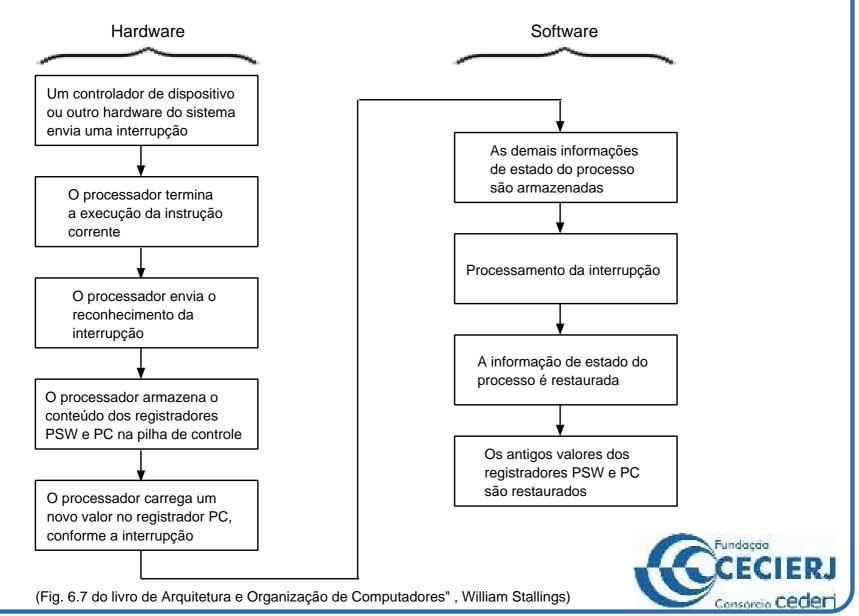
E/S por programa e Interrupção





(Fig. 6.5(a) e (b) do livro de Arquitetura e Organização de Computadores", William Stallings)

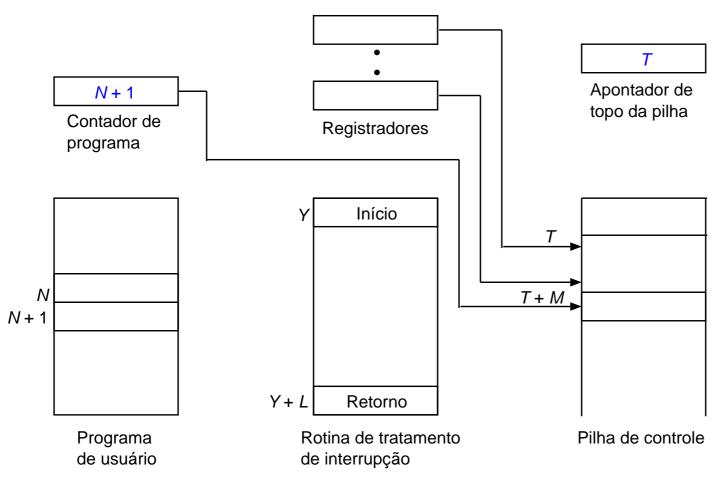
Interrupção



- Interrupção
  - UCP envia um comando de leitura
  - Executa outro procedimento
  - Verifica se existe uma interrupção ao final de cada ciclo de instrução
  - Se existe algum pedido de interrupção:
    - Salva contexto
    - Processa atendimento à interrupção
      - Obtém e armazena dados



Interrupção



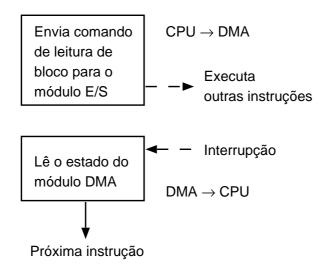
(Fig. 6.8(a) do livro de Arquitetura e Organização de Computadores", William Stallings)



- Desvantagens de E/S por programa e por interrupção
  - A taxa de transferência de E/S é limitada pela velocidade com que a UCP pode testar e servir um dispositivo
  - A UCP se ocupa de gerenciar a transferência de dados de E/S, tendo de executar várias instruções a cada transferência
- Técnica de acesso direto à memória mais eficiente
  - DMA (Direct Memory Access)



Acesso direto à memória



(Fig. 6.5(c) do livro de Arquitetura e Organização de Computadores", William Stallings)



Consorcio CECE

### Operações de E/S

E/S por programa, Interrupção e Acesso direto à memória

(Fig. 6.5 do livro de Arquitetura e Organização de Computadores", William Stallings)

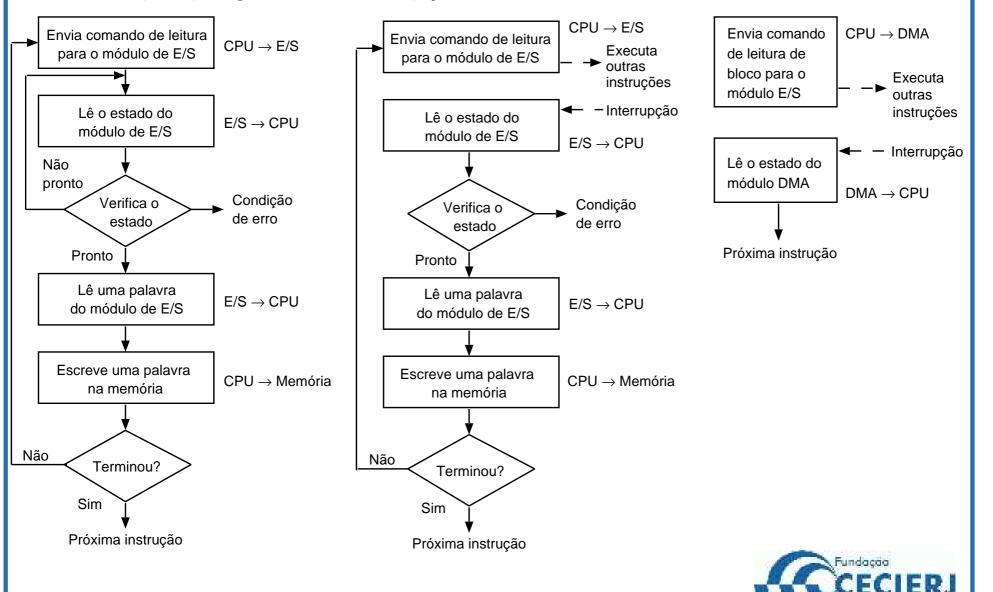
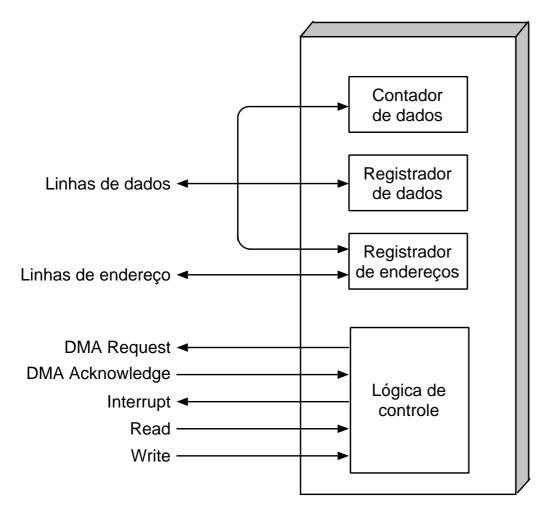


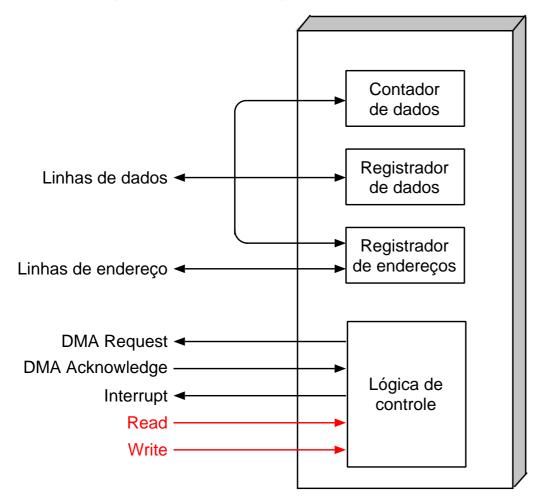
Diagrama de blocos de um controlador de DMA





(Fig. 6.12 do livro de Arquitetura e Organização de Computadores", William Stallings)

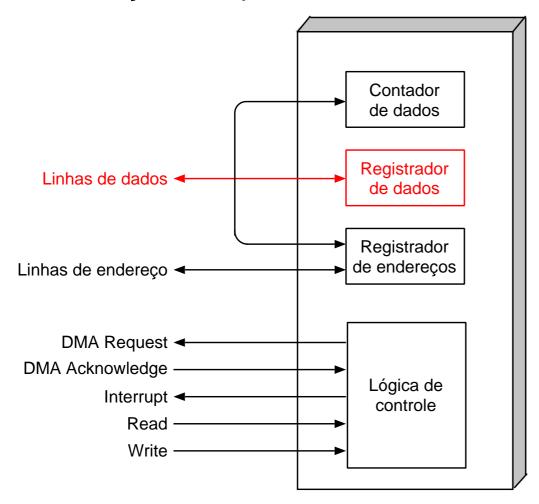
- Informação enviada pela UCP para o controlador de DMA
  - Indicação de operação de leitura ou escrita





(Fig. 6.12 do livro de Arquitetura e Organização de Computadores", William Stallings)

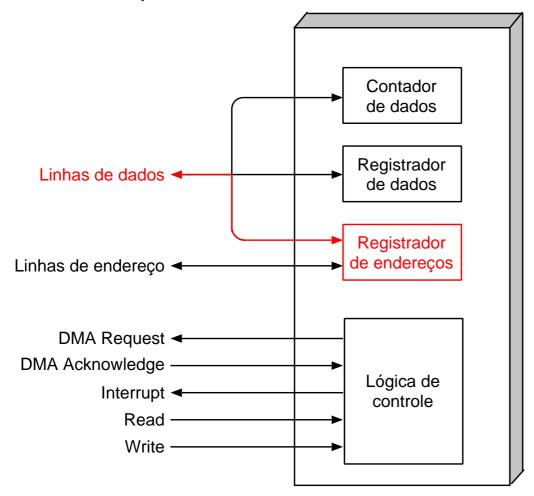
- Informação enviada pela UCP para o controlador de DMA
  - Endereço do dispositivo de E/S enviado pelas linhas de dados





(Fig. 6.12 do livro de Arquitetura e Organização de Computadores", William Stallings)

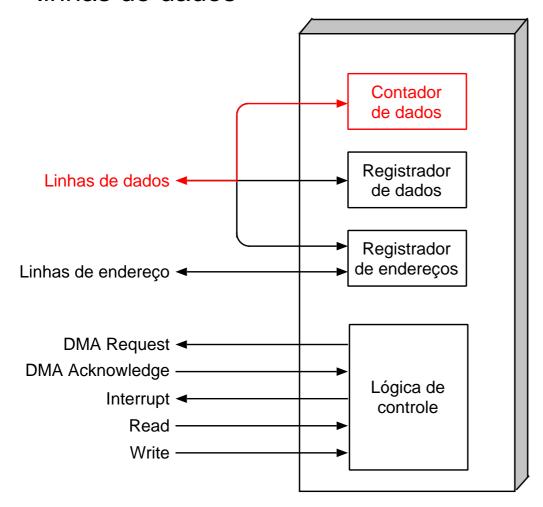
- Informação enviada pela UCP para o controlador de DMA
  - Endereço de memória para início de leitura ou escrita de dados enviado pelas linhas de dados





(Fig. 6.12 do livro de Arquitetura e Organização de Computadores", William Stallings)

- Informação enviada pela UCP para o controlador de DMA
  - Número de palavras a serem lidas ou escritas enviado pelas linhas de dados





(Fig. 6.12 do livro de Arquitetura e Organização de Computadores", William Stallings)

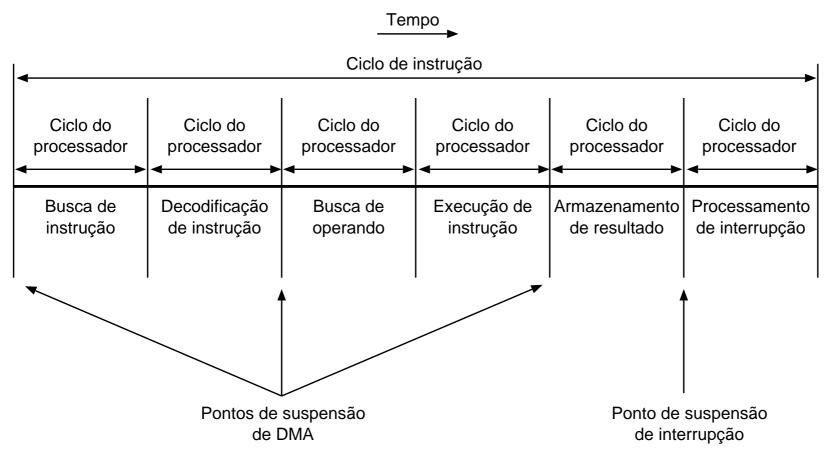
- Operação do controlador de DMA
  - UCP executa outras instruções
  - O controlador de DMA transfere diretamente todo o bloco de dados de ou para a memória
  - O controlador de DMA envia um sinal de interrupção quando a transferência é concluída

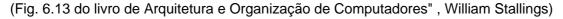


- O controlador de DMA tem que acessar o barramento
- O controlador de DMA efetua a transferência de uma palavra por acesso ao barramento
- A UCP não pode acessar o barramento mas não necessita executar instruções relacionadas à transferência
  - Não realiza troca de contexto
- A UCP é suspensa antes que precise acessar o barramento
  - Antes de ler ou escrever da/na memória
- Torna a execução das instruções um pouco mais lenta mas não tanto quanto nos casos em que a UCP realiza a transferência



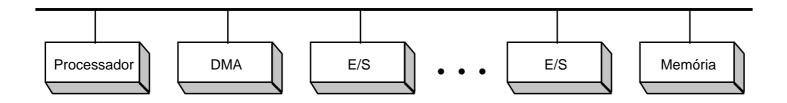
Pontos de suspensão de DMA e de interrupção







Configuração de DMA (1)

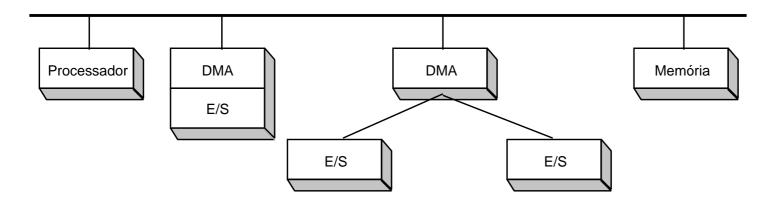


(Fig. 6.14(a) do livro de Arquitetura e Organização de Computadores", William Stallings)

- Cada transferência utiliza duas vezes o barramento
- A UCP é suspensa duas vezes



Configuração de DMA (2)

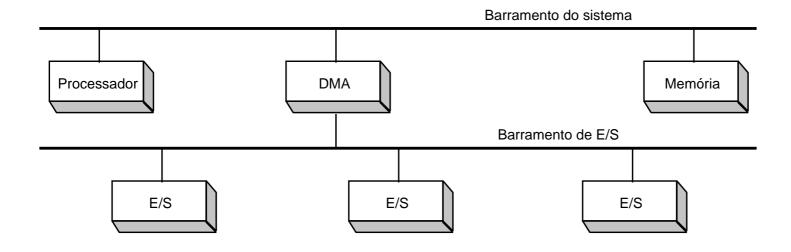


(Fig. 6.14(b) do livro de Arquitetura e Organização de Computadores", William Stallings)

- Um controlador pode atender mais de um dispositivo
- Cada transferência utiliza uma vez o barramento
- A UCP é suspensa uma vez



Configuração de DMA (3)



(Fig. 6.14(c) do livro de Arquitetura e Organização de Computadores", William Stallings)

- Todos os dispositivos são conectados ao controlador através de um único barramento
- Cada transferência utiliza uma vez o barramento
- A UCP é suspensa uma vez



#### **Exercícios**

- Capítulo 10 do livro texto
  - 14, 15, 21, 22, 25, 26, 30, 31,32

