



Fundação CECIERJ - Vice Presidência de Educação Superior a Distância

Curso de Tecnologia em Sistemas de Computação

Disciplina: Organização de Computadores

Gabarito-AP3 2º semestre de 2010.

Nome –

Assinatura –

Observações:

1. Prova sem consulta e sem uso de máquina de calcular.
 2. Use caneta para preencher o seu nome e assinar nas folhas de questões e nas folhas de respostas.
 3. Você pode usar lápis para responder as questões.
 4. Ao final da prova devolva as folhas de questões e as de respostas.
 5. Todas as respostas devem ser transcritas nas folhas de respostas. As respostas nas folhas de questões não serão corrigidas.
-

1. (1,8) Um computador, que apresenta uma arquitetura similar àquela apresentada ao longo do curso, possui uma capacidade máxima de memória principal de 1 M células, cada uma capaz de armazenar uma palavra de 8 bits. Em cada acesso à memória, realiza-se a transferência de uma palavra.

- a) Qual é o maior endereço em decimal desta memória?

Resposta: $2^{20}-1=1.048.575$

- b) Qual é o tamanho do barramento de endereços deste sistema?

Resposta: $\log_2 2^{20} = 20$ bits

- c) Quantos bits podem ser armazenados no RDM (Registrador de Dados da Memória), no REM (Registrador de Endereços da Memória) e no CI (Contador de Instruções)?

Resposta: RDM pode armazenar 8 bits, REM 20 bits e CI 20 bits

- d) Qual é o número máximo de bits que pode existir na memória?

Resposta: $2^{20} \times 8 = 2^{23}$ bits

- e) Descreva detalhadamente a execução da instrução **ADD Op.** nesta máquina, indicando como o REM, RDM, CI, barramento de dados, endereços e controle são utilizados. A instrução **ADD Op.** soma o conteúdo da célula de memória cujo endereço é Op. com o valor armazenado no acumulador e coloca o resultado no acumulador.

Resposta:

Passo 1: A UCP coloca no REM o valor do operando ($REM \leftarrow Op$), cujo conteúdo é disponibilizado no barramento de endereços

Passo 2: A UCP aciona pelo barramento de controle a leitura de memória

Passo 3: A memória coloca o conteúdo do endereço no barramento de dados, que é armazenado no RDM da UCP ($RDM \leftarrow MP(Op)$)

Passo 4: A UCP executa a soma do valor recebido com o valor armazenado no acumulador; $ACC \leftarrow ACC + RDM$ (ou $ACC \leftarrow ACC + MP(Op)$)

2. (1,4) Considere o conjunto de 32 bits representado na base hexadecimal (C1A00000)₁₆. Mostre o que ele representa, **em decimal**, quando for interpretado como:

OBS: Não precisa fazer as contas, deixe-as indicadas.

$$(C1A00000)_{16} = (11000001\ 10100000\ 00000000\ 00000000)_2$$

- a) um inteiro sem sinal

Resposta:

$$2^{31} + 2^{30} + 2^{24} + 2^{23} + 2^{21} = 3.248.488.448$$

- b) um inteiro utilizando-se a representação sinal e magnitude

Resposta:

$$-(2^{30} + 2^{24} + 2^{23} + 2^{21}) = -1.101.004.800$$

- c) um inteiro utilizando-se a representação em complemento a 2

Resposta:

$$-2^{31} + (2^{30} + 2^{24} + 2^{23} + 2^{21}) = -1.046.478.848 \text{ ou } -(2^{29} + 2^{28} + 2^{27} + 2^{26} + 2^{25} + 2^{22} + 2^{21}) = -1.046.478.848$$

- d) um número utilizando-se a representação ponto flutuante precisão simples IEEE 754 (1 bit de sinal, 8 bits para expoente em excesso de 127, 23 bits para mantissa)

Resposta:

Bit de sinal = 1, negativo

Representação do expoente: 10000011 em excesso de 127 \Rightarrow expoente + 127 = 131, Expoente = 131 - 127 = +4

Mantissa fracionária = 01000000000000000000000

$$-(1,01000000000000000000000) \times 2^{+4} = -10100,0000000000 \times 2^0 = -(20)_{10}$$

3. (1,8) Descreva os três possíveis métodos de comunicação entre uma interface de entrada e saída com a unidade central de processamento e memória principal: por programa (*polling*), por interrupção e por acesso direto à memória. Indique uma vantagem e uma desvantagem de cada um.

Resposta:

Por programa: A Unidade Central de Processamento (UCP) indica à interface de entrada e saída que deseja realizar uma operação de transferência de dados e fica interrogando a interface para saber se ela está pronta para realizar a transferência de dados. Quando a UCP recebe uma resposta positiva da interface, ela realiza a transferência de dados. Para ler dados da interface e colocar os dados na memória, ela realiza operações de leitura de dados da interface e escrita na memória. Para escrever dados na interface, ela realiza operações de leitura da memória e escrita na interface.

Por interrupção: A UCP indica à interface de entrada e saída que deseja realizar uma operação de transferência de dados e realiza outras instruções que não se referenciam a esta operação, ou seja, a UCP não fica interrogando a interface para identificar quando ela está pronta. Quando a interface está pronta para realizar a transferência, ela gera um sinal de interrupção que é recebido pela UCP. A UCP ao receber este sinal, termina de realizar a instrução que estava sendo realizada, salva o contexto onde esta instrução estava sendo realizada, e executa as instruções para realizar a transferência de dados com a interface.

Por acesso direto à memória (ADM ou DMA) : Um controlador de ADM realiza diretamente a transferência de dados entre a interface e a memória sem envolver a UCP nesta transferência. A UCP necessita enviar alguns parâmetros para o controlador de ADM: o endereço da interface, o tipo de transferência (escrita ou leitura de dados), o endereço de memória para ler ou escrever os dados e o número de bytes a serem transferidos. O controlador de ADM realiza toda a transferência de dados entre a interface e a memória e a UCP não necessita executar nenhuma instrução para realizar esta transferência. Quando a transferência acaba, o controlador de ADM gera um sinal de interrupção para a UCP indicando que a transferência foi realizada .

4. (2,0) Considere uma máquina que possa endereçar 512 Mbytes de memória física, utilizando endereço referenciando byte, e que tenha a sua memória organizada em blocos de 32 bytes. Ela possui uma memória cache que pode armazenar 4K blocos, sendo um bloco por linha. Mostre o formato da memória cache, indicando os campos necessários (tag, bloco) e o número de bits para cada campo, e o formato de um endereço da memória principal, indicando os bits que referenciam os campos da cache, para os seguintes mapeamentos:

Resposta:

a) Mapeamento direto.

Memória principal:

$N = 512 \text{ Mbytes}$, como endereço referenciado byte, temos 512 Mcélulas

$B = \text{Total de blocos} = 512 \text{ Mbytes} / 32 \text{ bytes/bloco} = 16 \text{ Mblocos}$

$\text{Endereço} = E \Rightarrow N = 2^E \Rightarrow 512 \text{ Mcélulas} = 2^{29} \Rightarrow E = 29 \text{ bits}$

Memória Cache

$Q = 4 \text{ K linhas (ou quadros):}$

Campos do endereço:

$\text{Tag} = B / Q = 16 \text{ Mblocos} / 4 \text{ Klinhas} = 4 \text{ K} = 12 \text{ bits}$

$\text{No. da linha} = Q = 4 \text{ K} = 12 \text{ bits}$

$\text{End da palavra} = 32 = 5 \text{ bits}$

Tag = 12 bits	No.linha = 12bits	End da palavra 5 bits
---------------	-------------------	--------------------------

Endereço = 29 bits

b) Mapeamento totalmente associativo.

Memória principal:

$N = 512 \text{ Mbytes}$, como endereço referenciado byte, temos 512 Mcélulas

$B = \text{Total de blocos} = 512 \text{ Mbytes} / 32 \text{ bytes/bloco} = 16 \text{ Mblocos}$

$\text{Endereço} = E \Rightarrow N = 2^E \Rightarrow 512 \text{ Mcélulas} = 2^{29} \Rightarrow E = 29 \text{ bits}$

Memória Cache

$Q = 4 \text{ K linhas (ou quadros):}$

Campos do endereço:

$\text{Tag} = B = 16 \text{ Mblocos} = 24 \text{ bits}$

$\text{End da palavra} = 32 = 5 \text{ bits}$

tag = 24 bits	End da palavra 5 bits
---------------	--------------------------

5. (1,5) Dados os valores de memória abaixo e uma máquina de 1 endereço com um acumulador:

palavra 60 contém 70

palavra 70 contém 80

palavra 80 contém 90

palavra 90 contém 70

Quais valores as seguintes instruções carregam no acumulador?

-Load imediato 60

- Load direto 60
- Load indireto 80

Resposta:

- LOAD IMEDIATO 60

Nesta instrução o valor a ser colocado no acumulador corresponde ao valor fornecido como operador, portanto: $ACC \leftarrow 60$ (o valor a ser colocado no acumulador é 60)

- LOAD DIRETO 60

Nesta instrução o valor a ser colocado no acumulador corresponde ao valor contido no endereço de memória fornecido como operador, portanto:

$ACC \leftarrow (60)$ (o valor a ser colocado no acumulador é 60)

- LOAD INDIRETO 80

Nesta instrução o valor a ser colocado no acumulador corresponde ao valor contido no endereço que consta como valor no endereço de memória fornecido como operador, portanto

$ACC \leftarrow ((80))$ (o valor a ser colocado no acumulador é 70)

6. (1,5) Considerando os diversos tipos de endereçamentos de instruções, descreva TODOS os mecanismos possíveis de endereçamento que permitam que um conjunto arbitrário de 128 endereços, não necessariamente contíguos, em um grande espaço de endereçamento, seja especificável em um campo de 7 bits.

Resposta:

1a. solução: seria usar endereçamento por registrador base mais deslocamento. Por exemplo, teríamos 2 bits para especificar um registrador e 5 bits para especificar um deslocamento. Poderíamos, assim, usar 4 registradores, cada um com até 32 deslocamentos possíveis, fornecendo 128 endereços diferentes.

2a. solução: endereçamento indireto. O campo de operando conteria um endereço, e neste endereço outro endereço de dados.