

Fundação CECIERJ - Vice Presidência de Educação Superior a Distância
Curso de Tecnologia em Sistemas de Computação
Disciplina: Organização de Computadores
AP3 1º semestre de 2013.

Nome –

Assinatura –

Observações:

1. Prova sem consulta e sem uso de máquina de calcular.
2. Use caneta para preencher o seu nome e assinar nas folhas de questões e nas folhas de respostas.
3. Você pode usar lápis para responder as questões.
4. Ao final da prova devolva as folhas de questões e as de respostas.
5. Todas as respostas devem ser transcritas nas folhas de respostas. As respostas nas folhas de questões não serão corrigidas.

1) (2,5) Considere uma máquina que possa endereçar 256 Mbytes de memória física, utilizando endereço referenciando byte, e que tenha a sua memória organizada em blocos de 8 bytes. Ela possui uma memória cache que pode armazenar 2 K blocos, sendo um bloco por linha. Mostre o formato da memória cache, indicando os campos necessários (tag, bloco) e o número de bits para cada campo, e o formato de um endereço da memória principal, indicando os bits que referenciam os campos da cache, para os seguintes mapeamentos:

Memória principal:

A máquina permite endereçar 256 Mbytes, como endereço referenciado a byte, temos $N = 256 \text{ Mcélulas}$

$B = \text{Total de blocos} = 256 \text{ Mbytes} / 8\text{bytes/bloco} = 32 \text{ Mblocos}$

$o = E \Rightarrow N = 2^{\text{Endere}^E} \Rightarrow 256 \text{ Mcélulas} = 2^{28} \Rightarrow E = 28 \text{ bits}$

Memória Cache

$Q = 2 \text{ K blocos (1 bloco por linha)} = 2 \text{ K linhas}$

Campos do endereço:

$\text{Tag} = B / Q = 32 \text{ Mblocos} / 2 \text{ Klinhas} = 16 \text{ K} = 14 \text{ bits}$

$\text{No. da linha} = Q = 2 \text{ K} = 11 \text{ bits}$

$\text{End da palavra} = 8 = 3 \text{ bits}$

<i>Tag = 14 bits</i>	<i>No.linha = 11bits</i>	<i>End da palavra 3 bits</i>
----------------------	--------------------------	----------------------------------

Tamanho do Endereço = 28 bits

b) Mapeamento totalmente associativo.

Memória principal:

A máquina permite endereçar 256 Mbytes, como endereço referenciado a byte, temos $N = 256 \text{ Mcélulas}$

$B = \text{Total de blocos} = 256 \text{ Mbytes} / 8\text{bytes/bloco} = 32 \text{ Mblocos}$

$o = E \Rightarrow N = 2^{\text{Endere}^E} \Rightarrow 256 \text{ Mcélulas} = 2^{28} \Rightarrow E = 28 \text{ bits}$

Memória Cache

$$Q = 2 \text{ K blocos (1 bloco por linha)} = 2 \text{ K linhas}$$

Campos do endereço:

$$\text{Tag} = B = 32 \text{ Mblocos} = 25 \text{ bits}$$

$$\text{End da palavra} = 8 = 3 \text{ bits}$$

$\text{tag} = 25 \text{ bits}$	End da palavra 3 bits
--------------------------------	---

$$\text{Tamanho do endereço} = 28 \text{ bits}$$

- 2) (2,5) Descreva os modos de endereçamento de operandos, explicando suas vantagens e desvantagens

Imediato: O campo operando contém o dado, desta forma o dado é transferido da memória juntamente com a instrução.

Vantagem: Rapidez na execução da instrução, pois não requer acesso à memória principal, apenas na busca da própria instrução.

Desvantagem. Limitação do tamanho do campo operando das instruções reduzindo o valor máximo do dado a ser manipulado. Trabalho excessivo para alteração de valores quando o programa é executado repetidamente e o conteúdo das variáveis serem diferentes em cada execução.

Direto: O campo operando da instrução contém o endereço onde se localiza o dado.

Vantagem. Flexibilidade no acesso a variáveis de valor diferente em cada execução do programa

Desvantagem. Limitação de memória a ser usada conforme o tamanho do operando.

Indireto: O campo de operando contém o endereço de uma célula, sendo o valor contido nesta célula o endereço do dado desejado.

Vantagem: Usar como “ponteiro”. Elimina o problema do modo direto de limitação do valor do endereço do dado. Manuseio de vetores (quando o modo indexado não está disponível).

Desvantagem: Muitos acesso à MP para execução, requer pelo menos 2 acessos à memória principal.

Modo indexado: consiste em que o endereço do dado é a soma do valor do campo operando (que é fixo para todos os elementos de um dado vetor) e de um valor armazenado em um dos registradores da UCP (normalmente denominado registrador índice).

Vantagem: Rapidez de execução das instruções de acesso aos dados, visto que a alteração do endereço dos elementos é realizada na própria UCP

Modo de endereçamento base mais deslocamento o endereço é obtido da soma do campo de deslocamento com o conteúdo do registrador base. Este modo de endereçamento tem como principal objetivo permitir a modificação de endereço de programas ou módulos destes, bastando para isso alterar o registrador base.

Vantagem: Reduz o tamanho das instruções e facilita o processo de relocação de programas.

- 3) (2,5) Considere uma máquina com arquitetura semelhante à arquitetura vista no curso, que apresente as seguintes especificações

Capaz de endereçar 2048 M células de memória principal. Possui 30 registradores, além do RDM (Registrador de Dados da Memória), REM (Registrador de Endereços da Memória), CI (Contador de Instrução) e RI (Registrador de Instrução). Cada instrução possui um código de operação e três operandos como mostrado abaixo, onde Op1 e Op2 identificam um dos 30 registradores e Op3 um endereço de memória. O tamanho total da instrução é 48 bits

- a) (0,2) Calcule o tamanho mínimo em bits do REM e do barramento de endereços

*O barramento da memória deverá permitir endereçar as 2048M ($N = 2^{31}$) células .
O tamanho de REM é igual ao barramento de endereços.*

$$REM = e \Rightarrow e = \log_2 N \Rightarrow e = \log_2 2^{31} \Rightarrow e = 31$$

*O barramento de endereços (igual ao REM) deverá ter **31 bits**.*

- b) (0,3) Calcule o número máximo de códigos de operação que podem existir para esta máquina.

Tamanho da instrução = 48 bits, então, $Cód.oper. + Op1 + Op2 + Op3 = 48 \text{ bits}$

*Op1 e Op2 endereçam registradores. Para 30 registradores serão necessários **5 bits** ($2^5 = 32$)*

*Op3 é um endereço de memória, sendo necessário no mínimo **31 bits**.*

$$Cód.oper = 48 \text{ bits} - 5 \text{ bits} - 5 \text{ bits} - 31 \text{ bits} = 7 \text{ bits}$$

Poderão existir $2^7 = 128$ códigos diferentes (ou instruções diferentes)

- c) (0,4) Cada acesso à memória principal acessa uma célula de memória e para obter uma instrução da memória principal necessitam-se de 3 acessos. Indique o tamanho em bits de cada célula da memória principal, o tamanho do RDM e o barramento de dados.

Se a instrução possui 48 bits, 3 acessos para obter uma instrução, e em cada acesso é transferida uma célula, conclui-se que cada célula possui 16 bits.

- d) (0,4) Calcule o tamanho de RI e CI utilizando-se os valores calculados nos itens anteriores.

O RI deverá ter o tamanho mínimo de uma instrução, sendo assim, RI terá de ter 48 bits

O CI deverá ter o tamanho mínimo para acessar toda a memória, sendo assim, o CI deverá ter 31 bits

- e) (0,2) Calcule a capacidade de armazenamento, em bits, da memória desta máquina.

Quantidade de células (N) = 2048M células

Quantidade de bits por célula (M) = 16 bits

$$Total \text{ de bits da memória } (T) = M \times N = 16 \text{ bits} \times 2048M = 2^{35} \text{ bits ou } 32 \text{ Gbits}$$

- f) (1,0) Descreva detalhadamente a execução da instrução ADDM Op1 Op2 Op3 nesta máquina. Esta instrução soma o conteúdo do registrador Op1 com o conteúdo do registrador Op2 e armazena o resultado na memória no endereço Op3.

Passo 1: A CPU copia o conteúdo do registrador Op1 para uma entrada da ULA (a)

Passo 2: A CPU copia o conteúdo do registrador Op2 para outra entrada da ULA (b)

*Passo 3: A CPU executa a soma dos valores nas entradas da ULA (a e b),
e transfere o resultado para o RDM, ($RDM \leftarrow Op1 + Op2$), e é
disponibilizado no barramento de dados*

*Passo 4: A CPU coloca no REM o valor do operando Op3 ($REM \leftarrow Op3$), e é
disponibilizado no barramento de endereço*

*Passo 5: A CPU aciona, pelo barramento de controle, o sinal de escrita em memória.
A memória armazena no endereço contido no barramento de endereços, o valor
presente no barramento de dados, concluindo: $MP(Op3) \leftarrow Op1 + Op2$*

Passo 6: CI é incrementado ($CI \leftarrow CI + 1$) para apontar para a próxima instrução a ser lida.

4. (2,5) Considere uma máquina que utiliza 32 bits para representar números em ponto fixo e em ponto flutuante.

- a) (0,7) Mostre a representação de -151,0 utilizando-se a representação ponto flutuante precisão simples IEEE 754 (1 bit de sinal, 8 bits para expoente em excesso de 127, e 23 bits para mantissa)

$$-151,0_{10} = -10010111_2 = 1,0010111 \times 2^{+7}$$

Sinal = negativo = 1

$$\text{Expoente} = +7 + 127 = 134_{10} = 10000110_2$$

$$\text{Mantissa} = ,0010111$$

Temos então: 1 10000110 0010111000000000000000

b) Para o conjunto de bits obtido no item anterior, indique o que ele representa na base 10, considerando-se as seguintes representações: (Não precisa fazer as contas, deixe-as indicadas):

$$11000011000101110000000000000000_2$$

i. (0,4) um inteiro sem sinal

$$2^{31} + 2^{30} + 2^{25} + 2^{24} + 2^{20} + 2^{18} + 2^{17} + 2^{16} = 3.273.064.448$$

ii. (0,6) um inteiro utilizando-se a representação em complemento a 2

$$-2^{31} + (2^{30} + 2^{25} + 2^{24} + 2^{20} + 2^{18} + 2^{17} + 2^{16}) = -1.021.902.848$$

c) (0,8) Qual o menor e o maior valor positivo de números expressos na notação científica normalizada que podem ser representados utilizando-se a representação em ponto flutuante, descrita no item “a”, para este computador? Os valores devem ser representados em decimal (pode deixar as contas indicadas).

$$\begin{aligned} \text{maior valor positivo: } & 0 \ 11111110 \ 11111111111111111111111111111111 = \\ & = 1,11111111111111111111111111111111 \times 2^{+127} = +3,4 \times 10^{+38} \end{aligned}$$

$$\begin{aligned} \text{menor valor positivo: } & 0 \ 00000001 \ 00000000000000000000000000000000 = \\ & = 1,00000000000000000000000000000000 \times 2^{-126} = +1,2 \times 10^{-38} \end{aligned}$$