**Câu 1**: các tín hiệu điều khiển ALU được sử dụng để

A:thực hiện 16 lệnh của ALU B: thực hiện 4 phép toán của ALU

C:thực hiện 16 phép toán của ALU D:thực hiện 15 lệnh của ARC

**Câu 2**: phát biểu nào dưới đây là **đúng**

A:ALU có cấu tạo từ 6 khối tỏng đó 4 khối thực hiện các phép toán và 2 khối thực hiện phép dịch

B: đầu ra của ALU là các tín hiệu trạng thái n,z,v và c

C:ALU được cấu tạo từ các thành phần datapatch và control section

D:ALU bao gồm khối thực hiện phép toán AND,OR và khối thực hiện phép toán dịch

**Câu 3**:những biến nào mang tính chất bền vững trong ngôn ngữ cấp cao

A: biến toàn cục và biến địa phương

B: biến địa phương

C:những biến được quản lí trong bộ nhớ

D: biến toàn cục

**Câu 4:** phát biểu nào dưới đây là sai

A: trong phương pháp liên kết thông qua dữ liệu ta sẽ nạp các đối số vào bộ nhớ trước khi gọi chương trình con

B: ta có thể sử dụng 1 trong 3 phương pháp lien kết trong quá trình thực hiên chương trình con

C: trong phương pháp lien kết thông qua thanh ghi các đối số của chương trình con được lưu trong các thanh ghi trước và sau khi thực hiện chương trình con

D:liên kết dữ liệu thông qua stack về bản chất chính là lien kết thông qua dữ liệu

**Câu 5**:số -1,0101x2-2  được biểu diễn dưới số nào dưới đây biết phương pháp biểu diễn số dấu phẩy động được quy ước bao gồm 1 bit dấu 3 bit số mũ mã thừa , 4 bit giá trị đồng thời có thực hiện dấu số 1

A:10110101 B: 10010101 C: 10100101 D: 00010101

**Câu 6** hệ truyền dữ liệu cần gửi nội dung 1010011011 theo phương pháp CRC với đa thức sinh G(x)= x4 + x3  + x dữ liệu truyền đi sẽ là :

A:10100110111011 B:10100110110111 C: 10100110111110 D: 10100110111111

**Câu 7**: các phát biểu nào sau đây phát biểu nào sai

A: tại tất cả các cấp máy tính , có thể coi máy tính được cấu thành từ các linh kiện điện tử cơ bản

B:tại cấp hợp ngữ người sử dụng tương tác với máy tính thông qua ngôn ngữ gần giống với ngôn ngữ con người

C: tại cấp chương trình ứng dụng , người sử dụng tương tác với máy tính thông qua chương trình ứng dụng

D: tại cấp ngôn ngữ bậc cao , người sử dụng chỉ cần quan tâm đến ngôn ngữ lập trình mà không cần quan tâm ở bất cứ nội dung nào của các thấp hơn của máy tính

**Câu 8**:một đĩa cứng có 12 đĩa trong đó có 2 mặt phía ngoài không sử dụng để ghi dữ liệu . mỗi mặt đĩa có 4000 track , mỗi track có 2000 sector , mỗi sector có dung lượng 512 byte .dung lượng đĩa là

A:88 GB B:88000000KB C:49152000000byte D: 19GB

**Câu 9**:số dấu phẩy động theo chuẩn IEEE 754 32 bit có số mũ được tính theo

A: mã thừa 127 B: mã thừa 128 C:mã thừa 8 D: mã thừa 4

**Câu 10**: phương pháp mã hóa dữ liệu thông dụng trên đĩa từ là

A:không phải là phương pháp trên B:Manchester và NRZ

C:NRZ D: Manchester

**Câu 11**:dữ liệu 128 bit trong máy tính ARC sẽ được sử dụng để mã hóa

A: số dấu phẩy động B : số nguyên có dấu

C: số nguyên không dấu D: số âm

**Câu 12** :khối control section bên trong CPU bản chất là

A:linh kiện điện tử B: cả phần mềm và phần cứng

C:phần mềm D: bộ điều khiển

**Câu 13**: các đặc trưng của quá trình biên dịch là

A: đặc trưng của kiểu dữ liệu

B: các chế độ địa chỉ , cấu trúc thực hiện phép toán ,phương pháp trao đổi dữ liệu

C: kiểu dữ liệu , các chế độ địa chỉ ,cấu trúc thực hiện phép toán và phương pháp trao đổi dữ liệu

D: là đặc trưng của máy tính cấp thấp sử dụng chương trình

**Câu 14** :cache có khả năng truy cập tốc độ cao vì nguyên nhân nào sau đây

A: cấu tạo đơn giản B: linh kiện có chất lượng cao

C:kết nối trực tiếp với CPU D:dung lượng nhỏ , giá thành cao

**Câu 15**:nếu hệ thống truyền tin không có phương pháp phát hiện và sửa lỗi khoảng cách hamming HD là

A: 2 B :3 C:4 D:1

**Câu 16**: khi nạp modul vào bộ nhớ trong máy tính ARC

A: loader sẽ nạp vào địa chỉ bất kì lớn hơn 2048

B: loader sẽ nạp vào địa chỉ bắt đầu 2048

C:loader sẽ nạp vào địa chỉ bắt đầu là 0

D: loader sẽ nạp vào một địa chỉ lớn hơn 2048 phụ thuộc vào kích thước chương trình chính và chương trình con

**Câu 17** quá trình thực hiện đọc bộ nhớ đối với bus đồng bộ được thực hiện

A: đưa tín hiệu địa chỉ lên ADDRESS BUS-🡪 kích hoạt MREQ và RD -🡪chờ một xung nhịp -🡪đọc dữ liệu trên DATA BUS---🡪giải phóng MERQ và RD

B: đưa tín hiệu địa chỉ lên ADDRESS BUS-🡪 kích hoạt MREQ và RD --🡪đọc dữ liệu trên DATA BUS---🡪giải phóng MERQ và RD

C: đưa tín hiệu địa chỉ lên ADDRESS BUS-🡪 kích hoạt MREQ và RD -🡪chờ một xung nhịp---🡪giải phóng MERQ và RD

D: đưa tín hiệu địa chỉ lên ADDRESS BUS-🡪 kích hoạt MREQ và RD-🡪kích hoạt MSYN-🡪 đợi tín hiệu SSYN-🡪 đọc dữ liệu trên DATA BUS---🡪giải phóng MERQ , RD và MSYN

**Câu 18**:phát biểu nào sau đây là đúng : để đồng bộ hoạt động ta cần ….

A:có thể sử dụng D flip flop làm thanh ghi

B:sử dụng các xung nhịp clock

C:sử dụng sườn xung nhịp clock

D:sử dụng master-slave D flip flop kích hoạt theo sườn làm các thanh ghi

**Câu 19**:với hệ thống máy tính sử dụng 20 bit địa chỉ , độ rộng dữ liệu là 4 byte , địa chỉ lớn nhất và nhỏ nhất mà CPU đưa ra là

A: 0 và 220-2 B:0 và 220-1 C:0 và 220-4 D:0 và 220

**Câu 20**:về mặt nguyên lí , 1 cell DRAM là

A:1 tụ C và 1 transistor B: 1 D flip flop và 1 mạch điều khiển

C:1 D flip flop D: 1 tụ C và 1 mạch điều khiển

**Câu 21**:hệ truyền dữ liệu cần gửi nội dung 1011100011 theo phương pháp CRC với đa thức sinh G(x)=x4+x+1 dữ liệu truyền đi sẽ là

A: 10111000110111 B: 10111000111011 C: 10111000111010 D: 10111000110011

**Câu 22**: nhiệm vụ của chương trình linking loader là

A:nạp chương trình vào bộ nhớ , quản lí các modul

B:nạp chương trình chính và các modul vào bộ nhớ

C:đánh lại địa chỉ của các lệnh trong toàn bộ chương trình và nạp vào bộ nhớ

D: đánh lại địa chỉ của các lệnh trong chương trình và nạp vào bộ nhớ

**Câu 23**:quá trình thực hiện một lệnh trong vi xử lí được thực hiện thông qua

A:5 bước B: 3 bước C: 6 bước D: 4 bước

**Câu 24**: hệ thống máy tính sử dụng thông qua 32 bit địa chỉ với độ rộng dữ liệu là 32 bit chế độ lưu trữ là big modul , giá trị địa chỉ lớn nhất mà máy tính truy cập là

A: 232-1 B: 232-2 C:232-4 D:232-3

**Câu 25** :macro là

A: thủ tục B: chương trình con dạng hàm function

C:một dạng chương trình con và thủ tục D:là tất cả các thành phần trên

**Câu 26**:với một số bit xác định , số lượng số nguyên mà ta có thể biểu diễn

A:số lượng số biểu diễn theo số bù 2 bằng số lượng số nguyên không dấu

B:số lượng số mã hóa theo trọng số lớn nhất làm bit dấu bằng số lượng số bù 2

C: số lượng số biểu diễn theo mã bù 1 bằng số lượng số biểu diễn theo mã bù 2

D:số lượng số bù 1 bằng số lượng số mã thừa

**Câu 27**:phát biểu nào sau đây là đúng

A:biên dịch và thông dịch là quá trình tạo ra một chương trình được viết bằng ngôn ngữ mà máy tính có thể hiểu được

B:biên dịch là quá trình chuyển 1 chương trình được viết từ ngôn ngữ cấp cao sang ngôn ngữ mà máy tính có thể hiểu được

C:biên dịch là quá trình vừa chuyển được chương trình được viết từ ngôn ngữ cấp cao sang ngôn ngữ mà máy tính có thể hiểu được và thực hiện luôn từng lệnh

D:biên dịch và thông dịch là quá trình tạo ra ngôn ngữ máy

**Câu 28**:các bước thực hiện quá trình biên dịch là :

A:phân tích tên biến , phân tích ngôn từ, phân tích cú pháp ,tạo mã , quản lí biến và thanh ghi , tối ưu

B:phân tích ngôn từ , phân tích cú pháp , phân tích tên biến ,phân tích mạng dữ liệu ,tạo mã , quản lí biến và thanh ghi , tối ưu

C:phân tích ngôn từ , phân tích cú pháp , phân tích dạng dữ liệu , tạo mã

D:phân tích cú pháp , phân tên biến , phân tích dữ liệu , tạo mã

**Câu 29:**thực hiện phép chia 2 số Q =1010 và và M=00101 giá trị thanh ghi A và Q sau phép tính thứ 2 là

A:00000 0010 B:0010 1000 C:00010 1000 D:00001 0100

**Câu 30:**phát biểu nào sau đây là **đúng**

A:bẫy và ngắt dung để bảo vệ máy tính

B:bẫy và ngắt có khi dung để trao đổi dữ liệu với thiết bị ngoại vi

C: bẫy và ngắt tác động theo cả tín hiệu điện và phần mềm

D:bẫy và ngắt có mức ưu tiên cao nhất

**Câu 31**:trường op2 trong cấu trúc branch có giá trị là

A:101 B:010 C:011 D:100

**Câu 32** :quá trình thực hiện đọc bộ nhớ đối với bus đồng bộ được thực hiện

A: đưa tín hiệu địa chỉ lên ADDRESS BUS-🡪 kích hoạt MREQ và RD -🡪chờ một xung nhịp -🡪đọc dữ liệu trên DATA BUS---🡪giải phóng MERQ và RD

B: đưa tín hiệu địa chỉ lên ADDRESS BUS-🡪 kích hoạt MREQ và RD --🡪đọc dữ liệu trên DATA BUS---🡪giải phóng MERQ và RD

C: đưa tín hiệu địa chỉ lên ADDRESS BUS-🡪 kích hoạt MREQ và RD -🡪chờ một xung nhịp---🡪giải phóng MERQ và RD

D: đưa tín hiệu địa chỉ lên ADDRESS BUS-🡪 kích hoạt MREQ và RD-🡪kích hoạt MSYN-🡪 đợi tín hiệu SSYN-🡪 đọc dữ liệu trên DATA BUS---🡪giải phóng MERQ , RD và MSYN

**Câu 33**: thực hiện phép nhân giữu 2 số M=011.1(3.5) và Q=001.1(1.5). giá trị của 2 thanh ghi A và Q sau bước tính thứ 3 là

A:0101 0100 B:0001 0101 C:0010 1010 D : 0011 1001

**Câu 34** : trong mạch nhân 2 số dấu phẩy động , bit dấu của kết quả sẽ được tạo thành từ

A: phép OR của 2 bit dấu của 2 toán hạng B: phép NAND của 2 bit dấu của 2 toán hạng

C:phép AND của 2 bit dấu của 2 toán hạng D: phép XOR của 2 bit dấu của 2 toán hạng

**Câu 35:** dữ liệu trong máy tính được lưu trữ dưới dạng

A:số bát phân – cơ số 8 B: số thập lục phân- cơ số 16

C:mã nhị phân C: số nhị phân

**Câu 36:** với mạch chia 2 sô 16 bit bằng phần cứng hệ thống sẽ sử dụng

A: mạch cộng 16 bit B: mạch cộng/ trừ 17 bit

C:mạch cộng/trừ 16 bit D: mạch cộng 17 bit

**Câu 37**:để điều khiển nguồn dữ liệu đi từ C bus lên thanh ghi đệm %temp3, tín hiệu đi vào C decoder và

A: trường C trong thanh ghi MIR là 100100 và trương C mux =1

B: trường rd trong thanh ghi %ir=36 và C mux=1

C: : trường C trong thanh ghi MIR là 100100 và trương C mux =0

D: trường rd trong thanh ghi %ir=36 và C mux=0

**Câu 38**: thực hiện phép nhân 2 số 4 bit giữa M=10 và Q=5 giá trị 2 thanh ghi A và Q sau bước tính thứ 3 là

A:0110 0100 B: 0010 1001 C:0011 0010 D: 0101 0010

**Câu 39**: dữ liệu trong các ô nhớ trong bộ nhớ máy tính có bit MSB lưu ở ô nhớ có địa chỉ thấp hơn là

A: little endian B: không thực hiện như vậy

C:không là 3 lựa chọn trên C:big endian

**Câu 40**:để nạp nội dung 0A49h vào thanh ghi %r2 ta sẽ sử dụng lệnh

A: sethi 0A49h, %r2 và sr1%r2,10,%r2 B:sethi 0x0A49h, %r2 và sr1%r2,10,%r2

C:mov %r2, 0A49h D:sethi %r2, 0A49h

**Câu 41**:để truy xuất ô nhớ ta cần thực hiện

A: làm tươi các ô nhớ B:giải mã 2 bước

C:giải mã 1 bước D: giải mã 1 bước hoặc giải mã 2 bước

**Câu 42** :số nào dưới đây là số dấu phẩy tĩnh

A: cả 2 số trên đều đúng B: 2,19

C: cả 2 số trên đều sai D: 14,7

**Câu 43**:hệ thống máy tính có tín hiệu địa chỉ là 13 đường , về lí thuyết dung lượng bộ nhớ ảo sẽ là

A: 214x8 bit B:218x8 bit c: vô hạn D 213x8 bit

**Câu 44:** chuỗi số nào dưới đây biểu diễn số (-102)10  dưới dạng số bù 9

A:1001100010010111 B: cả 3 mã còn lại C:1001000100000010 D:1001100010011000

**Câu 45** một lệnh tối thiểu của hợp ngữ bao gồm :

A:nhãn + lệnh + các toán hạng B:lệnh + các toán hạng

C:lệnh + lời chú giải D:nhãn + lệnh + các toán hạng + lời chú giải

**Câu 46**: mức điện áp thể hiện mức logic 0 trong chuẩn RS232 là

A: từ -3 đến -15 V B: từ -3 đến -25 V C: từ 0 đến 1,5 V D:từ 3 đến 15 V

**Câu 47**:quá trình assembly được thực hiện thông qua

A : 4 bước B: 2 bước C: 6 bước D: 3 bước

**Câu 48**:để truyền tín hiệu ‘4’ =011 0100 với phương pháp phát hiện lỗi single bit kiểm tra chẵn chuỗi dữ liệu cần truyền đi là

A:01100101001 B:01110101001 C:01100100001 D:01100101010

**Câu 49**:chuẩn mini USB sử dụng số chân tín hiệu là

A: 6 chân tín hiệu B: 4 chân tín hiệu C: 5 chân tín hiệu D: 7 chân tín hiệu

**Câu 50:**để nạp giá trị 11F72Dh vào 22 bit cao của thanh ghi %r4, mã lệnh của máy tính ARC là

A:0000 1001 0001 0001 1111 0111 0010 1101

B:0000 1001 0010 0001 1111 0111 0010 1101

C:0000 0101 0001 1111 0111 0010 1101

D: không phải các giá trị trên

**Câu 51**:trong quá trình biên dịch ta phải thực hiện lien kết chương trình bởi vì

A: thông tin ISA khác nhau

B: môi trường lập trình của các modul là khác nhau

C:ngôn ngữ lập trình và thư viện lập trình khác nhau

D: tất cả các ý kiến trên

**Câu 52:**Số (-27)10 được biểu diễn dưới số nào dưới đây

A: 10011011 B:11100100 C:cả 3 chuỗi trên D:11100101

**Câu 53**: bộ nhớ máy tính được định nghĩa là

A:các thanh ghi RAM, ROM B: cache, RAM,ROM ,ổ đĩa

C:thanh ghi , cache , ổ đĩa , RAM D: các thành phần lưu trữ được các giá trị logic

**Câu 54**: để thực hiện phép nhân số có dấu ta phải

A:mở rộng bit dấu số âm rồi thực hiên phép nhân

B:không có mạch nhân nào thực hiên được

C:mở rộng bit cả 2 số âm và dương rồi thực hiện phép nhân

D:thực hiện phép nhân bình thường

**Câu 55**:bộ nhớ nào cần được thực hiện làm tươi

A:DRAM B:ROM C:SRAM D:RAM

**Câu 56** : các thanh ghi được cấu tạo từ

A:các D flip flop B:các master-slave D flip flop

C: các master-slave D flip flop và các bộ đếm D:master flip flop

**Câu 57**:số 1011 1111 0111 0000 0000 0000 0000 0000 biểu diễn số dấu phẩy động nào dưới đây biết cấu trúc của số dấu phẩy động gồm 1 bit dấu , 7 bit số mũ mã thừa 64 , 24 bit giá trị đồng thời có thực hiện dấu số

A:không phải 2 số trên B: là 2 số trên C:-1,0111x2-1 D:-0,71875

**Câu 58**:khối control section điều khiển bằng phần mềm gồm

A:thanh ghi MIR, control store, hệ thống bộ đếm và bộ điều khiển rẽ nhánh và ALU

B: thanh ghi MIR, control store, hệ thống bộ đếm , bộ điều khiển rẽ nhánh và khối thanh ghi đa năng

C: thanh ghi MIR, control store, hệ thống bộ đếm , bộ điều khiển rẽ nhánh , khối thanh ghi đa năng và các khối giải mã

D: thanh ghi MIR, control store, hệ thống bộ đếm và bộ điều khiển rẽ nhánh

**Câu 59**:số lưu trữ trong cấu trúc dữ liệu tagged word 32 bit là

A:sử dụng 31 bit lưu dữ liệu B: sử dụng 30 bit MSB lưu dữ liệu

C:sử dụng 32 bit lưu dữ liệu D:sử dụng 30 bit LSB lưu dữ liệu

**Câu 60**:hãy cho biết lệnh 1000 1101 0011 0001 1010 0000 0000 1010 làm nhiệm vụ gì

A:cộng %r6 với ô nhớ có địa chỉ là 10 và lưu kết quả vào %r6

B:dịch trái %r6 một khoảng bằng nội dung ô nhớ địa chỉ là 10

C:dịch trái 10 thanh ghi % r6 trả kết quả vào %r6

D:cộng %r10 với %r6, trả kết quả vào %r6