

西安交通大学 2001 年攻读硕士学位研究生入学考试试题

考试科目: 计算机组成原理 考试时间: 1月14日下午 科目编号: 425

一、多选一填空 (20 分)

1. 某定点机器字长为 32 位, 其中 1 位符号位, 31 位表示尾数。若用定点小数补码表示, 则最小负小数为_____。

- A. $-(1-2^{-31})$; B. $-(2^{31}-1)$;
C. -1 ; D. $-(1-2^{-32})$ 。

2. 浮点数格式如下: 1 位阶符, 6 位阶码, 1 位数符, 8 位尾数。若阶码用移码, 尾数用补码表示, 则浮点数所能表示数的范围是_____。

- A. $-2^{63} \sim (1-2^{-8}) \times 2^{63}$; B. $-2^{64} \sim (1-2^{-7}) \times 2^{64}$;
C. $-(1-2^{-8}) \times 2^{63} \sim 2^{63}$; D. $-(1-2^{-7}) \times 2^{64} \sim (1-2^{-8}) \times 2^{63}$ 。

3. 四片 74181 ALU 和一片 74182 CLA 器件相配合, 具有如下进位传递功能_____。

- A. 行波进位;
B. 组内先行进位, 组间行波进位;
C. 组内行波进位, 组间先行进位;
D. 组内先行进位, 组间先行进位。

4. 某计算机的字长是 32 位, 它的存储器容量是 1GB。若按字编址, 那么它的寻址范围是_____。

- A. 0~1GB; B. 0~512M;
C. 0~4GB; D. 0~1G。

5. 相联存储器是按_____进行寻址的存储器。

- A. 地址指定方式; B. 堆栈存储方式;
C. 内容指定方式; D. 地址指定与堆栈存储方式相结合。

6. 常用的虚拟存储系统由_____两级存储器组成, 其中辅存是大容量的磁表面存储器。

- A. 主存—辅存; B. 快存—辅存;
C. 快存—主存; D. 通用寄存器—主存。

7. 堆栈寻址方式中, 设 A 为累加器, SP 为堆栈指示器, M_{SP} 为 SP 指示的栈顶单元。如果进栈操作的动作是: $(A) \rightarrow M_{SP}, (SP) - 1 \rightarrow SP$, 那么出栈操作的动作应为_____。

- A. $(M_{SP}) \rightarrow A, (SP) + 1 \rightarrow SP$;
B. $(SP) + 1 \rightarrow SP, (M_{SP}) \rightarrow A$;
C. $(SP) - 1 \rightarrow SP, (M_{SP}) \rightarrow A$;
D. $(M_{SP}) \rightarrow A, (SP) - 1 \rightarrow SP$ 。

8. 用 PLA 器件设计的操作控制器称为 PLA 控制器。从技术实现的途径来说, PLA 控制器是一种_____。

- A. 用存储逻辑技术设计的控制器;
B. 用组合逻辑技术设计的控制器;
C. 用微程序技术设计的控制器;
D. 用组合逻辑技术和存储逻辑技术设计的控制器。

9. 采用 DMA 方式传送数据时, 每传送一个数据就要占用_____的时间。

- A. 一个指令周期; B. 一个机器周期;
C. 一个存储周期; D. 一个总线周期。

10. 冯·诺依曼 (Von Neumann) 机工作方式的基本特点是_____。

- A. 多指令流单数据流; B. 按地址访问并顺序执行指令;
C. 堆栈操作; D. 存储器按内容选择地址。

二、(10 分) 试用 SN74181 和 SN74182 集成电路芯片组成一个多级全先行进位的 28 位 ALU (负逻辑):

- 画出其最简逻辑结构图, 其中与进位无关的引脚可省;
- 设最低位输入为 A0、B0, 最低位进位输入为 C0, 请写出 C24、C16 用 P、G 函数表示的原理性进位逻辑表达式。

三、(10 分) CPU 有 16 个寄存器; 一个 ALU 有 16 种逻辑功能和 16 种算术功能, 由一个控制信号 M 指定功能类型; 一个移位器有 8 种操作; 所有这些组件都与一个 CPU 内部单总线相接。微指令格式中控制字段部分为这些组件所需微命令留了 16 位编码位, 并假定每次操作都要用到这些组件。请设计这部分控制字段编码格式。

第 2 页在背面

四、(10分) 假定有两种 SRAM 芯片：1K×4 位 8 片，4K×1 位 4 片，芯片具有地址输入、数据输入/输出、片选输入、读/写控制 4 种逻辑引脚，CPU 送来的控制信号为 R/W (读/写)、MREQ (访存)，试用这些芯片构成 4K×12 位存储器，画出组成逻辑图，并与 CPU 连接。

五、(10分) 假定一个磁盘系统的参数如下：

t_s = 最大找道时间； r = 旋转速度，单位：转/秒；

n = 每扇区的位数； N = 磁道的容量，单位：位；

t_a = 访问一个扇区的平均时间；

忽略磁盘控制电路延迟，并假设数据传输速率足够高，试写出表示 t_a 的公式。

六、(10分) 某机指令系统中，7 条指令有两个 15 位地址和一个 3 位寄存器地址；500 条指令有一个 15 位地址和一个 3 位寄存器地址；50 条指令没有地址和寄存器号，假定指令长 36 位，采用变长操作码技术设计该指令系统格式。

七、(10分) 假设某计算机系统中有 A、B、C、D 四个中断源，它们的中断优先级从高到低依次是 1、2、3、4。若这四级中断同时都发出中断请求，但要求中断处理完成顺序为 C、D、A、B。请设计各级处理程序的中断级屏蔽值，并画出进入各中断处理程序的过程示意图。

八、(10分) 一个具有 64 个用户的虚拟存储器，采用页式管理，每页 4K 字节。每个用户最多占用 1024 个页面，主存容量 64K 字节。

1. 写出多用户虚地址格式和主存地址，并标出各字段的长度。
2. 快表的字长为多少位？分几个字段？各字段分别为多少位？
3. 慢表的容量是多少存储字？每个存储字有多少位？
4. 画出多用户经快慢表变换为主存地址的逻辑示意图。

九、(10分) 设计计算机的操作过程分为取指令、译码、取操作数和执行 4 个流水段，各段的执行时间分别是 $2\Delta t$ ， $1\Delta t$ ， $2\Delta t$ ， $3\Delta t$ 。请画出执行 3 条指令时的时空图。