Universidade Federal De Campina Grande Departamento De Engenharia Elétrica Laboratório De Arquitetura De Sistemas Digitais – LASD Prof. Rafael B. C. Lima



Aluno:	
Matrícula:	Data:

Sprint 10 - Novas funcionalidades - Processador RISC-V

Descrição geral do problema: Nessa sprint final, cada aluno deverá criar novas funcionalidades para seu processador RISC-V e utiliza-lo em uma aplicação prática. A criatividade será extremamente valorizada!

Requisitos mínimos:

- 1. Acrescente, no mínimo, 3 novos componentes de hardware no circuito do seu processador.
 - Seguem alguns exemplos para inspiração:
 - i. Suporte a novas instruções: JAL, JR, ANDi, Ori, BNE, NOR, SRL;
 - ii. Suporte a interrupções;
 - iii. Novos periféricos: outras GPIO paralelas, Timers/counters, RS232, PS/2, Ethernet, IrDA, I2C, SPI (ver datasheet da placa);
 - iv. Expansão do número de registradores;
 - v. Aumento da largura dos barramentos;
 - vi. Expansão da capacidade das memórias de dados e instruções;
 - vii. Arquitetura multiciclo ou com pipeline;
 - viii. etc...
 - Documente as novas funcionalidades no formato de um help
- 2. Projete uma aplicação prática, com potencial de uso real, baseada no seu novo processador RISC-V melhorado. Seja criativo.
 - Documente o seu projeto;
 - Implemente seu código com o máximo possível de boas práticas. Desacoplamento, otimização de recursos, reuso, etc;
 - Crie uma conta no GitHub e faça o upload do seu projeto;
 - Grave um vídeo de até 5 minutos explicando as novas funcionalidades, descrevendo o código e realizando uma demonstração de funcionamento. A demonstração pode ser totalmente simulada, de modo que você possa fazer tudo em casa. Caso deseje testar na placa, poderá fazê-lo nos horários de atendimento. Pode utilizar o próprio Quartus ou qualquer outra ferramenta de simulação, como o https://www.edaplayground.com/.
 - Compacte todos os arquivos do seu projeto e submeta no Classroom até o deadline.