



Aula 1 - Lógica programável

Introdução FPGA

Rafael Corsi Ferrão - IMT

`rafael.corsi@maua.br`
`http://www.maua.br`

6 de outubro de 2014

Introdução FPGA

O que é FPGA ?

Aplicações

História

FPGA - Arquitetura interna

Visão Geral

CLB

Matriz de roteamento

Memory-Blocks

IO-Blocks

IO Blocs

Sinais Globais

Revisão

1 Introdução FPGA

- O que é FPGA ?
- Aplicações

2 História

3 FPGA - Arquitetura interna

- Visão Geral
- CLB
- Matriz de roteamento
- Memory-Blocks
- IO-Blocks
- IO Blocs
- Sinais Globais
- Revisão

Introdução FPGA

O que é FPGA ?

Aplicações

História

FPGA - Arquitetura interna

Visão Geral

CLB

Matriz de roteamento

Memory-Blocks

IO-Blocks

IO Blocs

Sinais Globais

Revisão

1 Introdução FPGA

- O que é FPGA ?
- Aplicações

2 História

3 FPGA - Arquitetura interna

- Visão Geral
- CLB
- Matriz de roteamento
- Memory-Blocks
- IO-Blocks
- IO Blocs
- Sinais Globais
- Revisão

O que é FPGA ?

Field-programmable gate array

Introdução FPGA

O que é FPGA ?

Aplicações

História

FPGA - Arquitetura interna

Visão Geral

CLB

Matriz de roteamento

Memory-Blocks

IO-Blocks

IO Blocs

Sinais Globais

Revisão

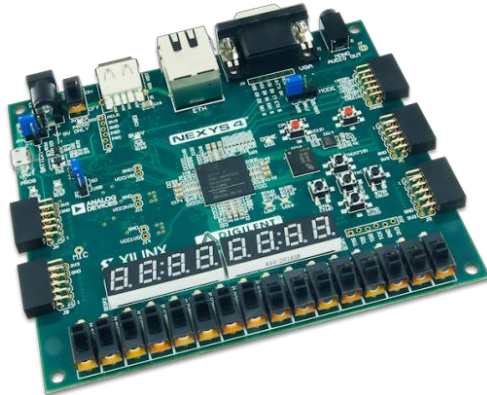


Figura : Nexys 4

Não é um processador !

Introdução FPGA

O que é FPGA ?

Aplicações

História

FPGA - Arquitetura interna

Visão Geral

CLB

Matriz de roteamento

Memory-Blocks

IO-Blocks

IO Blocs

Sinais Globais

Revisão

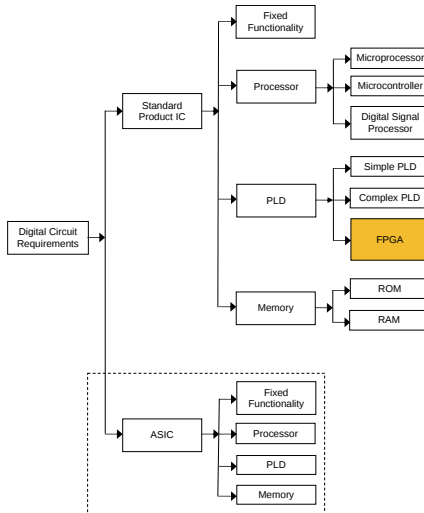


Figura : (2008) *Digital Systems Design with FPGAs and CPLDs* - pg. 41

Introdução FPGA

O que é FPGA ?

Aplicações

História

FPGA - Arquitetura interna

Visão Geral

CLB

Matriz de roteamento

Memory-Blocks

IO-Blocks

IO Blocs

Sinais Globais

Revisão

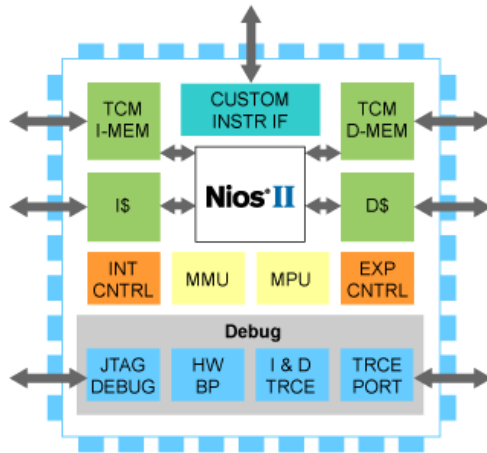


Figura : Nios Altera

Introdução FPGA

O que é FPGA ?

Aplicações

História

FPGA - Arquitetura interna

Visão Geral

CLB

Matriz de roteamento

Memory-Blocks

IO-Blocks

IO Blocks

Sinais Globais

Revisão

Então o que é ?

Introdução FPGA

O que é FPGA ?

Aplicações

História

FPGA - Arquitetura interna

Visão Geral

CLB

Matriz de roteamento

Memory-Blocks

IO-Blocks

IO Blocs

Sinais Globais

Revisão

- é um dispositivo realmente capaz de executar processos em paralelo
- é um hardware altamente configurável
- o mais próximo de ASIC que podemos chegar

Introdução FPGA

O que é FPGA ?

Aplicações

História

FPGA - Arquitetura interna

Visão Geral

CLB

Matriz de roteamento

Memory-Blocks

IO-Blocks

IO Blocs

Sinais Globais

Revisão

- Militar
- Aeroespacial
- Médica
- Comunicação (roteadores/ modems)

Introdução FPGA

O que é FPGA ?

Aplicações

História

FPGA - Arquitetura interna

Visão Geral

CLB

Matriz de roteamento

Memory-Blocks

IO-Blocks

IO Blocs

Sinais Globais

Revisão

- Imageamento
- Criptografia
- Modulação
- Processamento de dados
- Internet
- Protocolos de alta velocidade

Introdução FPGA

O que é FPGA ?

Aplicações

História

FPGA - Arquitetura interna

Visão Geral

CLB

Matriz de roteamento

Memory-Blocks

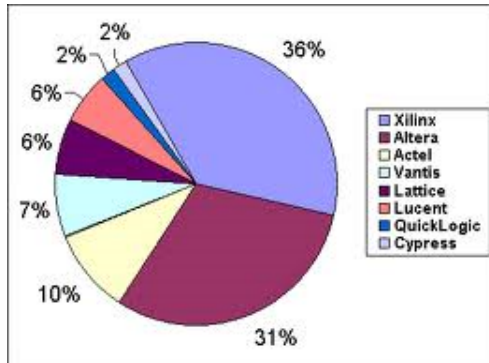
IO-Blocks

IO Blocs

Sinais Globais

Revisão

O mercado de FPGA gira em torno de \$20 bilhões de dolares por ano, sendo os principais fabricantes:



Introdução FPGA

O que é FPGA ?

Aplicações

História

FPGA - Arquitetura interna

Visão Geral

CLB

Matriz de roteamento

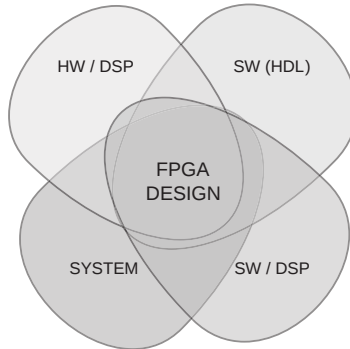
Memory-Blocks

IO-Blocks

IO Blocs

Sinais Globais

Revisão



Introdução FPGA

O que é FPGA ?

Aplicações

História

FPGA - Arquitetura interna

Visão Geral

CLB

Matriz de roteamento

Memory-Blocks

IO-Blocks

IO Blocs

Sinais Globais

Revisão

1 Introdução FPGA

- O que é FPGA ?
- Aplicações

2 História

3 FPGA - Arquitetura interna

- Visão Geral
- CLB
- Matriz de roteamento
- Memory-Blocks
- IO-Blocks
- IO Blocs
- Sinais Globais
- Revisão

Introdução FPGA

O que é FPGA ?

Aplicações

História

FPGA - Arquitetura interna

Visão Geral

CLB

Matriz de roteamento

Memory-Blocks

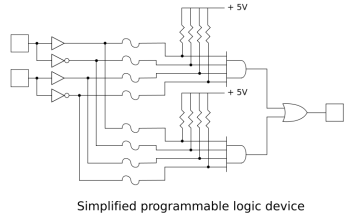
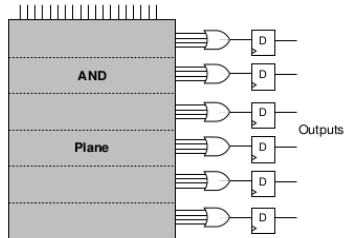
IO-Blocks

IO Blocs

Sinais Globais

Revisão

- Introduzido em 1970 pela Philips.



Introdução FPGA

O que é FPGA ?

Aplicações

História

FPGA - Arquitetura interna

Visão Geral

CLB

Matriz de roteamento

Memory-Blocks

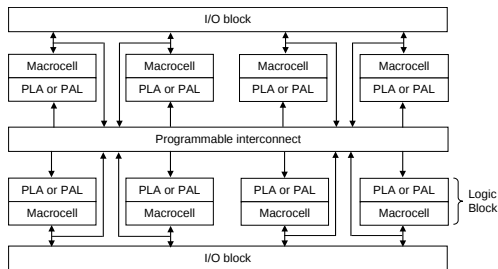
IO-Blocks

IO Blocs

Sinais Globais

Revisão

Que é um conjunto de PLDs interconectado por uma matriz de roteamento.



Introdução FPGA

O que é FPGA ?

Aplicações

História

FPGA - Arquitetura interna

Visão Geral

CLB

Matriz de roteamento

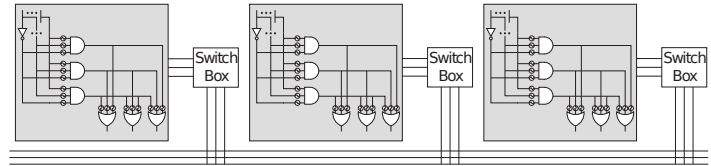
Memory-Blocks

IO-Blocks

IO Blocs

Sinais Globais

Revisão



Introdução FPGA

O que é FPGA ?

Aplicações

História

FPGA - Arquitetura interna

Visão Geral

CLB

Matriz de roteamento

Memory-Blocks

IO-Blocks

IO Blocs

Sinais Globais

Revisão

1 Introdução FPGA

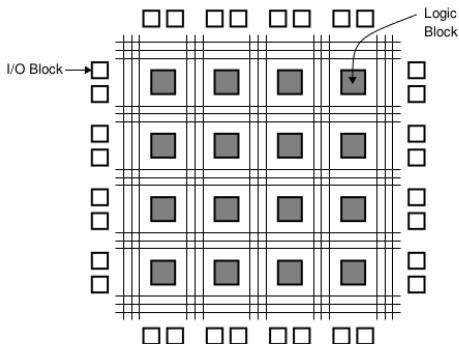
- O que é FPGA ?
- Aplicações

2 História

3 FPGA - Arquitetura interna

- Visão Geral
- CLB
- Matriz de roteamento
- Memory-Blocks
- IO-Blocks
- IO Blocs
- Sinais Globais
- Revisão

Uma arquitetura similar porém com blocos lógicos (diferente de PLDs) e alocado de forma mais distribuído na pastilha. O que permite a implementação de uma gama maior de lógicas.



Introdução FPGA

O que é FPGA ?

Aplicações

História

FPGA - Arquitetura interna

Visão Geral

CLB

Matriz de roteamento

Memory-Blocks

IO-Blocks

IO Blocs

Sinais Globais

Revisão

Introdução FPGA

O que é FPGA ?

Aplicações

História

FPGA - Arquitetura interna

Visão Geral

CLB

Matriz de roteamento

Memory-Blocks

IO-Blocks

IO Blocs

Sinais Globais

Revisão

Os principais blocos internos de uma FPGA são:

- Logic-Blocks
- Switch Matrix
- Memory-Blocks
- IO-Blocks
- Sinais globais

Introdução FPGA

O que é FPGA ?

Aplicações

História

FPGA - Arquitetura interna

Visão Geral

CLB

Matriz de roteamento

Memory-Blocks

IO-Blocks

IO Blocs

Sinais Globais

Revisão

O CLBs é a unidade mais básica da FPGA, cada fabricante utiliza um nome diferente para os CLBs:

- logic cell, slice, macrocell e logic element

Introdução FPGA

O que é FPGA ?

Aplicações

História

FPGA - Arquitetura interna

Visão Geral

CLB

Matriz de roteamento

Memory-Blocks

IO-Blocks

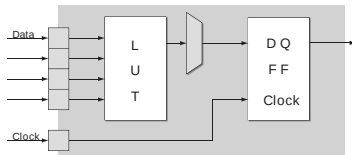
IO Blocs

Sinais Globais

Revisão

Cada CLB possui internamente

- LUT - Look-Up-Table
- Multiplexadores
- Flip-Flops
- Somador



- A estrutura interna do CLB é dependente do fabricante e família da FPGA utilizada.

Introdução FPGA

O que é FPGA ?

Aplicações

História

FPGA - Arquitetura interna

Visão Geral

CLB

Matriz de roteamento

Memory-Blocks

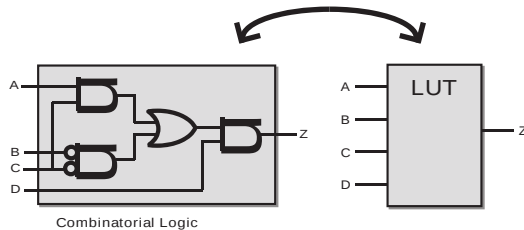
IO-Blocks

IO Blocs

Sinais Globais

Revisão

- Implementa-se utilizando uma memória qualquer tabela verdade
- as entradas atuam como endereço para acessar a resposta que está salvo na memória
- Exemplo: $[(A.C) + (B.C)].D = z$



D	C	B	A	Z
0	0	0	0	0
0	0	0	1	0
0	0	1	0	0
•	•	•	•	•
1	0	0	1	1
1	0	1	0	0
1	0	1	1	0
1	1	0	0	0
1	1	0	1	1
1	1	1	0	0
1	1	1	1	1

Introdução FPGA

O que é FPGA ?

Aplicações

História

FPGA - Arquitetura interna

Visão Geral

CLB

Matriz de roteamento

Memory-Blocks

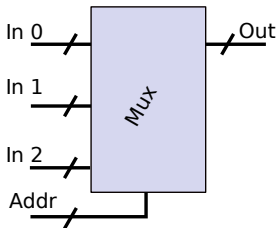
IO-Blocks

IO Blocs

Sinais Globais

Revisão

- Sistema digital ou analógico que escolhe dentre um entrada uma única saída



in 1	in 2	in2	Addr	ou
D1	D2	D3	0x00	D1
D1	D2	D3	0x01	D2
...				

Introdução FPGA

O que é FPGA ?

Aplicações

História

FPGA - Arquitetura interna

Visão Geral

CLB

Matriz de roteamento

Memory-Blocks

IO-Blocks

IO Blocs

Sinais Globais

Revisão

- O flip-flop é um dos elementos mais básicos de memória
- é um elemento síncrono, ou seja, necessita de um clock
- os mais utilizados em CLB é o tipo Q

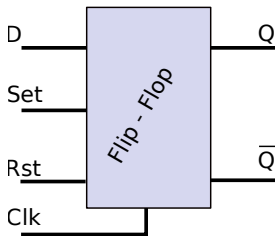


Tabela verdade Flip flop
tipo D

$\bar{S}et$	$\bar{R}st$	D	Clk	Q	\bar{Q}
0	1	-	-	1	0
1	0	-	-	0	1
0	0	-	-	-	-
1	1	1	LH	1	0
1	1	0	LH	0	1

Introdução FPGA

O que é FPGA ?

Aplicações

História

FPGA - Arquitetura interna

Visão Geral

CLB

Matriz de roteamento

Memory-Blocks

IO-Blocks

IO Blocs

Sinais Globais

Revisão

- Unidade capaz de executar soma
- o tamanho dos dados a serem somados dependem da família da FPGA
- o carry é compartilhado para outros CLBs

Introdução FPGA

O que é FPGA ?

Aplicações

História

FPGA - Arquitetura interna

Visão Geral

CLB

Matriz de roteamento

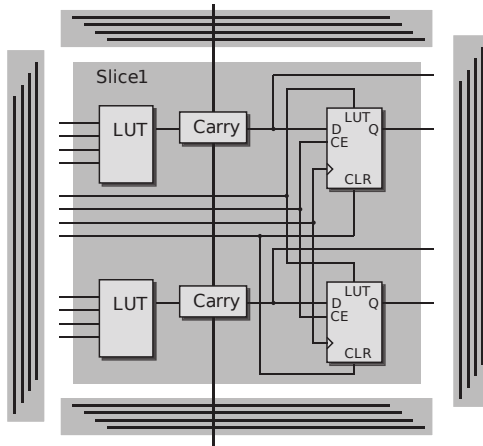
Memory-Blocks

IO-Blocks

IO Blocs

Sinais Globais

Revisão



Exemplo CLB - Altera Stratix 4

Introdução FPGA

O que é FPGA ?

Aplicações

História

FPGA - Arquitetura interna

Visão Geral

CLB

Matriz de roteamento

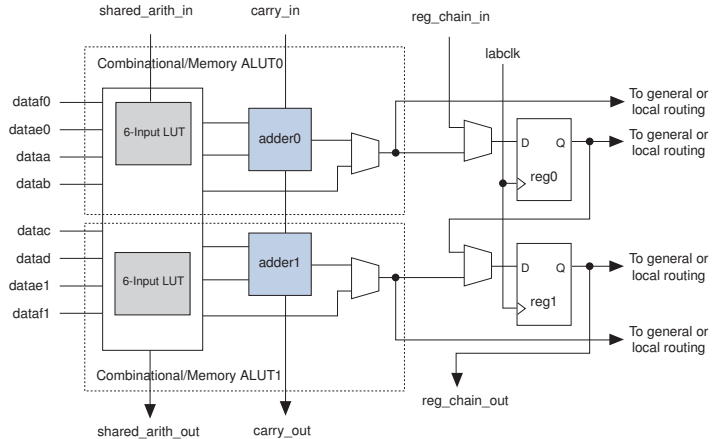
Memory-Blocks

IO-Blocks

IO Blocs

Sinais Globais

Revisão



Introdução FPGA

O que é FPGA ?

Aplicações

História

FPGA - Arquitetura interna

Visão Geral

CLB

Matriz de roteamento

Memory-Blocks

IO-Blocks

IO Blocs

Sinais Globais

Revisão

- A matriz de roteamento é responsável por interligar os CLB
- São programadas na inicialização e não podem mudar durante operação
 - Nova tecnologia chamada de *Partial reconfiguration* permite a reprogramação em operação.
- é análogo ao roteamento de um PCB

Introdução FPGA

O que é FPGA ?

Aplicações

História

FPGA - Arquitetura interna

Visão Geral

CLB

Matriz de roteamento

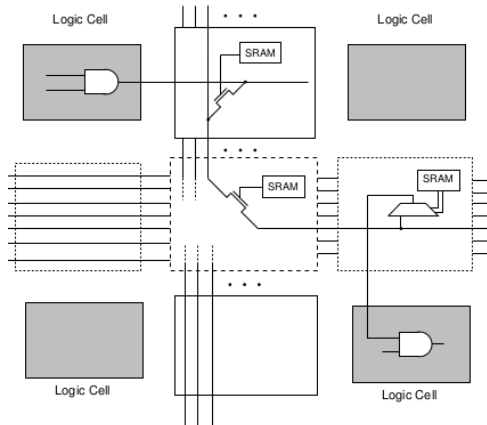
Memory-Blocks

IO-Blocks

IO Blocs

Sinais Globais

Revisão



Introdução FPGA

O que é FPGA ?

Aplicações

História

FPGA - Arquitetura interna

Visão Geral

CLB

Matriz de roteamento

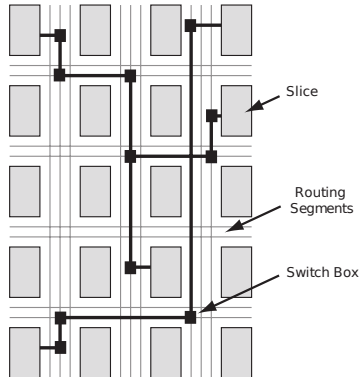
Memory-Blocks

IO-Blocks

IO Blocs

Sinais Globais

Revisão



Introdução FPGA

O que é FPGA ?

Aplicações

História

FPGA - Arquitetura interna

Visão Geral

CLB

Matriz de roteamento

Memory-Blocks

IO-Blocks

IO Blocs

Sinais Globais

Revisão

- São blocos de memória compartilhada na FPGA
nota: é possível também implementar o chamado memória distribuída, onde utiliza-se de FF no lugar de blocos dedicados
- do tipo RAM ou ROM
- comporta-se similar a uma memória ram convencional, onde os tempos de acesso necessitam ser respeitados
- podem ser do tipo: Single-Port, Dual-Port

Introdução FPGA

O que é FPGA ?

Aplicações

História

FPGA - Arquitetura interna

Visão Geral

CLB

Matriz de roteamento

Memory-Blocks

IO-Blocks

IO Blocs

Sinais Globais

Revisão

Uma das principais características da FPGA é a flexibilidade com os seus I/Os, tanto no mapeamento (place) quanto na escolha do nível de sinal (CMOS, TTL ...).

Além do nível de sinal, pode-se escolher entre uma enorme gama de periféricos dedicados:

- Serializador / Deserializador
- acesso a memória DDR2/3
- PICE / PCI
- ethernet

Introdução FPGA

O que é FPGA ?

Aplicações

História

FPGA - Arquitetura interna

Visão Geral

CLB

Matriz de roteamento

Memory-Blocks

IO-Blocks

IO Blocs

Sinais Globais

Revisão

Similar ao microprocessador, também utiliza de Bancos de IO (IO Banks)

Table 1-1: Supported Features in the HR and HP I/O Banks

Feature	HP I/O Banks	HR I/O Banks
3.3V I/O standards ⁽¹⁾	N/A	Supported
2.5V I/O standards ⁽¹⁾	N/A	Supported
1.8V I/O standards ⁽¹⁾	Supported	Supported
1.5V I/O standards ⁽¹⁾	Supported	Supported
1.35V I/O standards ⁽¹⁾	Supported	Supported
1.2V I/O standards ⁽¹⁾	Supported	Supported
LVDS signaling	Supported ⁽²⁾	Supported
24 mA drive option for LVC MOS18 and LV TTL outputs	N/A	Supported
V _{CCAUX_IO} supply rail	Supported	N/A
Digitally-controlled impedance (DCI) and DCI cascading	Supported	N/A
Internal V _{REF}	Supported	Supported

Introdução FPGA

O que é FPGA ?

Aplicações

História

FPGA - Arquitetura interna

Visão Geral

CLB

Matriz de roteamento

Memory-Blocks

IO-Blocks

IO Blocs

Sinais Globais

Revisão

Internamente na FPGA existem sinais globais, que não passam pelas matrizes de roteamento e possuem uma utilização e projeto bem específico, os principais sinais globais são:

- Clock
- Reset

Podemos ter na FPGA diversos sinais de clock e reset independentes, porém cada um deve ser mapeado em um sinal global.

Introdução FPGA

O que é FPGA ?

Aplicações

História

FPGA - Arquitetura interna

Visão Geral

CLB

Matriz de roteamento

Memory-Blocks

IO-Blocks

IO Blocs

Sinais Globais

Revisão

Sinais de clock devem se acessados de forma especifica, pois como operam em grande velocidade possuem todos os problemas de EMC/EMI e se comportam como uma linha de transmissão (microstrip)
Regiões de clock variam de 4 em dispositivos menores para 24 nos maiores dispositivos.

Introdução FPGA

O que é FPGA ?

Aplicações

História

FPGA - Arquitetura interna

Visão Geral

CLB

Matriz de roteamento

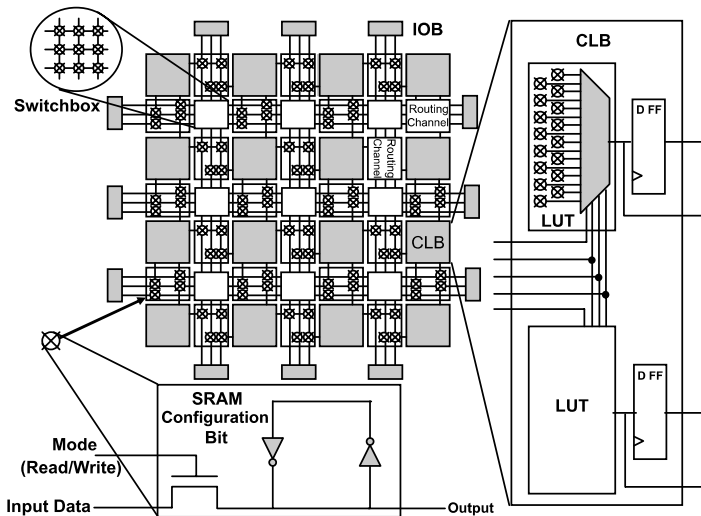
Memory-Blocks

IO-Blocks

IO Blocs

Sinais Globais

Revisão



Introdução FPGA

O que é FPGA ?

Aplicações

História

FPGA - Arquitetura interna

Visão Geral

CLB

Matriz de roteamento

Memory-Blocks

IO-Blocks

IO Blocs

Sinais Globais

Revisão

