## Vivado

## Fluxo de Desenvolvimento

## Rafael Corsi Ferrão

corsiferrao@gmail.com

## 1 Exemplo simples - LED e Chaves

No software Vivado  $New\ Project \rightarrow RTL\ Project$ em HDL, adicione o arquivo: aula1.vhd

— Inicio
LIBRARY IEEE; USE IEEE.STD_LOGIC_1164.ALL; use ieee.std_logic_unsigned.all;
ENTITY aula1 IS PORT (  SW : IN STD_LOGIC_VECTOR(15 downto 0); LED : OUT STD_LOGIC_VECTOR(15 downto 0)  END aula1;
ARCHITECTURE bhy OF aula1 IS
- Declarações de sinais e constantes
BEGIN
concorrente

 $\label{eq:ledition} \text{LED}(7 \ \textbf{DOWNIO} \ 0) <= \text{SW}(7 \ \textbf{DOWNIO} \ 0);$ 

<b>END</b> bhy;		
— FIM		