

VHDL

Máquina de estados

4 de outubro de 2015

Rafael Corsi Ferrão - IMT

`rafael.corsi@maua.br`

`http://www.maua.br`



1. Conceitos

2. Descrição VHDL por exemplo

1. Conceitos

2. Descrição VHDL por exemplo

Definição

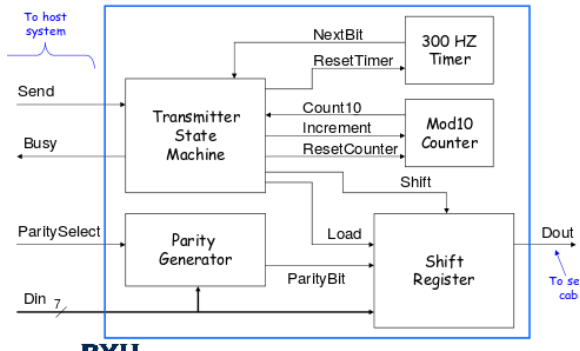
É um circuito sequencial que transita em uma sequência predefinida de estados.

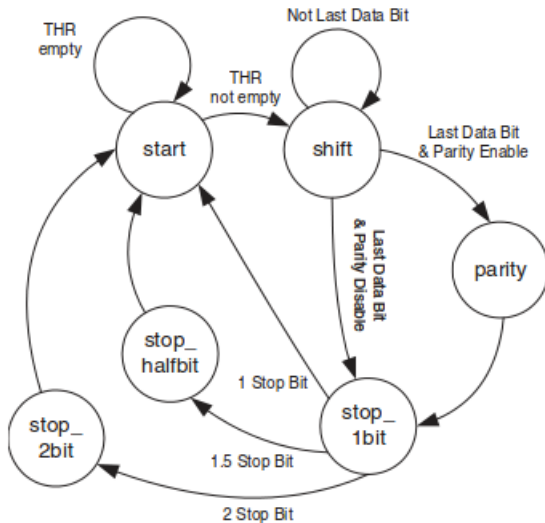
Podemos listar alguns exemplos de máquinas de estados

- ▶ máquina de refrigerante
- ▶ catracas
- ▶ comunicação, codificação, decodificação
- ▶ controle
- ▶ ...

Circuitos complexos usam FSM para coordenar e governar outras unidades.

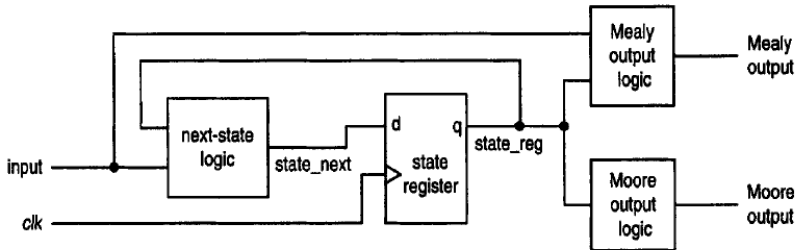
Transmitter Block Diagram



chine

Podemos descrever dois tipos de máquinas de estados:

- ▶ Moore : A saída depende somente do estado atual.
- ▶ Mealy : A saída depende da entrada e do estado.



Xilinx :

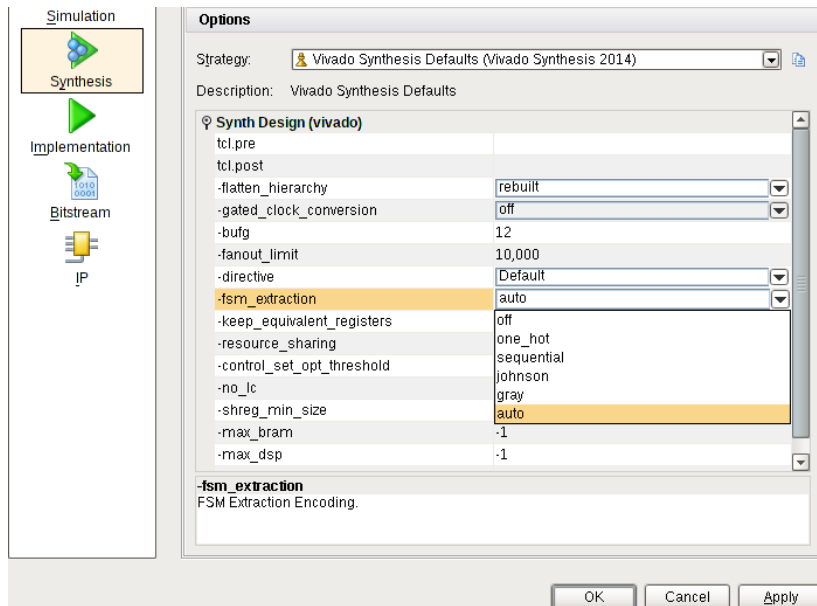
*In general, **Moore** type of state-machines **implement best** in FPGAs due to the fact that most **often one-hot** state-machines are the chosen **encoding method** and there is little or no decode and thus logic necessary for output values. If a **binary encoding** is used, it is possible that a more compact and sometimes faster state-machine can be built using the **Mealy** method however this is not always true and not easy to determine without knowing more specifics of the state-machine.*

Definição

É a maneira de identificar os estados de forma única

Tipos:

- ▶ One-Hot: 1000, 0100, 0010, 0001
- ▶ Gray : 00, 01, 11, 10
- ▶ Binário: 00, 01, 10, 11
- ▶ Johnson : 0000, 0001, 0011, 0111,



1. Conceitos

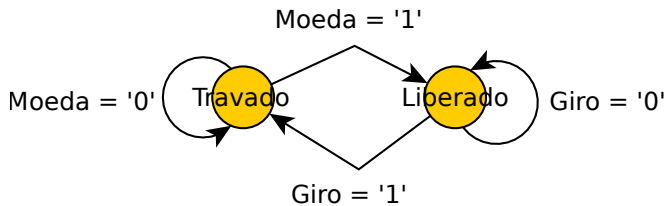
2. Descrição VHDL por exemplo

Vamos criar uma máquina de estados de uma simples catraca, o sistema é composto pelos seguintes atuadores:

- ▶ pistão : se acionado impede a rotação da catraca
- ▶ led : para dizer se a passagem está ou não liberada

e dos seguintes sensores :

- ▶ moeda : diz se foi depositada uma moeda na catraca
- ▶ sensor de rotação : diz se alguém passou pela catraca



1. Declarar um tipo para os estados
2. Criar dois sinais para armazenar o estado atual e o estado futuro
3. Criar sinais internos para comando das saídas
4. Criar três processos :
 - ▶ sincronização das mudanças
 - ▶ atualização das saídas
 - ▶ mudança de estado
5. Inserir as lógicas nos estados

Descrição

Resoluções/aula6/catraca.vhd

Simulação

Resoluções/aula6/tb_catraca.vhd