

## System on chip on FPGA (SCF)

Professeurs : Alberto Dassatti, Yann Thoma Assistant : Anthony I. Jaccard

#### **Laboratoire 09 – Convolution**

# Objectifs du laboratoire

Ce laboratoire a pour but de vous faire réaliser un système complet vous permettant de déléguer le calcul d'une convolution sur une image au FPGA. Ce laboratoire peut se faire avec ou sans DMA mais seule la version avec DMA permet d'obtenir la note 6. La note de 5.5 est atteignable sinon.

## Convolution

Une convolution sur une image consiste à appliquer une opération sur les pixels de cette image à l'aide d'une matrice appelée « noyau ». Celle-ci contient des facteurs qui seront appliqués au pixel actuel ainsi qu'aux pixels avoisinants afin d'obtenir une fonction sur l'image. La fonction désirée dépend des facteurs du noyau et permet, par exemple, de flouter ou améliorer la netteté d'une image, détecter des bords de l'image, convertir une image bayerisée en image RGB...

Pour calculer le pixel résultant, on somme le produit de ce pixel et de ses pixels environnants avec les facteurs correspondants dans le noyau. Cette même opération est effectuée pour chaque pixel de l'image résultante. Plus d'information  $\underline{ici}$ .

### **DMA**

Un DMA (Direct Memory Access) est un composant matériel permettant d'effectuer un transfert mémoire sans monopoliser le CPU. Il est configuré par le CPU avec une adresse source et de destination, une taille, et se charge ensuite de transférer les données. Pendant ce temps le CPU peut continuer à travailler sur autre chose. Plus d'informations ici .

Un article sur la mise en place d'un DMA se trouve sur le blog du REDS.

# **Contraintes**

Vous devez concevoir:

- Une IP capable d'effectuer une convolution sur un plan d'une image. Le noyau aura une taille fixe (3x3) mais les facteurs devront pouvoir être configurés par l'utilisateur.
- Un driver Linux permettant de fournir les fonctionnalités de votre IP au userspace via un device node.
- Un programme userspace permettant de tirer parti de votre IP et de votre driver pour effectuer une convolution sur une image. Le noyau et l'image doivent être donnés par l'utilisateur.

Chaque pixel est représenté par 8\_bits représentant un nombre entier non-signé (0:255). Les facteurs du noyau seront des nombres signés eux aussi sur 8 bits (-128:127).

# Points libres et conseils



## System on chip on FPGA (SCF)

Professeurs : Alberto Dassatti, Yann Thoma Assistant : Anthony I. Jaccard

#### **Laboratoire 09 – Convolution**

A vous de concevoir/définir (et donc documenter) :

- Les formats d'image supportés par votre application (au moins 1)
- Les registres nécessaires pour la configuration du traitement de votre IP
- La gestion des bords pour la convolution
  La possibilité ou non d'over/underflow et le comportement dans ce cas
- Les fonctionnalités du pilote
- La gestion de la mémoire lors de la convolution
- ...

L'utilisation de la SDRAM est complexe et donc déconseillée pour ce laboratoire. Utilisez les blocs mémoires disponibles dans le FPGA. Documentez les contraintes que cela implique pour les capacités de votre système.

Le format PPM est un format d'image sans compression fait pour être simple à utiliser par un programme. Vous pouvez utiliser la librairie <u>easyppm</u> pour les ouvrir.

### Documents à rendre

A l'issue de ce laboratoire vous devez rendre un rapport contenant les explications sur le design et le fonctionnement de votre IP (schéma bloc, registres avalon/AXI, architecture DMA, contraintes...), du driver et de l'application. Vous rendrez également une archive avec le projet quartus pour le design de votre IP, le code de votre driver et tout autre fichier nécessaire au bon fonctionnement de votre architecture. Vous inclurez également quelques images que votre système est capable de traiter.

Les fichiers sont à rendre sur cyberlearn.

Vous devez également faire valider le fonctionnement de votre système par l'assistant.