



迈向神经形态计算的新型神经网络

张容 颜煜昕 王瑞 自25班

【摘要】随着机器学习为主的人工神经网络模型与应用规模不断增长，传统计算机的能效与算力因其固有局限性，已无法满足神经网络日益增长的需求。与此同时，神经形态计算模型兼具算法、硬件层面的颠覆性进展，已经形成了一套有前景、可扩展的研究体系。通过对2020-2023年领域文献的调研，我们认为神经形态计算是一种应对当前神经网络效率与能耗的瓶颈的有潜力的解决方案，并且有望成为未来人工智能的发展方向。我们梳理了近四年神经形态模型在算法和硬件层面的创新，并展望了未来神经形态计算的发展方向。

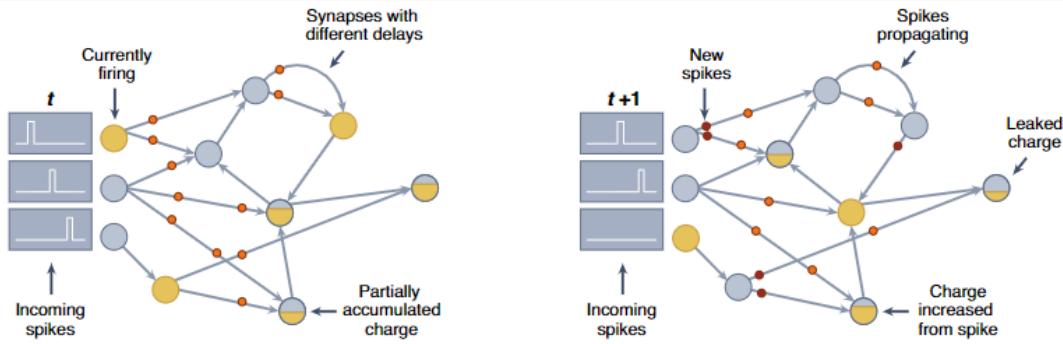
一、研究背景

通过将生物神经元抽象为具有线性参数网络和非线性激活函数的感知机模型，人们将神经元模型作为单元，构建多层的神经网络，进而基于不同的需求，设计出具有不同结构和功能的网络模型。这些网络模型在计算机视觉、语音识别、自然语言处理等领域取得了巨大的成功，但是随着神经网络模型的规模不断增长，传统的硅计算机性能的增长已经难以匹配神经网络的性能需求。自2012年以来，深度神经网络模型的计算需求快速增长，超过了摩尔定律。现在，神经网络越来越受到硬件能效的限制，这种限制一方面来源于大型神经网络日益增长的超参数特征对算力和能源的需求，另一方面来源于传统计算机与神经网络运算并不匹配的计算架构：传统的计算机是围绕集中处理架构（即具有CPU和独立的存储器）进行组织的，该架构适合运行顺序的、数字的、基于过程的程序，这种架构对于分布式、大规模并行和自适应的计算模型来说效率低下。基于上述困境，神经形态计算模型的出现，为神经网络的发展提供了新的思路和方向。

神经形态计算 (neuromorphic computing) 是为应对摩尔定律的终结而提出的一种计算模式，起初指部署在模拟神经科学与神经网络架构的神经形态硬件系统上的脉冲神经网络

(Spiking Neural Network, SNN) 架构¹；而随着多种脑与神经科学启发的仿生神经网络算法的开发与多种硬件的更新迭代，我们现在将神经形态计算的范围扩大至受脑与认知科学及生命科学启发的所有神经网络模型与神经形态硬件实现所组成的计算系统。在算法层面，神经形态计算模型通过对生物神经活动在更加细致的层面的抽象，涵盖了脉冲神经网络等新型神经网络算法，这些算法在模型的稀疏性、稳健性、可解释性等方面具有优势。在硬件层面，神经形态计算模型通过基于忆阻器等新型材料，开发出一系列神经形态硬件，这些硬件对神经网络一类的并行计算模型具有天然的适配性，能够在能效上取得巨大的优势。传统意义上的神经形态模型模拟生物神经元的电刺激响应，接收和发出脉冲信号，并通过与之相匹配的硬件完成神经网络运算。随

着神经形态硬件的发展，神经拟态模型的可扩展性不断提高，一方面支撑了基于脉冲神经网络的算法模型的发展，另一方面进一步扩展了神经形态计算的应用范围。



虽然以生物神经活动为出发点、强调生物学上合理性的脉冲神经网络在上世纪末就被提出，因其独特的时间动态和能量效率而具有重大的前景，却在多年来发展受到制约。这在很大程度上源于能够支持 SNN 算法的合适硬件的缺乏，导致新兴的 SNN 算法难以及时迭代和改进，而只能基于 DNN 算法进行迁移。最近几年，随着新型神经形态硬件的开发，新兴的 SNN 算法可以实现片上学习和训练，从而改进现有算法的局限性，并挖掘神经形态计算中存在的巨大算法机会，这种算法与硬件共同作用的趋势反映了神经形态计算领域的初步成熟。近年来 Nature、Science 及其子刊上相关话题的文献证明了现阶段神经形态算法和硬件相互作用的特征。通过对文献中算法和硬件开发两个层面的梳理，我们试图总结前沿算法的突破口与硬件实现的成效，进而重新定义神经形态计算领域的内容范围与发展模式，概括其发展前景。

二、文献综述

(一) 算法

以 SNN 为主的神经网络模型在结构和功能上都有不同层面的突破：在结构上，通过神经元级别的修改，改善了基于 DNN 架构的 SNN 算法、通过神经网络级别的重构，开发了适应神经形态计算的多种新型算法；在功能上，拓展了神经形态模型在非机器学习领域的应用。

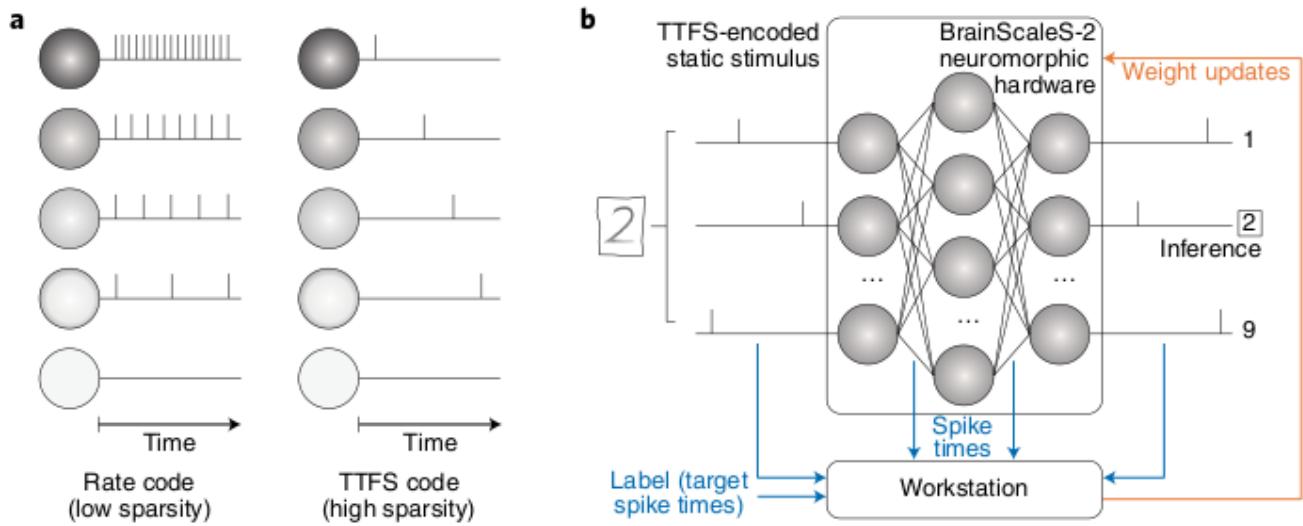
1. 基于 DNN 的 SNN 算法

a. 基于 TTFS 编码的神经形态深度学习

文献中提出了一种首次尖峰时间 (TTFS, Time-to-first-spike) 学习模型^{2,10}，有效地解决了脉冲网络中的反向传播问题，并实现了在神经形态硬件上的仿真。

首次尖峰时间编码方案将传统的速率编码或时序编码改为仅利用输入和输出脉冲信号的第一个尖

峰时间来编码信息。



在 TTFS 编码中，刺激中某个特征的存在通过刺激开始后神经元第一个尖峰的时间来反映，较早的尖峰代表更强烈的特征，这满足了在人类和动物中观察到的生理限制和反应时间，具有生物学上的合理性；同时，该方案编码信息只需要很少的尖峰，能达到重要信息通过网络快速传播的效果，这种快速且稀疏的编码方案能够有效降低处理时间和能量（能量通常取决于尖峰的总数和处理时间），非常适合神经形态系统。对于 TTFS 网络，已有基于梯度下降的学习规则，在输出尖峰时间的连续函数上使用误差反向传播，然而，这种方法仅限于无泄漏的神经元模型，这在生物学上既不合理，也不与大多数模拟超大规模集成（VLSI）神经元动力学兼容。在此基础上，一种具有基于电流 (CuBa, Current-Based) 突触的 LIF 神经元（一种广泛使用的具有真实集成行为的尖峰神经元动态模型）的解决方案，提供了首次尖峰时间的解析表达式，这反过来又允许计算依赖于这些尖峰时间的任何可微代价函数的精确梯度，从而实现精确的误差反向传播。LIF 神经元动力学方程如下：

$$C_m \dot{u}(t) = g_l [E_l - u(t)] + \sum_i w_i \sum_{t_\ell} \theta(t - t_i) \exp\left(-\frac{t - t_i}{\tau_s}\right)$$

其中膜电容 C_m , 漏电导 g_l (由此得出膜时间常数 $\tau_m = C_m/g_l$) , 突触前神经元的权重 w_i 和尖峰时间 t_i , 突触时间常数 τ_s , Heaviside阶跃函数 $\theta(t)$

当突触前输入将膜电位推至阈值 θ 以上时，神经元在时间 T 处引发尖峰，尖峰后，神经元在一段时间 τ_{ref} 内处于不应期，不应期内，神经元膜电位重置，不会引发新的尖峰。

方程可通过解析方式求解，并产生亚阈值动力学方程：

$$u(t) = \frac{1}{C_m} \frac{\tau_m \tau_s}{\tau_m - \tau_s} \sum_{(spikes)t_i} w_i \kappa(t - t_i)$$

为将首次尖峰时间 T 的优化表述为梯度下降问题，推导 T 的解析表达式（相当于通过求解 T 的 $u(T) = \theta$ 来找到首个阈值跨越的时间）：

$$T = \tau_s \left\{ \frac{b}{a_1} - \mathcal{W} \left[-\frac{g_\ell \theta}{a_1} \exp \left(\frac{b}{a_1} \right) \right] \right\} \quad \text{for } \tau_m = \tau_s$$

$$T = 2\tau_s \ln \left[\frac{2a_1}{a_2 + \sqrt{a_2^2 - 4a_1 g_\ell \theta}} \right] \quad \text{for } \tau_m = 2\tau_s$$

其中， \mathcal{W} 是 Lambert W 函数，并使用简写符号 a_n 和 b 来表示因果突触前尖峰集合 $\mathbb{C} = \{i | t_i < T\}$ 的总和：

$$a_n := \sum_{i \in \mathbb{C}} w_i \exp \left(\frac{t_i}{n\tau_s} \right)$$

$$b := \sum_{i \in \mathbb{C}} w_i \frac{t_i}{\tau_s} \exp \left(\frac{t_i}{\tau_s} \right)$$

上述方程对于突触权重 w_i 和突触前尖峰时间 t_i 是可微的，这直接转化为梯度下降，从而允许通过尖峰神经元网络进行精确的误差传播。

实验证明，该训练方法在低维连续数据空间和高维离散数据空间均有效，且具有稳健性（尽管存在由神经形态硬件基质引起的扭曲，但这种学习框架仍然能够实现可靠的分类，甚至可以应对训练期间不存在的扭曲）。

上述基于精确学习规则的 TTFS 学习模型在硬件仿真上的成功实现不仅有效解决了长期存在于 SNN 中的精确反向传播问题，而且证明了算法对神经形态基质引起的扭曲具有固有的稳健性，这进一步增强了其对各种神经形态平台的适用性，初步实现了 SNN 在嵌入式版本中性能、速度、效率和稳健性的强大组合，证明了 SNN 的神经形态实现在边缘计算等场景中替代基于冯·诺依曼架构的传统实现的可能性。

b. 基于脉冲神经单元的深度学习

尽管 SNN 在一些特定应用中取得了成功，但它们缺乏快速设计和训练架构的通用方法。大量工作集中在以各种方式利用传统 DNN 对 SNN 训练，但缺少考虑时序信息的规范 SNN 模型以及应对硬件缺陷的解决方案。文献提出了脉冲神经元的另一种观点，将 LIF 类型的脉冲神经元的动力学抽象为一个 RNN 单元——脉冲神经单元 (SNU, Spiking Neural Unit)，将 SNU 作为基本单元组成深度神经网络³。研究通过对多个任务的模拟证明了 SNU 动力学的稳健性和精

度，并验证了 SNU 网络可通过内存中 (in-memory) 加速实现高效的训练和推理。这一结果为在具有挑战性的应用中广泛采用受生物启发的神经动力学以及通过神经形态硬件进行加速开辟了一条途径。

SNU 的结构层次如下：

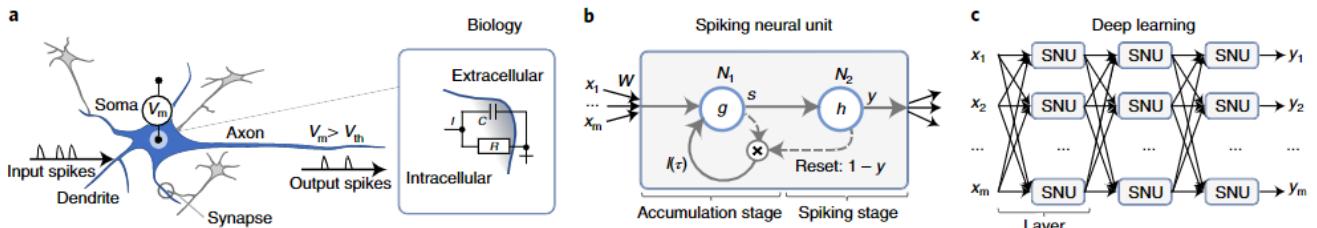


Fig. 1 | Spiking neural dynamics. **a**, Biological neurons receive input spikes, which are integrated into the membrane potential V_m of the soma and lead to the emission of output spikes through the axon when V_m crosses the spiking threshold V_{th} . These dynamics are often modelled using RC circuits. **b**, SNU models the spiking neural dynamics in the form of two ANN neurons, performing the integration and emission of output spikes. The neuron N_2 with a step activation function reproduces the spiking behaviour, whereas the same neuron with a sigmoid activation function generalizes the neural dynamics beyond the spiking case. **c**, SNUs are ANN units, and so they can be seamlessly applied to construct deep learning architectures.

- a: LIF类型的尖峰神经元活动：接收输入尖峰，将其整合到胞体膜电位 V_m 中；在 V_m 超过尖峰阈值 V_{th} 时通过轴突发射输出尖峰
- b: SNU 模型是 LIF 模型的离散时间抽象，结合了两个神经元 N_1 和 N_2 ，组成一个两层的 RNN，执行输出尖峰的积分和发射。 N_1 将输入尖峰转化为膜电位； N_2 具有阶跃激活函数，将膜电位转化为输出尖峰，并反馈给 N_1 ，复位门Reset代表泄露或复位。上述过程在离散时间区间内累积（若 N_2 执行连续激活函数，则这一结构转化为能在传统 ANN 中运行的软变体 sSNU）
- c: 将 SNU 作为神经单元，搭建成整个神经网络，从而每个单元都具有时序处理能力，可以无缝地应用于构建深度学习架构

将 SNU 网络与前沿神经网络进行对比：

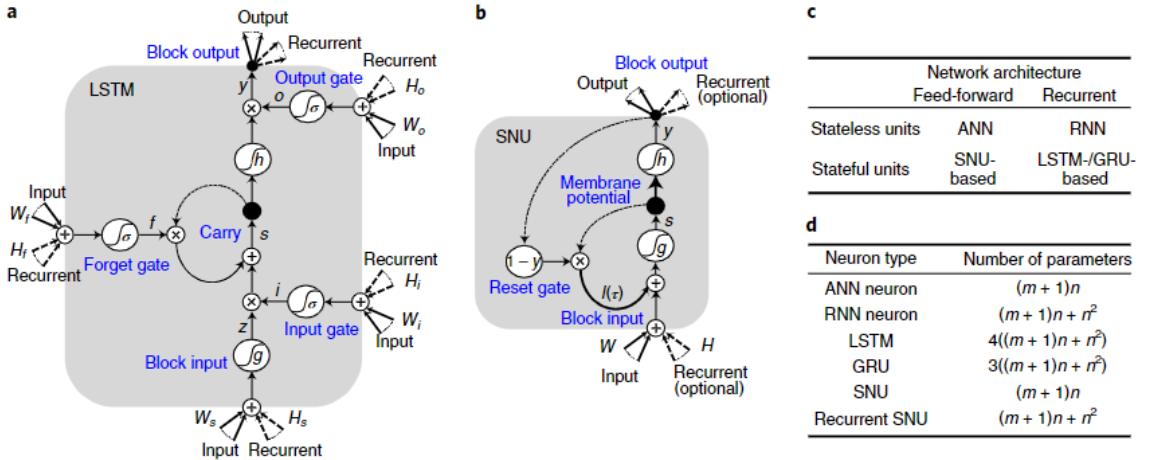
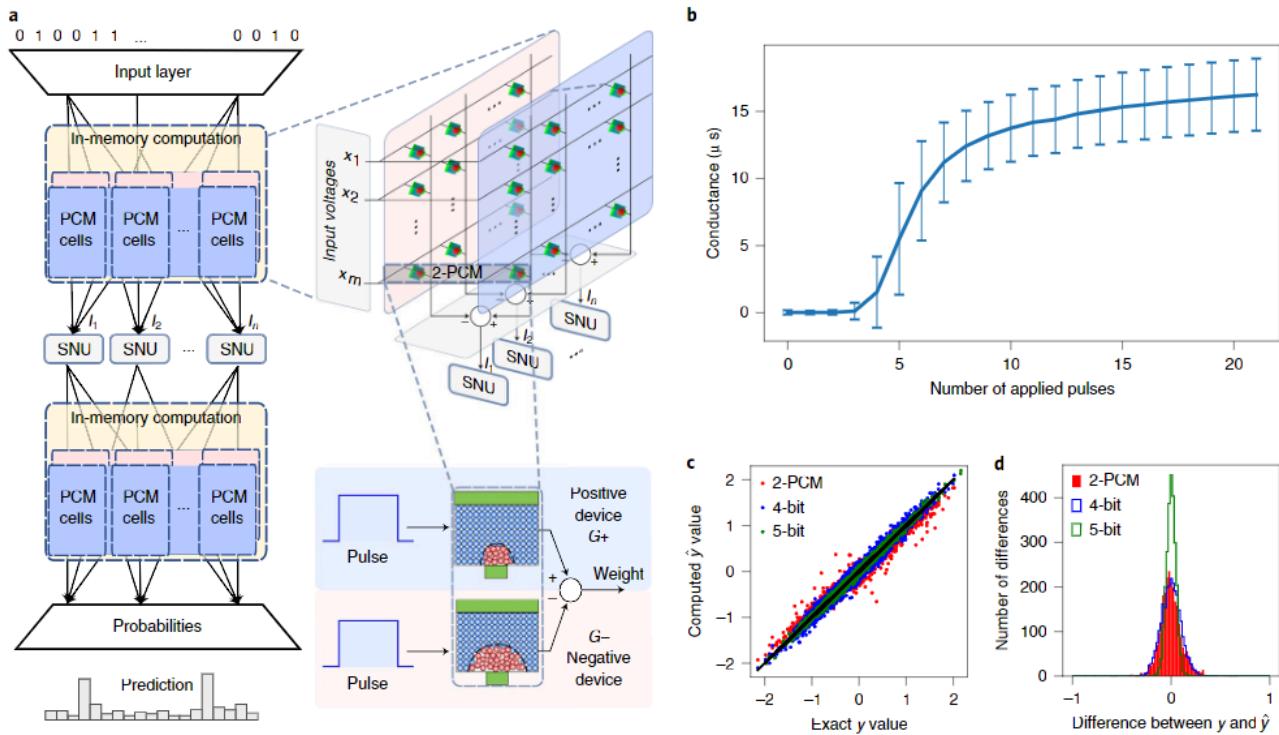


Fig. 2 | Comparison with the state-of-the-art ANNs. **a**, An LSTM drawing adapted from ref. ⁷. Dashed lines indicate connections with time-lag. Bold lines indicate parameterized connections. Large circles enclosing S-shaped marks denote activation functions. **b**, An SNU drawn based on the same convention. **c**, Structural classification of ANN architectures: SNUs follow the common SNN approach of addressing temporal tasks using the feed-forward stateful architectures. RNN, recurrent neural network. **d**, Number of parameters for common ANN architectures in a single fully connected layer with n neurons and m inputs.

1. SNU 与 LSTM 对比 (a & b) : 具有类似的结构，但 SNU 更简单：SNU 由输出 y 控制的直接复位门 (Reset Gate) 实现循环。分析表明，当 SNU 用于深度学习架构时，它们对梯度数值稳定性相关问题的恢复能力与 LSTM 类似
2. 网络架构对比 (c) : SNU 网络结构一般为前馈型（虽然也可以循环连接），同一层内的神经元输出和神经元输入之间不需要全部连接，有助于高度并行的软件实现和神经形态硬件设计
3. 参数对比 (d) : 对于单层神经元，假设 m 个输入值， n 个神经元，参数个数为 $(m+1)*n$ ，与其他常见的时态数据处理类型的 ANN (RNN/GRU/LSTM) 相比，具有最少的参数数量。少量的参数和简单的结构有利于高效的硬件实现。

通过软件模拟等方式，该研究证明了与全精度运行的 ANN 相比，基于 SNU 的网络的受生物学启发的动力学性能更先进，且稳健性更强。

另外，研究在基于纳米级 PCM (Pulse Code Modulation, 脉冲编码调制) 设备的内存架构上以使用音乐预测的示例来训练基于 SNU 的网络，应用 BPTT 算法，实现硬件在环训练。每个突触/ SNU 使用两个 PCM 设备，突触权重映射到 PCM 设备的电导，在环训练期间，框架与硬件通信以迭代调整通过应用编程脉冲来改变 PCM 器件的电导。



基于 Crossbar (忆阻器交叉阵列) 硬件的乘法累加加速计算使其计算时间复杂度为 $O(1)$ ，与当前神经网络算术运算的数字实现相比，有可能实现非常高的能源效率。此外，由于权重的可变性、非线性电导响应和电导漂移等 PCM 固有缺陷的存在，如果使用迭代编程方法将软件模型的权重直接克隆到芯片上，性能会大幅恶化。结果表明，与直接克隆权重相比，基于 PCM 的硬件在环训练补偿了 PCM 缺陷，证明了基于 SNU 的训练对片上缺陷的鲁棒性。这些结果为将基于忆阻器的神经形态硬件的适用性扩展到时间数据集的监督学习铺平了道路。

3. 新型神经形态算法

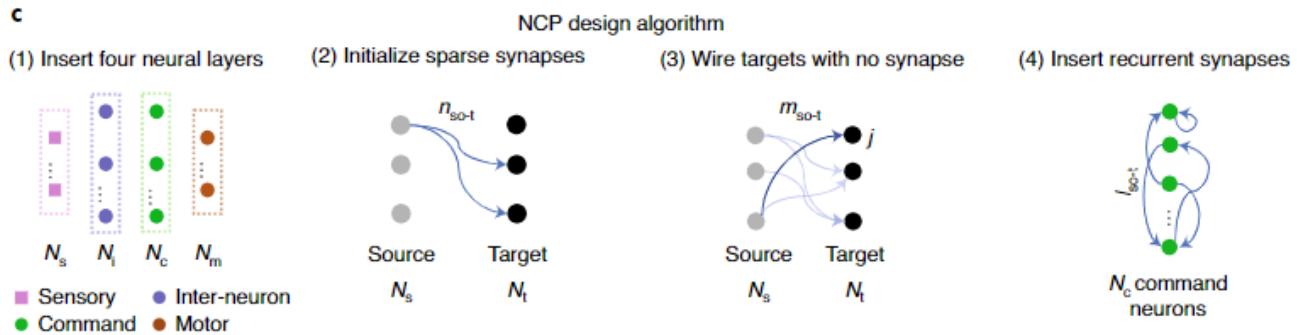
近几年的工作同样涉及脱离 DNN 框架的尝试，通过 SNN 及其他受神经科学启发的网络的架构的重新设计，在神经网络层面开发出适合神经形态计算的全新模型和算法，为神经形态计算开辟了一些新的可能性和范式。

a. 神经回路策略

为提高人工智能在高风险决策应用（如自动驾驶等现实场景）中的通用性、可解释性和稳健性，文献提出一种受秀丽隐杆线虫的神经活动启发的神经回路策略⁵ (NCP, Neural Circuit Policies)，结合了神经计算和可扩展的深度学习架构，与更大的黑盒学习系统相比，该系统显示出卓越的通用性、可解释性和鲁棒性。所获得的神经模型能够为复杂自治系统的特定任务部分实现高保真自治。基于上述策略，文献开发了具有 19 个控制神经元的单个算法以完成自动驾驶中的车道保持任务，证明了 NCP 会导致更容易解释的稀疏网络，在学习如何从高维输入控制驾

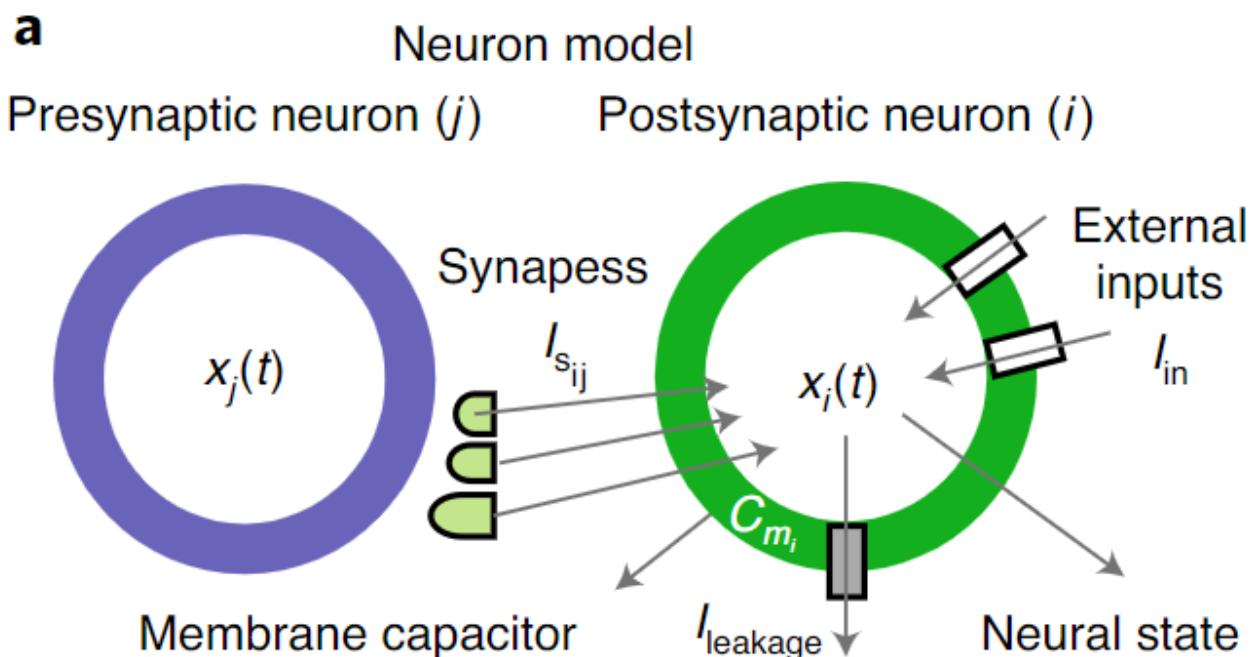
驶方面具有卓越的性能。

NCP 的网络结构受线虫的具有四层神经网络的神经电路启发：



- 四层神经网络：输入神经元（感知）、中间神经元、命令神经元（决策）、运动神经元（驱动）
- N_s 到 N_i （感知到中间神经元）、 N_c 到 N_m 前馈连接， N_i 和 N_c 之间高度循环连接
- 这种特定的拓扑结构有计算优势，例如高效的分布式控制、需要少量神经元、分层时间动力学、机器人学习能力以及稀疏流网络中的最大信息传播

基本单元为液态时间常数 (LTC, Liquid Time Constant) 神经元，经动力学由连续时间 ODE 给出，该方程最初是为了模拟小型物种（例如线虫）神经系统的动力学而开发。NCP 拥有非线性时变突触传递机制，与深度学习对应策略相比，该机制提高了其在建模时间序列方面的表达能力。



NCP's neural model. An NCP is constructed by a set of LTC neurons, each with state dynamics $x_i(t)$, represented as follows, when connected through an input synapse to a neuron j (ref. ⁴¹):

$$\dot{x}_i = -\left(\frac{1}{\tau_i} + \frac{w_{ij}}{C_{m_i}} \sigma_i(x_j)\right)x_i + \left(\frac{x_{\text{leak}_i}}{\tau_i} + \frac{w_{ij}}{C_{m_i}} \sigma_i(x_j)E_{ij}\right), \quad (1)$$

where $\tau_i = C_{m_i}/g_{l_i}$ is the time constant of the neuron i with a leakage conductance of g_{l_i} , w_{ij} is a synaptic weight from neuron i to j , C_{m_i} is the membrane capacitance, $\sigma_i(x_j(t)) = 1/(1 + e^{-\gamma_{ij}(x_j - \mu_{ij})})$, x_{leak_i} is the resting potential and E_{ij} is a reversal synaptic potential that defines the polarity of the synapse. An LTC neuron's overall coupling sensitivity (time constant) is defined by ⁴¹:

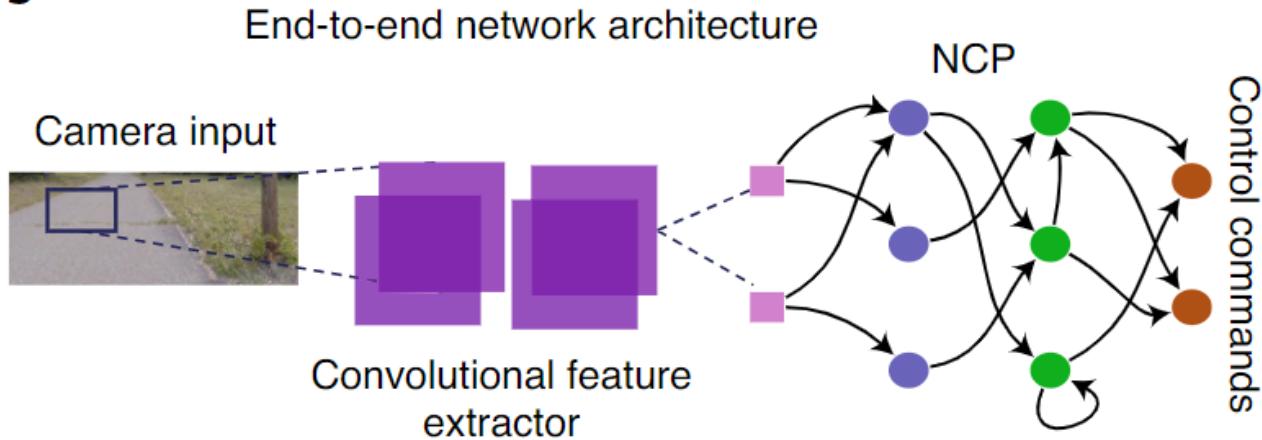
$$\tau_{\text{system}_i} = \frac{1}{\frac{1}{\tau_i} + \frac{w_{ij}}{C_{m_i}} \sigma_i(x_j)}. \quad (2)$$

This variable time constant determines the reaction speed of a neuron during decision-making processes, as shown in Fig. 6, for a couple of neurons in the driving NCP. All parameters described in the model are trainable.

- 基于视觉的全栈自动驾驶仪必须针对传入图像流合并许多不同的任务，如图 a 所示
- 最先进的功能性自动驾驶车辆系统通常与许多上游特定任务网络共享一个卷积骨干网络（图b），道路保持等特定任务的 NCP 可以组合进全栈系统

NCP 在特定任务自动驾驶汽车中的成功表明，解决现实世界问题的复杂性并不一定需要学习难以理解的大型神经网络。上述工作为神经形态算法在缩减网络规模、提高可解释性方面带来了一定的进路。

与车道保持任务相对应的学习系统由卷积前端和 NCP 网络堆叠组成，以端到端的监督学习方式进行训练，并在真实环境中与 64 神经元 LSTM、64 神经元连续时间 (CT)-RNN 对比评估 19 神经元 NCP 的性能。

b

结果表明，全栈 NCP 网络具有最紧凑稀疏的神经表示，性能在输入噪声稳健性、本地决策时神经活动的稳定程度等多个方面优于其他模型、在不同衡量标准下增强了模型的可解释性。同时，NCP 方法引起了梯度消失现象，从而实现了学习短期因果表示，这是学习现实世界自动车辆控制的最佳设置。NCP 在全栈自动驾驶汽车框架中得到了有益的应用

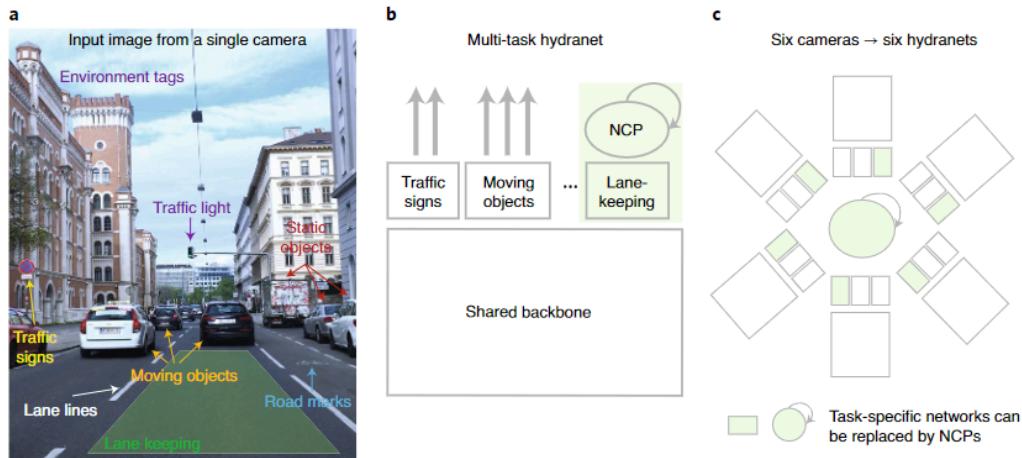


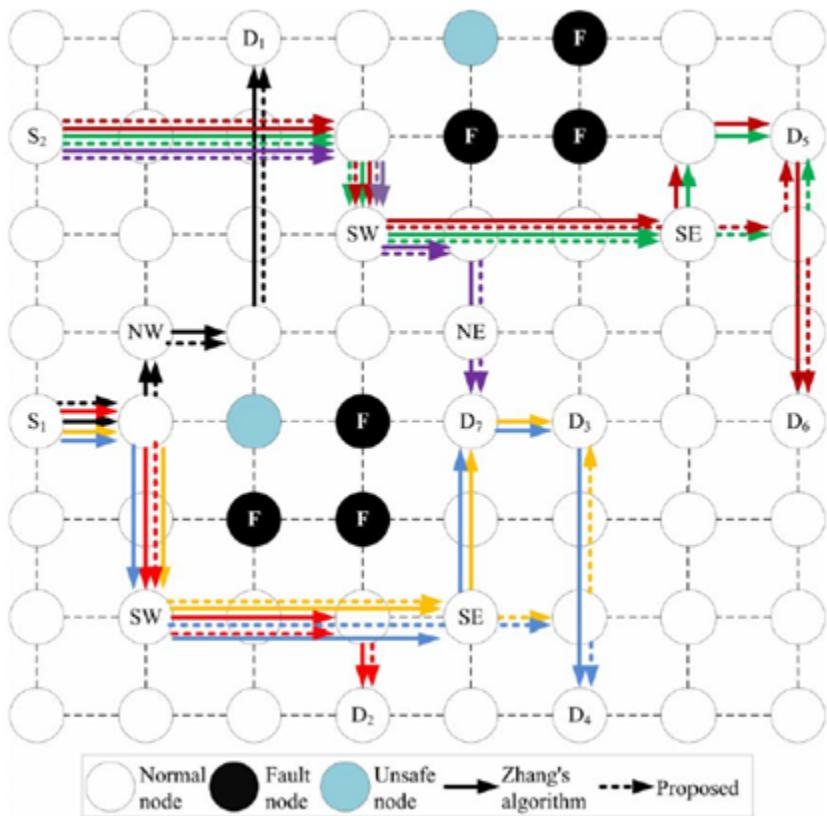
Fig. 7 | NCPs as task-specific networks within a full-stack autonomous vehicle engine. **a.** Camera input and examples of tasks. **b.** An overview of hydranets of Tesla Autopilot⁶⁴ redesigned from Tesla at PyTorch 2019⁶⁵. **c.** The overall structure of a vision-based full-stack autonomous vehicle system redesigned from Tesla at PyTorch 2019⁶⁵.

b. 具有容错脉冲路由的神经形态上下文相关学习(FCL)框架

先前的一些研究已经研究了一些基于不同的方法（包括虚拟通道、寻路和旁路等）的NoC拓扑的容错路由方案,以在存在故障节点的情况下执行有效的路由。但这些容错路由策略控制电路复杂，硬件资源和功耗较高，节点利用率低，且通信负载重，延迟高。

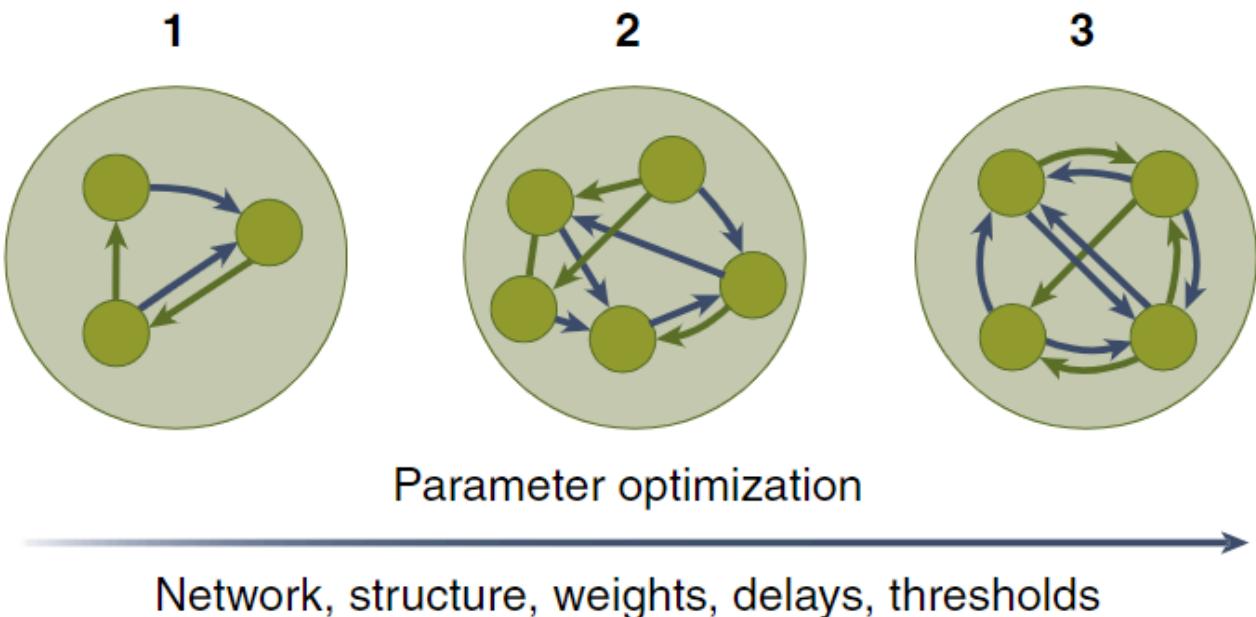
文献提出了一种具有容错脉冲路由的神经形态上下文相关学习(FCL)框架¹⁸。FCL框架将以前的虚拟通道、寻路和旁路三种方法相结合改为没有虚拟通道的旁路方法——MFTN算法。首先圈

定需要绕行的故障区域，包括故障节点和故障节点周围的不安全节点。当满足一定条件时，旁路回路与原始路径分离；因此，减少了旁路环路的负载和路由距离，从而降低功耗，提高节点利用率，减少通信延迟。



c. 神经进化算法

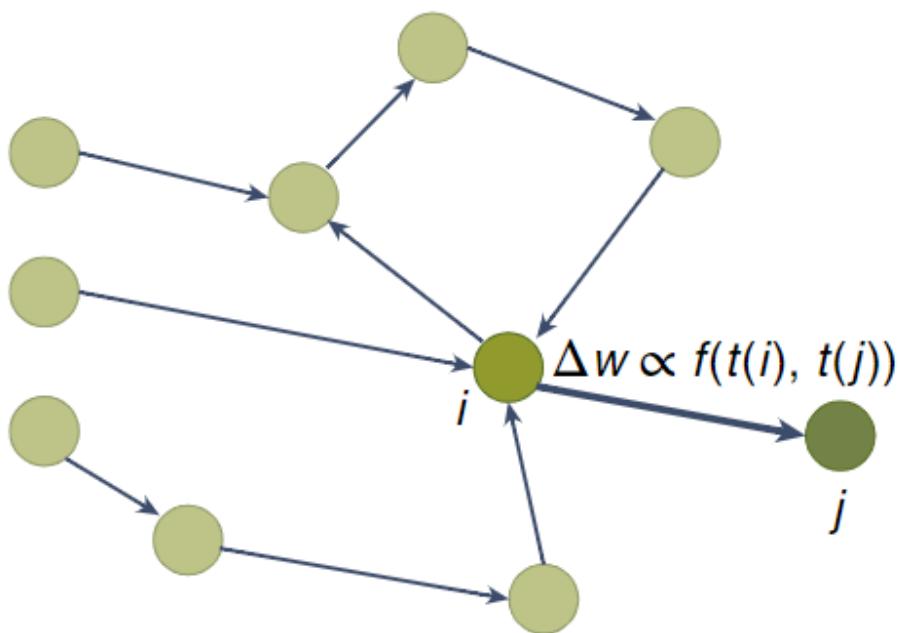
在进化算法中，创建潜在解决方案的随机集合以形成初始群体，对种群中的每个成员进行评估并分配一个分数，然后使用该分数进行选择（优先选择表现更好的个体）和繁殖（通过旧个体的重组和突变创建新个体）以产生新的种群。由于完全避开了随机梯度下降，不需要激活函数的可微性，进化算法可应用于脉冲神经元。在用于神经形态计算的 SNN 中，SNN 的参数和拓扑结构都随着时间演化。进化方法可用于确定 SNN 的参数（例如神经元阈值或突触延迟），或网络结构（例如神经元的数量以及它们如何相互连接）与突触。

d

应用于 SNN 的进化算法具有高度灵活性，不依赖于特定的网络结构。但与其他训练方法相比，进化算法收敛速度很慢，训练耗时长。目前，进化算法已在视频游戏和自主机器人导航等控制应用上得到应用¹。

d. 脉冲时序依赖可塑性 (STDP)

脉冲时序依赖可塑性 STDP 是类脑计算的一个研究热点。生物学研究发现，两个神经元之间突触连接强度的变化与神经元发放脉冲的精确时间紧密相关。具体地，突触前和突触后神经元发放脉冲的相对时间差对神经元之间突触连接权值改变的方向和大小具有关键作用。这种基于突触前后脉冲发放时间的学习规则称为脉冲事件依赖可塑性 (STDP, Spike-Timing-Dependent Plasticity)。这类机制被引入 SNN 中，成为一种具有生物可解释性的学习方法：在一定时间内，若突触前神经元发放脉冲后突触后神经元也发放了脉冲，则认为这两个脉冲的触发有因果关系，它们之间的突触连接会增强，增强的程度与两者的时间差有关；相反的，若突触前神经元在后神经元之后发放脉冲，则认为二者没有因果关系，两者间的突触连接会减弱，减弱的程度也与两者的时间差有关。同时，STDP 方法属于无监督学习：使用STDP的SNN在训练时不需要给出训练样本的标签，只需要将样本喂入网络，它就能根据突触前后神经元发放脉冲的时间获得相应的学习量，进而增强或减弱神经元间的突触连接，这样就将输入样本的信息存储在了网络中。

e

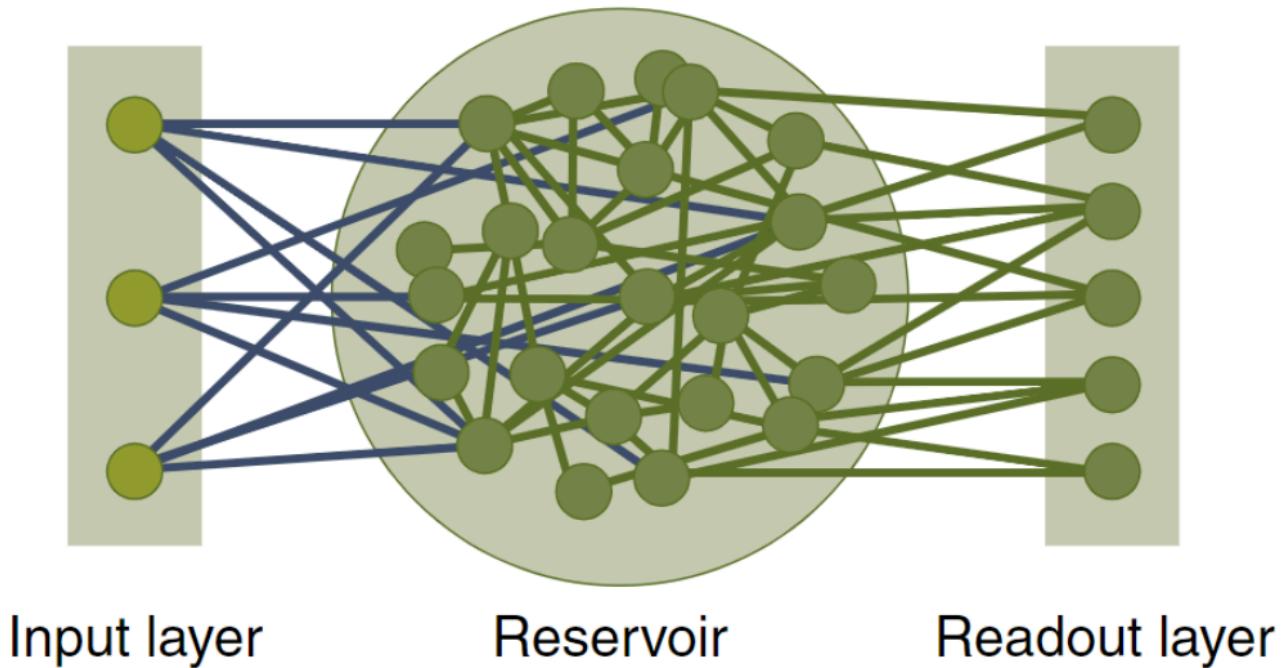
权重 (Δw) 通过基于突触前和突触后神经元（分别为 i 和 j ）的相对尖峰时间 (t) 的函数 f 进行调整

STDP的几种数学表达式已在 MNIST、CIFAR-10 和 ImageNet 数据集上得到证明。STDP 的机制已被证明可以近似几种机器学习方法，例如聚类（clustering）和贝叶斯推理（Bayesian inference）

STDP 可应用于生物信号识别：STDP 作为一种聚类机制已被证明可以用作脑机接口应用中的脉冲分类器（spike sorter）；脉冲储存器和 STDP 的组合也被用于称为 NeuCube 的 SNN 方法，该方法已用于处理睡眠状态检测和假肢控制器等应用中的脑电图和功能磁共振成像信号¹。

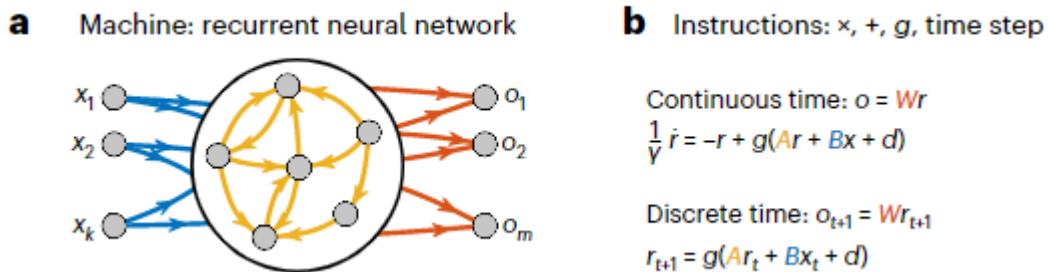
e. 基于储层计算 (RC) 的神经机器代码

神经形态计算提供了一种全新的计算范式，先前的工作已经开发了广泛的训练技术以利用这种范式。然而由于神经网络缺乏传统计算机所具有的低级的机器代码，神经网络的应用大多局限在开发和训练具体的网络这一层次，扩展性受到制约，神经计算框架无法充分利用。文献提出基于递归脉冲神经网络的一种扩展框架——储层计算 (RC, Reservoir Computing) 来反编译、编码和编译模拟计算，从而为神经形态计算定义了机器代码和编程框架^{4, 11}。通过构建 RC 网络的动力学，可以不经训练直接计算出 RC 中神经元的权重矩阵，达到类似硅计算机不经训练、直接编程的效果，允许神经计算在较高抽象层级上的应用。

C

反编译、编程和编译过程如下：

1. 反编译



- 将 RC 抽象为包含若干个神经元（神经元状态为 r ）的计算机器，它接收 k 个输入 x 并产生 m 个输出 o ；输出由 $o = Wr$ 给出
- 将涉及矩阵运算的权重 B 、 A 、 d 和 W 的集合定义为指定 RC 运行的指令集，即是低级神经代码
- 定义某些对用户有意义的表示，这些表示作为输入 x ；
- 将神经状态 r 编写为关于输入 x 且含有神经机器代码 B, A, d 的函数 h （这里先随机实例化 B, A, d ）

2. 编程

d Programming matrix: R_c (continuous time)

- 为了以更容易理解的形式编写 h ，对所有输入变量进行 h 的泰勒级数展开，从而将每个神经元的状态写为线性、二次和更高阶的加权和；这些项相乘的权重正是泰勒级数展开式的系数，并形成系数 R_c 的 $N \times K$ 矩阵，其中 N 为神经元个数， K 是展开式中的项数（如果只展开到一次项 ($K = 4$)，显然，就是感知机模型的加权线性运算）
 - 定义一个 $m \times K$ 的源代码矩阵 O_c (m 是输出向量的维数)（相当于把 h 转化为矩阵 O_c ）

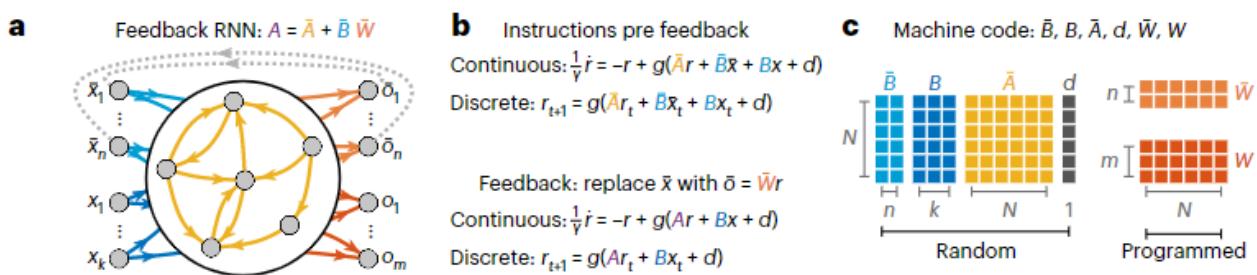
3. 编译

最后，把源代码 O_c 编写为机器代码 W ：

$$\text{求解 } W = \underset{W}{\operatorname{argmin}} \| WR_c - O_c \|$$

(这里右乘定义好的输入 x ，这样可以看作两个向量的距离之差的最小值)

这种反编译、编译、编程的过程也适用于离散时间的 RNN。



研究提出两种编程框架：状态神经编程（SNP）和动态神经编程（DNP）。

为了提高这些 RNN 的计算能力，使用引入了闭环神经架构的 SNP：使用 SNP 将输入的某些

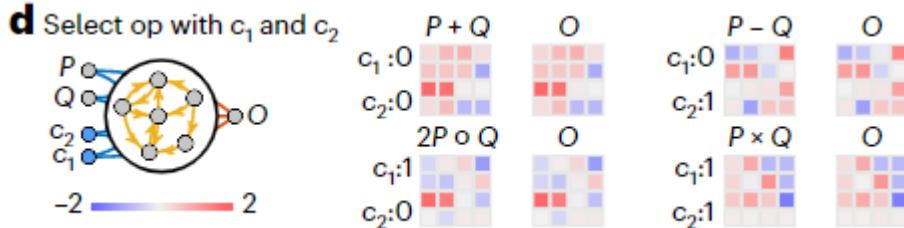
输出函数编程为 $\bar{W}_r = f(\bar{x}, x)$ ，然后将该输出反馈到输入中以定义输出和输入之间的等价关系，以求解 $\bar{x} = f(\bar{x}, x)$ ，该反馈修改了 RNN 中的内部循环权重，使其能够存储和修改其状态和输入的历史记录，以存储和运行算法。

动态编程框架 DNP 在反编译神经状态 r 的 SNP 的基础上，反编译激活函数 g ，对状态和动态信息进行编码，从而允许对连续时间 RNN 的时间历史进行显式编程。

储层计算的拓展功能：

1. 操作码

操作码通常是指定要运行的指令的字符串。定义一个二进制字符串 c ，对原有输出公式修正，加入操作符的输入： $\frac{1}{\gamma}\dot{r} = -r + g(\bar{A}r + \bar{B}x + Bx + Cc + d)$ ，对不同矩阵运算操作进行编程，并将每个不同 SNP 处的每个源代码编译成 W ；当用不同 c 的矩阵驱动 RNN 时，RNN 对应输出不同操作。



(P 和 Q 是操作符 c 对应的不同矩阵)

2. 程序组合

通过将前一个 RC 单元的输出输入另一个单元，我们可以执行一系列连续的反馈操作来定义和求解更复杂的方程，例如最小二乘回归。

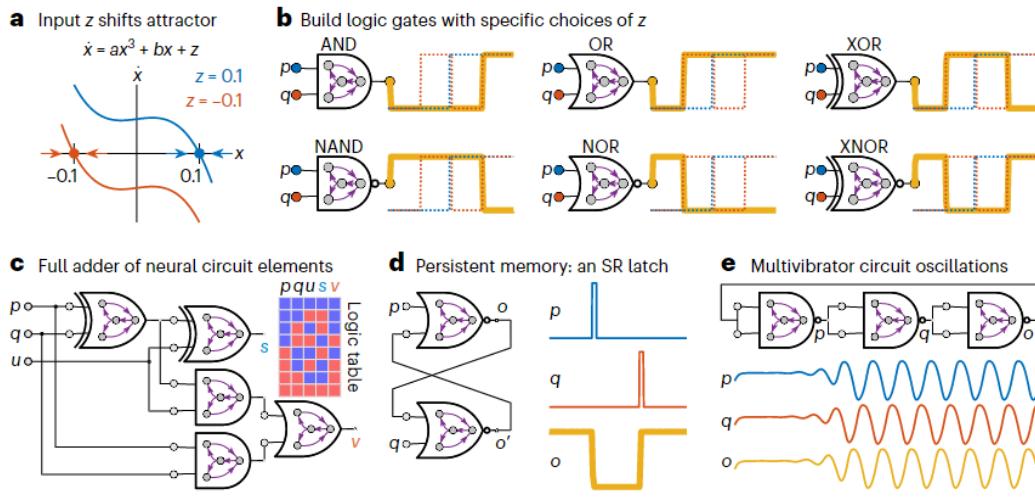
3. 混沌动态存储器 (chaotic dynamical memories) 的随机访问

控制操作输入 c 将 RNN 驱动到不同的固定点，从而生成独特的 DNP；

通过编译将每个 DNP 映射到唯一吸引子的单个矩阵 W ，具有内部连通性 $A = \bar{A} + \bar{B}W$ 的反馈 RNN 在不同的 c 值下围绕四个混沌吸引子中的每一个自主演化

4. 基于 RC 编程框架的逻辑门演算：

- 利用 RC 实现简单动态系统 $\dot{x} = ax^3 + bx + z$ (a, b, z 为参数)
- 此系统具有良好的滞后性。当 $z = 0.1$ 时， x 的值收敛到 $x = 0.1$ ，但是当 $z = -0.1$ 时， x 的值跳跃到 $x = -0.1$ 。利用此属性对逻辑门编程：通过将变量 z 定义为两个输入变量 p 和 q 的乘积，我们可以对上述方程中的动力学进行编程，以针对 p 和 q 的不同模式演变成 -0.1 或 0.1



- b: 逻辑门
- c: 全加器
- d: 置位复位 (SR) 锁存器 (RAM 的部件)
- e: 多谐振荡器电路振荡

以上部件的 RC 网络在神经形态硬件上部署，从而得到逻辑单元的神经形态类似物——神经逻辑单元。

上述工作利用 RC 动态编程框架固有的连续和分析表示、并行和分布式处理以及动态演化，在神经形态框架中实现了硅计算机的底层架构和功能、定义本机编程框架，提高了神经网络的可编程性和可扩展性，提供了一种在计算机系统结构层面探究传统硅计算机的神经形态实现的方式。目前这一框架的主要限制是 RC 动力学的线性近似——上述工作要求 RC 状态相当接近工作点 (the operating points)。未来的扩展将使用 Volterra 内核或 Koopman 组合算子对双线性机制使用更先进的动态近似，以更好地捕获非线性行为。

f. 超级计算系统 (BiCoSS)

神经科学领域的一个重要问题是在细胞水平上理解和解释人类高级认知的潜在机制。挑战在于同时将神经动力学与大脑认知功能相关联，这需要具有高计算能力的模拟系统和更符合生物学的计算架构。总的来说，这一挑战有两个关键问题。

1. 冯·诺依曼架构有其瓶颈，从计算架构的角度来看，它与人脑的计算模式有本质上的不同。
2. 当前的大脑模拟忽略了神经元的详细动态行为与人脑认知功能之间的关系，导致从细胞角度理解人脑认知的信息处理机制存在差距。

本研究提出了一种受生物启发的认知超级计算系统¹⁷ (BiCoSS)。BiCoSS 集成了多个 SNN 颗粒 (GR)，以实现混合兼容的神经形态平台。该系统采用使用 FPGA 芯片的多颗粒混合兼容非冯诺

依曼范式（该范式基于可扩展的分层异构多核架构，可实现多个大脑区域的多个认知任务的生物活动的实时计算），采用混合神经信息的协同路由方案。

BiCoSS 系统可以以高效且可扩展的方式适应不同级别的颗粒和 SNN 模型的生物合理性。

BiCoSS 上可以实现超过 400 万个神经元，其功效比 GPU 平台高 2.8k，BiCoSS 的平均延迟比传统数字神经形态系统架构低 3.62 倍和 2.49 倍。为了进行验证，BiCoSS 用于复制各种生物认知活动，包括运动学习、动作选择、情境依赖学习和运动障碍。综合考虑可编程性、生物学合理性、学习能力、计算能力和可扩展性，BiCoSS 被证明优于大规模 SNN 的替代最先进的工作。BiCoSS 系统的时计算能力可实现广泛的潜在应用。

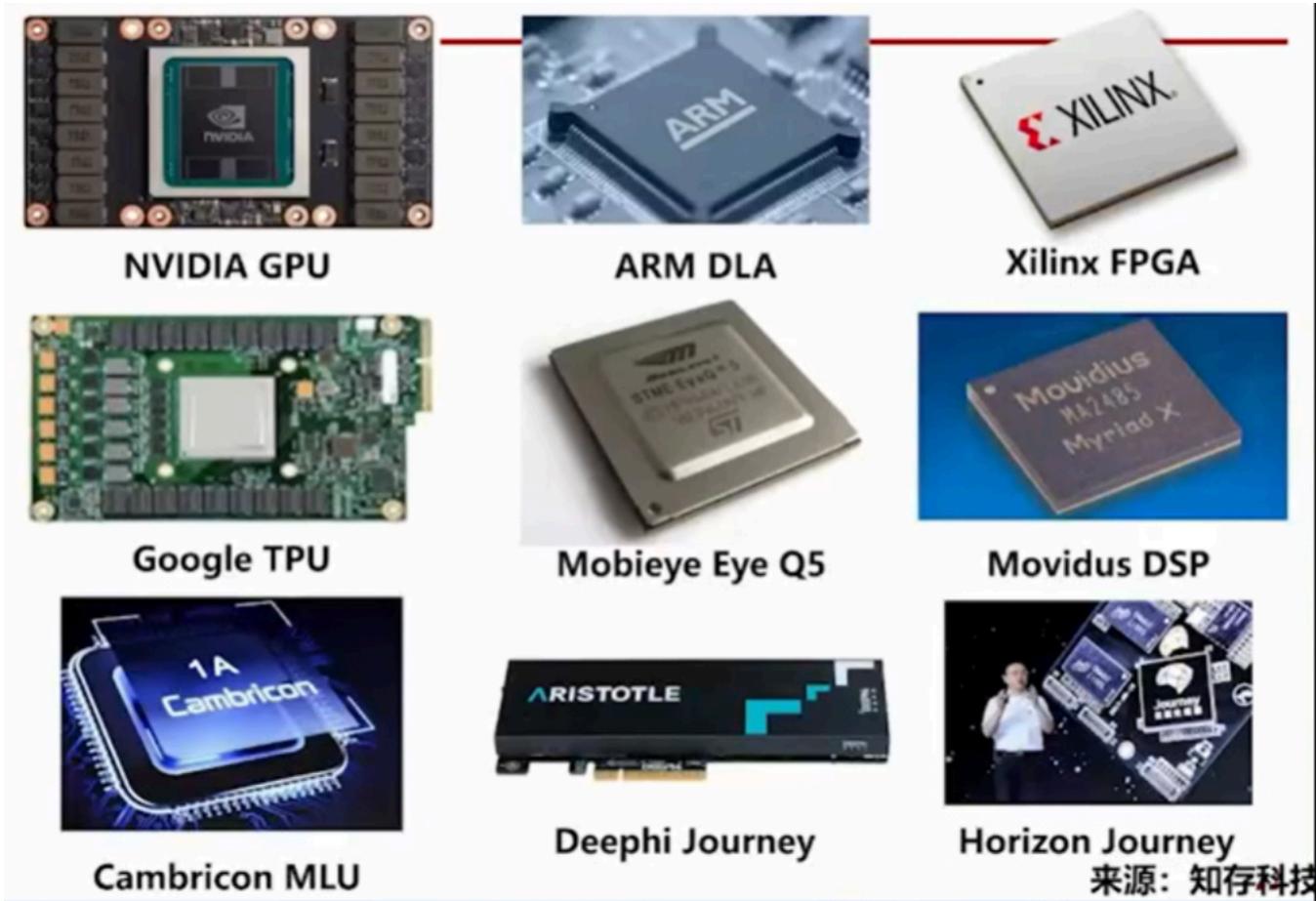
3. 面向非机器学习问题的算法

神经形态计算的典型用例主要与机器学习有关，但神经形态计算机在底层架构等方面的性质允许某些非机器学习的问题研究结合神经形态计算¹，因而在功能层面扩大了神经形态计算的应用范围和通用性。

1. 图论算法：神经形态计算机的底层架构是有向图，可以将待研究的图直接嵌入到具有合适参数设置的神经形态架构中，通过绘制脉冲栅格图来揭示图的属性。在 COVID-19 大流行期间，神经形态计算与图论相结合，作为分析疾病传播的工具。
2. 随机游走 (random walk)：在随机游走中，选择一个随机节点作为起点，并且代理沿着离开随机选择的节点的边缘移动。该过程重复几个步骤，随机代理访问的位置可以揭示与底层网络相关的重要特征。由于随机游走需要在并行多次游走后汇总结果进行分析，传统硬件需要高能耗来进行顺序操作。研究表明可以在低能量神经形态设置中研究随机行走，并且可以以本质上并行的方式进行分析。
3. 寻找近似值 NP 完全问题的解决方案：多项研究表明，与其他使用 CPU 和 GPU 近似解决 NP 完全问题的传统方法相比，神经形态系统在解决时间和解决精度方面可以实现相似的性能。相关工作包括利用 IBM TrueNorth Neurosynaptic 系统来近似解决二次无约束二元优化 (QUBO) 问题、利用 Intel Loihi 来近似解决布尔满足性 (SAT) 问题。

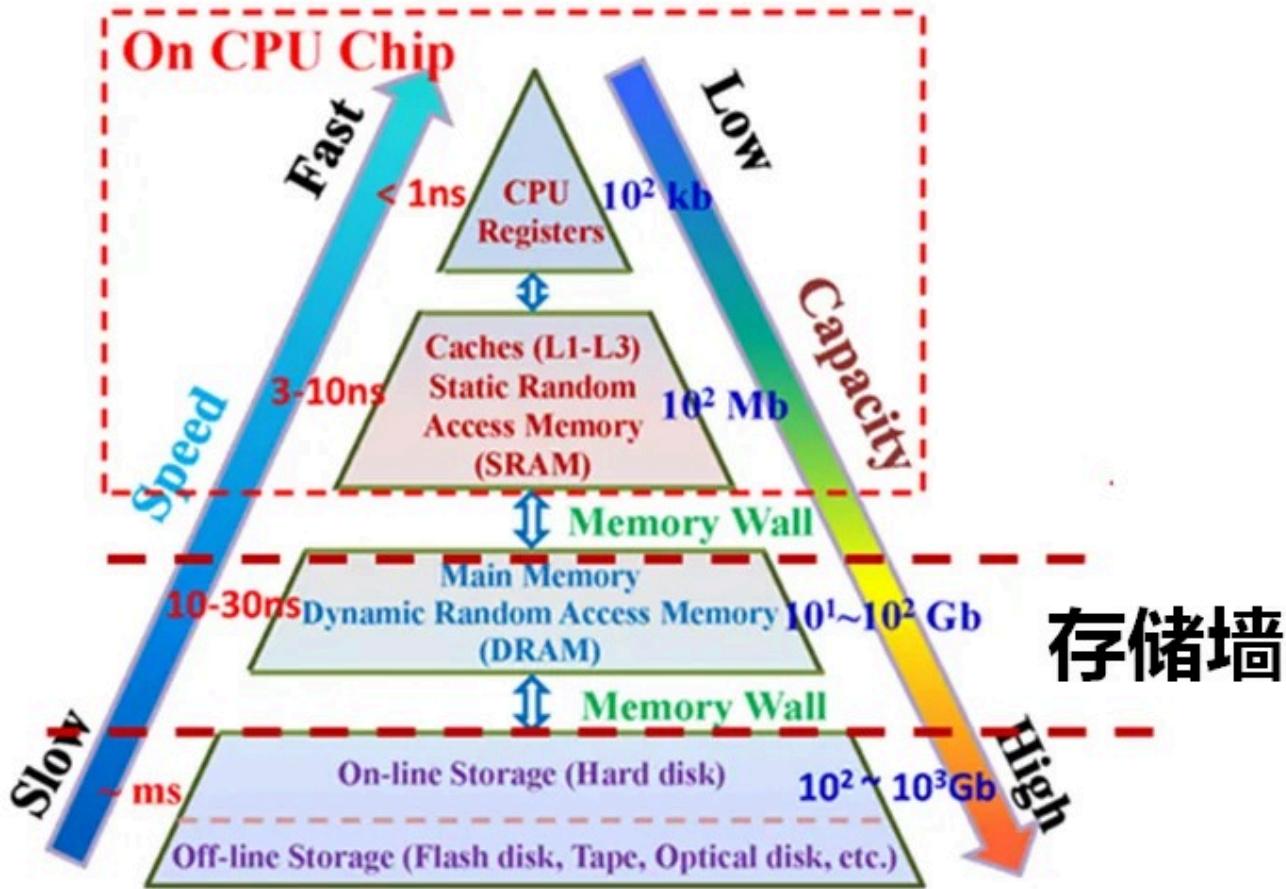
(二) 硬件

在冯诺依曼架构下的传统计算机在规模日益增长的机器学习应用下面临性能、功耗等诸多挑战，为此早在很久以前就开发出了 GPU、TPU 等通用或专用的人工智能芯片及各类深度学习加速器，通过缩减器件尺寸、提高集成密度来延续摩尔定律，提高计算机性能。



来源：知存科技

但这些加速方案仍然基于冯氏架构，面临无法突破的器件瓶颈、架构瓶颈和能耗瓶颈：一方面，传统器件的尺寸缩小已经接近物理极限，即将迎来摩尔定律的终结；另一方面，冯氏架构中存储单元与处理单元分离的特性导致数据交换存在存储墙（内存和处理单元的物理分离导致大量的能耗和单元之间数据传输的巨大延迟），内存搜索速度制约了CPU的处理速度。



此外，单核处理器的功率密度达到瓶颈，难以支持大数据大规模运算日益增长的能耗。神经形态计算作为一种新型的计算范式，通过模仿生物神经系统的结构和工作原理，将存储和计算集成在一起，实现了高效的并行计算，具有更高的能效比和更高的计算效率，为解决上述问题提供了一种新的思路。

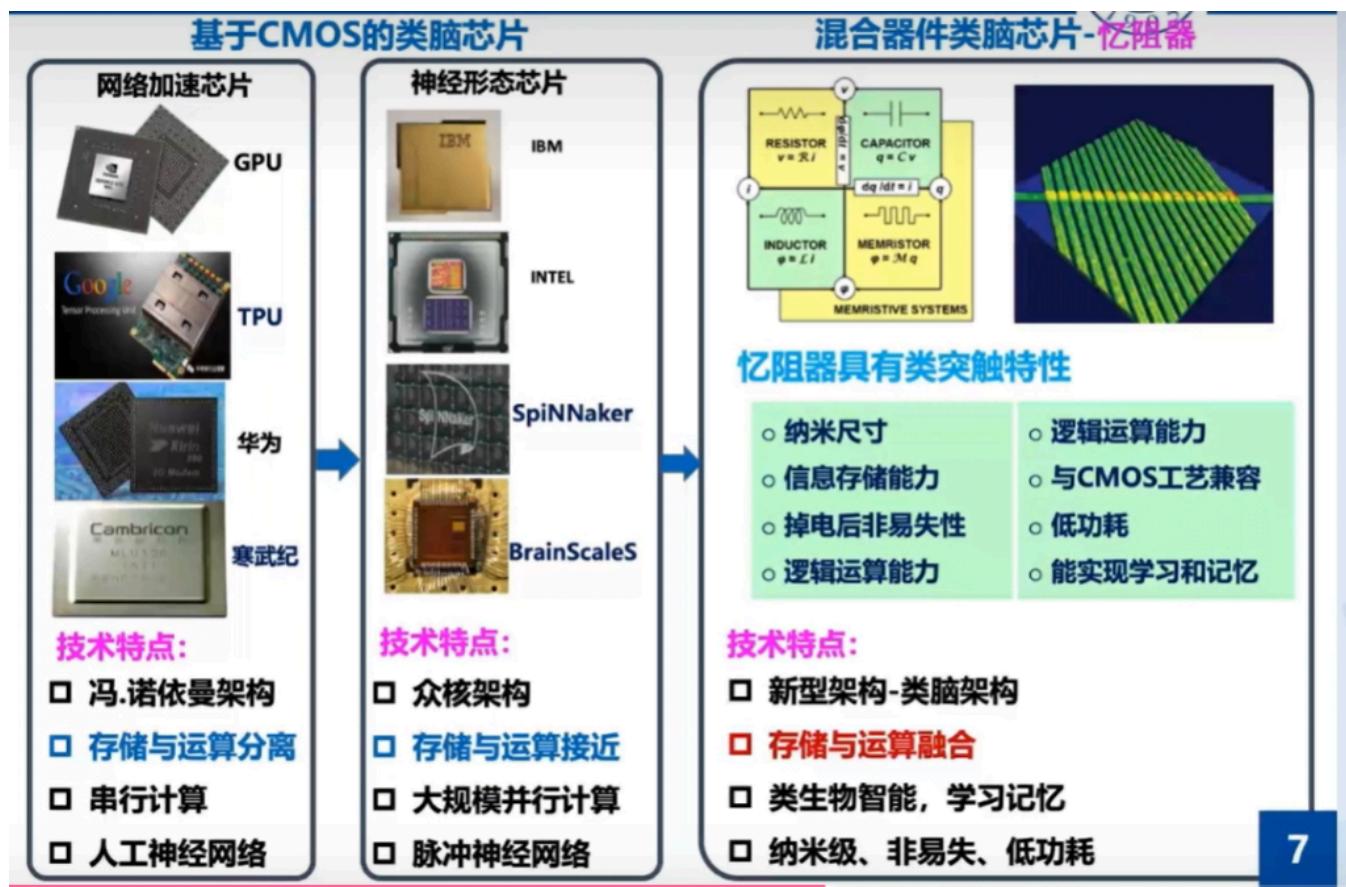
早期的工作已经开发出了神经形态芯片：

- 欧盟的人脑项目赞助了 SpiNNaker 和 BrainScaleS 的开发，以实现大规模的神经科学模拟
- 在线学习数字脉冲神经形态 (ODIN) 的优化数字神经形态处理器，允许使用稍微复杂的神经元模型
- Tianjic 芯片，针对更广泛应用类别的更通用计算的神经形态平台之一，该平台支持神经形态尖峰神经网络和传统人工神经网络，以解决不同类别的问题
- 在工业界，已经投入应用的芯片包括 IBM 的 TrueNorth 和 INTEL 的 Loihi，学术界也有各种各样的努力，包括 DYNAPs、Neurogrid、IFAT 和 BrainScales-2^{1,2}。

这类神经形态芯片应用众核架构，支持大规模并行计算，存储与运算过程接近，并且支持 SNN

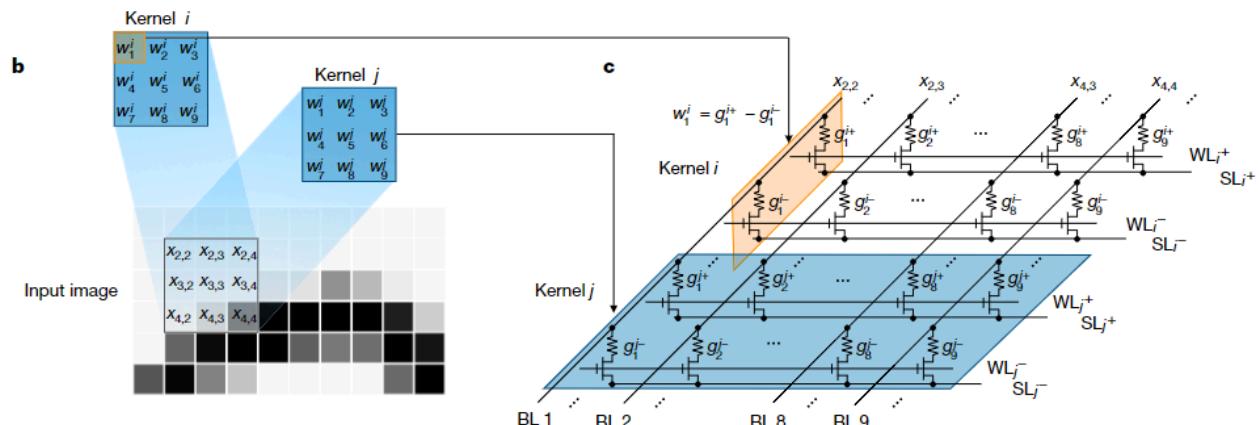
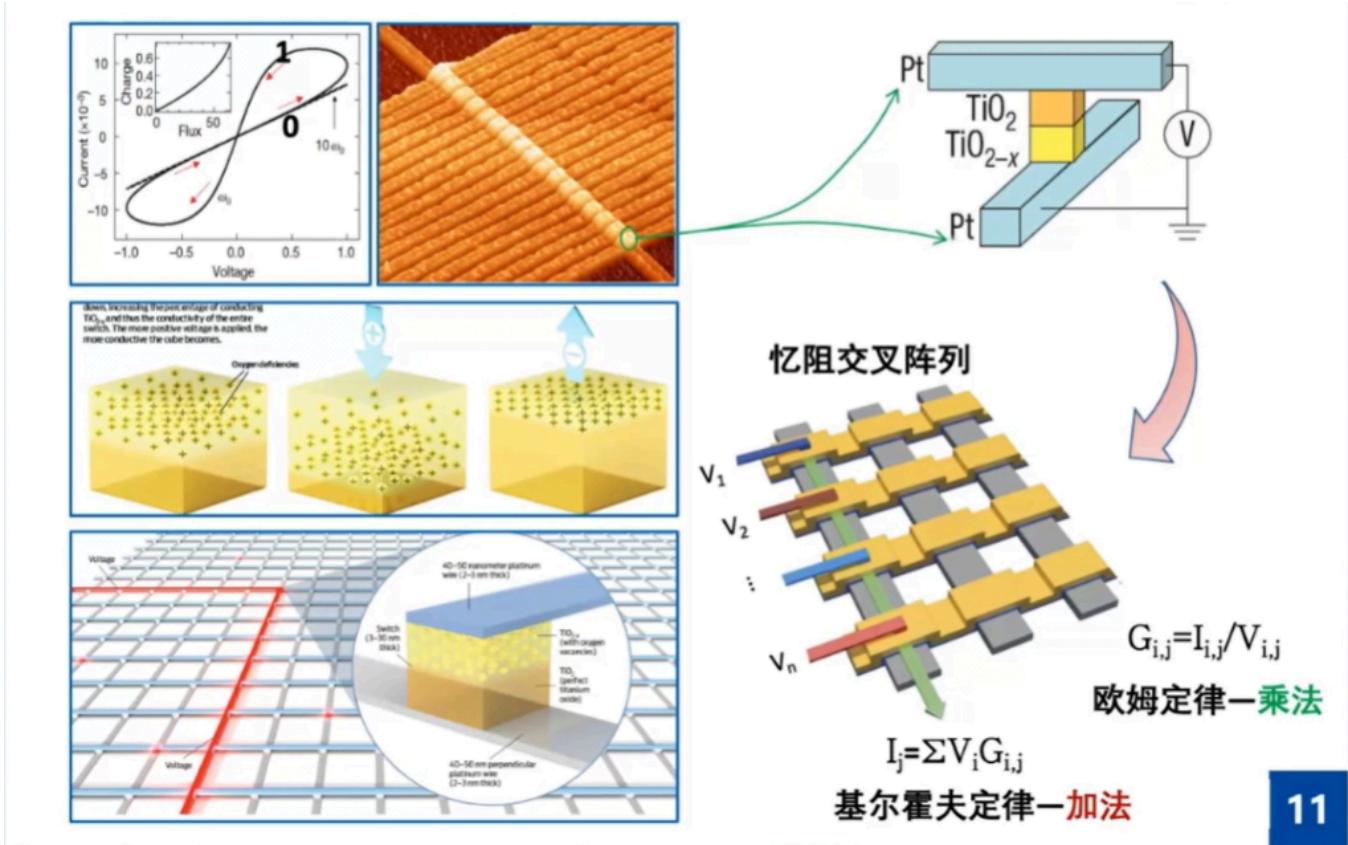
的部署和训练。然而，这些芯片虽然不同于冯氏架构，制造工艺仍然是基于硅的，通过传统 CMOS 技术实现。而硅对空穴的适应能力差且不善于导热，故而在当前工作中，大量研究致力于开发用于神经形态实现的新型材料（例如相变、铁电、非丝状、拓扑绝缘体或通道掺杂生物膜），开发忆阻器、记忆电容器等多功能神经形态器件，从而为各种受脑与认知启发的算法模型（如神经元的树突、轴突等）提供神经形态硬件实现。近几年文献中的工作涉及神经形态硬件结构和训练方法的更新^{6~9, 16, 19, 21, 23}。

1. 忆阻器交叉阵列



7

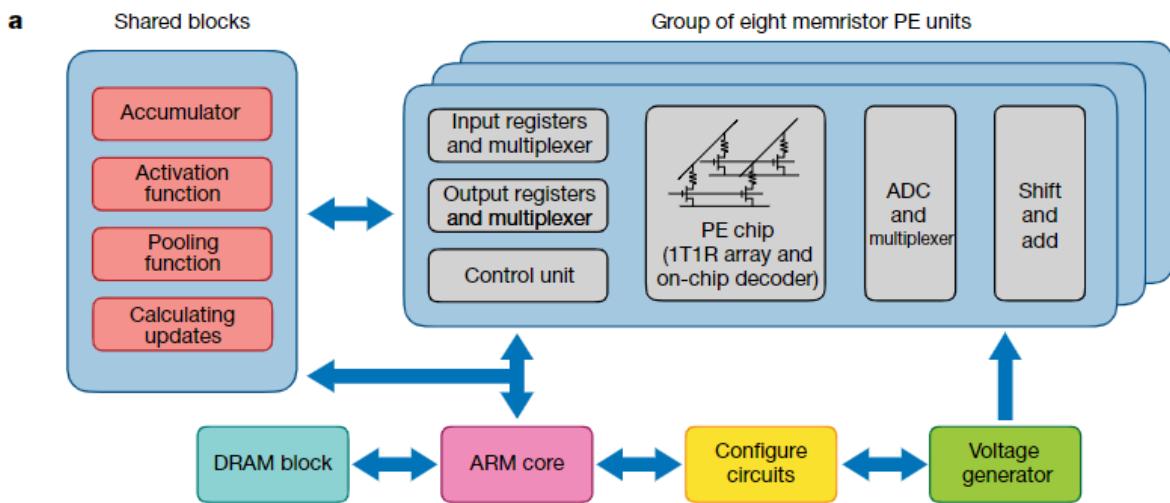
忆阻器 (memristor) 是一种具有电阻量纲的电路器件，其阻值由流经它的电荷决定。由于忆阻器尺寸小、能耗低，所以能很好地储存和处理信息，一个忆阻器的工作量，相当于一枚 CPU 芯片中十几个晶体管共同产生的效用，且具有非易失性，纳米忆阻器件可用于高集成度、功耗和读写速度更优越的 RAM。由于忆阻器“记忆电流”的特性，可通过电流调整器件的电阻和电导。忆阻器阵列直接利用欧姆定律进行乘法，基尔霍夫定律进行累加，能够实现并行的内存MAC运算，从而使模拟内存计算的速度和能效大大提高，被认为是硬件实现人工神经网络突触的理想方式，是继基于 CMOS 的神经网络加速方案之后的新方向。



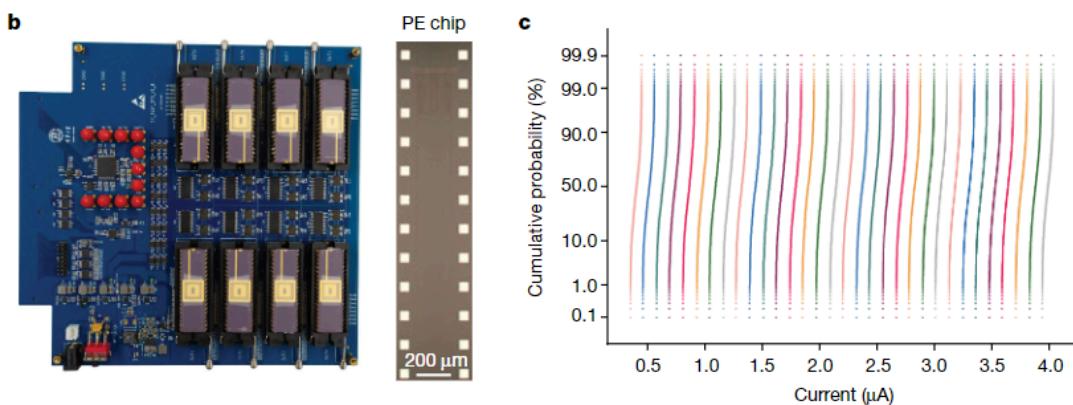
虽然忆阻器支持的神经形态计算完全脱离了冯氏架构，提供了一种有前途的神经计算范式，但存在着忆阻器交叉阵列产量低且不均匀、非理想特性导致的设备缺陷（器件变化、电导漂移和设备状态锁定）使得硬件性能低于软件模拟等限制。相关工作实现了用于 CNN 的高产量、高性能和均匀忆阻器交叉阵列的制造，提出了一种有效的混合训练方法来适应设备缺陷并提高整体系统性能，构建了用于 MNIST 数字图像识别的完整五层 mCNN，达到了 96.19% 的识别准确率；通过将卷积核复制到三个并行忆阻器卷积器，将 mCNN 延迟大约降低了 3 倍，为高度集成的神经拟态系统提供了一种可行的解决方案⁶。

a. 制造工艺

首先，构建了一种基于忆阻器的多功能神经网络计算架构：



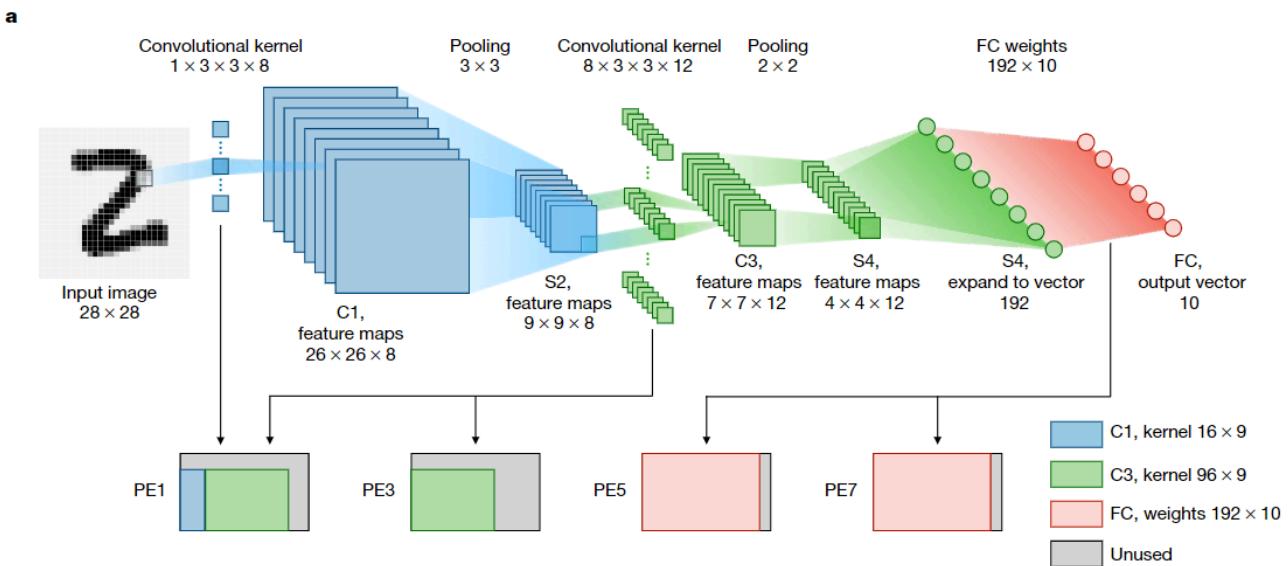
- 忆阻器单元使用 TiN/TaO_x/HfO_x/TiN 材料堆栈，并通过调制电场和热量在增强 (SET) 和抑制 (RESET) 方面显示出连续电导调谐能力
- 材料和制造工艺与传统的 CMOS (互补金属氧化物半导体) 工艺兼容，因此忆阻器阵列可以方便地构建在硅晶圆厂的生产线后端，以减少工艺变化和实现高再现性
- 多忆阻器阵列硬件系统（图右上），由PCB板和现场可编程门阵列评估板 (ZC706, Xilinx) 构建，主要由八个基于忆阻器的处理元件 (processing elements, PE) 组成，每个 PE 都有自己的集成 2,048 单元忆阻器



- 图 b 显示了具有八个忆阻器阵列芯片的核心 PCB 子系统，每个忆阻器阵列均由 128×16 1T1R (单晶体管单忆阻器) 单元组成
- 该阵列表现出非常可重复的多级电导状态：图 c 显示了 1,024 个忆阻器在 32 个不同区域中的分布电导状态，其中所有曲线都是分开的，没有任何重叠（横轴代表电导，纵轴代表1024个单元相对于32个电导状态的累积概率分布）

b. 混合训练方法

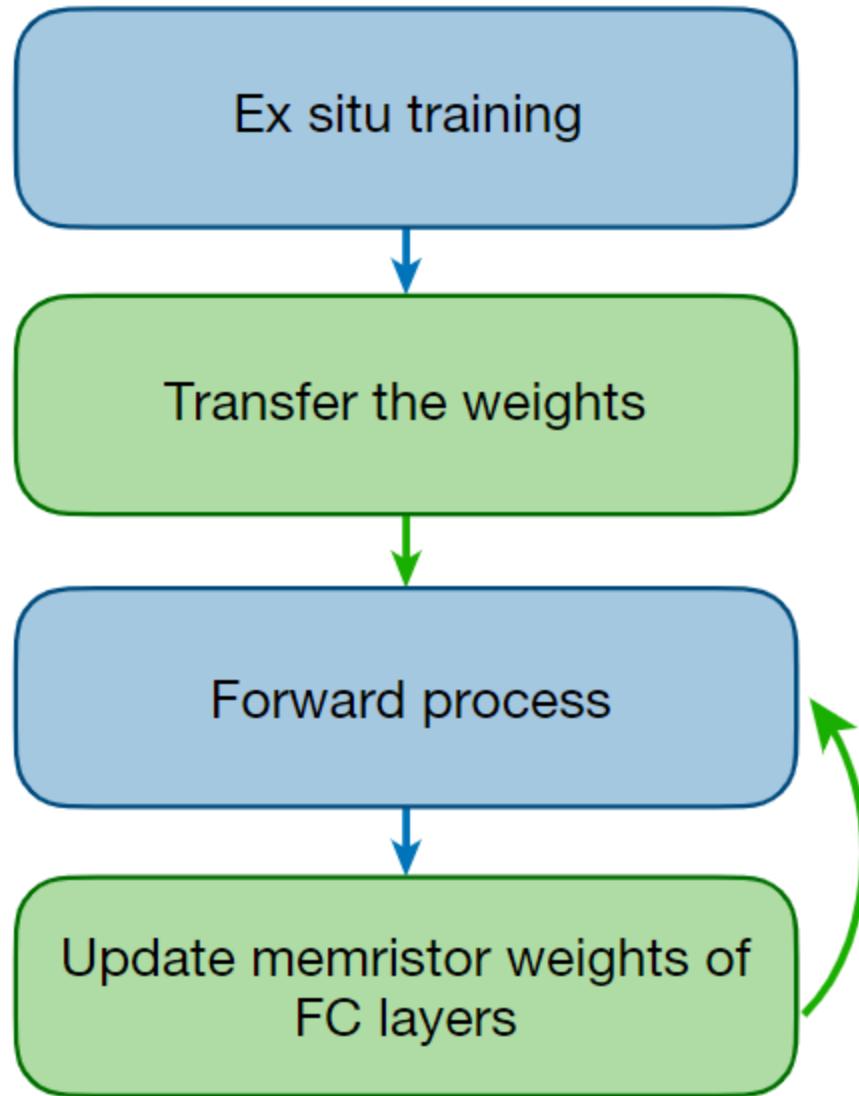
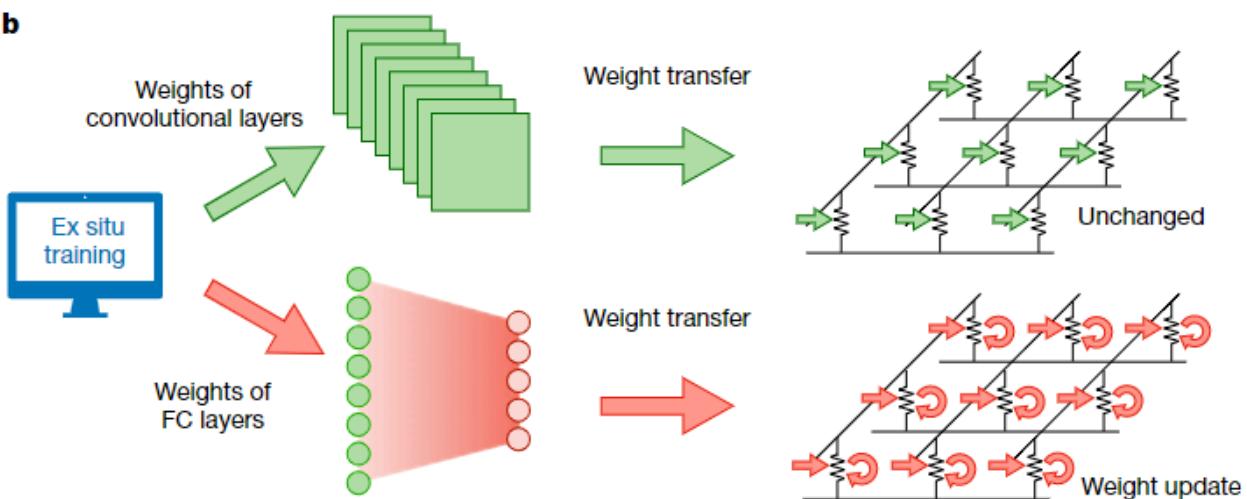
相关工作构建了基于忆阻器的五层 CNN：

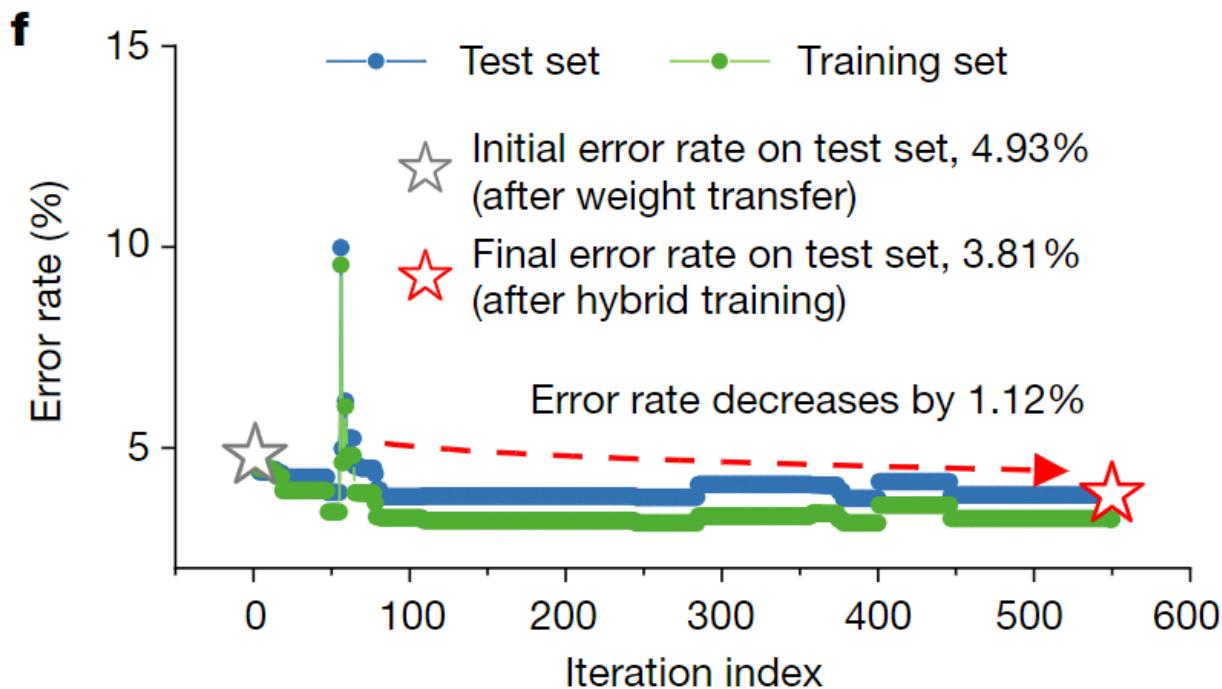


- 结构：交替的卷积层 (C1, C3) 和子采样层 (S2, S4)
- 顶部标签给出了 C1 和 C3 的内核大小 (输入通道深度 \times 滤波器高度 \times 滤波器宽度 \times 滤波器批量大小)、S2 和 S4 的池化大小以及 FC 层的权重大小 (输入神经元数量 \times 输出神经元数量)
- 底部标签提供特征图维度 (高度 \times 宽度 \times 通道深度) 或向量维度
- 实现基于忆阻器的卷积运算需要使用各种内核执行滑动运算，忆阻器阵列在不同内核的共享输入下实现并行 MAC 非常高效 (并行的，而非顺序的)

在面向硬件实现的模型训练过程中,主要的原位训练和异位训练方法都有相应的缺陷：对于原位训练，在典型的 CNN 训练中，通过反向传播确定所有权重更新。这个系统需要高度复杂的操作，将编码的读取脉冲从后到前逐层应用于源极线；对于异位训练，不可避免的硬件缺陷，例如有缺陷的设备以及寄生线电阻和电容，将异位学习权重转换为忆阻器电导时，会使权重变得模糊并降低系统性能。上述硬件的非理想特性引发的困难是当前神经形态硬件实现面临的重大困难之一。

为规避上述非理想硬件特性造成的训练缺陷，文献中提出一种混合训练方法来训练 mCNN，如图。

a**b**



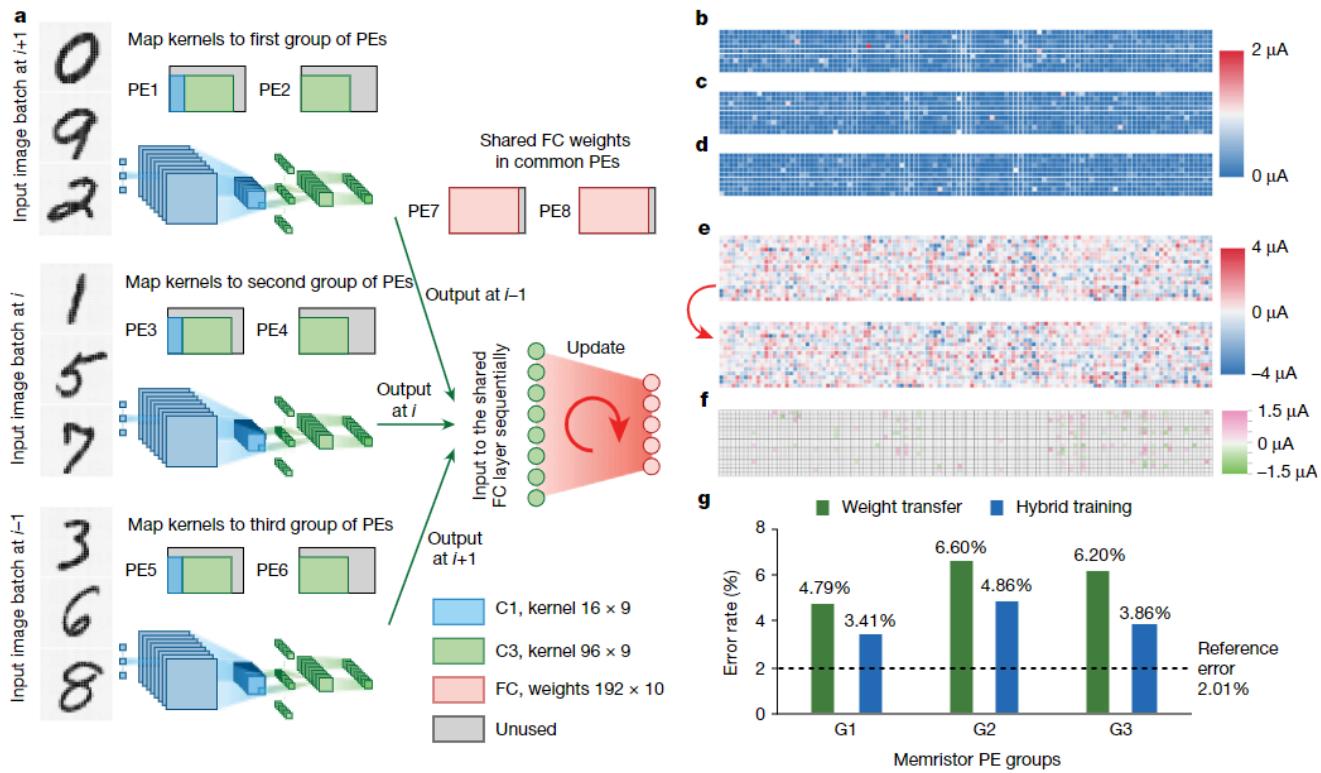
混合训练包括两个阶段：

1. 对 CNN 模型进行异位训练，然后通过闭环写入的方法将所有确定的权重传输到忆阻器 PE
2. 外部输入通过 mCNN 向前传播，之后仅对最后一个全连接 (FC) 层进行原位训练以调整忆阻器电导

实验结果表明，混合训练方法可以通过适应不同忆阻器交叉开关之间的设备变化，有效地弥补硬件缺陷，恢复高识别准确度。混合训练技术强调 FC 权重的训练，以补偿现有的设备缺陷，并且它可以扩展为通用系统方法，通过原位调整一些忆阻器权重来解决设备变化和其他非理想设备特性。仅 FC 层的原位训练通常足以补偿器件缺陷，并产生显著的泛化结果。通过这种方式，混合训练利用了异地训练和原地训练的优点，相辅相成。与传统的异地训练相比，混合训练需要获取训练数据来实现原位电导调节；因此，需要额外的内存块或数据传输模块。

c. 并行计算

在此基础上，开发了并行忆阻器卷积器的混合训练方法，在完整硬件系统中成功建立了在八个忆阻器 PE 上具有三个重复并行卷积器的五层 CNN



通过将一个输入从上到下均匀地划分为三个分数区域，并行忆阻器卷积器可以加速单个图像的前向过程。三个卷积器同时对其相关的输入部分进行操作，并将它们的输出一起馈送到 FC 层以完成分类。实验结果表明，混合训练可以将10000张测试图像的识别准确率从93.86%提高到95.83%。

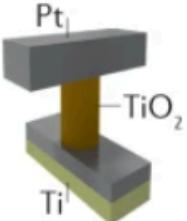
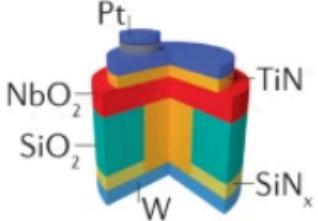
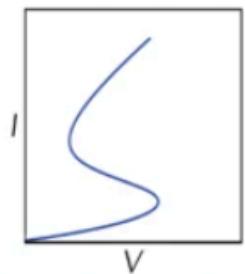
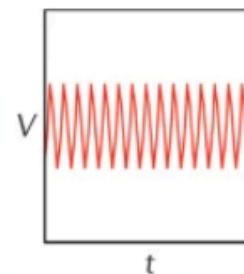
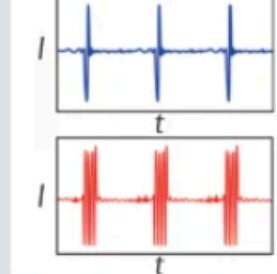
上述工作提出了一种混合训练方法，作为适应各种神经网络的不同忆阻器交叉开关的非理想器件特性的通用的系统级解决方案；开发了并行卷积技术，可以扩展到其他基于忆阻器的神经形态系统，以有效提高其整体性能。这些突破有助于开发更强大的基于忆阻器的神经形态系统。

2. 用于更高计算复杂度的忆阻器

提高计算性能的下一个前沿需要结合自然和生物系统的动态和适应能力。随生物系统等级提高，表现出的复杂性与适应性也相应增加。基于神经系统突触的功能考虑，其复杂性大部分为一阶；但作为神经元，周期性爆发，突发性自适应，混沌震荡等行为复杂度都达到了三阶，甚至可能出现四阶复杂度的超混沌。忆阻器的优势在于其天然的一阶复杂度，可以被设计来模拟突触行为。但与此同时如果通过电物理化学材料相互作用过程设计出更高复杂度的忆阻器，这样的单个器件可以在功能上替代数百个晶体管，并能带来更高层次功能和能效。当前在突触设备已有一阶与二阶复杂性的突触忆阻器，其中基于TaOx的忆阻器除了通常的静态非易失电阻切换外，还具有动态存储器，实现了二阶复杂性²³。神经元装置层面则通过易失性忆阻器在振荡电路中表现的自持续震荡（例如与电容器并联的易失性忆阻器）实现了二阶复杂度。目前唯一有报道的三阶复杂度

神经元装置使用NbO₂建造，并使用三个状态变量建模：温度，内置电容器上的电荷和金属区域形成速度。经过精心设计，当由可调静态电压输入供电时，单个设备可以产生15种不同的神经元动力学（包括尖峰，爆发和混沌）。更高复杂度的忆阻器为更精确高效地模拟神经系统提供了可能。

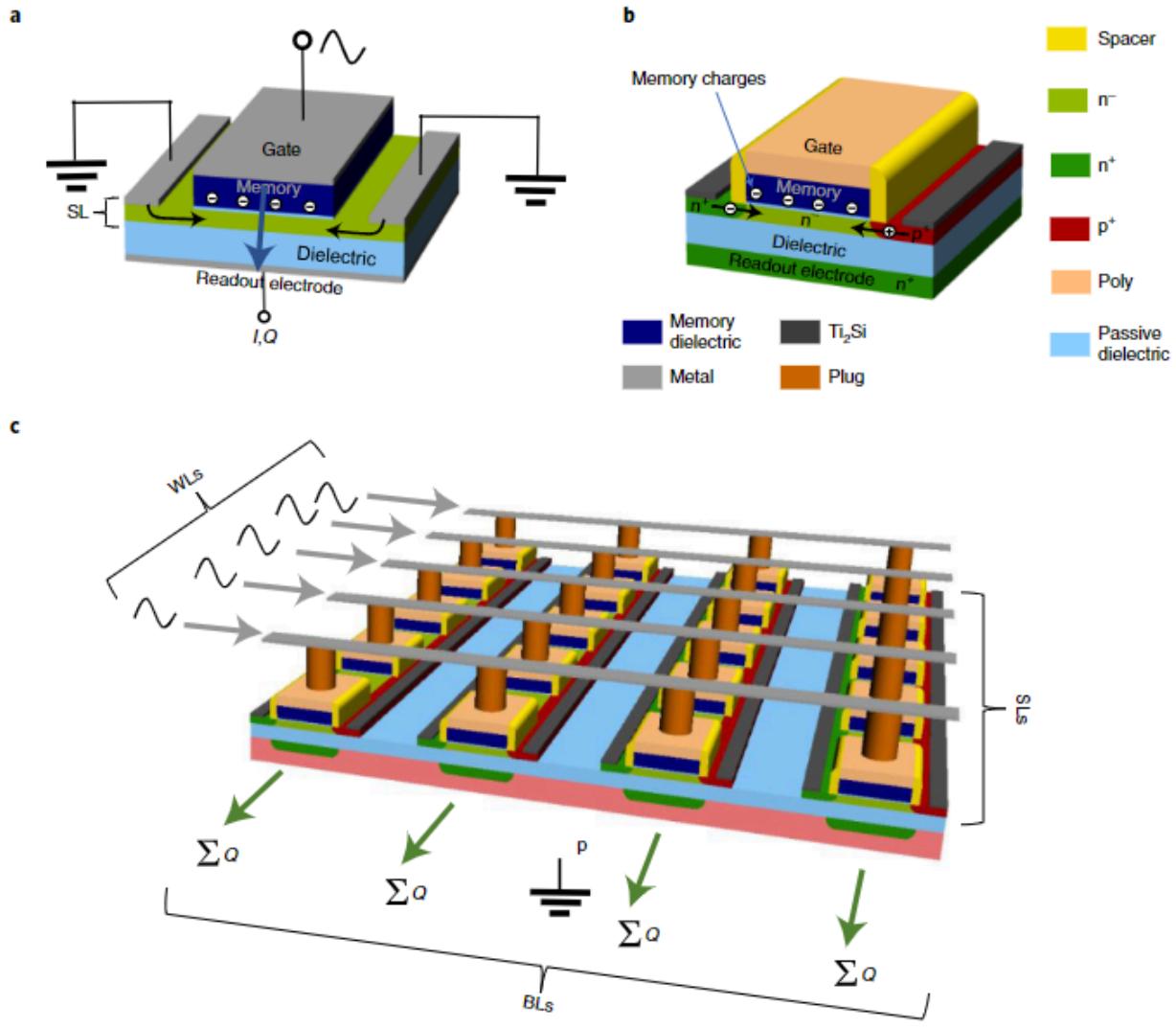
Synaptic devices			
	a First order	b Second order	c Second order
Materials and structures			
Proposed mechanism	Movement of oxygen defects	O vacancy filament formation	Ferroelectric defect response
State variables	<ul style="list-style-type: none"> Width of oxygen gradient 	<ul style="list-style-type: none"> Filament conductance Temperature 	<ul style="list-style-type: none"> Built-in electric fields Frequency response of defects
Behaviours of a single device	<p>Non-volatile resistance switching</p>	<p>Non-volatile resistance switching and dynamical memory</p>	<p>Non-volatile resistance and polarization switching and dynamical memory</p>

Neuronal devices			
	d First order	e Second order	f Third order
Materials and structures			
Proposed mechanism	Joule heating and electrical non-linearities	Mott transition, filament formation	Dynamics of Mott transition, temperature and charge
State variables	<ul style="list-style-type: none"> Internal temperature 	<ul style="list-style-type: none"> Temperature Charge on internal capacitor 	<ul style="list-style-type: none"> Temperature Charge on internal capacitor Speed of Mott transition
Behaviours of a single device	<p>Volatile resistance switching</p> 	<p>Volatile resistance switching and self-oscillations</p> 	<p>Volatile resistance switching and 15 types of neuron-like dynamics</p> 

3. 节能记忆电容器

新一代神经形态硬件的研究重点在于开发可以直接映射神经网络的专用硬件，目前工作中流行的方案基于忆阻设备交叉阵列，模拟存储突触权重，并实现并行乘法累加运算。不同于以忆阻器为首的电阻性神经形态硬件与系统，相关工作还包括开发基于电荷屏蔽原理的记忆电容器件

⁷ (memcapacitor)，可以提供高动态范围和低功耗操作。



突触权重被编码在交叉阵列中每个交叉点的器件电容上，输入脉冲电压通过积累电荷来实现并行乘法累加运算。

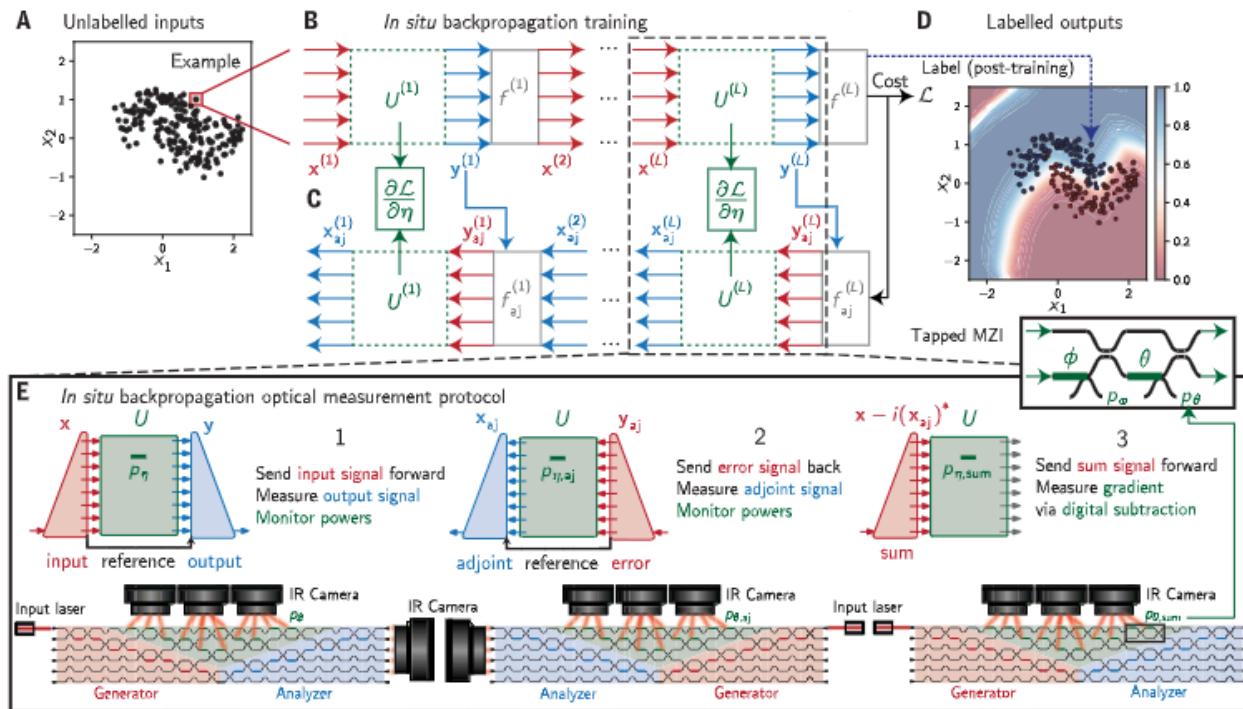
研究者构建了具有 156 个忆电容存储单元的实验性交叉阵列实现了 5×5 图像识别任务，达到每秒每瓦 29,600 万亿次操作的能量效率和 6-8 位的高精度。电路级仿真和噪声级计算表明，与忆阻性器件相比，忆电容器件提供更卓越的能源效率，与人脑的能量效率处于一个量级；使用绝热充电，可以回收电容器的大部分充电能量，允许可逆计算和神经形态计算的结合。同时，忆电容器件的制造工艺与 CMOS 兼容，具有在大规模节能神经形态系统中使用的潜在可扩展性。

4.光学神经网络

光学神经形态硬件是电子神经形态硬件之外的另一种神经网络实现方式。光学神经网络 (photonic neural network, PNN) 基于光学散射理论，通过可调谐波导元件传输和波分复

用 (WDM) 完成倍乘和累加操作，可用来表示矩阵运算。PNN 通过将光学编码的输入有效地转换为非线性交错的马赫曾德干涉仪 (MZI) 网格网络来实现，由硅光子网络、MZI 和可编程光学相移器 (PS) 组成。它们以光学方式实现 PNN 中 $y = Ux$ 的计算，其中光子网络实现了权重矩阵 U ，而光学编码的输入 x (若干个输入波导中的光学相位和模式) 通过光学相移器 y 传输到输出端口。相较于忆阻器电路等有线连接的电子神经形态硬件，信号衰减和产热较低，波导没有电感或趋肤效应，能耗更低、准确性更高。

近年的工作包括结合可编程光子线性光学元件 (如网格) 和数字非线性激活函数，开发了低延迟且节能的混合 PNN，解决了光子损耗的关键问题，并为不利于光学的层间逻辑操作提供了比多层 PNN 更多的多功能性，可能用于 RNN、transformer 等许多先进的 ML 架构中；经全面优化后，PNN 的能量效率可能比 AI 领域最先进的数字电子专用集成电路 (ASIC) 高出 2 个数量级；通过 PNN 向后发送光编码误差，并测量与原始前向“推理”信号的光学干扰，对硅光子集成电路进行原位反向传播，实现了有效片上训练，达到了与数字模拟相似的精度⁸。

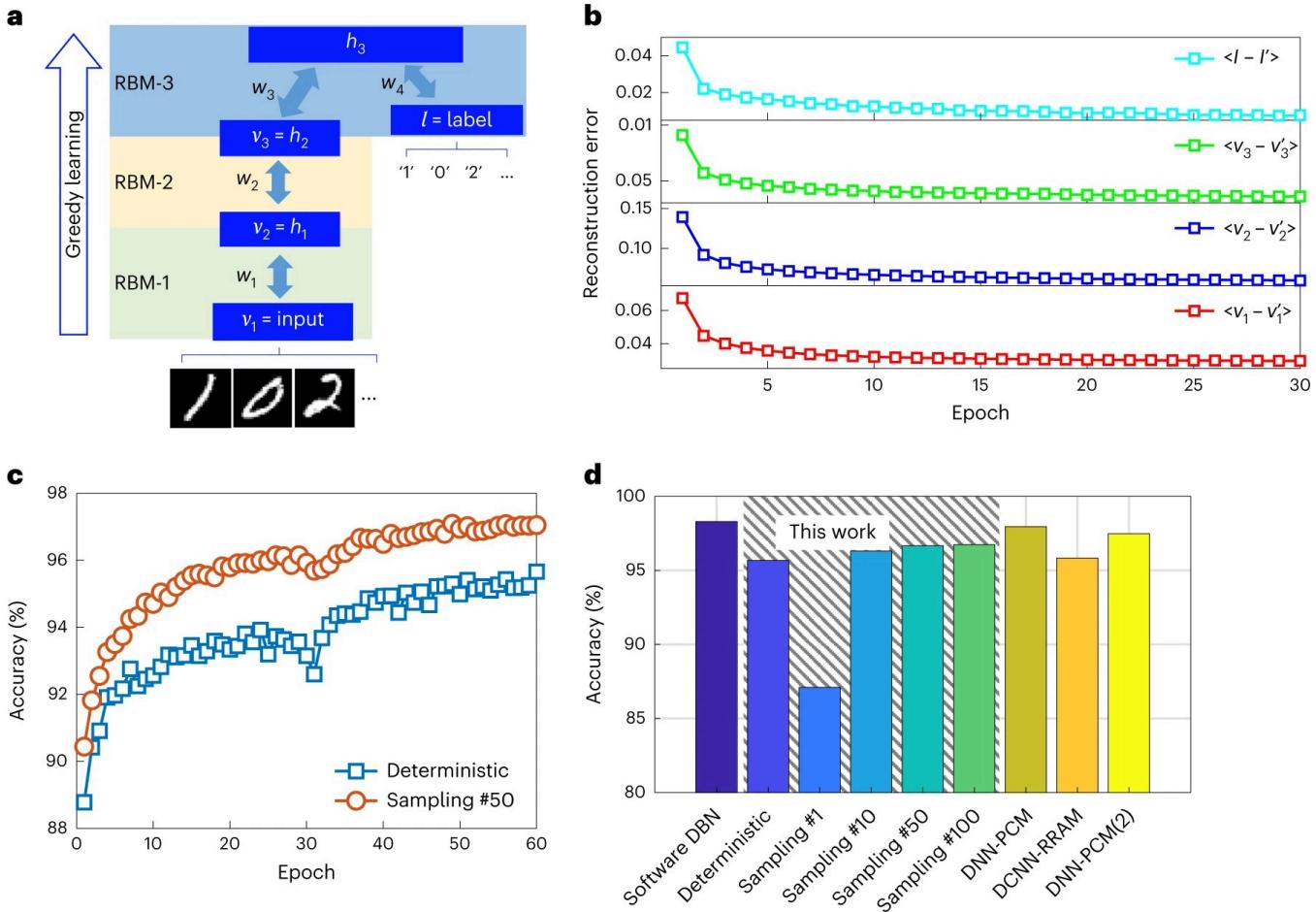


上述工作有助于连接光子学和机器学习领域的探索，为更广泛的神经网络和光学系统的节能光电训练铺平了道路。

5. 基于硅突触的深度置信神经网络 (DBN)

利用标准CMOS生产工艺流程中制造的双端浮栅忆阻突触器件（硅突触）表现出的子选择性、模拟电导可调性、高保留时间、小且可预测的循环降解以及适度的器件间差异，可以实现比典型处理单元高两个数量级的MAC运算能效和性能密度²¹。DBN使用两个 12×8 个忆阻器件阵列对

19×8忆阻RBM进行原位训练，同时令神经状态完全二元化，避免了ADC和DAC，简化了神经回路设计。DBN使用了三个这样训练出来的RBM，并被用来训练和识别MNIST中的手写数字。



相关工作使用了大小为 784–500、500–500 和 (500 + 10) –2,000 的RBM组成的DBN。首先使用数字图像作为输入训练RBM-1层，然后使用前一层的隐藏单元状态和标签（仅限最后一层）作为输入，按顺序训练RBM-2和RBM-3层。对于第一层，784个输入节点接收大小为 28×28 的数字图像的每个像素的输入。灰度图像的像素首先归一化为 [0,1] 的范围。然后，将归一化值作为采样像素为 1s 或 0s 的概率，构成二进制输入向量。图像识别可以通过扩展RBM-3层来进行，即通过路径 $w_1 \rightarrow w_2 \rightarrow w_3 \rightarrow w_4$ 。

通过以上工作训练出的DBN性能能与需要更复杂神经回路的软件和最先进的忆阻DNN相媲美。

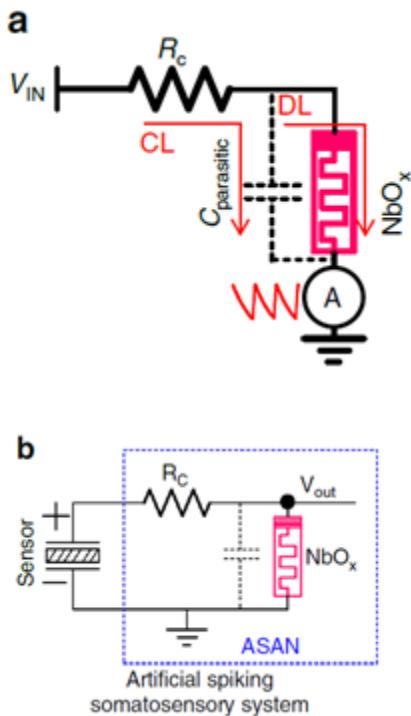
6. 面向脉冲信号通信的硬件实现

a. 基于 Mott 忆阻器的人工脉冲传入神经 (ASAN)

前期研究主要集中于构建SNN的硬件实现，而鲜少涉及将从环境中收集的通常处于连续和模拟域的信号转换为脉冲信号（以作为 SNN 的输入）的方法。文献提出了一种基于Mott记忆电阻

器的人工脉冲传入神经(ASAN)¹⁶，可以将输入的模拟信号转换为脉冲信号输出。

ASAN的结构和工作机制如下：ASAN由固定电阻器 (R_c) 和NbO_x忆阻器构成。当输入节点上施加电压时，寄生电容通过充电环路充电；当电容电压超过阈值电压时，NbO_x会切换到低阻值状态 (LRS)，电容器通过放电回路放电。由于 $R_c >> R$ 忆阻器，故放电过程主导充电过程，电容器上的净电荷减少。当电容器上的电压降至维持电压值以下时，焦耳热不足以再忆阻器的金属态，设备返回到高阻值状态 (HRS)，电容器再次开始充电。在连续输入下，忆阻器不断在HRS和LRS之间切换，产生振荡行为，输出脉冲，且脉冲频率在适当的刺激下与输入强度成正比，而在提供有害刺激时倾向于降低放电频率（类似于生物神经元）。最终，ASAN实现将外界输入的信号转化为脉冲信号，作为SNN的输入。



利用ASAN可构建一种带有压电装置的无动力脉冲机械感受器系统。实验结果表明，ASAN在神经机器人领域具有巨大的应用潜力，并且可以探索构建通用传入神经来与高阶 SNN 进行通信。

b. 基于双门控 MoS₂ 场效应晶体管 (FET) 的仿生神经编码器

文献提出了一种基于双门控 MoS₂ 场效应晶体管 (FET) 的仿生器件¹⁹，能够按照各种神经编码算法（例如基于速率的编码、基于脉冲时序的编码和基于脉冲计数的编码）将模拟信号编码为随机脉冲序列。

本研究捕获了神经编码的两个重要方面，即动态范围和编码精度。实验表明，基于FET的放生神经编码器的编码能量非常节俭，约为1–5 pJ/spike。该仿生设备可以实现对 MNIST 数据集进行

快速（约 200 个时间步）编码，以及使对经过训练的 SNN 进行超过 91% 的准确推理。仿生神经编码器是实现节能和仿生神经形态硬件的一次飞跃。

三、总结与展望

（一）现状与挑战

通过对上述代表性文献及相关信息的调研整理，我们接下来概括神经形态计算现阶段在算法和硬件层面的研究现状和特点，继而展望这一新兴计算框架的发展方向。

1. 算法

现阶段学术界的主要研究方向在于基于 DNN 的 SNN 算法与模型的开发与优化，从而更好地协调传统 DNN 模型与新兴的脉冲神经网络，将成型的 DNN 框架迁移至 SNN 的框架中，以提升后者的性能与可拓展性，而在神经网络级别上修改 SNN 的结构、开发神经科学启发的全新神经网络模型尚属少数，对非机器学习算法的开发也处于刚刚提出的阶段，尚未形成编程范式。然而，仅仅迁移 DNN 中性能优良的算法，固然能利用 SNN 在能源效率方面的优势，从而为日后 SNN 架构的应用打下基础，却不能开发出准确度大幅超越 DNN 的算法。为开掘存在于神经形态计算中的更深远的算法潜能，在 DNN 架构之外开发全新的神经网络模型的工作同样面临着更大的挑战：

- **生物学抽象多样性**：当前研究中无论是 DNN 类算法还是新型神经网络，具有创造性的算法的起点大多是从生物学模型中抽象出的神经动力学方程，继而从单位神经元到神经元层再到神经网络，构建出具有生物合理性与可解释性的算法。但无论从脑与认知科学还是更广泛的生命科学中获得算法的启发，都存在可以抽象的不同生物单元与生物层级。最基本的 SNN 模型已经在神经元级别，将线性感知机模型替换为内部包含复杂动力学的考虑时序的神经元与突触模型，至今的研究已经广泛开发了 IF、LIF 到更复杂的Hodgkin-Huxley 模型；更进一步地，在新型神经网络中，受脑科学与生物学启发的算法，如基于液态时间常数网络的神经回路策略、进化算法、STDP 等，已经超越了模拟神经元动力学的范畴，开始在神经元集群、神经网络级别构建模型。但伴随着算法的生物学模型的多样性，难以确定哪一个抽象层级、哪种神经元是最适合神经形态计算的抽象来源。同时，由于神经动力学的复杂性，同样难以证明或证伪某种受生物学启发的抽象模型是否具有研究价值与前景。
- **片上研究的限制**：虽然相比于以前，现阶段神经形态模拟器、软硬件系统的发展已经开始加速了新算法开发、改进和迭代，但目前供科学界访问的软硬件系统的泛用

性不强、性能有限，同时，由于以 SNN 为主的神经形态算法与传统神经网络的非脉冲时间方法相比训练时间更长，模拟速度慢，因此难以快速评估新的算法，限制了算法的演化。

- **模糊的性能基准和指标：**目前，整个研究界尚且没有明确、通用的评估算法性能的基准和指标。一些研究组已经创建并使用具有基于事件/尖峰的表示和时间维度的数据集，专门用于神经形态训练算法的基准测试，例如神经形态 MNIST、DVS Gesture 和 Spiking Heidelberg 音频数据集；然而，这些数据集尚未被整个领域广泛采用作为通用基准，目前限制了它们的实用性；MNIST、CIFAR-10 和 ImageNet 等数据集在神经形态基准测试中占据主导地位，但这些数据集不需要神经形态计算机中存在的本机时间处理能力，因此无法展示神经形态计算机的全部功能。此外，一些工作可能只侧重于单一指标的评估，这可能会导致仅针对该指标的进步，从而缩小了算法的泛用性。

2.硬件

目前，业界和学界在基于 CMOS 的神经形态加速平台的研究上早已取得巨大进展，并广泛投入使用，而以忆阻器为主的基于新材料的存算一体的新型神经形态硬件也进行了大量广泛的研究，且初步完成了神经网络的小规模硬件实现。目前，新型神经形态硬件存在以下挑战：

- **器件缺陷：**忆阻器等新型神经形态器件的制造工艺尚不成熟，器件缺陷严重影响了神经形态硬件的性能，如忆阻器的电导漂移、设备状态锁定等，这些缺陷会导致神经形态硬件的性能低于软件模拟，因此需要在算法层面寻求能够兼容这些器件非理想特性的训练方法。
- **可扩展性的限制：**神经形态计算机的应用定位很大程度上是作为更广泛的异构计算环境的一部分、加速特定类型的计算，然而将神经形态系统集成到更广阔的计算环境中、并开发通用性更强的神经形态计算机仍然面临着巨大的挑战：目前基于忆阻阵列等的神经形态硬件系统严重依赖传统计算机来定义部署到神经形态计算机的软件结构，且需要额外的器件和成本来实现与传统计算机的通信，这些都削弱了神经形态计算机的性能优势，限制了其可扩展性和实际应用。

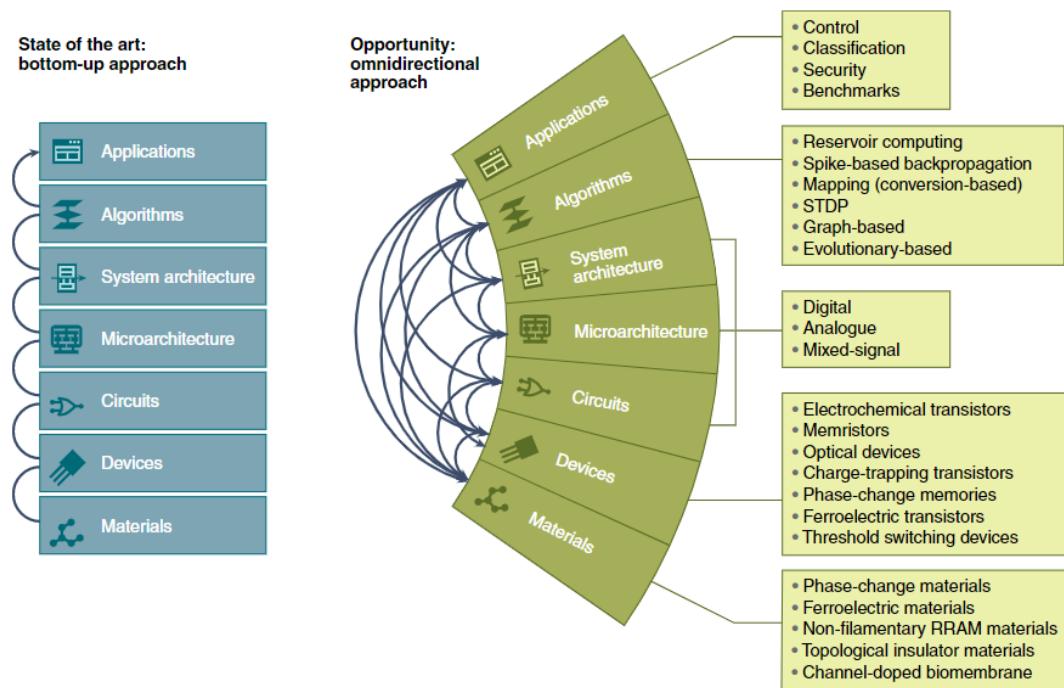
(二) 发展方向

考虑到现有的算法和硬件系统层面的突破和巨大的发展前景，包含众多研究方向的神经形态计算已经可以被看作一个正处于前范式阶段的科学共同体。基于这一系统的研究现状与面临的挑战，结合算法与硬件层面的发展，我们给出当前阶段神经形态领域的主要研究规范：

1. **基于生物学抽象，开掘更多算法可能性：**为了利用神经形态架构中的巨大算法潜

能，基于多样化的生物学抽象，研究不同的新型算法框架，对于当前研究既是挑战也是机会。这种多样性意味着神经形态算法的研究在现阶段的目标不收敛于单一优越应用的实现，而可以应用于不同种特定的任务。同时，由于基于 DNN 框架的神经形态算法同样尚未发展成熟，优化 DNN 类算法与开发新型算法应当作为现阶段并行的（而非递进的）研究方向——前者同样可以受益于多样化的生物学抽象。

2. **定义通用的算法评估指标：**包括能耗、延迟、精度、可扩展性等指标，以及基于这些指标的通用基准测试，这些指标应当能够在不同的神经形态硬件系统上进行评估，以便更好地评估算法的性能，同时也有助于神经形态硬件系统的发展。
3. **算法与硬件协同发展：**神经形态范围内的算法与硬件在近年的研究中已经初步形成了协同发展的范式：从设计算法的角度，完整工作包括软件模拟与硬件实现两部分，且优秀的实验结果在鲁棒性方面的成功通常包括应对硬件系统固有缺陷的稳定性，在上述文献中已有列举；从设计硬件的角度，神经形态硬件的设计已经考虑到算法的特点，例如忆阻器交叉阵列的设计：其结构与神经网络的结构相似，能够实现并行计算。同时，硬件的性能上限也制约着算法的开发。进一步地，这种协同发展范式应当从应用上的同步发展深化为由算法和应用驱动的全栈协同设计，即算法和应用可以直接影响底层硬件的设计，并定制底层硬件实现以满足特定应用程序的需求或约束(如下图，可以根据算法的实际情况，完成不同神经元部位的硬件实现)。



我们相信，进一步发展的神经形态计算将在未来的许多实际应用中，在速度和能源效率方面实现前所未有的性能，成为新一代计算架构中不可或缺的一部分。

参考文献

- [1] Opportunities for neuromorphic computing algorithms and applications, 2023, [Nature](#)
- [2] Fast and energy-efficient neuromorphic deep learning with first-spike times, 2021, [Nature Machine Intelligence](#)
- [3] Deep learning incorporating biologically inspired neural dynamics and in-memory computing, 2020, [Nature Machine Intelligence](#)
- [4] A neural machine code and programming framework for the reservoir computer, 2023, [Nature Machine Intelligence](#)
- [5] Neural circuit policies enabling auditable autonomy, 2020, [Nature Machine Intelligence](#)
- [6] Fully hardware-implemented memristor convolutional neural network, 2020, [Nature](#)
- [7] Energy-efficient memcapacitor devices for neuromorphic computing, 2021, [Nature Electronics](#)
- [8] Experimentally realized *in situ* backpropagation for deep learning in photonic neural networks, 2023, [Science](#)
- [9] Photonics for artificial intelligence and neuromorphic computing, 2021, [Nature Photonics](#)
- [10] Sparsity provides a competitive advantage, 2021, [Nature Machine Intelligence](#)
- [11] A ‘programming’ framework for recurrent neural networks, 2023, [Nature Machine Intelligence](#)
- [12] Deep physical neural networks trained with backpropagation, 2022, [Nature](#)
- [13] A deep learning framework for neuroscience, 2019, [Nature Neuroscience](#)
- [14] Shortcut learning in deep neural networks, 2020, [Nature Machine Intelligence](#)

- [15] Activity-weight duality in feed-forward neural networks reveals two co-determinants for generalization, 2023, [Nature Machine Intelligence](#)
- [16] An Artificial Spiking Afferent Nerve Based on Mott Memristors for Neurorobotics, 2020, [Nature Communication](#)
- [17] BiCoSS: Toward Large-Scale Cognition Brain With Multigranular Neuromorphic Architecture, 2022, [IEEE Transactions On Neural Networks And Learning Systems](#)
- [18] Neuromorphic Context-Dependent Learning Framework With Fault-Tolerant Spike Routing, 2022, [IEEE Transactions On Neural Networks And Learning Systems](#)
- [19] A Biomimetic Neural Encoder for Spiking Neural Network, 2021, [Nature Communication](#)
- [20] Neuromemristive Circuits for Edge Computing: A Review, 2020, [IEEE Transactions On Neural Networks And Learning Systems](#)
- [21] A memristive deep belief neural network based on silicon synapses, 2022, [Nature Electronics](#)
- [22] A memristor-based analogue reservoir computing system for real-time and power-efficient signal processing, 2022, [Nature Electronics](#)
- [23] Dynamical memristors for higher-complexity neuromorphic computing, 2022, [Nature Reviews Materials](#)
- [24] Reconfigurable heterogeneous integration using stackable chips with embedded artificial intelligence, 2022, [Nature Electronics](#)
- [25] Experimental photonic quantum memristor, 2022, [Nature Photonics](#)
- [26] Memristive control of mutual spin Hall nano-oscillator synchronization for neuromorphic computing, 2022, [Nature Materials](#)
- [27] Emulation of bio-synaptic behaviours in copper-doped zinc oxide memristors: A nanoscale scanning probe microscopic study, 2022, [Applied Surface Science](#)
- [28] Superior artificial synaptic properties applicable to neuromorphic computing system in HfO_x-based resistive memory with high recognition rates, 2023, [Discover](#)

Nano