北京邮电大学 2021——2022 学年第二学期 《计算机组成与系统结构》期中考试试题

1、(15 分) 用一台 40MHz 的处理器执行标准测试程序(设 I 为该程序的指令条数), 其指令分为 4 类, 它们在标准测试程序中所占比例及 CPI 如下表所示。请计算该标准测试程序对应的平均 CPI、MIPS、程序执行时间。

指令类型	所占比例	СРІ
算数和逻辑	60%	1
高速缓存命中访存	18%	2
转移	12%	4
高速缓存失效访存	10%	8

- 2、(15分)设主存容量1MB,字长8位,块大小32B,Cache容量64KB,按字节寻址,采用二路组相联映射方法。解答下列问题:
 - (1) 写出主存地址映射格式。
 - (2)给出内存地址[A0101H]对应的标记、组号、字号。

- 3、(15分)设有两个十进制数: $x=-0.875\times 2^1$, $y=0.625\times 2^2$ 。
 - (1) 将x、y的尾数转换为二进制补码形式。
 - (2) 设浮点数格式为阶码2位、阶符1位、数符1位、尾数3位。通过补码运算求出z=x-y的二进制浮点规格化结果。

4、(15分)设某指令系统指令字长为16位,地址码为4位。该系统中有11 条三地址指令、70条二地址指令和150条单地址指令。试设计指令格式使其 支持零地址指令数最大(画图表示),并计算该最大零地址指令条数。 5、(15分)假定有符号整数采用补码表示,若int型变量x和y的机器数分别是FFFF FFDFH和0000 0041H。求x、y的值以及x-y的机器数。

- 6、(25分)某计算机地址总线20位、数据总线32位。由64K*16位的DRAM 芯片组成256K*32位的存储器,要求地址映射为80000H~BFFFFH。
 - (1) 总共需要多少块DRAM芯片?
 - (2) 存储器读写周期为0.5us, DRAM刷新最大时间间隔为8ms,采用异步(分散)刷新方式,请设计刷新信号周期。
 - (3) 画出CPU与存储器连接的逻辑框图(可选用译码器与门电路)