

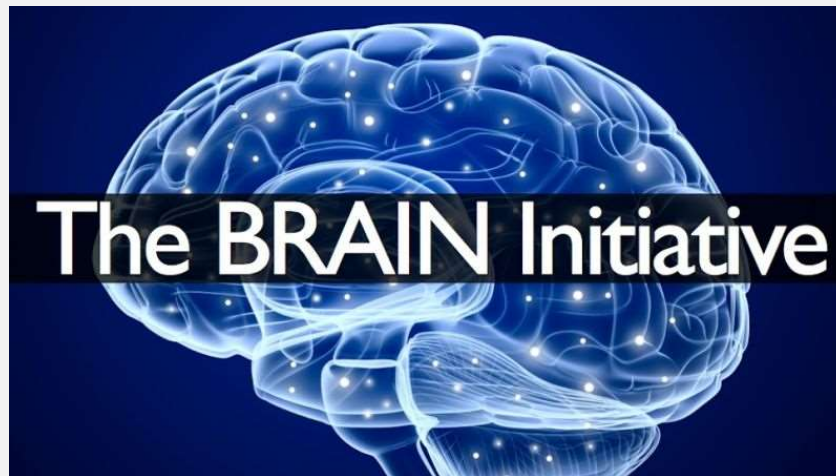
The background of the slide features a close-up, artistic view of a microchip. The chip's surface is covered in a dense grid of small, square circuitry elements. The lighting is dramatic, with deep blues and greys dominating the color palette, and some highlights that emphasize the texture and three-dimensional nature of the chip's components.

딥러닝 네트워크의 회로 접근 Circuit Approach of Deep Learning Networks

2022-05-06

서강대학교 범진욱

BRAIN Initiative



- **The Human Genome Project**

- The Human Genome Project was an international project that includes scientists from around the world. It began in 1990, and by 2003, scientists had sequenced all 3 billion base pairs of human DNA. Now they are trying to identify and characterize all the genes in the genome.

- **BRAIN Initiative**

- 2013년 4월 2일
- President Obama announced plans this morning for a long-term research project to improve our understanding of the brain. Comparing it to the Human Genome Project, Obama said the brain-mapping initiative could lead to cures for diseases like Alzheimer's and autism, while fueling economic growth and job creation. Here's what you need to know.
- The initiative (which prior to today's unveiling had been widely referred to as the Brain Activity Map project) involves \$100 million in federal funding matched by around \$120 million in annual funding from private sector partners.

세계 반도체회사

2019F Top 15 Semiconductor Sales Leaders (\$M, Including Foundries)

2019F Rank	2018 Rank	Company	Headquarters	2018 Total IC	2018 Total O-S-D	2018 Total Semi	2019F Total IC	2019F Total O-S-D	2019F Total Semi	2019/2018 % Change
1	2	Intel	U.S.	69,880	0	69,880	69,832	0	69,832	0%
2	1	Samsung	South Korea	75,698	2,843	78,541	51,750	3,860	55,610	-29%
3	4	TSMC (1)	Taiwan	34,208	0	34,208	34,503	0	34,503	1%
4	3	SK Hynix	South Korea	36,200	567	36,767	22,291	595	22,886	-38%
5	5	Micron	U.S.	30,930	0	30,930	19,960	0	19,960	-35%
6	6	Broadcom Inc. (2)	U.S.	16,454	1,735	18,189	15,917	1,789	17,706	-3%
7	7	Qualcomm (2)	U.S.	16,385	0	16,385	14,300	0	14,300	-13%
8	8	TI	U.S.	13,908	946	14,854	12,705	842	13,547	-9%
9	9	Toshiba/Kioxia (3)	Japan	12,293	1,508	13,801	9,839	1,437	11,276	-18%
10	10	Nvidia (2)	U.S.	11,951	0	11,951	10,514	0	10,514	-12%
11	15	Sony	Japan	627	7,088	7,715	878	8,674	9,552	24%
12	11	ST	Europe	6,628	2,991	9,619	7,241	2,215	9,456	-2%
13	13	Infineon	Europe	5,465	3,745	9,210	5,366	3,580	8,946	-3%
14	12	NXP	Europe	8,429	978	9,407	7,969	888	8,857	-6%
15	14	MediaTek (2)	Taiwan	7,891	0	7,891	7,948	0	7,948	1%
Top-15 Total				346,947	22,401	369,348	291,013	23,880	314,893	-15%

(1) Foundry (2) Fabless (3) Formerly Toshiba Memory
Source: Company reports, IC Insights' Strategic Reviews database

2020F Top 15 Semiconductor Sales Leaders (\$M, Including Foundries)

2020 Rank	2019 Rank	Company	Headquarters	2019 Total IC	2019 Total O-S-D	2019 Total Semi	2020F Total IC	2020F Total O-S-D	2020F Total Semi	2020/2019 % Change
1	1	Intel	U.S.	70,797	0	70,797	73,894	0	73,894	4%
2	2	Samsung	South Korea	52,486	3,223	55,709	56,899	3,583	60,482	9%
3	3	TSMC (1)	Taiwan	34,668	0	34,668	45,420	0	45,420	31%
4	4	SK Hynix	South Korea	22,578	607	23,185	25,499	971	26,470	14%
5	5	Micron	U.S.	22,405	0	22,405	21,659	0	21,659	-3%
6	7	Qualcomm (2)	U.S.	14,391	0	14,391	19,374	0	19,374	35%
7	6	Broadcom Inc. (2)	U.S.	15,521	1,722	17,243	15,362	1,704	17,066	-1%
8	10	Nvidia (2)	U.S.	10,618	0	10,618	15,884	0	15,884	50%
9	8	TI	U.S.	12,812	839	13,651	12,275	813	13,088	-4%
10	9	Infineon (3)	Europe	7,734	3,404	11,138	7,438	3,631	11,069	-1%
11	16	MediaTek (2)	Taiwan	7,972	0	7,972	10,781	0	10,781	35%
12	14	Kioxia	Japan	8,760	0	8,760	10,720	0	10,720	22%
13	15	Apple* (2)	U.S.	8,015	0	8,015	10,040	0	10,040	25%
14	11	ST	Europe	6,475	3,058	9,533	6,867	3,085	9,952	4%
15	18	AMD (2)	U.S.	6,731	0	6,731	9,519	0	9,519	41%
Top-15 Total				301,963	12,853	314,816	341,631	13,787	355,418	13%

(1) Foundry (2) Fabless (3) Includes acquired company's sales in 2019 and 2020 results.

Source: Company reports, IC Insights' Strategic Reviews database *Custom processors/devices for internal

반도체 회사:

IDM (integrated Device Manufacture) 종합반도체

Foundry 반도체 위탁생산

Fabless (Fabrication-less)

<https://www.icinsights.com/news/bulletins/Intel-To-Keep-Its-Number-One-Semiconductor-Supplier-Ranking-In-2020/>

미래성장 시장과 반도체 / 클라우드 및 데이터 센터



<https://www.redhat.com/ko/topics/cloud-computing/what-is-paas>

- **Cloud/Data Center**

- 주요 기업: AWS, Azure, Google Cloud

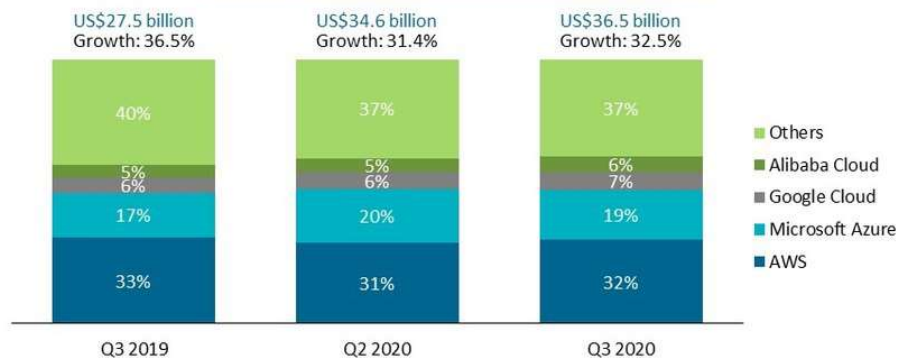
- 시장규모:

- worldwide cloud market grew 33% this quarter to \$36.5 billion (2020 Q3) (Canalys reports)

- **관련반도체: CPU/메모리/통신/Power 및 energy**

Top four providers collectively grow 40% in Q3

Worldwide cloud infrastructure services spend



Source: Canalys estimates, October 2020



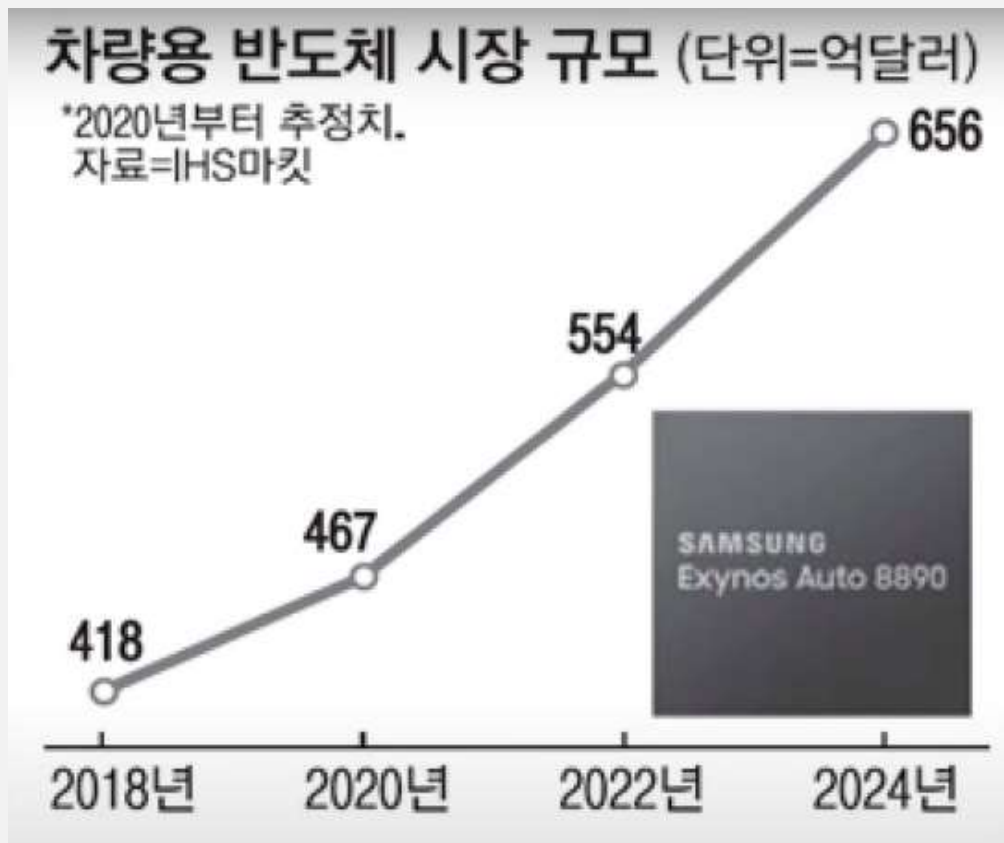
미래성장 시장과 반도체 / 인공지능

- **시장규모:**
 - USD 21.46 billion in 2018
 - USD 190.61 billion by 2025, at a CAGR of 36.62%
- **CPU < GPU < NPU (TPU)**
 - CPU: 인텔, AMD, Arm
 - GPU: 엔비디아, GPU기반의 data 센터 (매출 ½ 이상이 데이터센터)
 - 엔비디아의 주식: 1999년 1.64달러 현재 550불
- **알파고 (구글)**
 - 알파고 판 (초기버전, 판 후이): CPU 1200-1900개, GPU 170-280개 (인텔과 엔비디아)
 - 알파고 리 (이세돌): TPU 48개 (구글)
 - 알파고 마스터 (커제):
 - 알파고 제로 : 혼자 학습 TPU 4개
- 구글, 아마존, 애플, 삼성, SK하이닉스 등 거의 전세계 기업



이세돌 대 AlphaGo 4:1 AlphaGo 승리
1 MW: 20 W (5만배)

미래성장 시장과 반도체 / 자동차용 반도체



- 자율주행 자동차 및 전기자동차
 - 2019년 2.6% global market, 40% growth/year
 - 현재 차량용 반도체 200-300개
 - 자율주행 (level 3) 2000개 반도체
- 자율주행의 세력전
 - 테슬라/반테슬라 동맹 (엔비디아, 아우디, 다이물러, 현대기아 등)/애플카/구글
- 자율주행 자동차 테슬라
 - FSD (full self driving) 시스템 반도체 개발 삼성 전자 제작
 - 2022년 부터 TSMC에서 개발
 - Mobile Eye와 협력, nVidia와 협력



우리나라 반도체 산업의 도전과 미래

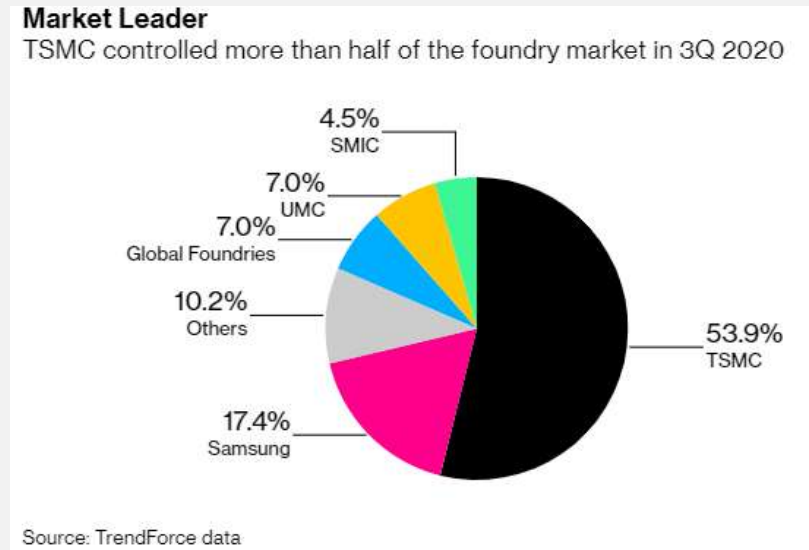
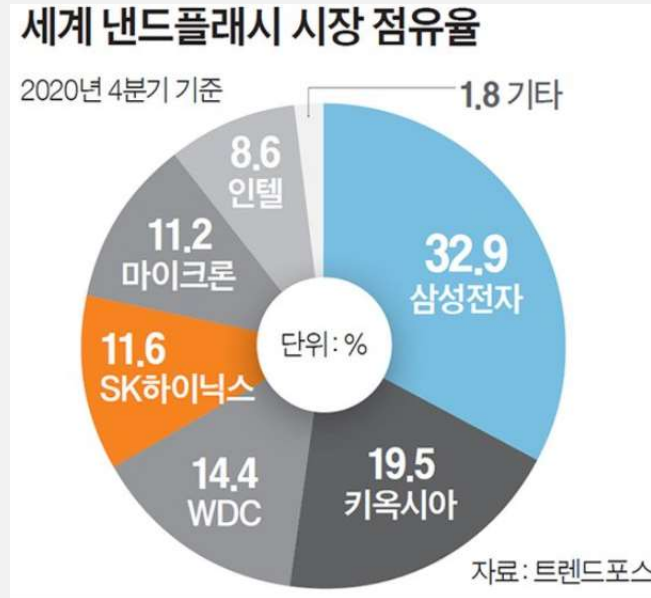
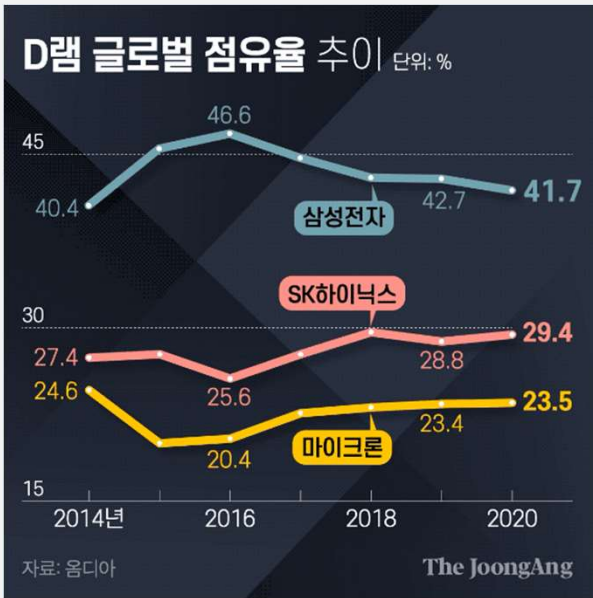
우리나라 반도체산업현황

10대 수출품목

	2015		2016		2017		2018		2019	
	품목명	금액	품목명	금액	품목명	금액	품목명	금액	품목명	금액
	▲▼≡	▲▼≡	▲▼≡	▲▼≡	▲▼≡	▲▼≡	▲▼≡	▲▼≡	▲▼≡	▲▼≡
1위	반도체	62,717	반도체	62,005	반도체	97,937	반도체	126,706	반도체	93,930
2위	자동차	45,794	자동차	40,637	선박해양구조물 및 부품	42,182	석유제품	46,350	자동차	43,036
3위	선박해양구조물 및 부품	40,107	선박해양구조물 및 부품	34,268	자동차	41,690	자동차	40,887	석유제품	40,691
4위	무선통신기기	32,587	무선통신기기	29,664	석유제품	35,037	평판디스플레이및센서	24,856	자동차부품	22,535
5위	석유제품	32,002	석유제품	26,472	평판디스플레이 및 센서	27,543	자동차부품	23,119	평판디스플레이및센서	20,657
6위	자동차부품	25,550	자동차부품	24,415	자동차부품	23,134	합성수지	22,960	합성수지	20,251
7위	평판디스플레이 및 센서	21,915	합성수지	17,484	무선통신기기	22,099	선박해양구조물및부품	21,275	선박해양구조물및부품	20,159
8위	합성수지	18,418	평판디스플레이및센서	16,582	합성수지	20,436	철강판	19,669	철강판	18,606
9위	철강판	16,458	철강판	15,379	철강판	18,111	무선통신기기	17,089	무선통신기기	14,082
10위	전자응용기기	10,038	플라스틱제품	9,606	컴퓨터	9,177	컴퓨터	10,760	플라스틱 제품	10,292
10대 품목 수출액	-	305,586	-	276,513	-	337,345	-	353,671	-	304,238
총수출액 대비비중(%)	-	58.0	-	55.8	-	59.0	-	58.5	-	56.1

http://www.index.go.kr/potal/stts/idxMain/selectPoSttsIdxSearch.do?idx_cd=2455

우리나라 반도체의 현황



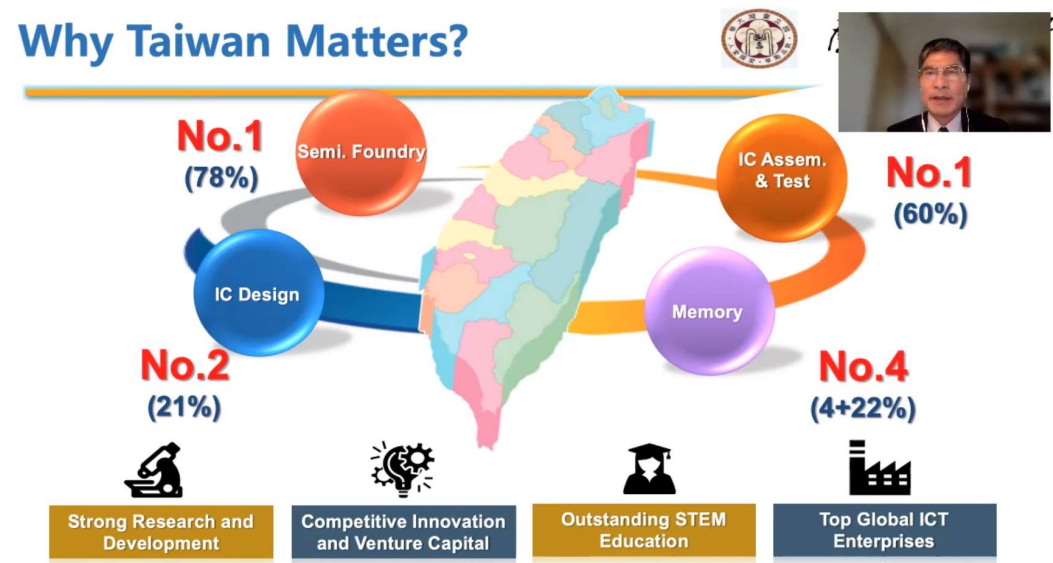
<https://news.join.com/article/24005215>

<https://www.bloomberg.com/news/articles/2020-10-08/tsmc-third-quarter-sales-surge-to-record-amid-jump-in-orders>

한국반도체의 위기?

- **일본: 1980-1990년대 반도체 강자**
 - 1989년 일본 기업의 세계 반도체 시장 점유율은 53%
 - 1990년엔 세계의 반도체 기업 톱 10 가운데 6개
 - 1985 플라자합의
 - 1986 미일반도체 협정
 - 일 반도체 관세 100%
 - 일본 내 미국반도체 점유율을 20%로
- **대만: 미래의 반도체 강자**
 - TSMC와 nVidia 등의 시장 점유율 확대
 - 세계 반도체의 대만 생태계
 - nVidia의 사장 Jeshen Huang
 - AMD의 사장 Lisa Su
 - 시가총액기준: TSMC, 삼성전자, nVidia 순서

Why Taiwan Matters?



Liang-Gee Chen, ISCAS 2021, Keynote

미중 무역 전쟁과 백악관 반도체 회의

- **2020년 화웨이 대상 반도체 수출 규제**

- 상무부 거래 제재 명단 (2020년 12월) 화웨이와 150개 계열사, 통신업체 ZTE, 감시카메라 제조업체 하이커비전 등
- 삼성전자와 SK 하이닉스 연간 10조원 규모 메모리 반도체 시장 상실

- **백악관 반도체 회의 (2021년 4월 12일)**

- 국가안보보좌관이 주재
- 바이든 대통령은 지난 2월 반도체와 희토류, 자동차용 배터리, 의약품을 4대 핵심 품목으로 선정해 이들의 공급망에 대한 100일간 검토를 지시하는 행정명령
- 미 반도체산업협회: 전 세계 반도체 생산 능력 중 미국 차지 비중 1990년 37%, 2021년 12%로 급감

- **대만 TSMC는 중국고객사와 거래 단절**

- 2020년 5월 19일 화웨이 제재 강화 방침 발표 사흘만에 TSMC는 화웨이 신규 수주 포기
- 2021년 4월 15일
 - 조 바이든 대통령과 세계 19개 반도체 관련 기업 최고경영자와 화상회의 이후
 - TSMC는 중국 주문 사절: 컴퓨터 중앙처리장치(CPU) 설계 업체인 페이팅(Phytium)의 주문을 더 이상 받지 않음

[출처: 중앙일보] TSMC는 "中 주문사절"...백악관 다녀온 삼성전자 선택은 2021년 4월 15일



반도체 회사 투자 현황

• TSMC

- 올해 사상 최대 투자 (2021년) 250-280억 달러 (27조-31조원)
 - 초미세공정 5nm(1nm는 10억 분의 1m) 이하 초미세공정에는 극자외선(EUV) 공정
- 2023년까지 1,000억 달러(약 113조 원)를 투자하겠다는 계획
 - 120억 달러(약 13조 5,000억 원)를 들여 미국 애리조나에 최첨단 반도체 공장을 설립
<https://www.sedaily.com/NewsView/22L2HXV6JY>
- 중국 난징 공장에 28억8700만달러(약 3조2000억 원)를 투자
 - 자동차용 반도체 생산을 늘리기 위해 생산 라인을 증설 선포 28nm
- 일본 구마모토현에 반도체 공장을 건설하기 위해 검토

• 삼성전자

- 비메모리(시스템반도체) 관련 투자는 2020년 6조 원에서 2021년 12조 원으로 늘릴 것
- 미국 텍사스주 오스틴에 파운드리 공장 외
 - 반도체 수요에 맞춰 새로운 생산 라인을 준비 중
 - 170억 달러(약 19조 원)를 투자해 2024년 완공
- 중국 시안에 현재는 80억달러(약 9조5000억 원)를 추가로 투자해 2단계 증설
- (TSMC 40조원 미국 투자, 삼성전자는 19조원)

• SK 하이닉스

- 용인 반도체클러스터 조성사업 120조원을 투자
- 인텔 메모리사업 10조에 인수 중국 다롄에 운영중인 메모리 사업부문



각국 반도체의 동향

• 미국

• 인텔 CEO 팻 겔싱어

- 인텔 IDM 2.0
- 애리조나 팹 건설 22조원 (200억 달러 투자)

• 마이크론

- 일본·대만과 협력 강화... '반도체 밀월' 바라만 보는 삼성
- 최첨단 D램 양산..대만에 공장 증설
- https://www.chosun.com/economy/tech_it/2021/06/13/DDSBZHFTA5FBJASVSWONKYGKXA/ 2021년 6월 13일 기사
- 최첨단 D램 양산..대만에 공장 증설

• 유럽연합

- 19개국은 반도체에 대한 아시아의존도를 줄이기 위해 최대 66조원을 투자

• 중국

- 정부 차원에서 총 55조 원 규모의 국가 반도체 펀드를 두 차례 조성
- 2025년까지 10년 동안 173조 원을 투자



우리나라 반도체의 어려움

- 삼성전자 평택공장 2019년 3월
 - 전력 급한 삼성 반도체, 750억 떠안고 송전탑 '3중 공사'
 - https://biz.chosun.com/site/data/html_dir/2019/03/12/2019031200335.html
- 안성 '오페수 방류 반대'...SK하이닉스 반도체클러스터 조성 난항 2020년 2월
 - <https://www.hankyung.com/society/article/202002051807Y>
- 美·中 반도체 공장 2년이면 짓는데...韓, 전기 끌어오는 데만 5년 2021년 4월
 - <https://www.hankyung.com/economy/article/2021042262921>
- 화관법, 화평법



<https://www.mk.co.kr/news/economy/view/2021/05/508182/>

주요 국가의 반도체 지원

미국	<ul style="list-style-type: none"> • 2024년까지 반도체 투자비의 40% 세액 공제 • 반도체 인프라, 연구개발(R&D) 지원 자금 500억 달러 확보
중국	<ul style="list-style-type: none"> • 2030년까지 반도체 장비·원자재·소모품 무관세
대만	<ul style="list-style-type: none"> • 반도체 R&D 자금 최대 15% 세액 공제 • 민간기업이 반도체 인력 육성시 보조금 지급, 900만 달러 기금 조성 • 패키징 공정 테스트 비용의 40% 지원
일본	<ul style="list-style-type: none"> • 중국 내 공장을 일본이나 동남아시아로 이전하면 보조금 22억 달러 지급
유럽연합 (EU)	<ul style="list-style-type: none"> • 반도체 투자비 20~40% 보조금 지급 • 반도체 자립 위한 지원 자금 590억 달러 투자
한국	<ul style="list-style-type: none"> • 반도체 시설투자 3% 세액 공제

자료: 한국반도체디스플레이기술학회

The JoongAng

반도체 미래 예측

- Foundry 및 반도체 생산품 확대
 - EUV 등 생산장비 수급 문제
 - 반도체 공급 부족 -> 공급 과잉
 - 일부 영역에서의 구조조정
- 중국 반도체의 고립화 지속
- 미국 반도체 주도권 상승
 - 반도체 시장의 급변 보다는 새로운 시장 확대
 - 국방관련 반도체 제품 관리
- 대만 반도체의 선전
 - 대만 반도체 연합의 미래 기술 주제 선점
 - 반도체 생태계, 기술, 투자, 협력 우위

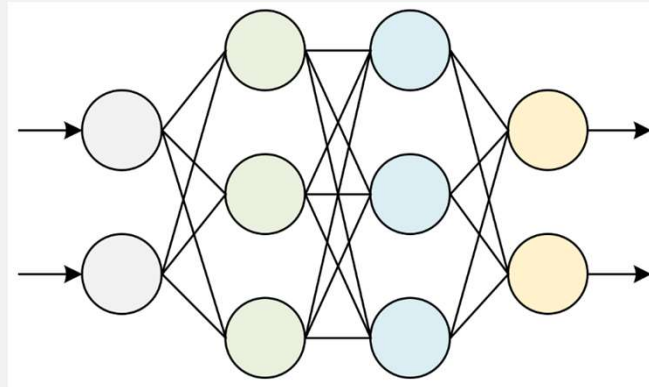


EUV (Extreme Ultra Violet)
EUV 파장 13.5 nm
Cf. Deep UV: ArF 193 nm
대당 약 2000억원
ASML 독점
연간 50 여대 생산 가능

Introduction

- latency
- bandwidth
- privacy
- power

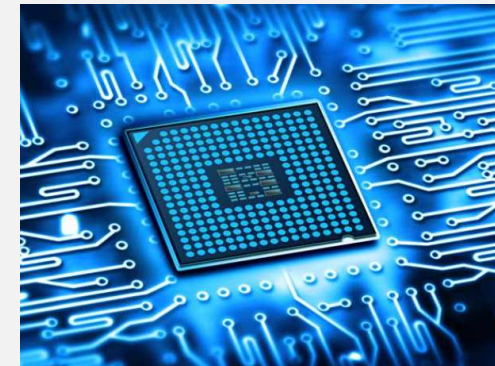
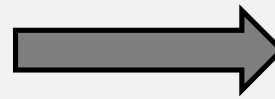
DNNs



- IoT



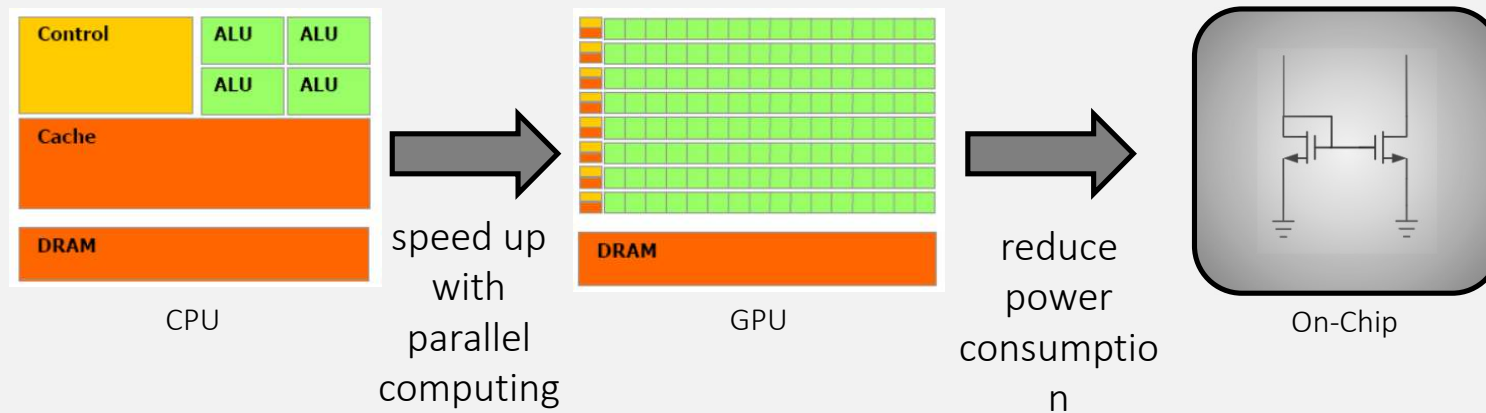
Cloud



Edge

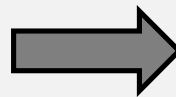
Introduction

◆ Advancement of Computing Resources



◆ Advancement of Learning Algorithm

- Quantized Neural Network (QNN)
- Binarized Neural Network (BNN)



- Reduce Memory Size
- Reduce Power Consumption
- Reduce Complexity

Background of Deep Neural Network (DNN)

◆ Architecture of Multi-Layer Perceptrons (MLP)

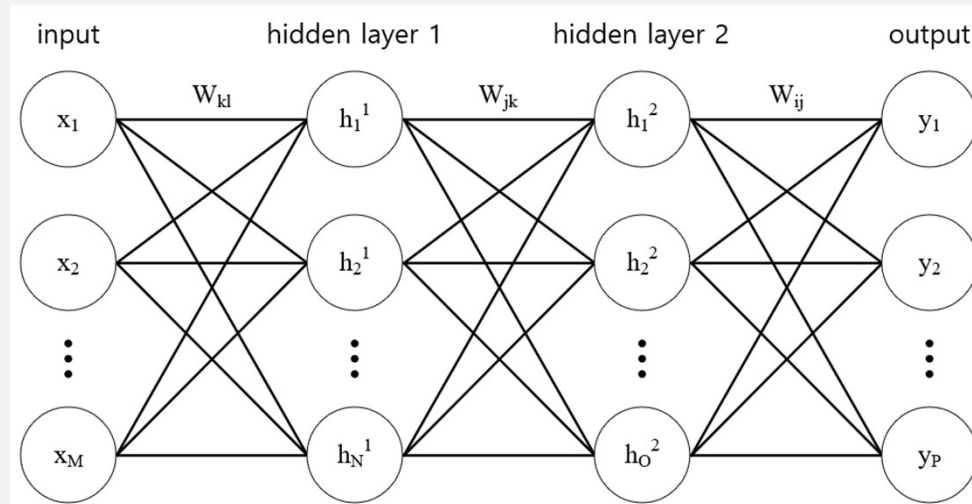


Fig. 1 Architecture of Multi-Layer Perceptrons

- At least three layers : an input layer, a hidden layer and an output layer
- Fully-Connected (FC) Neural Network

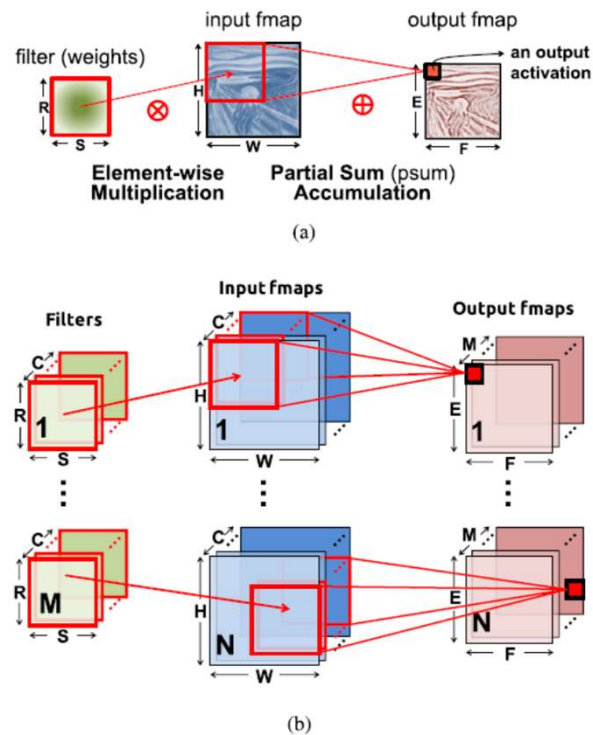


Fig. 9. Dimensionality of convolutions. (a) 2-D convolution in traditional image processing. (b) High dimensional convolutions in CNNs.

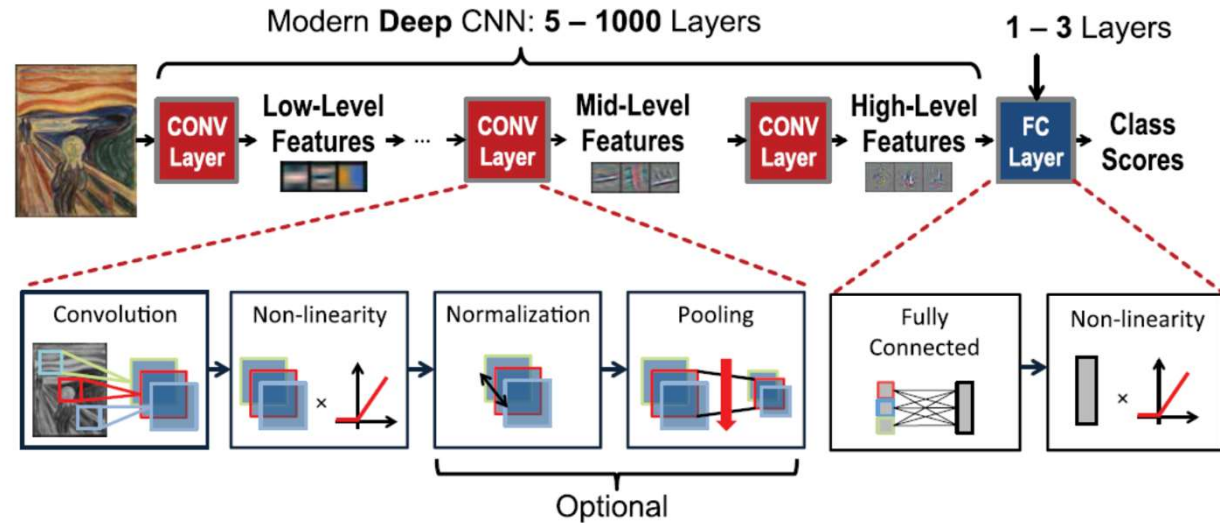


Fig. 10. Convolutional neural networks.

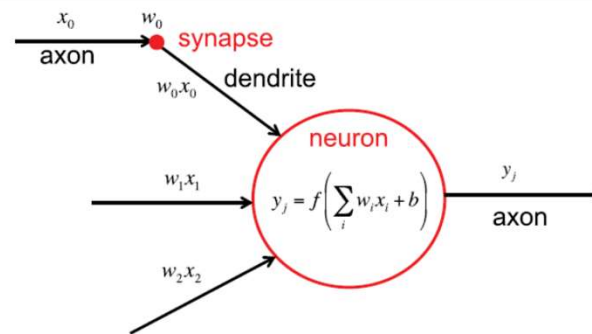


Fig. 2. Connections to a neuron in the brain. x_i , w_i , $f(\cdot)$, and b are the activations, weights, nonlinear function, and bias, respectively. (Figure adopted from [7].)

Background of Deep Neural Network (DNN)

◆ Architecture of Multi-Layer Perceptrons (MLP)

- Multiply-and-Accumulate (MAC) Operation

$$h = \sum_{i=1}^N w_i \cdot x_i \quad (1)$$

- Activation function

$$y = f\left(\sum_{i=1}^N w_i \cdot x_i + b\right) \quad (2)$$

- Giving non-linearity to DNN
- Ex) Rectified Linear Unit (ReLU)

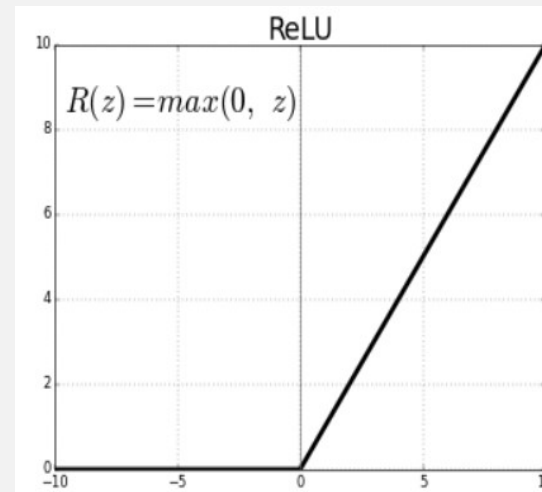


Fig. 2 Rectified Linear Unit (ReLU) function

Background of Deep Neural Network (DNN)

◆ Batch Normalization

➤ Algorithm of Batch Normalization

Input: Values of x over a mini-batch: $\mathcal{B} = \{x_1, \dots, x_m\}$;
Parameters to be learned: γ, β
Output: $\{y_i = \text{BN}_{\gamma, \beta}(x_i)\}$

$$\mu_{\mathcal{B}} \leftarrow \frac{1}{m} \sum_{i=1}^m x_i \quad // \text{ mini-batch mean}$$
$$\sigma_{\mathcal{B}}^2 \leftarrow \frac{1}{m} \sum_{i=1}^m (x_i - \mu_{\mathcal{B}})^2 \quad // \text{ mini-batch variance}$$
$$\hat{x}_i \leftarrow \frac{x_i - \mu_{\mathcal{B}}}{\sqrt{\sigma_{\mathcal{B}}^2 + \epsilon}} \quad // \text{ normalize}$$
$$y_i \leftarrow \gamma \hat{x}_i + \beta \equiv \text{BN}_{\gamma, \beta}(x_i) \quad // \text{ scale and shift}$$

- Batch : all patterns are presented to the network before learning takes place
- Normalization for mini-batch output

➤ Effects of Batch Normalization

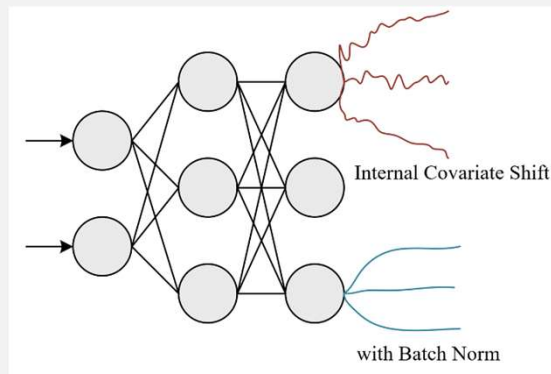
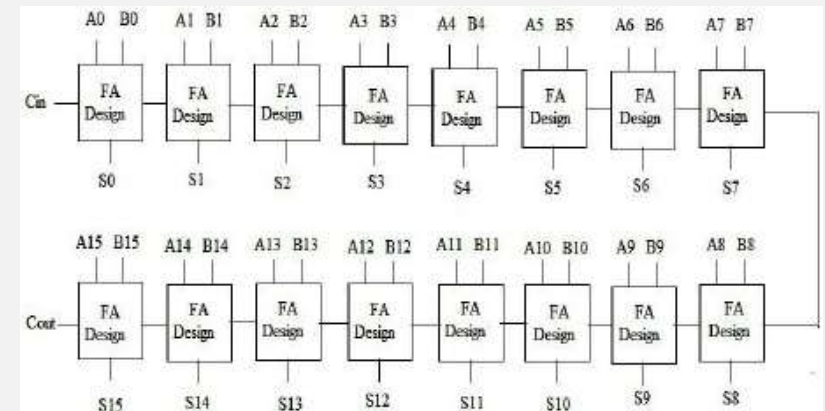
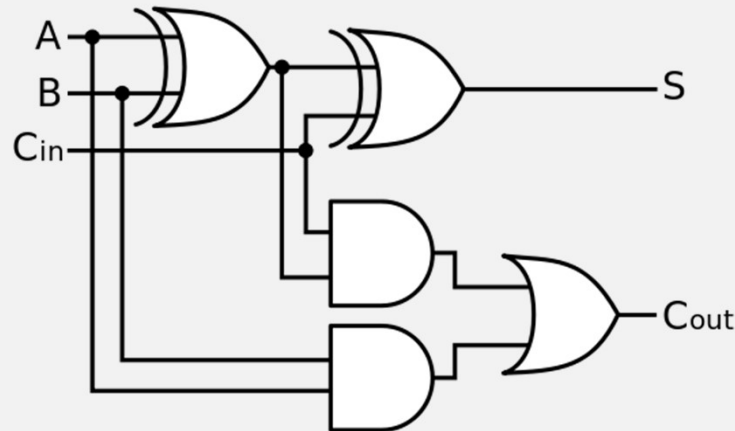


Fig. 3 Effect of Batch Normalization

- Reduce Internal Covariate Shift
- Learning rate and accuracy are increased

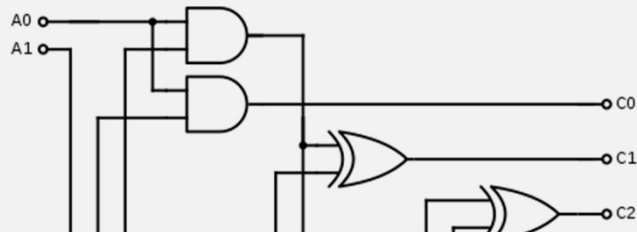
MAC (multiplication and Accumulation)

- Float: 32 bit, double: 64 bit
- Digital Addition (Adder)
 - 1b Full adder
 - 5 gates

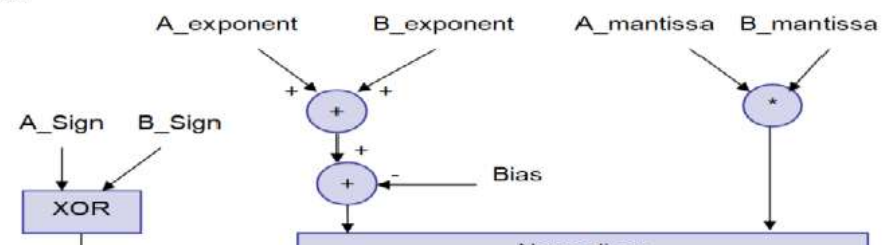


16 bit full adder

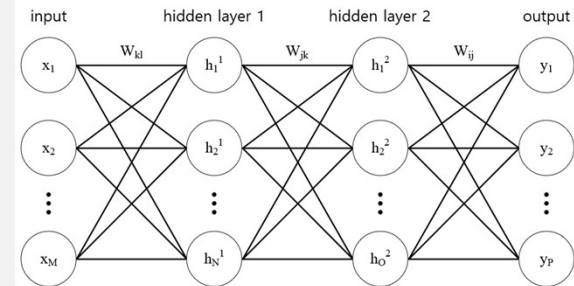
- Multiplier



liar.

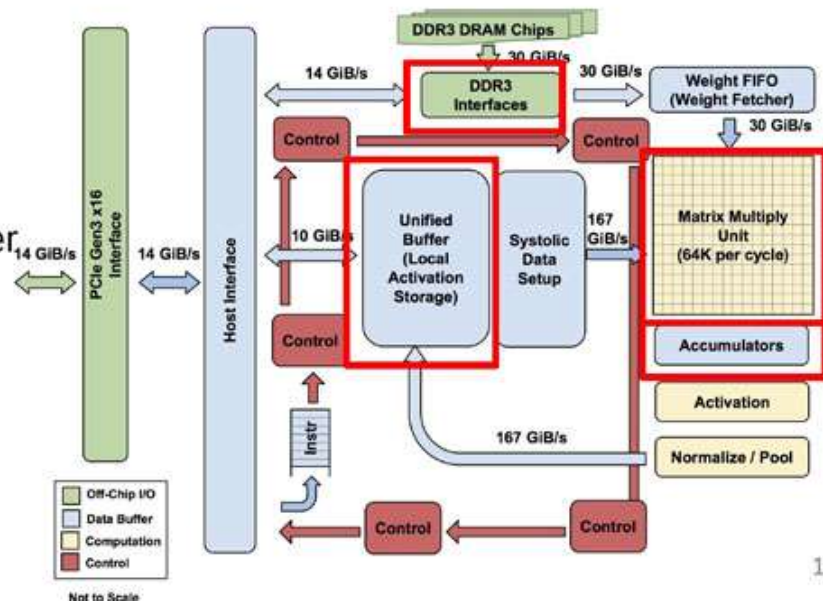


Google TPU



- The Matrix Unit: 65,536 (256x256) 8-bit multiply-accumulate units
- 700 MHz clock rate
- Peak: 92T operations/second
 - $65,536 * 2 * 700M$
- >25X as many MACs vs GPU
- >100X as many MACs vs CPU
- 4 MiB of on-chip Accumulator memory
- 24 MiB of on-chip Unified Buffer (activation memory)
- 3.5X as much on-chip memory vs GPU
- Two 2133MHz DDR3 DRAM channels
- 8 GiB of off-chip weight DRAM memory

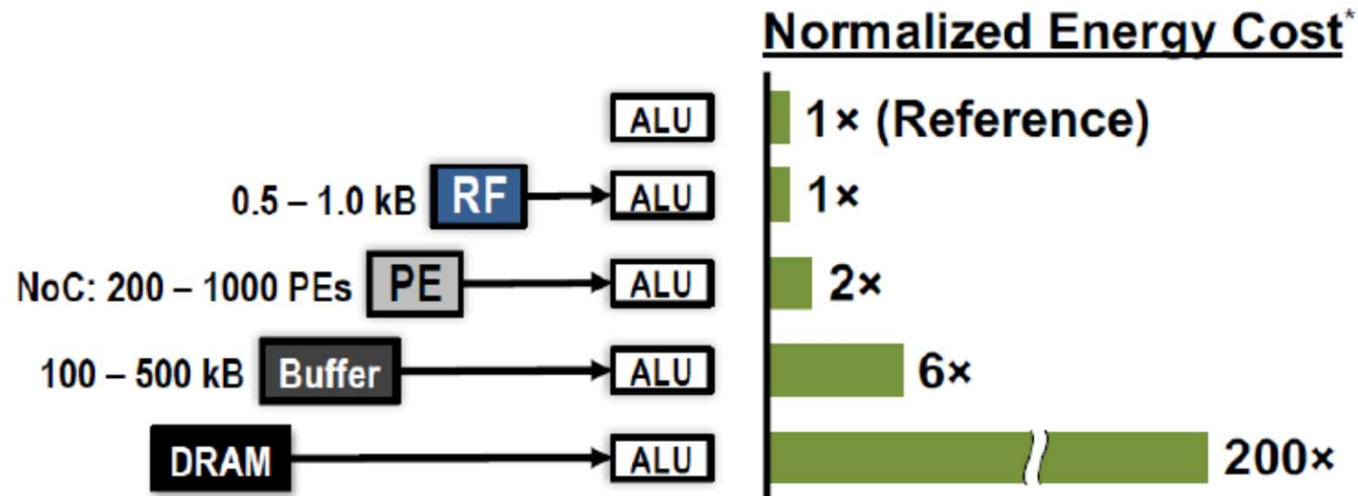
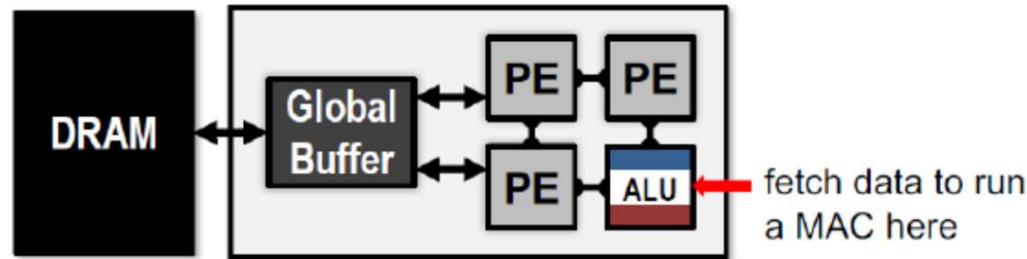
TPU: High-level Chip Architecture



<https://www.servethehome.com/case-study-google-tpu-gddr5-hot-chips-29/google-tpu-high-level-architecture/>

AI Hardware Memory Bottleneck

□ Memory Bottleneck 문제

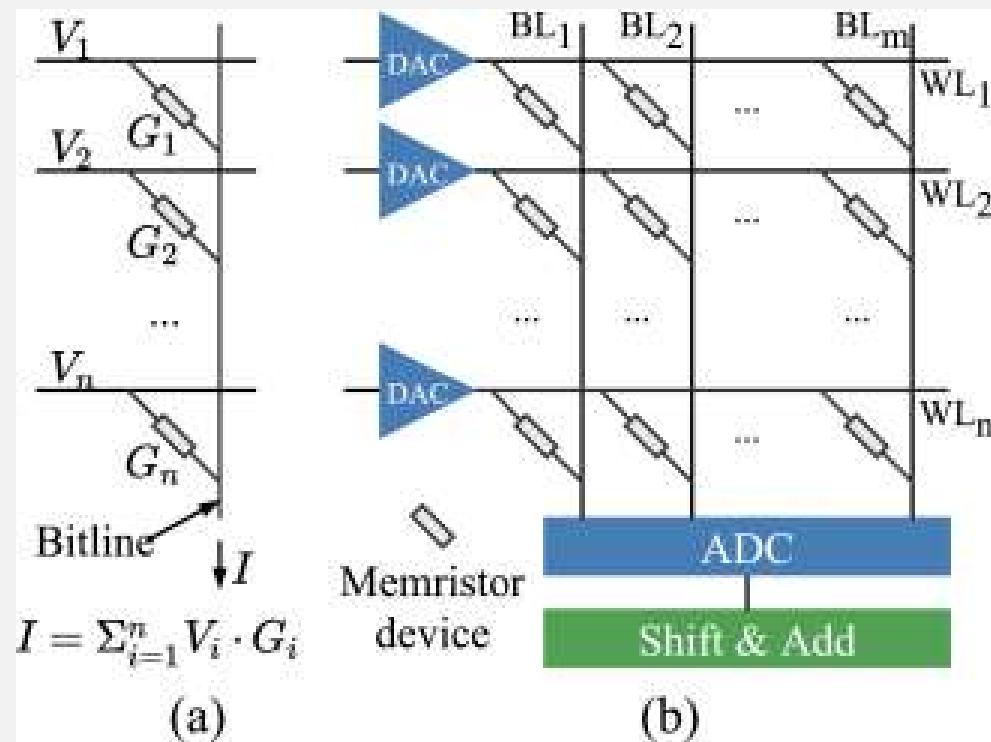


7

유희준, Processing-In-Memory for High Performance AI Hardware, “Neuromorphic 인공지능 반도체 On-line 단기강좌, 2021

Analog Computing

- Memristor



<https://dl.acm.org/doi/fullHtml/10.1145/3469847>

Analog Computing

- SRAM

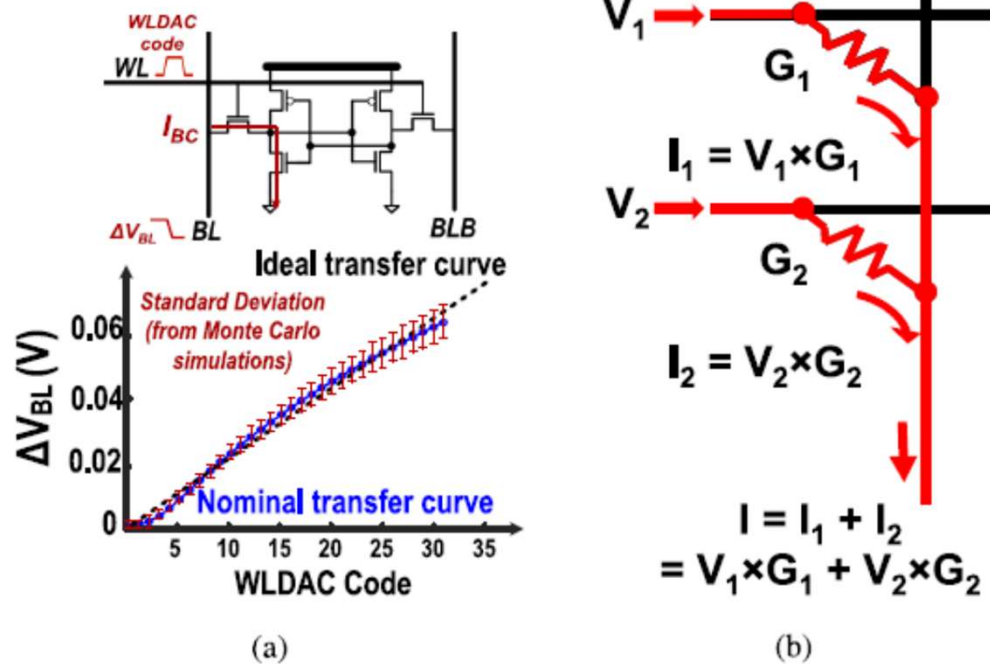


Fig. 36. Analog computation by (a) SRAM bit cell and (b) nonvolatile resistive memory. (a) Multiplication performed by bit-cell (Figure from [104]). (b) G_i is conductance of resistive memory (Figure from [106]).

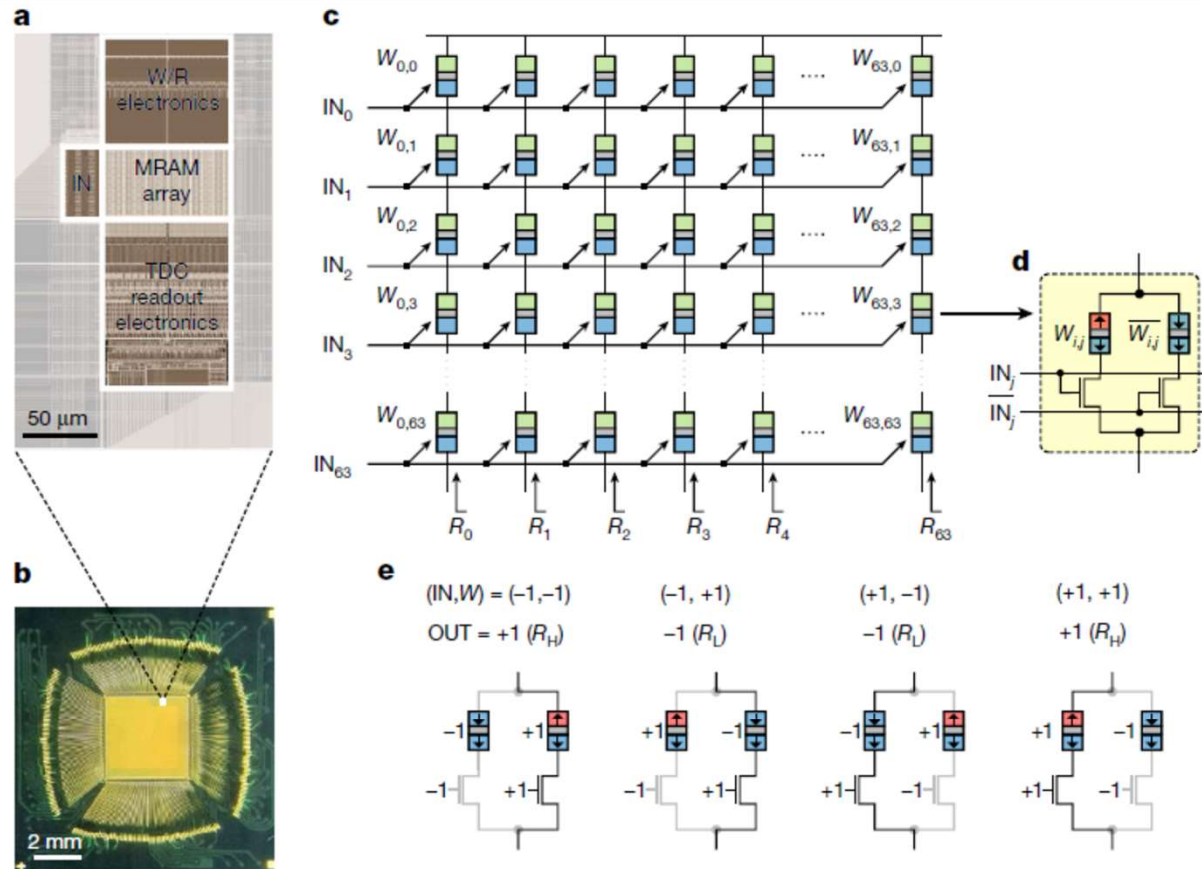


Fig. 1 | MRAM crossbar array. **a, b**, Micrograph (**b**) and layout (**a**) of the 64 × 64 MRAM crossbar array with the peripheral circuit integrated in 28-nm CMOS technology. The crossbar array is sandwiched between the write/read (W/R) electronics at the top and the TDC readout electronics at the bottom. The input data controller (IN) is on the left. **c, d**, MRAM crossbar array architecture. Each

or V_L (−1)) and its complementary. The left and right MJT-FET paths store respectively weight W (either R_H (1) or R_L (−1)) and its complementary. Each of the resistances, R_H and R_L , adds in the FET switch resistance to the MTJ resistance. The MTJ write/read lines are omitted here for simplicity (Methods; Extended Data Fig. 2). **e**, Four configurations of a bit-cell for four possible combinations of

Proposed Mixed-Signal BNN Processor

◆ Binarized Neural Network (BNN) with Modified Batch Normalization

➤ Binary Weights and Activations

– Activation Function in BNN

$$\text{Sign}(x) = \begin{cases} +1 & \text{if } x \geq 0 \\ -1 & \text{otherwise} \end{cases} \quad (3)$$

– Output node computation of hidden layer

$$y = \text{sign}\left(\frac{\gamma}{\sqrt{\sigma^2 + \epsilon}} \left(\sum_{i=0}^{N-1} w_i x_i - \mu\right) + \beta\right) \quad (4)$$

➤ Modified Batch Normalization

$$y = \text{sign}\left(\text{sign}(\gamma) \sum_{i=0}^{N-1} w_i x_i + \text{sign}(\gamma) \left(\frac{\sqrt{\sigma^2 + \epsilon}}{\gamma} \beta + \mu\right)\right) \quad (5)$$

$$y = \text{sign}\left(\sum_{i=0}^{N-1} w_{\text{new},i} x_i + b\right) \quad (6)$$

binary
value

Proposed Mixed-Signal BNN Processor

◆ Target Inference Task

➤ Image classification on MNIST Data Set



Fig. 4 MNIST : 10 Categories of Handwritten Digits

- 10 Categories of Handwritten Digits
- training set : 60000 examples
test set : 10000 examples
- Each image is 28×28 pixels

Proposed Mixed-Signal BNN Processor

◆ Principle of Current Mirror Neuron

- MAC operations in current domain
 - Determining I_{LSR} by considering noise and

$$y = \text{sign} \left(\sum_{i=0}^{N-1} w_{new,i} x_i + b \right) \quad (6)$$

- Near-threshold current mirror
- Multiplication operations by XNOR

w	x	w XNOR x
0 (-1)	0 (-1)	1
0 (-1)	1	0 (-1)
1	0 (-1)	0 (-1)
1	1	1

- Bias b : 5-bit sign-magnitude integer
 - Ratio of current mirror controlled by widths of NMOS mirrors
- Accumulation with current switches and PMOS mirror
- Sign function
 - Latch-type voltage comparator

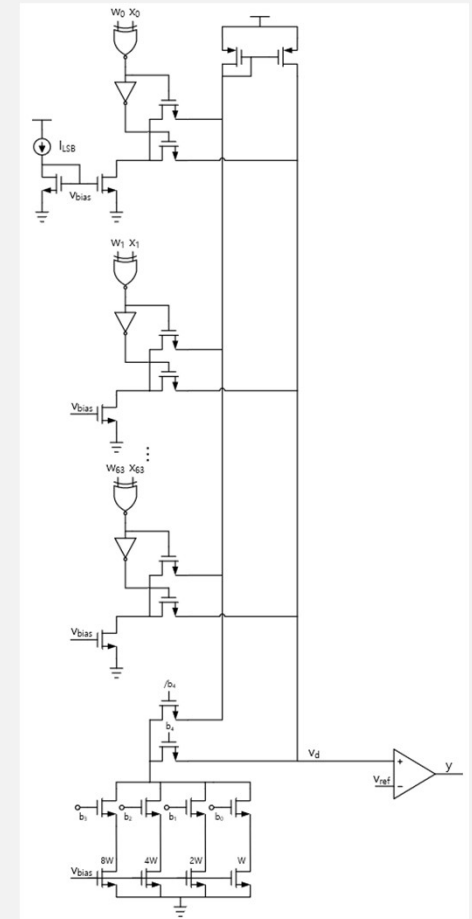
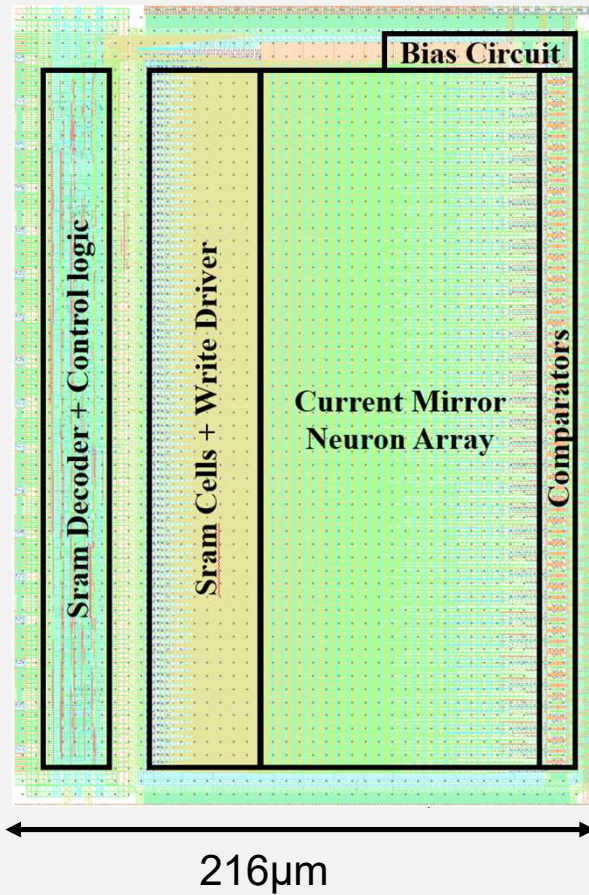


Fig. 6 Schematic of 64×1 Current Mirror Neuron

Measurement Results

◆ Chip Layout



64x64 connection

Technology	28 nm CMOS
Dataset	MNIST
Classification Accuracy (%)	94
Operating voltage (V)	1.0
Operation Time for Normalized Hidden Layer (us)	1.0
Power (uW)	340
Energy Efficiency (TOPS/W)	24.1
Throughput (GOPS)	8.13

Fig. 9 Chip Layout

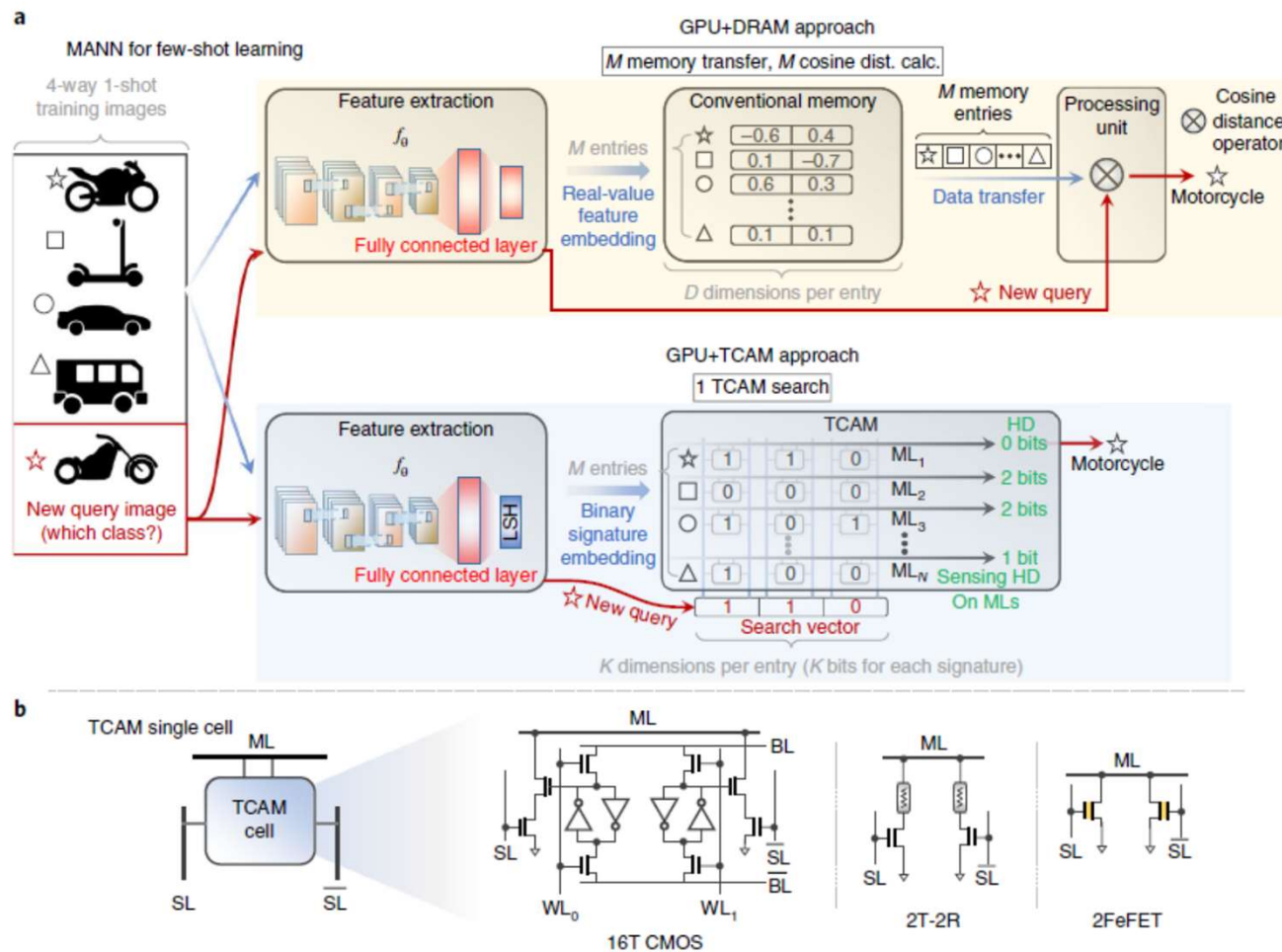


Fig. 1 | MANN for one-shot learning. **a**, The MANN architecture consists of a conventional neural network (for example, the CNN explained in Supplementary Fig. 10a) for feature extraction and an external memory where features are stored and recalled. The external memory is critical for meta-

Conclusion

- 반도체 회로를 이용한 인공지능 회로가 대세로
 - Process-in-memory
 - In-Memory-Computing