

### 1 CCDイメージセンサ

- 1-1 構造、動作原理
- 1-2 特性
- 1-3 使い方
- 1-4 新たな取り組み

### 6 アンプ付フォトダイオードアレイ

- 6-1 特長
- 6-2 構造
- 6-3 動作原理
- 6-4 特性
- 6-5 使い方

### 2 NMOSリニアイメージセンサ

- 2-1 特長
- 2-2 構造
- 2-3 動作原理
- 2-4 特性
- 2-5 使い方

### 7 InGaAsリニアイメージセンサ

- 7-1 特長
- 7-2 構造
- 7-3 動作原理
- 7-4 特性
- 7-5 使い方
- 7-6 新たな取り組み

### 3 CMOSリニアイメージセンサ

- 3-1 特長
- 3-2 動作原理、特性
- 3-3 新たな取り組み

### 8 InGaAsエリアイメージセンサ

- 8-1 特長
- 8-2 構成
- 8-3 特性
- 8-4 新たな取り組み

### 4 CMOSエリアイメージセンサ

- 4-1 特長
- 4-2 動作原理、特性
- 4-3 新たな取り組み

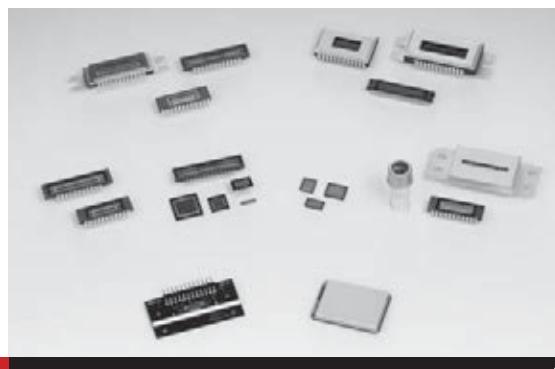
### 9 応用例

- 9-1 DNAシーケンサ
- 9-2 ICP AES装置
- 9-3 発光分光分析装置
- 9-4 分光測光装置
- 9-5 穀物選別機
- 9-6 光チャンネルモニタ
- 9-7 SD-OCT (Spectral Domain-Optical Coherence Tomography)
- 9-8 セキュリティ、入退出管理、  
障害物検知、形状認識
- 9-9 すばる望遠鏡の主焦点カメラ用検出器
- 9-10 小惑星探査機 はやぶさ

### 5 測距イメージセンサ

- 5-1 特長
- 5-2 構成
- 5-3 動作原理
- 5-4 特性
- 5-5 使い方

# イメージセンサ



当社は、赤外から可視・紫外・真空紫外・軟X線・硬X線までの広い波長域とエネルギー範囲の計測用として、イメージセンサを開発してきました。使用目的に応じたイメージセンサを幅広くそろえ、窓材の変更、フィルタ付き、ファイバカップリングなど、きめ細かな対応を行っています。また、評価用や組み込み用の駆動回路やマルチチャンネル検出器ヘッドも提供しています。

微弱光検出には紫外感度が高く、高S/N・広ダイナミックレンジの裏面入射型CCDイメージセンサが適しており、DNA解析、分光分析、半導体検査装置に代表される産業分野、医療分野など幅広い用途で使用されています。

表面入射型CCDイメージセンサは、可視・近赤外センサとしてだけでなく、シンチレータ付FOP (Fiber Optic Plate)をカップリングすることで、高解像度X線センサとしての用途が拡大しており、歯科用に代表される医療機器や工業用非破壊検査に使用されています。

精密分光分析には、紫外感度が高く、リニアリティ特性の優れたNMOSリニアイメージセンサが適しています。

また、安価で低消費電力や小型化が必要とされる産業分野には、CMOSイメージセンサが適しています。測距イメージセンサは、TOF (Time-of-Flight) 方式で対象物までの距離を測定するCMOSイメージセンサです。アンプ付フォトダイオードアレイは、ピッチ幅が自由に変更できるフォトダイオードアレイとCMOSアンプアレイチップをハイブリッド化したユニークな構造をもっています。紙幣鑑別用センサや、シンチレータを接着して食品・工業用材料のX線非破壊検査などの用途に使用されています。

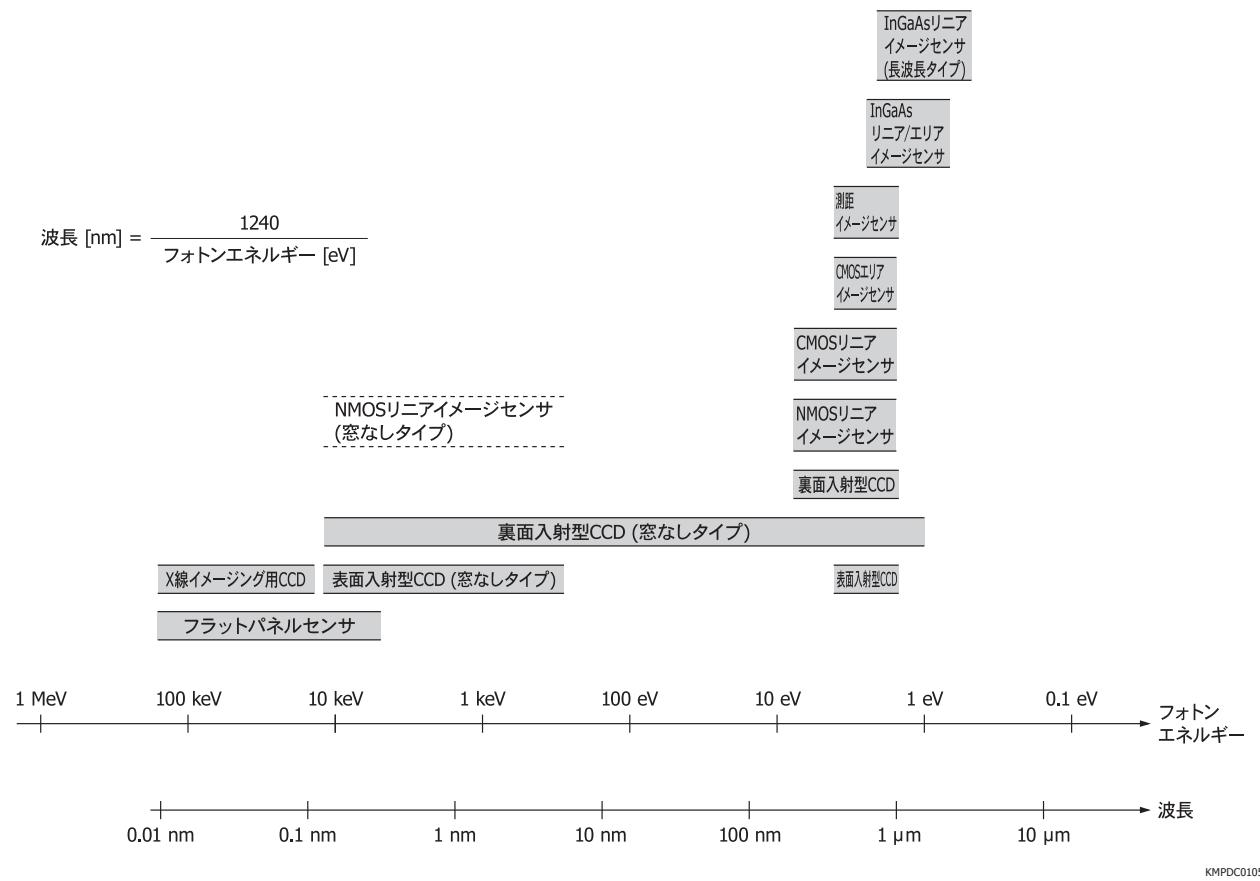
InGaAsフォトダイオードアレイとCMOSチャージアンプを実装したInGaAsイメージセンサは、近赤外域における分光分析・DWDMモニタ・近赤外画像検出などに用いられています。

その他、X線検出用に単結晶Siを用いた大面积CMOSイメージセンサにシンチレータを組み合わせたフラットパネルセンサなども用意しています（「9章 X線検出器」参照）。

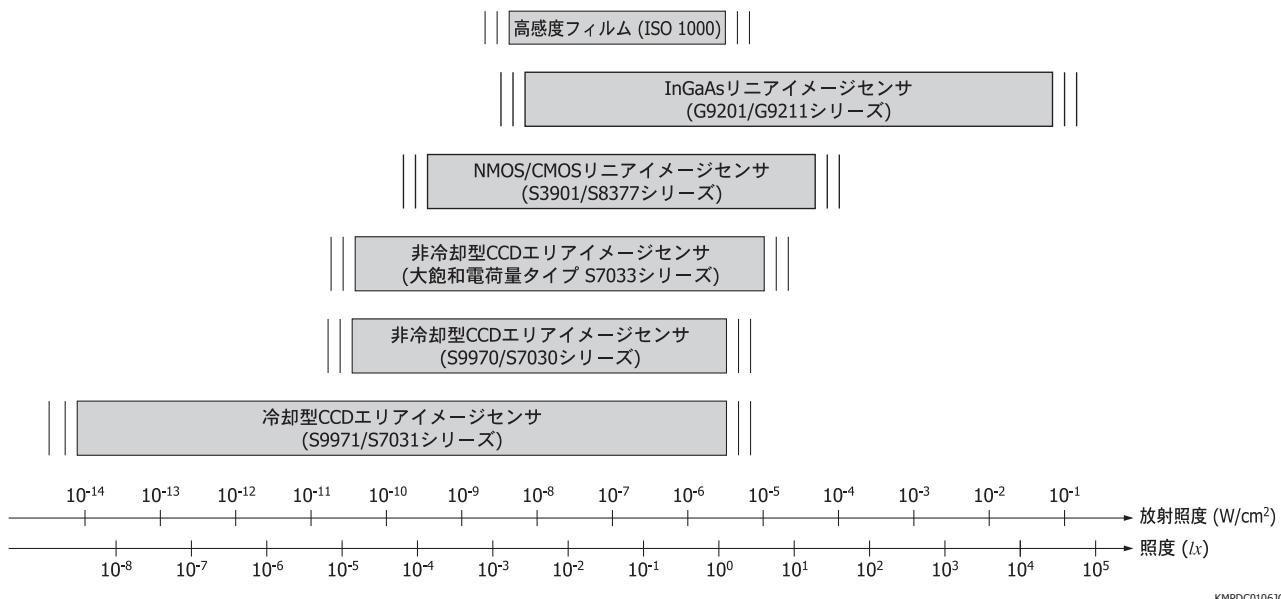
## 浜松ホトニクスのイメージセンサ

タイプ	特長	ラインアップ
裏面入射型 CCDリニア／エリアイメージセンサ	可視域から真空紫外域まで高い量子効率を実現したイメージセンサです。	<ul style="list-style-type: none"><li>● 分光分析用</li><li>● 科学計測用</li><li>● TDI-CCDエリアイメージセンサ</li><li>● 完全空乏型エリアイメージセンサ</li></ul>
表面入射型 CCDリニア／エリアイメージセンサ	低暗電流・低ノイズのイメージセンサです。	<ul style="list-style-type: none"><li>● 分光分析用</li><li>● 科学計測用</li></ul>
NMOSリニアイメージセンサ	紫外感度が高く、出力直線性が優れているため精密測光に適しています。	<ul style="list-style-type: none"><li>● 電流出力タイプ (標準タイプ)</li><li>● 電流出力タイプ (赤外高感度タイプ)</li><li>● 電圧出力タイプ</li></ul>
CMOSリニア／エリアイメージセンサ	信号処理回路を内蔵したイメージセンサです。低消費電力や装置の小型化が必要な用途に適しています。	<ul style="list-style-type: none"><li>● 分光分析用</li><li>● 産業計測用</li></ul>
測距リニア／エリアイメージセンサ	TOF方式で対象物までの距離を測定するセンサです。パルス変調した光源と組み合わせて使用し、発光・受光タイミングの位相差情報を出力します。	<ul style="list-style-type: none"><li>● 測距リニアイメージセンサ</li><li>● 測距エリアイメージセンサ</li></ul>
アンプ付フォトダイオードアレイ	Siフォトダイオードアレイと信号処理ICを組み合わせたセンサです。複数配列によって、長尺イメージセンサを構成することができます。	<ul style="list-style-type: none"><li>● 長尺タイプ</li><li>● 非破壊検査用</li></ul>
InGaAsリニア／エリアイメージセンサ	近赤外域用のイメージセンサです。CMOS IC内蔵により、取り扱いが容易です。	<ul style="list-style-type: none"><li>● 近赤外分光分析用</li><li>● DWDMモニタ用</li><li>● 近赤外画像検出用</li></ul>
X線イメージセンサ	FOS (X線シンチレータ付ファイバ)や蛍光板と組み合わせて使用することにより、高品質X線画像の撮像が可能なイメージセンサ／フォトダイオードアレイです。	<ul style="list-style-type: none"><li>● X線ラジオグラフィ用 CCD/CMOSエリアイメージセンサ</li><li>● TDI-CCDエリアイメージセンサ</li><li>● 非破壊検査用アンプ付フォトダイオードアレイ</li></ul>
フラットパネルセンサ	リアルタイムにX線画像を得られるセンサです。	<ul style="list-style-type: none"><li>● ラジオグラフィ用</li><li>● X線非破壊検査用</li></ul>

## || イメージセンサが検出可能なエネルギー／波長範囲（例）



## || イメージセンサが検出可能な光量範囲（例）



# 1. CCDイメージセンサ

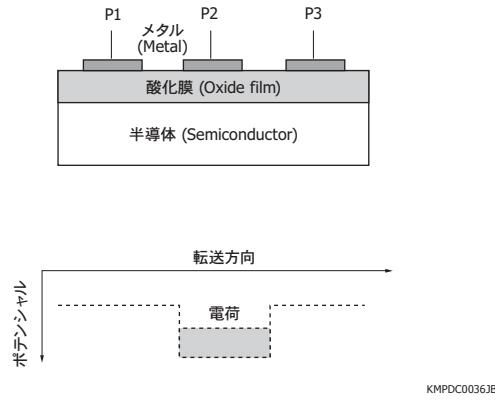
## 1-1 構造、動作原理

CCDイメージセンサ [以下CCD: Charge Coupled Device]は、1970年にAT&Tベル研究所のBoyleとSmithにより考案されたデバイスです。CCDは、電荷転送デバイス (CTD: Charge Transfer Device)の1つであり、ポテンシャルウェル (potential well: 電位の井戸)を利用して半導体中で電荷を転送するイメージセンサです。今日では、ほとんどのCCDで基板内部に電荷転送路が埋め込まれたBCCD (Buried-channel CCD)構造が使われています。

CCDのポテンシャルウェルは、図1-1に示すように複数のMOS (Metal Oxide Semiconductor)構造の電極の1つに他と異なる電圧を加えることによって実現されます。ポテンシャルウェルに閉じ込められた信号電荷は、半導体中を出力部に向かって順次転送されます。したがってCCDは、アナログシフトレジスタとも呼ばれています。

このようにCCDは、半導体中で電荷を転送するデバイスですが、現在ではイメージセンサとして広く一般に使用されているため、イメージセンサやカメラの代名詞としても呼ばれるようになっています。

[図1-1] CCDの基本構造とポテンシャルウェル



### □ CCDの種類

現在、実用化されているCCDは、転送方式によって以下の5つに分類されます。

- ・FT (Frame Transfer)型 (2次元)
- ・FFT (Full Frame Transfer)型 (2次元)
- ・IT (Interline Transfer)型 (2次元)
- ・FIT (Frame Interline Transfer)型 (2次元)
- ・1次元型 (リニアイメージセンサ)

FFT型・1次元型以外のタイプは、汎用のビデオカメラに使用されています。FFT型・1次元型は、動作原理上ビデオカメラに利用することは難しく、主として計測用や分析用に

利用されています。

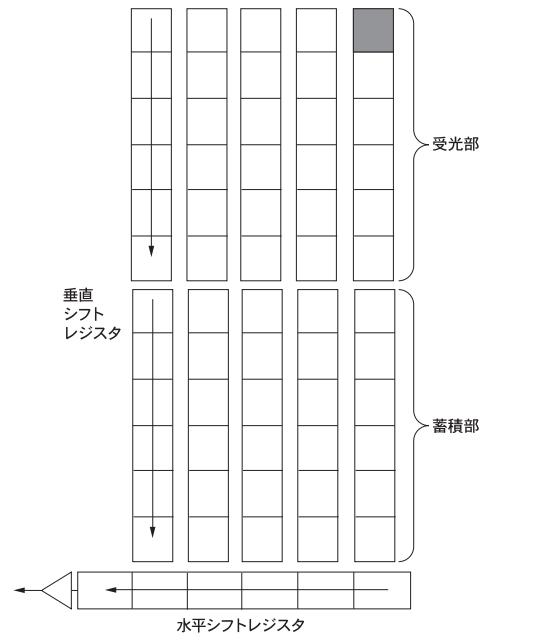
### (1) FT型

FT型CCD (FT-CCD)は、受光部と蓄積部から成る2つの垂直シフトレジスタと1つの水平シフトレジスタおよび出力部より構成されます。垂直シフトレジスタはパラレルレジスタ、水平シフトレジスタはシリアルレジスタまたは読み出しレジスタと呼ばれることもあります。受光部の電極としては、一般的にPoly-Si (多結晶Si)などの透明電極を使用します。

透明電極を通じてCCDの半導体中に光が入射すると、光電変換が行われ信号電荷が発生します。この信号電荷は、特定の蓄積時間間に、電極下のポテンシャルウェルに集められます。その後、信号電荷は、垂直帰線期間を利用してフレームごと蓄積部に高速転送されます。このようにFT型では、受光部の垂直シフトレジスタは、蓄積時間において光電変換デバイスとして機能します。

蓄積部の信号電荷は、受光部で光電変換と信号の蓄積が行われる間に、水平シフトレジスタを通じて出力部に転送されます。この動作は、蓄積部の1ラインごと水平帰線期間に水平シフトレジスタへ電荷が転送されることによって行われます。なおFT型の受光部以外の部分は、光が入らないようにアルミなどの不透明金属で覆われています。

[図1-2] FT型の構造



### (2) FFT型

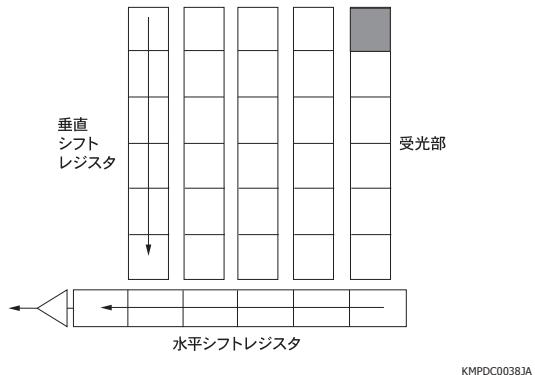
FFT型CCD (FFT-CCD)は、基本的にはFT型CCDから蓄積部をなくした構成です。蓄積部がないために、通常は何らかの外部のシャッタ機構と併用して使用されます。この制約のため、ビデオカメラに使用することは難しい構成になっています。

動作原理はFT型に似ており、蓄積時間には受光部のポテンシャルウェルに電荷を集め、シャッタの閉期間などに水平

シフトレジスタを通して信号電荷が受光部に転送されます。

FFT型は、蓄積部がないため同一のチップサイズで画素数を多くしたり、画素サイズを大きくできるため、主としてフレームレートの遅い計測用のカメラシステムに使用されます。なお、当社製のCCDの多くはFFT型です。

[図1-3] FFT型の構造



### (3) IT型

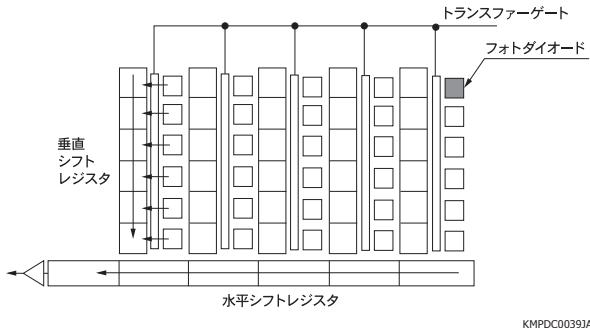
IT型CCD (IT-CCD)では、受光部は、フォトダイオードかMOS構造のダイオードで成り立っており、転送部とは別に設けられています。最近のIT型では、暗電流の少ない埋め込み型フォトダイオードが用いられています。垂直シフトレジスタはフォトダイオードの横に配置され、さらに水平シフトレジスタと出力部により構成されます。

フォトダイオードで光電変換により発生した信号電荷は、フォトダイオード自身の接合容量などに集められます。その後、垂直帰線期間に、フォトダイオードと垂直シフトレジスタの間にスイッチとして設けられたトランスマッピングゲート（転送ゲート）を通して、垂直シフトレジスタに信号電荷が転送されます。この動作はFT型とはやや異なり、IT型のフォトダイオードから垂直シフトレジスタへの電荷の転送は、全画素について同時に行われます。

この後の動作は、FT型の「蓄積部への信号電荷の転送」以降の動作と同じであり、信号電荷は水平帰線期間に1ラインずつ水平シフトレジスタへ転送され出力されます。

図1-4にIT型の構造を示します。FT型と同様にフォトダイオード以外の部分は、アルミなどによって遮光されています。IT型では、信号電荷の蓄積部から出力部への転送は、フォトダイオードが蓄積動作を行っている期間を利用して行われます。このため、垂直シフトレジスタへの信号電荷の漏れ込みによるスミアと呼ばれる現象が発生しやすくなっています。

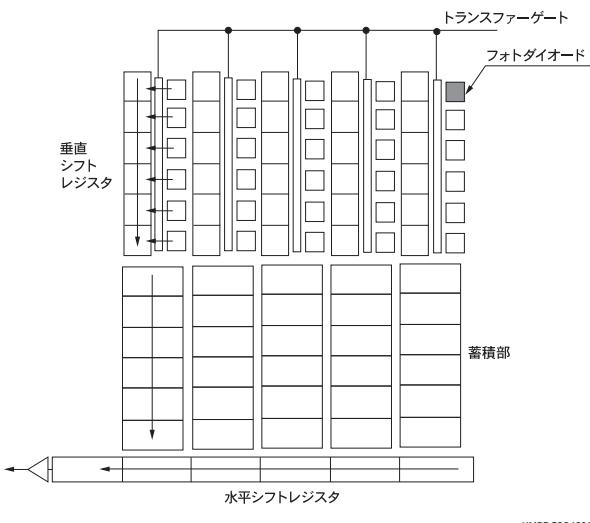
[図1-4] IT型の構造



### (4) FIT型

FIT型CCD (FIT-CCD)は、IT型CCDの問題点を改善するために考案されたタイプで、IT型に蓄積部を設けた構成になっています。FIT型では、フォトダイオードから垂直シフトレジスタへ信号電荷が転送されると、すぐに蓄積部に信号電荷が高速転送されます。したがってFIT型には、IT型に比べてスミアを少なくできるという特長があります。

[図1-5] FIT型の構造



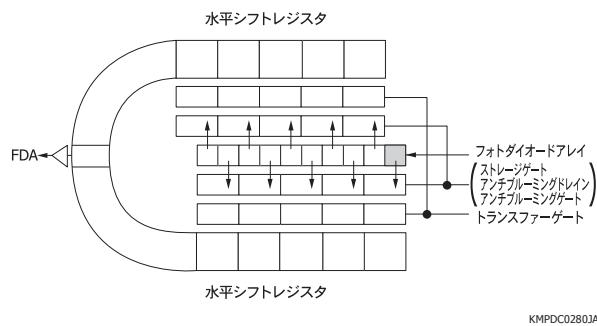
### (5) 1次元型

1次元型CCDでは、フォトダイオードで光電変換により発生した信号電荷は、隣接したストレージゲートに集められます。その後、ストレージゲートと水平シフトレジスタの間にスイッチとして設けられたトランスマッピングゲートを通して、水平シフトレジスタに信号電荷が転送されます。ストレージゲートから水平シフトレジスタへの転送は、全画素について同時に行われます。

図1-6に、1次元型CCDの構造を示します。フォトダイオードアレイの奇数画素の信号電荷は上の水平シフトレジスタへ、偶数画素の信号電荷は下の水平シフトレジスタへ転送され、1つのFDA (Floating Diffusion Amplifier、「1-1構造、動作原理／FDA」参照)で交互に信号電荷が検出されます。奇数画素と偶数画素の信号電荷を別々の水平シフトレジスタへ転送することによって、フォトダイオードアレイの小ピッチ化や、アンチブルーミングや電子シャッタの

構造を形成することが可能になります。

### [図1-6] 1次元型の構造



### □ 電荷転送動作

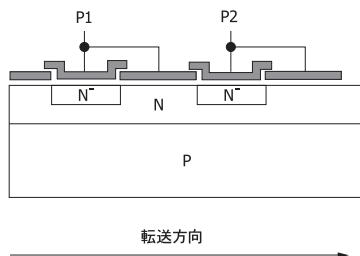
転送電極において、1画素を2本の電極(gate)で構成したCCDを2相CCDまたは2電極CCDと呼びます。2相CCDでは、2つの異なる電圧レベル(Highレベル、Lowレベル)をもったクロックパルスを加えることによって[図1-7(c)]、信号電荷の転送が行われます。

2相CCDでは、半導体プロセスによって作成した電位差により信号電荷の転送方向が決まります。信号電荷は、蓄積電極下に蓄積されます。たとえば図1-7の場合、時刻t1ではP1電極をHighレベル(P2電極はLowレベル)にすることで、信号電荷はP1電極の蓄積電極下に蓄積されます。

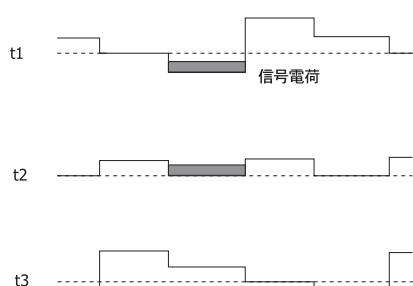
2相CCDでは、クロックパルスのオーバーラップが重要です。タイミングチャート[図1-7(c)]に示すように、P1・P2がHighレベルとLowレベルの中間よりも高いレベル(HighレベルをV、Lowレベルを0としたとき、V/2以上のレベル)で交差する必要があります(時刻t2)。P1がHighレベルのときにP2がLowレベルになるような状態が交互に切り替わるよう設定することで、信号電荷を転送することが可能になります。

### [図1-7] 2相CCDの動作原理

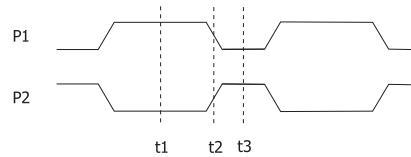
#### (a) 構造



#### (b) 電位



### (c) タイミングチャート



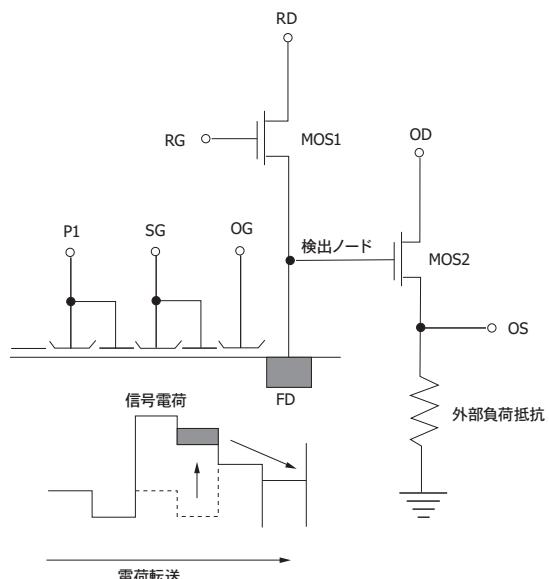
### □ FDA

FDA(Floating Diffusion Amplifier)は、最も広く使用されている「CCDの電荷検出の方式」です。FDAは、図1-8に示すように電荷の検出ノードと、それに接続されたリセット用MOSFET(MOS1)と電荷-電圧変換用MOSFET(MOS2)により構成されます。検出ノードに転送された電荷は、電荷-電圧変換用MOSFETで、 $Q = C V$ の関係により電荷から電圧に変換されます。次の信号を読むために検出ノードは、いったんリセット用MOSFETによりリファレンスレベル(RDの電圧)にリセットされます。

FDAでは、検出に伴うノイズはノードの容量によって決まりますが、Whiteによって提案されたCDS(Correlated Double Sampling: 相関2重サンプリング)によってほとんど除去することができます。

信号電荷が出力されるタイミングは、シフトレジスタの最終クロックゲートであるサミングゲート(SG)がHighレベルからLowレベルになると同期しています。

### [図1-8] FDAを採用したCCDの出力部



### □ 信号電荷のビニング

CCDの信号電荷は、蓄積時間にそれぞれの画素のポテンシャルウェルに蓄積されます。FFT型CCDでは、蓄積時間の終了時には、図1-9(a)に示すように2次元的に情報が蓄えられています。

垂直のシフトレジスタと水平のシフトレジスタは個別にク

ロックパルスを入れることができるため、ビニングと呼ばれる動作方法が可能です。ビニングはCCD特有の動作方法で、信号電荷を加算する方向によってライン(垂直)ビニングとピクセル(水平)ビニングに分けられます。

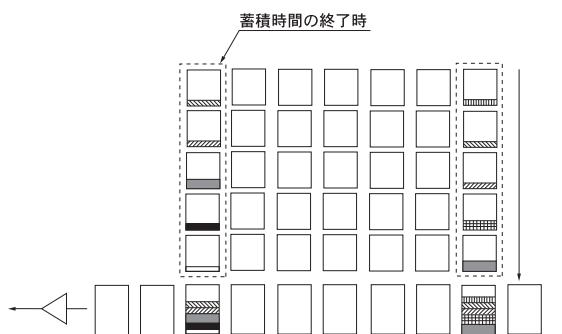
### (1) ラインビニング (line binning)

ラインビニングでは、縦方向の画素の信号を加算します。図1-9 (b)に示すように、水平シフトレジスタのクロックパルス P1Hを停止した状態で垂直レジスタに所定の回数のクロックパルス P1V・P2Vを入れると、信号電荷は対応する水平シフトレジスタの1画素に次々に転送され信号が加算されます。

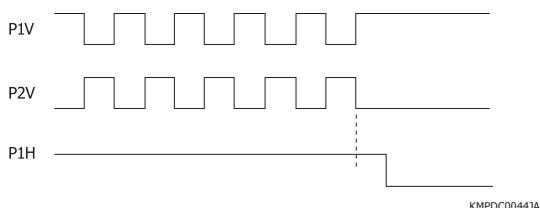
ラインビニングを用いることによって、縦方向に非常に長い受光領域をもった1次元センサと同等の信号を得ることができ、さらに出力部における読み出しが一度で済むため、読み出しに伴うノイズの混入を最小限にすることができます。

[図1-9] ラインビニング

#### (a) 信号電荷の流れ



#### (b) タイミングチャート



### (2) ピクセルビニング (pixel binning)

CCDの水平シフトレジスタの最終ゲートは、サミングゲート(SG)と呼ばれる単独のゲートで構成されています。ピクセルビニングを行わない場合には、SG端子を直接P2Hと短絡することによって使用できます(SGをP2Hと短絡しないで、P2Hと同じクロックパルスを入れても構いません)。SGに別のクロックパルスを入れることによって、ピクセルビニングが可能になります。

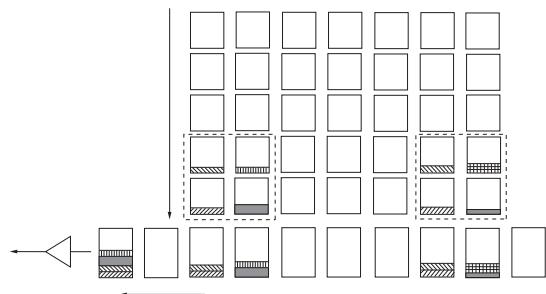
ラインビニングと組み合わせて使用することで、図1-10に示すように2×2画素などの信号を加算することができます。この場合、まずラインビニングによって2ラインの信号が水平シフトレジスタの画素に加算されます。次に、水平シフトレジスタによる信号電荷の読み出しひいて、P1Hの2

クロックパルス期間に1クロックの割合でSG端子にクロックパルスを入れることで、SGにおいて水平の2つの画素の信号を転送して加算することができます。

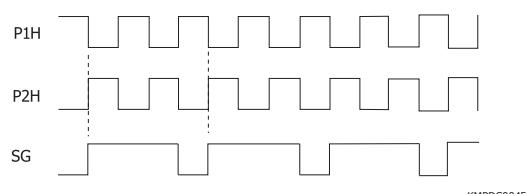
この方法を用いれば、たとえば $1024 \times 1024$ 画素のCCDにおいて入射光量が十分でないとき、 $512 \times 512$ 画素のセンサとして機能させることによって、解像度は低下しますが、コントラストの優れた画像を得ることができます。

[図1-10] ピクセルビニング

#### (a) 信号電荷の流れ



#### (b) タイミングチャート



KMPDC0045JB

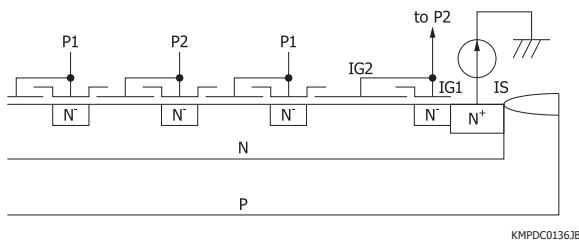
### ■ 信号電荷の注入

CCDには、電気的な信号入力テスト端子として、垂直シフトレジスタと水平シフトレジスタの先頭に入力ソース(ISV, ISH)と入力ゲート(IGV, IGH)が配置されています。通常は、これらのテスト端子には一定のバイアス(データシート参照)を印加しておりますが、入力ソースと入力ゲートに既定値以外のバイアスやクロックパルスを加えることでシフトレジスタに信号電荷を注入することができます。これによって、放射線によるCCDの電荷転送効率の劣化を低減することができます。また、飽和電荷量やFDAの直線性を定量的に評価するためにも利用できます。入力ソースに電流源を接続し、入力ゲートをP2と短絡してクロックパルスを入れることで、シフトレジスタに信号電荷を注入できます[図1-11]。この方法における注入電荷量は、電流源の注入電流値と注入時間(CCDの駆動周波数の逆数に相当)の積に一致します。

$$Q_{inj} = I_{inj} \times t \quad \dots \dots \dots (1)$$

$Q_{inj}$ : 注入電荷量 [C]  
 $I_{inj}$ : 注入電流 [A]  
 $t$ : 注入時間 [s]

[図1-11] 電流源を接続した信号電荷注入部の構造



### □ NMOSイメージセンサとの比較

CCDイメージセンサとNMOSイメージセンサは、方式が異なるため仕様や性能が大きく異なります。

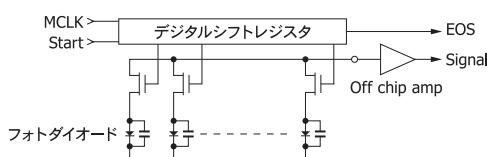
NMOSイメージセンサは、フォトダイオードに蓄積された信号電荷をデジタルシフトレジスタにより順次アドレスすることで、スイッチのMOSFETを通して信号ラインに電荷を出力します。このとき、デジタルシフトレジスタにTTLレベルの一定のタイミングのクロックパルスを供給すれば動作するため、外部の信号処理部を除けば5 V単一電源で動作させることができます。

一方、CCDイメージセンサ（IT型、1次元型）の場合、フォトダイオードに蓄積された信号電荷は、スイッチのMOSFETをオンにすることでアナログシフトレジスタに転送されます。その後、信号電荷はアナログシフトレジスタにより、順次、最終に設けられたFDAに転送され出力されます。CCDイメージセンサは、動作に必要な電源は单一ではなく、クロックパルスは仕様に定められた所定の振幅にする必要があります。CCDイメージセンサは、読み出しノイズレベルが数～十数e<sup>-</sup> rmsと小さく、また、FDAを構成するアンプの帯域により、10 MHzを超える画素レートでの読み出しが可能になります。

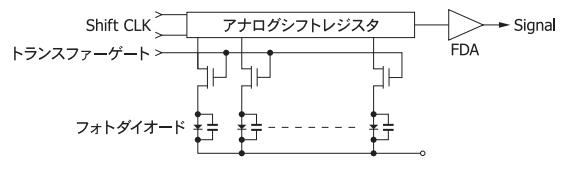
NMOSイメージセンサは、ノイズが3000 e<sup>-</sup> rmsと大きいですが、取り扱い可能な信号電荷量がCCDイメージセンサの数十万e<sup>-</sup>に比べて100倍以上も大きいため、一般に検出する光が十分に大きい場合にはNMOSイメージセンサを使った方が簡易なシステムが実現できます。一方CCDイメージセンサは、ノイズが小さいため、NMOSイメージセンサで検出できない光でも十分なS/Nが得られ、微弱光検出に適しています。

[図1-12] NMOS/CCDイメージセンサの比較

#### (a) NMOSイメージセンサ



(b) CCDイメージセンサ (IT型、1次元型)



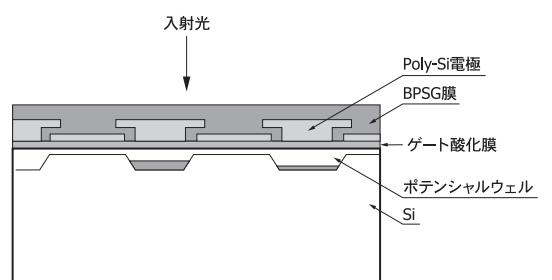
### □ 表面入射型／裏面入射型CCD

一般的にCCDは、パターンが形成されている側から光を入射させる構造になっています。このような構造のCCDを表面入射型CCDといいます。表面入射型CCDの光入射面は、BPSG膜・Poly-Si電極・ゲート酸化膜などが堆積したSi基板の表面にあるため、入射光はその部分で大きく反射・吸収されます〔図1-13 (a)〕。このため量子効率は可視域で最大40%程度になり、紫外域には感度がありません。

このような問題を解決するために開発されたのが裏面入射型CCDです<sup>1)</sup>。裏面入射型CCDでもSi基板の表面にはBPSG膜・Poly-Si電極・ゲート酸化膜などがありますが、Si基板の裏面から光を入射する構造になっています〔図1-13 (b)〕。このため裏面入射型CCDは、広い波長域で高い量子効率を実現します。裏面入射型CCDは、CCDが本来もっている高感度・低ノイズといった特長をそのまま生かした上に、電子線・軟X線・紫外・可視・近赤外域に感度をもっています。

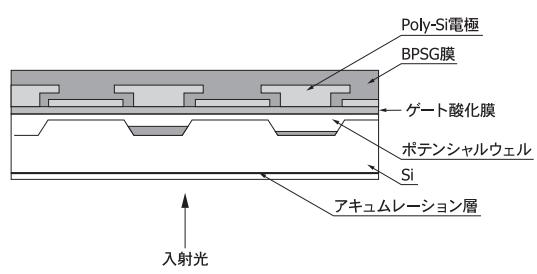
[図1-13] CCDの概念図

#### (a) 表面入射型



KMPDC0179JB

#### (b) 裏面入射型

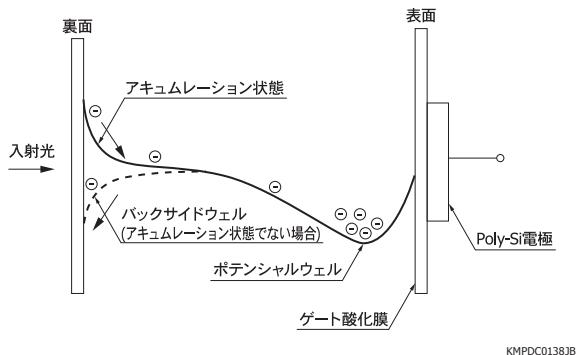


KMPDC0180JB

裏面入射型CCDの高感度を実現するためには、Si基板の薄型化と受光面の活性化が不可欠です。受光面の活性化は、裏面入射面近くで発生した信号電荷が、再結合せずに入射面からCCDのポテンシャルウェルまでスムーズに運ばれるように内部電位の勾配を形成すること（アキュ

ムレーション)によって行われます<sup>2) 3)</sup>。アキュムレーション状態の内部電位の様子を図1-14に示します。

[図1-14] 裏面入射型CCDの内部電位

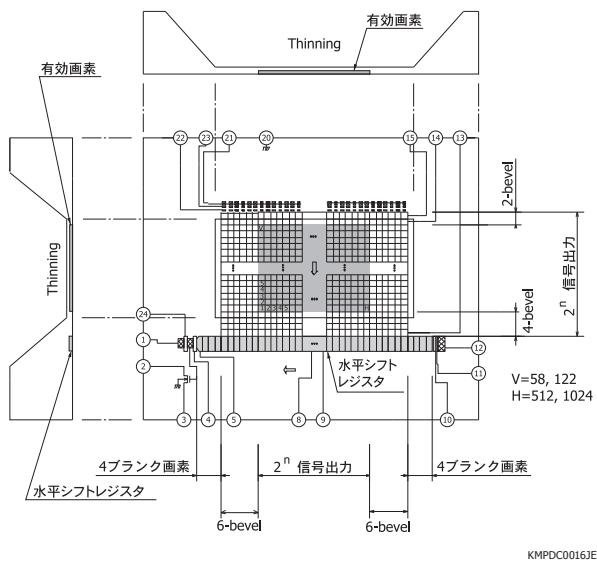


裏面入射型CCDを光入射方向から見た場合、水平シフトレジスタはSiの厚い部分(不感部分)で覆われており、短波長の光はほとんど水平シフトレジスタに到達することはありません。しかし、長波長の光は不感部分のSiを透過し、水平シフトレジスタで受光される可能性があります。

外部シャッタを使用しない場合、電荷の蓄積中や転送中にも水平シフトレジスタに光が入り、その信号は偽信号として実際の信号に重畳されます。たとえば、時間的に変化のない信号が水平シフトレジスタに入射する場合、信号に一定のオフセット上昇として現れます。その影響は水平転送時間が短いほど小さくなります。

必要に応じて、外部シャッタの使用、光入射位置の調整、遮光などの対策を行ってください。

[図1-15] 裏面入射型CCDのデバイス構造  
(外形寸法図において上面から見たCCDチップ概念図)



### □ 近赤外高感度タイプ裏面入射型CCD

通常の裏面入射型CCDは、紫外／可視域で高い量子効率をもっていますが、Si厚が15～30 μm程度のため近赤外域の量子効率は低く、波長1 μmの量子効率は約20%です。Siを厚くすれば近赤外域の感度は向上しますが、中

性領域(空乏化していない領域)における電荷が横方向に拡散することにより、解像度が劣化してしまいます。

このような問題を解決するために開発されたのが近赤外高感度タイプ裏面入射型CCDです。近赤外域で高感度を実現するために、以下の2つのタイプを用意しています。

#### (1) 完全空乏化タイプ

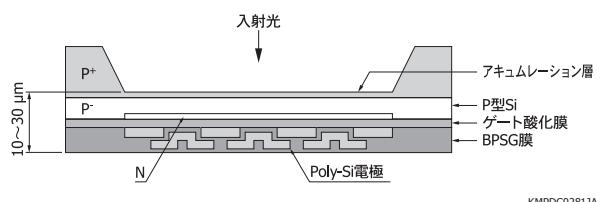
完全空乏化タイプは、空乏層を厚くするために超高抵抗のN型ウエハを使用しています。Siの比抵抗が同じ場合、N型ウエハはP型ウエハよりも不純物濃度を低くでき、同じバイアス電圧でも厚い空乏層にすることができます[図1-16 (b)]。一方、裏面にバイアス電圧を印加することでMPP動作(「1-2 特性／暗電流」参照)ができないこととSiが厚いことから暗電流が大きくなり、-70～-100 °Cに冷却する必要があります。なお、標準タイプの裏面入射型CCDはSi厚が薄いため大面積化は困難ですが、完全空乏化タイプ裏面入射型CCDはSi全体を100～300 μm程度に厚くするため、大面積化を容易に行うことができます。

#### (2) 微細構造タイプ

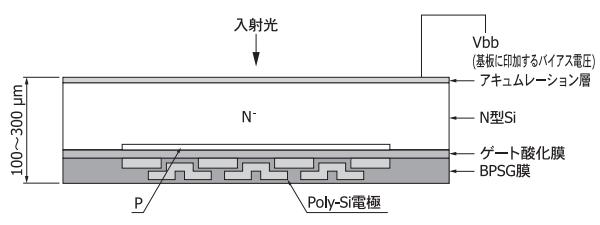
Siの入射面にミクロン単位の微細構造を形成しています[図1-16 (c)]。これにより、通常は透過してしまう近赤外光をSi内部に閉じ込めて吸収率を増やすことでCCDの高感度化を実現します。これにより、近赤外線の検出時に問題となるエタロニング(図1-51)を抑制することができます。

[図1-16] 裏面入射型CCDの内部構造

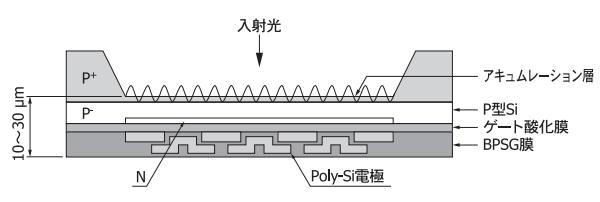
##### (a) 標準タイプ



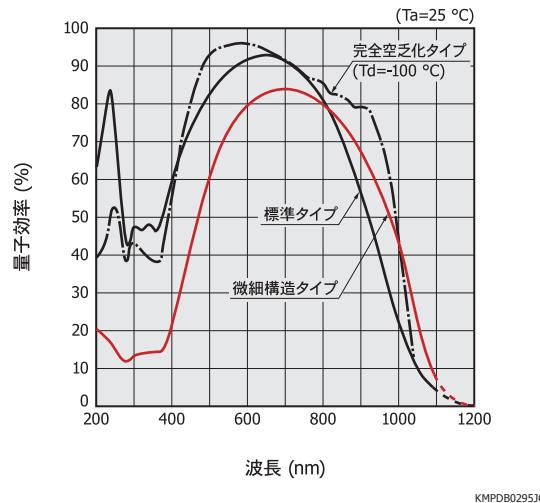
##### (b) 完全空乏化タイプ



##### (c) 微細構造タイプ



[図1-17] 分光感度特性(裏面入射型CCD、窓なし時、代表例)

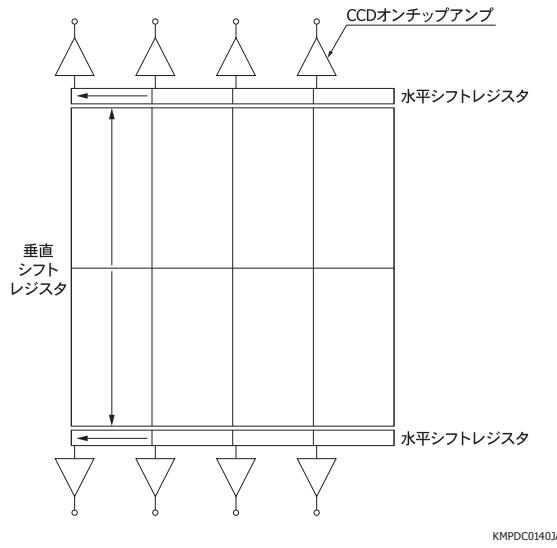
**□ マルチポートCCD**

CCDの読み出し時間は、画素数と読み出し周波数によって決まり、長い時間を必要とします。たとえば $1024 \times 1024$ 画素で読み出し周波数 100 kHzの場合には、読み出し時間だけで10秒以上がかかります。

読み出し周波数と読み出しノイズは、トレードオフの関係にあります。読み出し周波数を高くすると、読み出し時間は短くなりますが読み出しノイズは大きくなってしまいます [図1-43]。

CCDのアンプを複数にすること（マルチポート化）で、画素の読み出しを並列化してフレームレート（1秒当たりに取得できる画面数）を向上させることができます。

[図1-18] マルチポートCCDの構造

**□ 電子冷却型CCD**

CCDの暗電流は温度特性をもち、CCDの温度が5~7 °C下がるごとに約半分になります。このためCCDを冷却することは、MPP動作（「1-2 特性／暗電流」参照）と並んで暗電流を低減して検出限界を改善する効果的な方法です。

電子冷却型CCDにおいて、パッケージに内蔵された電子冷却素子（ペルチェ素子）によってCCDの冷却を行います。冷却温度は、電子冷却素子の最大吸熱量や放熱能力によって決まります。電子冷却素子は、製品によって以下の値が異なります。

- ・最大電流 (Imax)
- ・最大電圧 (Vmax)
- ・最大吸熱量 (Qmax)

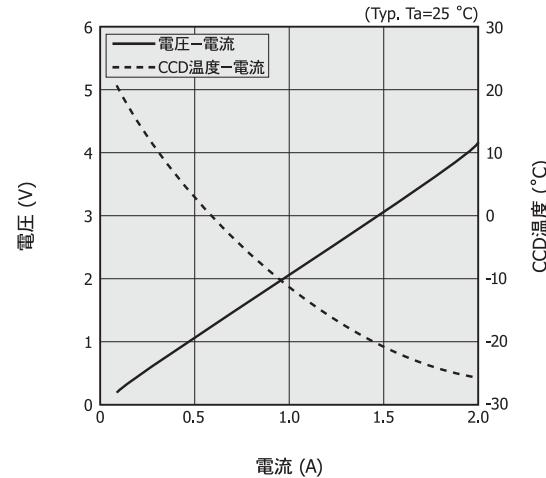
電子冷却素子やCCDを破損しないためには、データシートに記載された数値の範囲内で使用してください。電子冷却素子の使用に当たって、放熱の方法は重要です。放熱が十分に行われない場合、期待した冷却ができないことがあります。これは、高温側の温度上昇が起きるためであり、放熱器の最適化や強制空冷／水冷などが必要になります。なお電子冷却素子は、最大電流値の60%以下で使用することによって効果的にCCDを冷却できます。

周囲温度 25 °Cの場合、CCDは以下の温度に冷却されます。

- ・1段電子冷却型: 0~ -10 °C位
- ・2段電子冷却型: -20~ -30 °C位
- ・4段電子冷却型: -50~ -70 °C位

安定した動作を実現するために、周囲環境に合わせて電子冷却素子の電流や放熱条件を決める必要があります。

[図1-19] 1段電子冷却素子の特性 (S7171-0909-01)



## □ TDI-CCD

裏面入射型TDI (Time Delay Integration)-CCDは、高速撮像時などにおいて低照度下でも高いS/Nの画像が得られるCCDです。TDI動作により、移動する対象物を積分露光することで、飛躍的に高い感度を得ることができます。裏面入射型のため、紫外～近赤外の幅広い波長域(200～1100 nm)で高い量子効率を実現しています。

### ◎ TDI動作

CCDでは、ポテンシャルウェルに信号電荷を保持して、個々の電荷が混じらないように転送して出力します。TDI動作は、このようなCCDの電荷転送の原理を巧みに利用して、微弱光を検出したり、移動する物体を撮影したり、あるいはCCDセンサ自体が移動して、静止物体をスキャンして撮影する場合に有効な方法です。

通常、センサ上に結像された画像は、その位置に対応した信号量として出力されます。この方法では、蓄積時間の間に結像された画像は必ず同じ位置にあることが必要であり、何らかの理由で結像位置にずれが生じると画像のS/Nが低下します。被写体が移動する場合、結像位置がずれることで画像にボケが発生し、場合によってはまったく画像にできないこともあります。

それに対してTDI動作は、移動する被写体に対して画像化できるユニークな動作方法です。FFT型CCDでは、電荷読み出しの際、列単位で電荷の垂直転送を行います。その転送のタイミングと被写体の移動タイミングを合わせ、CCD画素の垂直段数分の積分露光をする方式がTDI動作です。

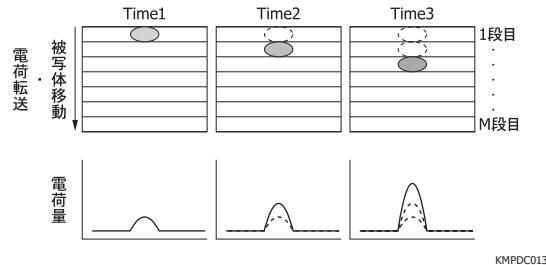
TDI動作においては、被写体の移動と同じ方向に同じ速度で電荷転送を行う必要があります。その速度は、式(2)で表されます。

$$v = f \times d \quad \dots \dots \dots (2)$$

v: 被写体移動速度、電荷転送速度  
f: 垂直の転送周波数  
d: 画素サイズ(転送方向)

図1-20の1段目で蓄積された電荷が2段目に転送されるのと同時に2段目においても光電変換により電荷の蓄積が行われます。この動作をM段(垂直段数)まで連続して行った場合には、M倍の電荷が蓄積されます。このため、リニアイメージセンサに比べてM倍の感度を実現できます(垂直段数が128の場合、通常のリニアイメージセンサに比べて128倍の感度が得られます)。蓄積された電荷はCCDの水平シフトレジスタから列ごとに取出され、とぎれがない2次元の画像が得られます。またTDI動作では、2次元動作モード時よりも感度のバラツキが改善されます。

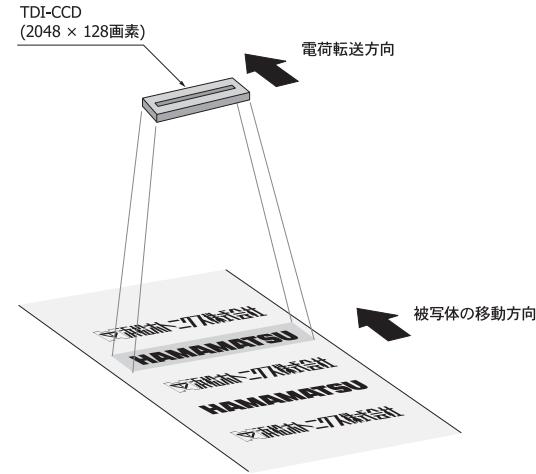
[図1-20] TDI動作による積分露光の模式図



KMPDC0139JA

[図1-21] TDI動作による撮影例

### (a) 高速移動する対象物の撮影



KMPDC0266JB

### (b) 高速回転する対象物の撮影



KMPDC0267JA

図1-21 (b)においてCCDを2次元動作させてドラムが静止した状態で撮影した場合、図1-22 (a)のようにブレのない画像を取得することができますが、ドラムが回転していると図1-22 (b)のように画像はブレてしまいます。シャッタ時間を短くした場合、ブレのない画像が得られますが、画像は図1-22 (c)のように暗くなります。TDI-CCDは、ドラムの回転と同じ方向に同じ速度で電荷転送を行うため、図1-23のような明るくブレのない連続画像が得られます。

[図1-22] 2次元動作による撮影

(a) ドラム静止時



(b) ドラム回転時



(c) ドラム回転時 (シャッタ時間と短くした場合)



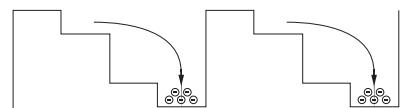
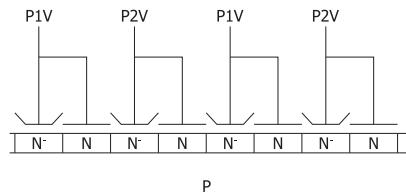
[図1-23] TDI動作による撮影 (ドラム回転時の連続画像)



### □ レジスティブゲート構造

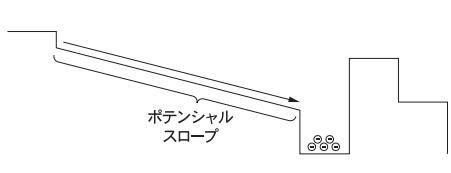
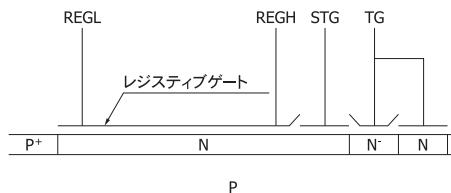
通常のCCDの場合、1画素内に複数の電極があり、異なったクロックパルスを印加することで信号電荷を転送します [図1-24]。レジスティブゲート構造の場合、受光部に単一の高抵抗電極があり、その両端に異なる電圧を印加してポテンシャルスロープを形成することで信号電荷を転送します [図1-25]。CCDエリニアイメージセンサをラインビニングし1次元のセンサとして使用する場合に比べると、CCDリニアイメージセンサの受光部においてレジスティブゲート構造を採用することによって、高速転送が可能になり、画素高さが大きい場合でも読み残しの少ない読み出しを行うことができます。

[図1-24] 通常の2相CCDの概念図と電位



KMPDC0320JA

[図1-25] レジスティブゲート構造の概念図と電位

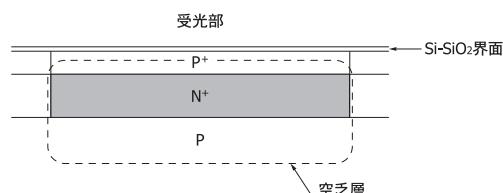


KMPDC0321JB

### □ 埋め込み型フォトダイオード

受光部にフォトダイオード構造を採用したCCDリニアイメージセンサにおいて、フォトダイオードを埋め込み型にすることによって低暗電流を実現できます。埋め込み型フォトダイオードは、受光部の表面に薄いP<sup>+</sup>拡散層を設けたP<sup>+</sup>N<sup>+</sup>P構造となっています [図1-26]。空乏層がSi-SiO<sub>2</sub>界面から離れているため、暗電流をMPP動作時のCCDと同等のレベルまで低減できます。

[図1-26] 断面構造 (埋め込み型フォトダイオード)



KMPDC0461JA

## 1-2 特性

### □ 変換係数

変換係数は、FDAが電荷を電圧に変換する割合を示す係数です。

FDAによって信号電荷は、出力端 OSにて電圧  $\Delta V_{out}$  として出力されます。

$$\Delta V_{out} = Av \times Q / C_{fd} \quad \dots \dots \dots (3)$$

Av : 電荷-電圧変換MOSFETの電圧ゲイン  
Q : 信号電荷 [C]  
C<sub>fd</sub> : ノードの容量 [F]

変換係数 (Sv) は、式 (4) で表されます。

$$Sv = q \times \Delta V_{out} / Q [V/e^-] \quad \dots \dots \dots (4)$$

q: 1電子当たりの電荷量  
S7030/S7031シリーズの場合: Sv=2.2 μV/e^-  
S11071シリーズの場合 : Sv=8.0 μV/e^-

ノードの容量 (C<sub>fd</sub>) は、式 (5) で表されます。

$$C_{fd} = q \times Av / Sv [F] \quad \dots \dots \dots (5)$$

S7030/S7031シリーズの場合: C<sub>fd</sub>=48 fF  
S11071シリーズの場合 : C<sub>fd</sub>=12 fF

## □ 分光感度特性

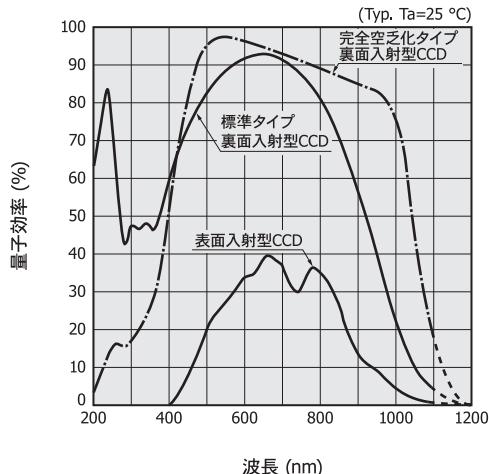
表面入射型CCDと裏面入射型CCDの分光感度特性を図1-27に示します。表面入射型CCDは紫外域に感度がなく、可視域の量子効率のピークは約40%であるのに対し、標準タイプ裏面入射型CCDは紫外域で40%以上、可視域のピークで約90%という非常に高い量子効率を実現しています。完全空乏化タイプ裏面入射型CCDは、Siが厚いため波長 800~1100 nm の領域で、標準タイプの裏面入射型CCDよりも高い感度をもっています。また、特殊なARコート形成プロセスを採用することで400~700 nm の可視域でも高い感度をもっていますが、紫外域の感度は低くなっています。

分光感度特性の長波長側は使用するSiの厚さで決まり、短波長側はセンサの光入射面側の構造によって決まります。表面入射型のFFT-CCDでは構造上、有効受光面の上にPoly-Siゲート電極を形成する必要があるため、400 nm以下の紫外域ではほとんど感度がありません。紫外域に感度をもたせるためにCCDにルモゲン (Lumogen) シンチレータをコートしたタイプもあります。裏面入射型CCDは、紫外域から近赤外域まで高い量子効率を実現し、紫外線に対しての安定性も非常に優れています。

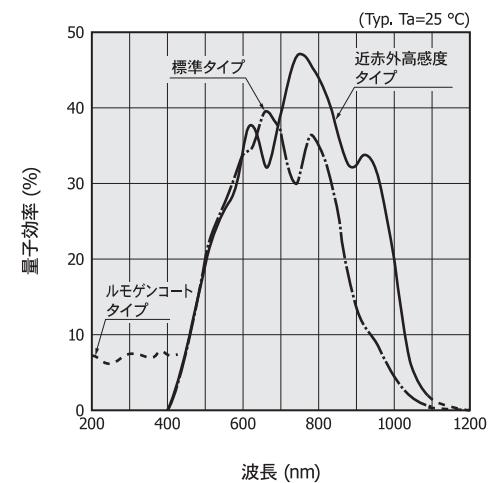
特に700 nm以上の近赤外域において、標準タイプの表面入射型CCDの量子効率は高くありませんが（空乏層の厚さによる）、近赤外高感度タイプ表面入射型CCDは、近赤外域でも高い量子効率を実現しています [図1-28]。

なおCCDを冷却して使用する場合、約800 nm以上の波長域では感度が低下する方向にシフトするため注意が必要です [図1-29]。

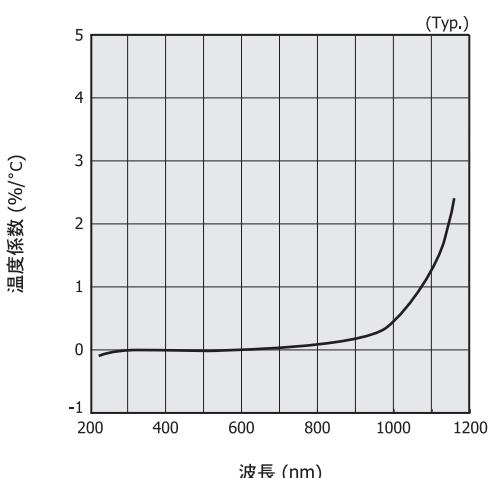
[図1-27] 分光感度特性(窓なし時)



[図1-28] 表面入射型CCDの分光感度特性(窓なし時)



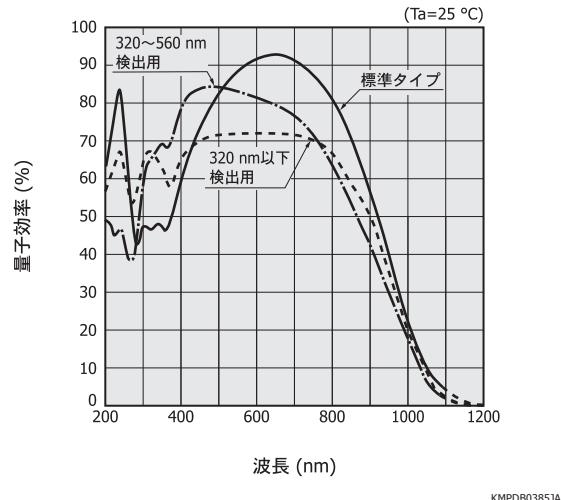
[図1-29] 感度の温度特性(S7031シリーズ)



### (1) 分光感度特性を最適化した裏面入射型CCD

裏面入射型CCDにおいては、受光面上の反射防止膜を最適化することによって、さまざまな分光感度特性を実現することが可能になります [図1-30]。

[図1-30] 分光感度特性  
(裏面入射型CCD, 窓なし時, 代表例)



## (2) 紫外域において安定した分光感度特性をもつ 表面入射型CCDリニアイメージセンサ

紫外域に感度をもつ表面入射型CCDの紫外域の分光感度特性は、素子によってバラツキがありました。当社は、受光面に特殊な構造を形成することにより、紫外域における分光感度特性の素子ごとのバラツキを抑制した表面入射型CCDリニアイメージセンサ S11151-2048を開発しました。

## (3) ルモゲンコート表面入射型CCD

表面入射型CCDでは、受光面上をPoly-Siの電極が覆っています。紫外線はPoly-Siによってほとんど吸収されてしまい、量子効率はほぼゼロになります。このため表面入射型CCDは、紫外感度を得るためルモゲンシンチレータをコートする場合があります。ルモゲンは、真空昇華によりCCDの有効受光面上に直接コートされます。

ルモゲンは、480 nm以下の波長の光を吸収して約530 nmを中心に発光します。CCDに入射した紫外線は、ルモゲンシンチレータにより可視光に変換され、この可視光をCCDは検出します。

ルモゲンコート表面入射型CCDは、裏面入射型CCDに比べて紫外線に対する寿命が桁違いに短く、感度の温度依存性が高いため注意が必要です。

### □ 窓材の選択

裏面入射型CCDは、最大感度波長の700 nm付近で量子効率が90%以上になりますが、これは受光窓がない場合の値です。

CCDの量子効率は、使用する窓材によって影響されます。当社のCCDの窓材としては、AR(反射防止)コート付サファイア(Sタイプ)、石英(Qタイプ)、窓なし(Nタイプ)の3種が主に使われています。

サファイアは優れた強度をもち、石英に比べて傷つきにくく、高湿環境で安定しています。その上、熱伝導率が金

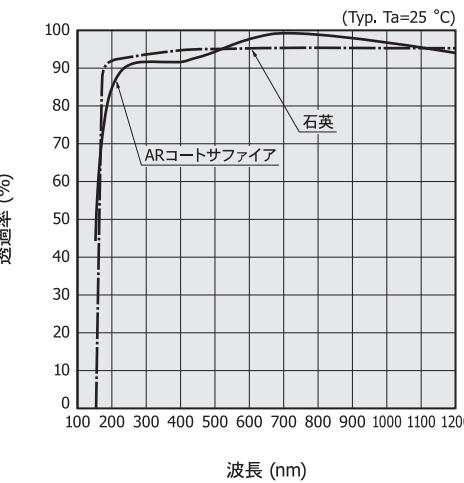
属に近いため結露しにくい、気密封止が可能など、窓材として非常に優れています。ARコートされていないサファイアの透過率は高くありませんが、ARコートによって可視域では石英よりも高い透過率が得られます。当社は、S9971/S7031シリーズなど電子冷却素子を内蔵したCCDには、標準の窓材としてサファイアを採用しています。

石英には合成石英と溶融石英がありますが、CCDの窓材としては金属不純物が少ない合成石英がよく使われます。石英は、ARコートなしでも可視域で約94%の透過率があります。石英は、200 nm以下の波長まで透過し、窓材として適しています。しかし石英を冷却型CCDの窓材として使用する場合、接着部の樹脂の透湿性によるパッケージ内部の結露を考慮する必要がありました。当社では新技術の採用によって、石英窓の接着部に樹脂を用いないで気密封止を行うことが可能になりました。

当然ながら、窓材を使用しないタイプにおいて量子効率は最も高くなります。特に160 nm以下の真空紫外域では、透過する適当な窓材がないため、窓材を使用しない場合があります。

その他の窓材としては、石英に比べて安価な硼珪酸ガラスがあります。硼珪酸ガラスは、300 nm付近で急激に透過率が低下するため、主として可視域やそれ以上の長波長を検出対象とします。X線検出用としては、X線を透過して光を遮断するアルミニウムやベリリウムが窓材として使用される場合があります(ベリリウムは有毒です)。

[図1-31] 窓材の分光透過特性



### □ 感度不均一性

感度不均一性は、CCDの画素ごとの感度のバラツキを規定するもので、受光窓やプロセスのバラツキに起因して発生します。なお、感度不均一性に伴うノイズは、信号量に比例します。

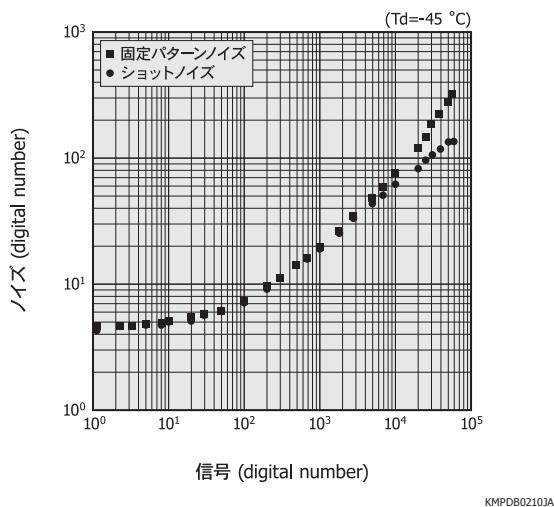
均一光を有効受光領域に入射して50×50画素程度の測定領域を設定することによって、露光量に対応した入力信号量とノイズの関係をプロットするフォトトランジスター

曲線 [図1-32]が得られます。感度不均一性 (PRNU: Photoresponse Nonuniformity)は、式(6)で定義されます。

$$\text{PRNU} = \frac{\text{ノイズ}}{\text{信号}} \times 100 [\%] \cdots \cdots (6)$$

ここでのノイズは統計的な値であり、画素の信号の標準偏差です。信号は、有効受光領域における各画素の信号量の平均値です。信号量が少ない場合は、ショットノイズ（「1-2 特性／ノイズ」参照）の影響を受けてしまいますが、十分な信号量の場合は、PRNUは一定の値になります。当社のデータシートでは、飽和電荷量の50%のときの測定値をPRNUとして示しています。標準的なFFT型CCDのPRNUは、約1% rmsまたは±3% typ. (peak to peak)です。

[図1-32] フォントランスファー曲線 (S9974-1007)



## □ 飽和電荷量

CCDの飽和電荷量は、ポテンシャルウェルによって転送できる信号電子数を示し、一般にフルウェル (full well)とも呼ばれ、単位はe<sup>-</sup>で表されます。

CCDの飽和電荷量は、以下の4つによって決定されます。

- ・垂直シフトレジスタの飽和電荷量 (vertical full well)
- ・水平シフトレジスタの飽和電荷量 (horizontal full well)
- ・サミングウェルの飽和電荷量 (summing full well)
- ・出力部の飽和電荷量

2次元動作モードでは、各画素の信号電荷は分離して出力されるため、飽和電荷量は垂直シフトレジスタで決定されます。一方、水平シフトレジスタの飽和電荷量は、ラインビニングを可能にするため、垂直シフトレジスタの飽和電荷量より大きな値になるように設計されています。最終クロックゲートであるサミングゲートによって形成されるサミングウェルの飽和電荷量は、水平シフトレジスタの信号を加算するため (ピクセルビニング)、水平シフトレジスタの飽和電荷量よりも大きな値に設計されています。

出力信号の飽和電圧 (Vsat)は式(7)で求められます。

$$Vsat = FW \times Sv \cdots \cdots (7)$$

FW: 飽和電荷量

Sv : 変換係数

## □ 直線性

CCDの出力特性の直線性は、信号量によって理想的な直線である $\gamma=1$ からわずかにずれます。この原因は出力段に関係し、FDAを構成する逆バイアスされたPN接合の容量変化や、MOSFETのトランスクンダクタンスの変化によるものです。

直線性のズレを表す直線性誤差 (LR: Linearity Residual)は、式(8)で定義されます。

$$LR = \left( 1 - \frac{Sm/Tm}{S/T} \right) \times 100 [\%] \cdots \cdots (8)$$

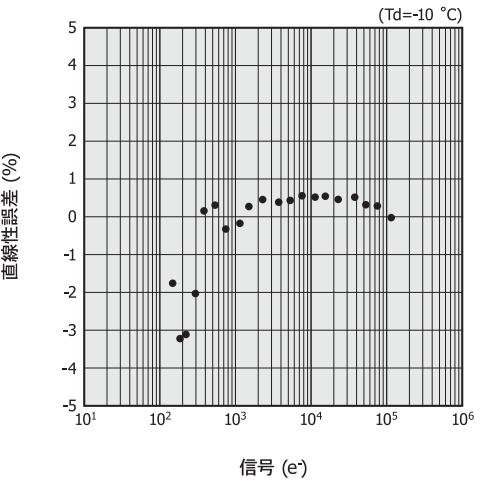
Sm: 飽和電荷量の半分のときの信号量

Tm: 飽和電荷量の半分のときの露光時間

S : 信号

T : 露光時間

[図1-33] 直線性 (S9971-1007, 2次元動作)



## □ 電荷転送効率

CCDは、理想的には電荷の転送過程における損失はありません。しかし実際は、材料に起因するトラップやプロセス工程で発生するトラップにより電荷の転送が完全にはいかず、ごくわずかの量は転送されずに残ってしまいます。

電荷転送効率 (CTE: Charge Transfer Efficiency)は、任意の1画素から隣接する画素へ転送される電荷の割合で規定されます (2相CCDでは、1画素分の信号電荷を転送するのにゲート単位では2回の転送が必要ですが、これを1回として規定しています)。

X線を用いると、電気的な方法によらないでCCDの画素に理想的なポイント電荷を入力することができます。そのため、微小電荷の転送効率を測定するために有効な方法です。

水平スタッキング (stacking)は、水平方向に対して各ラインの信号を積み重ねることです。水平スタッキングを利用

用するとCCDの出力は、図1-34に示すようにX線のエネルギーに応じたシングルイベントライン (single event line)を描きます。理想的なCCDでは、 $\text{CTE}=1$ であるため、Leading (先頭)とTrailing (最後尾)で信号の高さは同じになります。実際のCTEは1より小さいため、Trailingでの信号電荷は電荷転送損失を生じ、Leadingでの信号電荷を1とすれば、電荷転送損失は式(9)で表されます。

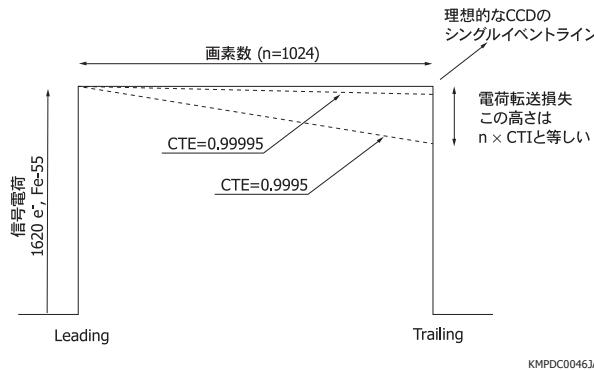
$$\text{電荷転送損失} = n \times \text{CTI} \quad \dots \dots \dots (9)$$

n: 画素数

$$\text{CTI (Charge Transfer Inefficiency: 非転送効率)} = 1 - \text{CTE}$$

当社の標準的なCCDは、 $\text{CTE}=0.99999 \text{ typ.}$ です。

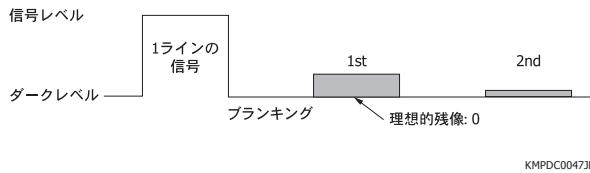
[図1-34] Fe-55のスタッキングによる電荷転送効率の評価方法



インターライン型のCCDでは受光部のフォトダイオードからシフトレジスタへの信号の転送が不完全であるため、数%程度の残像が存在することがあります。一方でFFT型CCDのようにシフトレジスタ自身が受光する場合では、トラップ（「1-3 使い方／放射線損傷」参照）への信号電荷の捕獲と放出による残像が生じます。この残像は結果としてはCTEの劣化として観察されます。ここではラインビニングの場合を例にCTEによる残像について簡単に示します。

ラインビニングでは、信号は水平シフトレジスタの数に対応した1ラインの信号として得られます。CTEが1（理想的）の場合には、1ラインの信号の後の読み出しにおいて信号電荷はダークレベルと同じになりますが、CTEが1未満の場合には転送数により表1-1に示すような信号電荷が読み残されることになります。

[図1-35] ラインビニング時のCCDの残像



[表1-1] ラインビニング時の電荷転送効率と残像の割合

CTE	S9971-0906	S9971-0907
0.99995	0.0032	0.0064
0.99999	0.00064	0.00128
0.999995	0.00032	0.00064

## □ 暗電流

暗電流は、光入力のない状態における電流出力です。単位としては、一般にA（アンペア）、 $\text{A}/\text{cm}^2$ 、V（ボルト）が用いられますが、計測用CCDでは単位時間に1画素当たりで発生する電子数を示す $\text{e}^-/\text{pixel/s}$ や $\text{e}^-/\text{pixel/h}$ が一般的に用いられます。温度が5~7 °C上昇すると、暗電流はほぼ倍になります。

CCDで暗電流が発生する主な原因は、以下の3点です。

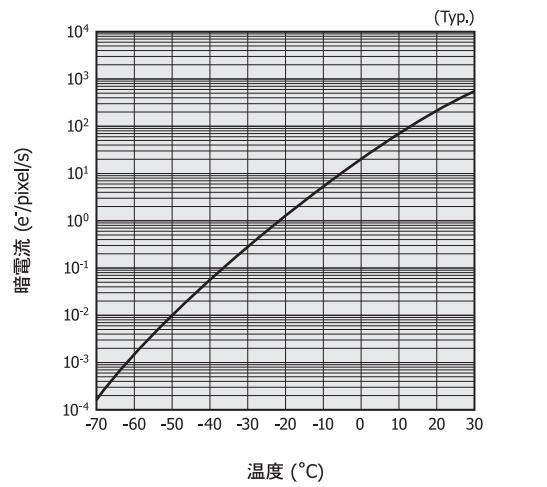
- ① 空乏化していない領域での熱励起とその拡散
- ② 空乏層内での熱励起
- ③ 表面準位による熱励起

この中では③が最も支配的です。

MPP (Multi-Pinned Phase)動作は、暗電流を下げるための動作で、反転動作とも呼ばれます。MPP動作は、CCDの電極を構成するMOS構造のすべてのゲート下を反転状態にすることにより実現できます。

MPP動作では、③の影響を抑制でき暗電流を大幅に低減できます。

[図1-36] 暗電流-温度 (S9970/S9971シリーズ)



2相CCDでは、バリア相と信号電荷を蓄積する蓄積相にイオン注入などにより電位差が設けられています。したがって、すべてのゲートが同じ電圧になった場合でも、2相CCDは電荷を蓄積するためのポテンシャルウェルをもつことができます。CCDのすべての相が反転状態になるようにバイアスすることによって、MPP動作を実現できます。

暗電流を低減する必要がある場合には、このMPP動作とCCDの冷却が非常に効果的です。

[図1-37] MPP動作時の電位分布図

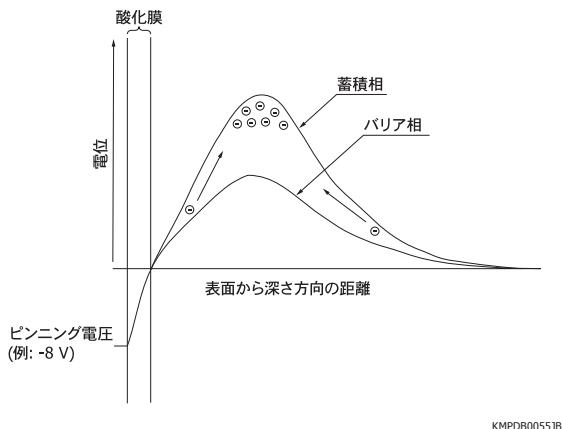
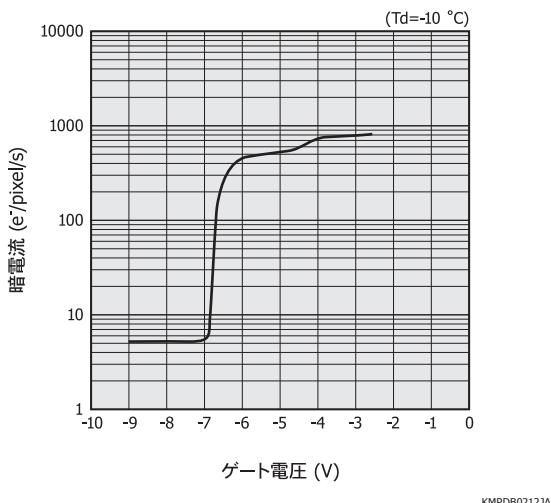


図1-37で示すように、MPP動作時には蓄積相・バリア相がともに反転状態にピンニング(pinning)されます。ピンニングされた状態では、CCD表面がチャンネル分離領域から供給された正孔によって反転され、それ以上の電圧を負側に印加しても酸化膜界面の電位は基板と同じ電位に固定されます。

酸化膜界面が正孔によって反転された状態においては、熱励起電子の発生が極端に抑制されるため、暗電流の少ない状態が実現できます。

[図1-38] 暗電流ゲート電圧 (S9974-1007)



MPP動作においては、ピンニング電圧(ピンニングされるときの電圧)を正確に印加することによって暗電流を大幅に低減することができます。ピンニング電圧に満たないと、正孔による反転層の形成が不十分なため、暗電流が最小まで下がりません。一方、ピンニング電圧を超えて大きく負の値をとると、余分なクロック振幅が必要となるばかりでなく、スプリアスチャージ(「1-2 特性/スプリアスチャージ」参照)という過剰電荷によって暗電流が増加することがあります。データシートに記載されたゲート電圧の付近で可変させて電圧を調整することによって、暗電流を最小にすることができます。

## □ ノイズ

CCDのノイズは、以下の4種類に分類されます。

### (1) 固定パターンノイズ (Nf: fixed pattern noise)

CCDの画素間の感度のバラツキによるノイズです(画素間の感度のバラツキは、開口面積や膜厚のバラツキによって発生します)。固定パターンノイズは、信号量が大きい場合、露光量(信号電子量)に比例します。なお、1画素のノイズについて考える場合は、 $N_f=0$ になります。

### (2) ショットノイズ (Ns: shot noise)

CCDに入射するフォトンの統計的な変化により発生するノイズです。ショットノイズは、ポアソン統計に従い式(10)で表されます。

$$N_s = \sqrt{S} \quad \dots \dots \quad (10)$$

S: 信号電子数 [e<sup>-</sup>]

たとえば、フォトンの入射によりCCD内で信号電子量が10000 e<sup>-</sup>発生する場合には、ショットノイズは100 e<sup>-</sup> rmsです。

### (3) ダークショットノイズ (Nd: dark shot noise)

ダークショットノイズは、暗電流によって発生するノイズで、暗電子数の平方根に比例します。ダークショットノイズを低減するためには、暗電流そのものを低減する必要があります。なお、画素間の暗電流のバラツキは、感度のバラツキよりも大きくなっています。

### (4) 読み出しノイズ (Nr: readout noise)

CCDの出力部のアンプを構成するMOSFETに起因する熱雑音と読み出し回路に起因する電気的なノイズで、最終的にCCDの検出限界を制限します。このノイズは、CCDの出力方式によって決まり、露光量の影響は受けません。また読み出しノイズは、周波数依存性をもちます[図1-43]。

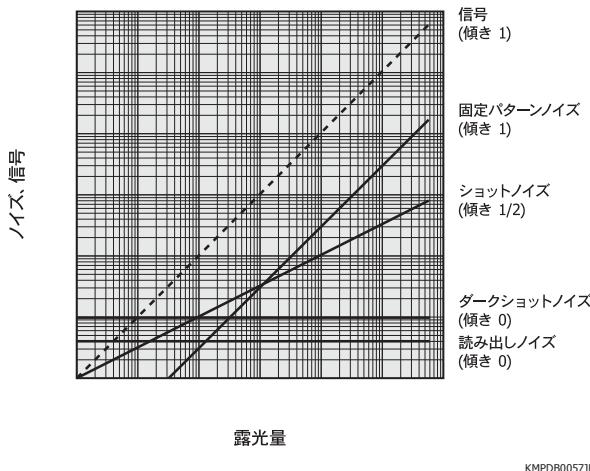
トータルノイズ(Nt)は、式(11)で表されます。

$$N_t = \sqrt{N_f^2 + N_s^2 + N_d^2 + N_r^2} \quad \dots \dots \quad (11)$$

図1-39は、これらの4種類のノイズと露光量の関係を示しています。CCDの検出限界は、ダークショットノイズと読み出しノイズによって決まります。暗電流を下げてダークショットノイズを読み出しノイズ以下に下げることで、CCDの検出限界を読み出しノイズまで下げることができます。

S/Nは、露光量が大きい場合では主として固定パターンノイズによって決まり、露光量が小さい場合はショットノイズによって決まります。

[図1-39] ノイズ-露光量



## □ ダイナミックレンジ

ダイナミックレンジは、一般に検出器の測定可能範囲を規定するもので、最大レベルと最小レベル（検出限界）の比で定義されます。

CCDのダイナミックレンジは、飽和電荷量を読み出しノイズで割った値です。

$$\text{ダイナミックレンジ} = \frac{\text{飽和電荷量}}{\text{読み出しノイズ}} \cdots \text{(12)}$$

ダイナミックレンジは、式(13)でも表されます。

$$\text{ダイナミックレンジ} = 20 \times \log \left( \frac{\text{飽和電荷量}}{\text{読み出しノイズ}} \right) [\text{dB}] \cdots \text{(13)}$$

動作温度や蓄積時間などの動作条件によってダイナミックレンジは変わってきます。室温付近ではダークショットノイズが検出限界を決定しますが、ダークショットノイズが無視できるような動作条件（十分に冷却した状態）では、読み出しノイズによってダイナミックレンジが決まります。

2次元動作では、垂直シフトレジスタが転送できる電荷量が飽和電荷量になります。ラインビニングでは、水平シフトレジスタの転送できる電荷量が飽和電荷量になります。

[表1-2] CCDの仕様例

項目	S9736シリーズ	S7170-0909
タイプ	表面入射型	裏面入射型
画素数	$512 \times 512$	
画素サイズ [μm]	24	
飽和電荷量 (垂直) [ke <sup>-</sup> ]	300	320
変換係数 [μV/e <sup>-</sup> ]	3.5	2.2
読み出しノイズ [e <sup>- rms</sup> ]	4	8
ダイナミックレンジ	75000	40000
暗電流 (0 °C) [e <sup>-/pixel/s</sup> ]		10

## □ 解像度

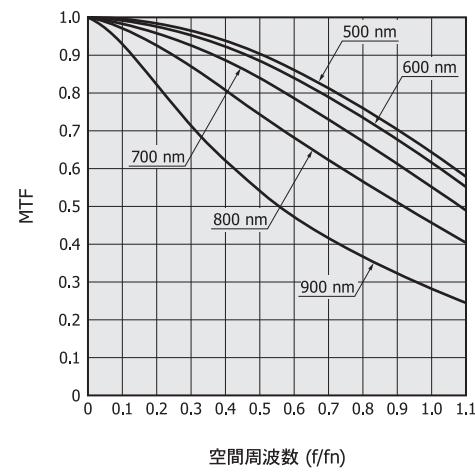
イメージセンサが、ある画像内の空間的な周波数のコントラストを再現する性能は空間解像力と呼ばれ、サイン波に対するMTF (Modulation Transfer Function)で定量化されます。CCDの画素は分離しているため、離散サンプリング定理によりナイキスト (Nyquist) 限界によって決定される限界解像度があります。たとえば、入力が白黒のパターンの場合に、パターンが細かくなるに従って、信号の白レベルと黒レベルの差が小さくなつて、最終的には解像できなくなります。CCDの理想的なMTFは式(14)で表されます。

$$\text{MTF} = \text{sinc}\{(\pi \times f)/(2 \times f_n)\} \cdots \text{(14)}$$

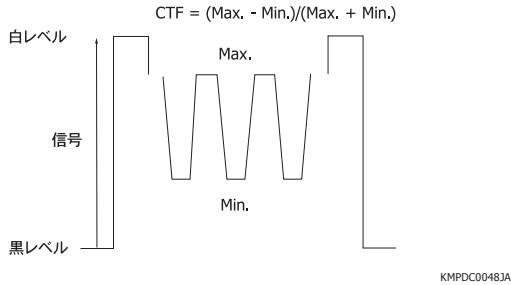
f : 画像の空間周波数  
 f<sub>n</sub>: 空間ナイキスト周波数

光学的なサイン波を実現することは難しいため、一般には矩形波のパターンをもったテストチャートが代用されます。この場合の空間周波数特性は、コントラスト伝達関数 (CTF: Contrast Transfer Function)と呼ばれ、MTFとは異なります (CTFはフーリエ変換によりMTFに変換できます)。

実際のCCDの解像度は、Si内で電荷が収集されるときに起きた拡散によって決まります。入射フォトンが空乏層内で吸収されることによって、発生した電子は広がることなくその画素に収集され、解像度の劣化は起きません。解像度は入射フォトンが吸収される深さによって変わり、入射フォトンの波長が長いほど深く吸収されて解像度は劣化します。

[図1-40] 入射フォトンの波長とMTFの関係  
(S9970/S9971シリーズ、計算値)

[図1-41] CTFの計算方法



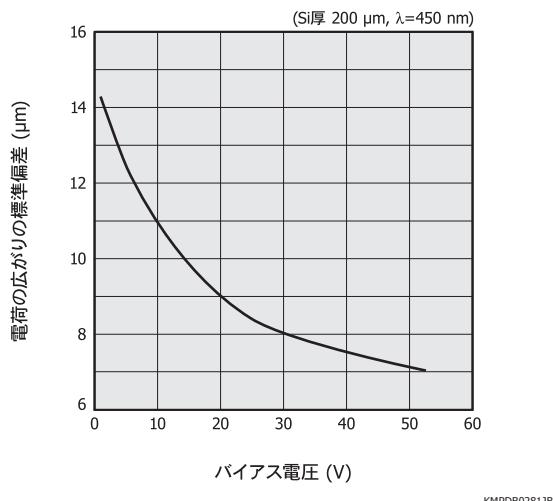
### □ 点像分布関数 (point spread function)

空乏層内における電荷の広がりの標準偏差 ( $\sigma_D$ )は、式(15)で定義されます。 $\sigma_D$ は、Siの空乏層厚さと絶対温度の平方根に比例し、裏面に印加するバイアス電圧の平方根に逆比例します。

$$\sigma_D = \sqrt{\frac{2 \times X_{\text{dep}}^2 \times k T}{V_{\text{bb}} \times q}} \quad \dots \dots \dots (15)$$

$X_{\text{dep}}$ : 空乏層の厚さ  
 $k$ : ボルツマン定数  
 $T$ : 絶対温度  
 $V_{\text{bb}}$ : 裏面に印加するバイアス電圧  
 $q$ : 1電子当たりの電荷量

[図1-42] 電荷の広がりの標準偏差—バイアス電圧



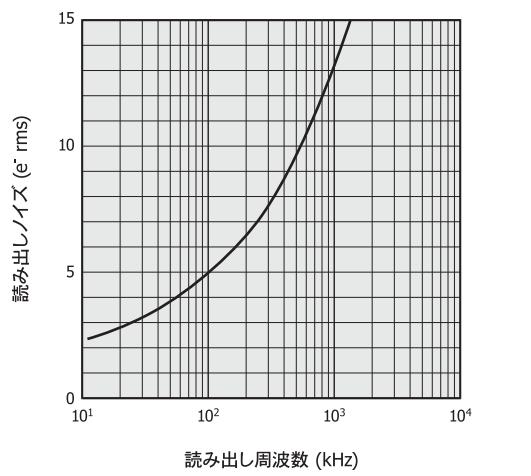
### □ ノイズの周波数特性

暗電流やスプリアスチャージ (spurious charge)が十分に小さい状態では、読み出しノイズがCCDの最終的なノイズ電子数を決定します。読み出しノイズは、読み出し部のFDAを構成するMOSFETの熱雑音によって決まります。MOSFETの熱雑音には、ホワイトノイズと1/fノイズがあり、低ノイズを実現するためにはホワイトノイズと1/fノイズの両方を低減する必要があります。ホワイトノイズは、MOSFETの相互コンダクタンス ( $gm$ )を増加させることによって低減できます。計測用CCDに内蔵されているMOSFETの1/fノイズのコナ周波数は、数kHz程度と低くなっています。

また、MOSFETの熱雑音は、バイアス条件に大きく影響を受けます。当社のデータシートに掲載されている読み出しノイズを実現するためには、推奨動作条件に従ってバイアスすることが必要です。しかし、上記のバイアス条件に設定した場合でも、CCDの読み出しノイズは、信号処理回路によって大きく影響されます。CCDの信号処理には一般にCDS回路が使われ、CDS回路とその前段に設けたLPF (Low-Pass Filter)の伝達関数を最適化することが、CCDの読み出しノイズの低減につながります。CCDの読み出し周波数に対して1/fノイズのコナ周波数の影響を低減できれば、信号処理回路を含めたCCDシステムの出力ノイズは、ホワイトノイズとノイズ帯域幅で決まることになります。

以上によりCCDの読み出しノイズは、読み出し周波数に依存し、計測レベルで必要とされる数e<sup>-</sup> rmsレベルの読み出しノイズが達成できるのは、読み出し周波数が低い場合(100 kHz以下)になります。読み出し周波数が高くなると、読み出しノイズは急激に増加します。

[図1-43] 読み出しノイズ—読み出し周波数 (S9737-01)



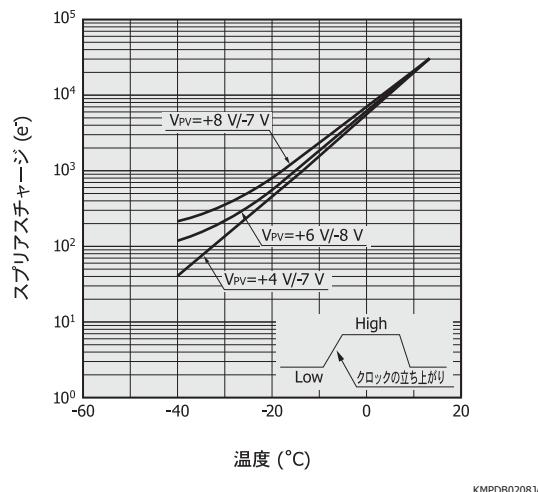
### □ スプリアスチャージ

スプリアスチャージは、MPP動作時などにクロックパルスによって発生する電荷で、入射光による信号以外の電荷です。MPP動作時には、垂直クロックパルスがLowレベルにセットされ、この期間は各画素のゲート下は反転状態になっています。この状態では、チャンネルストップ領域から正孔がゲート下に移動して、その領域の表面電位は基板の電位にピン (pin)されています。このときに、正孔のうちのいくらかは酸化膜界面に沿ってトラップされ、クロックパルスがHighレベルとなるときにその相は非反転状態になります。トラップされた正孔は、放出された後に高いエネルギーをもち、これによりスプリアスチャージが発生しポテンシャルウェルに集められます。CCDの出力は、信号と暗電流とスプリアスチャージが加算された値となります。

スプリアスチャージは、クロックパルスの立ち上がりを遅くしたり、クロックパルスのHighレベルとLowレベルの電位差

を小さくすることによって改善できます。CCDが十分低い温度まで冷却され、読み出しノイズレベルに近い信号量になる場合には、スプリアスチャージを考慮したクロッキングが重要になります。

[図1-44] スプリアスチャージー温度 (代表例)



KMPDB0208JA

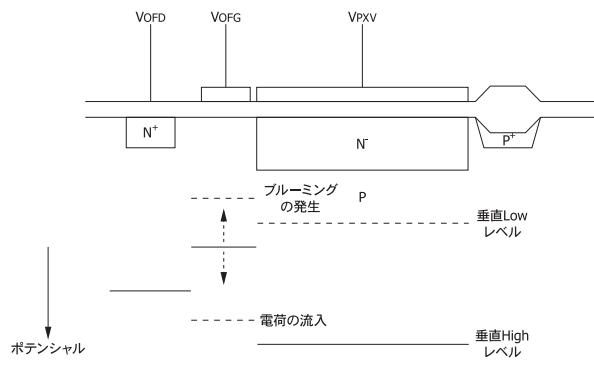
## □ アンチブルーミング

受光面に強い光が入り信号電荷が特定量を超えた場合に、余剰電荷が隣接した画素や転送領域にあふれ出る現象がブルーミング（オーバーフロー）です。ドレインを設けて余剰電荷を捨てることによりブルーミングを防止することをアンチブルーミングといいます。

CCDのアンチブルーミング構造には大きく分けて横型と縦型があり、当社のCCDでは横型を採用しています。横型は、画素もしくは電荷転送路の脇にドレインを設けた構造で、表面入射型CCDでは開口率が小さくなる欠点があります。一方、裏面入射型CCDでは、この欠点を回避することができます。縦型は、余剰電荷を基板内部に捨てる構造で、開口率は小さくなりませんが長波長の感度が低下する欠点があります。

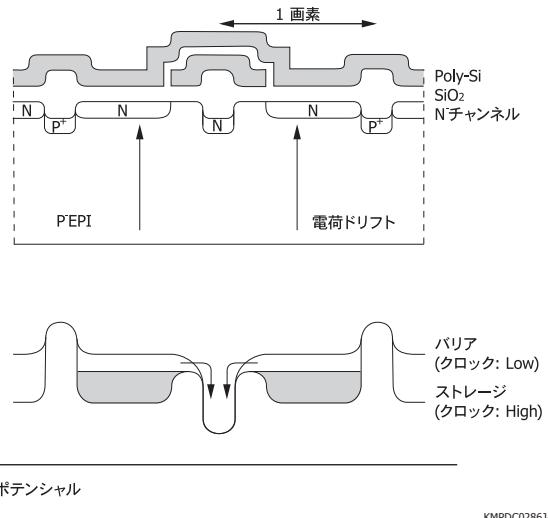
なお、オーバーフロードレイン電圧 ( $V_{OFD}$ )とオーバーフローゲート電圧 ( $V_{OFG}$ )によりアンチブルーミング機能を制御する場合、印加電圧により飽和電荷量が低下することがあるため注意が必要です。

[図1-45] アンチブルーミングの概念図



KMPDC0285JA

[図1-46] アンチブルーミング構造 (横型)とポテンシャル



KMPDC0286JA

[図1-47] 撮像例

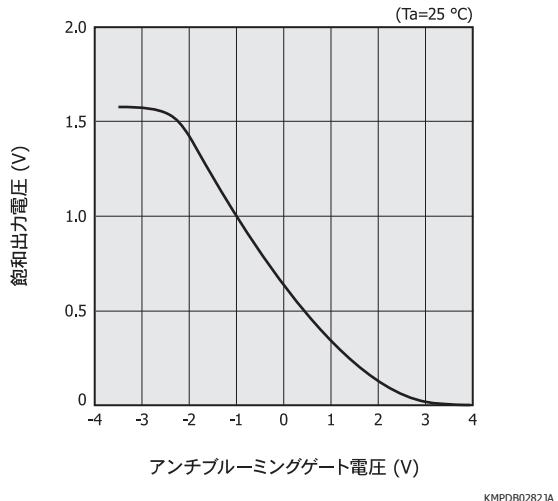
(a) アンチブルーミングなし (b) アンチブルーミングあり



◎ CCDリニアイメージセンサのアンチブルーミング機能

CCDリニアイメージセンサでは、ストレージゲートの近くにアンチブルーミングドレインとアンチブルーミングゲートが形成されています。アンチブルーミングドレインとアンチブルーミングゲートに適切な電圧を印加することでアンチブルーミング機能を使うことができます。アンチブルーミングゲート電圧によって、飽和出力電圧を制御します。また、アンチブルーミングゲート電圧を高くすることで、フォトダイオードで発生した信号電荷をすべてアンチブルーミングドレインに掃き出し、出力をゼロにすることも可能です。この機能を使って、後述の電子シャッタを機能させることができます。

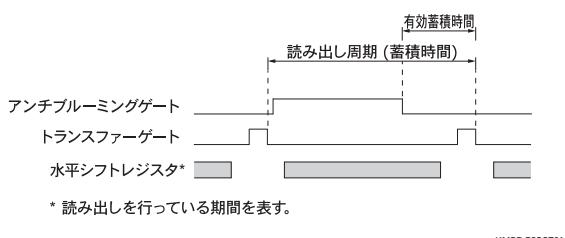
[図1-48] 飽和出力電圧-アンチブルーミングゲート電圧(代表例)



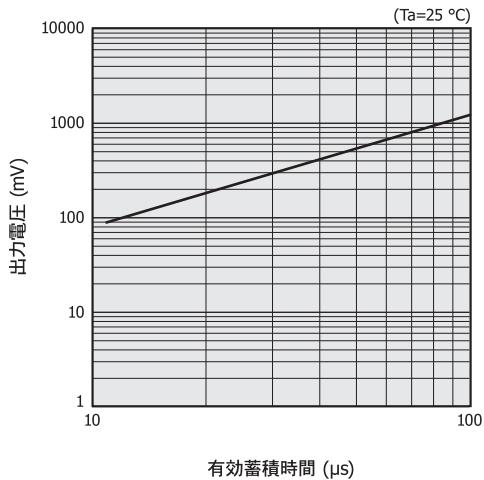
## □ 電子シャッタ

CCDリニアイメージセンサの蓄積時間は、通常はトランスマルチゲートのクロックパルスの間隔になります。電子シャッタ機能を使うことで、トランスマルチゲートのクロックの間隔よりも短い有効蓄積時間に設定することができる。アンチブルーミングゲートの電圧を高くすると、フォトダイオードで発生した信号電荷はすべてアンチブルーミングドレインに捨てられます。トランスマルチゲートのクロックの間にアンチブルーミングゲートの電圧を高くする期間と低くする期間を設けることで、通常の蓄積時間よりも短い有効蓄積時間を実現できます。また、蓄積時間の開始タイミングを外部トリガパルスと同期させることができます。

[図1-49] CCDリニアイメージセンサのタイミングチャート(電子シャッタ機能)



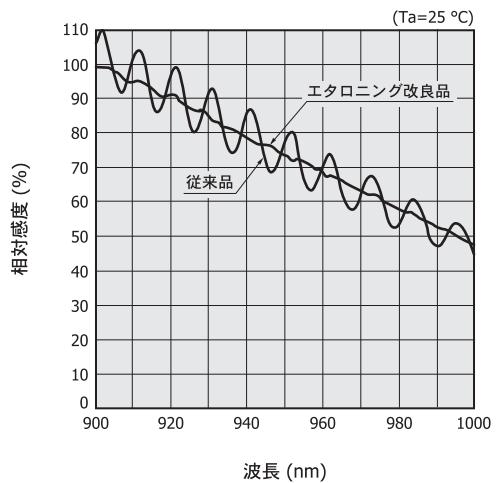
[図1-50] 出力電圧-有効蓄積時間(CCDリニアイメージセンサ、代表例)



## □ エタロニング

エタロニングは、入射した光がCCDの表面と裏面で反射と減衰を繰り返す間に、干渉により感度に強弱が現れる現象です。一般にエタロニングとは2面の高反射フィルタを向き合わせて配置した光学素子のことを指しますが、CCD内部でも入射した光が不完全な反射・透過・吸収を繰り返し、エタロニングのような振る舞いをするため、このように呼ばれます。裏面入射型CCDの場合、Siの厚さと吸収長との関係から、入射光が長波長の場合、エタロニングが発生します[図1-51]。当社では、独自に開発した技術でエタロニングを低減した裏面入射型CCDを製品化しました。なお、エタロニングは裏面入射型CCDに特有の現象であり、表面入射型CCDではみられません。

[図1-51] エタロニング特性(代表例)



## □ コスマティックス

コスマティックスは、CCDの欠陥(汚れ、傷)のレベルを示すものです。汚れや傷は、暗状態で明るく見える白キズ(white spot)と入射光のある状態で暗く見える黒キズ(black spot)です。

(black spot)の2種類に分類できます。

白キズの発生する原因としては、材料の格子欠陥、材料に含まれる金属不純物、機械的損傷やプロセス中の埃に起因するパターン不良などがあります。黒キズは、プロセス中のCCD表面への埃や表面の絶縁膜の部分的欠陥による反射の違い、素子の表面や窓材における埃などの汚れによるものです。白キズ・黒キズをゼロに保つことは難しく、面積が大きく画素サイズが小さいCCDほどキズの影響は顕著になります。

当社は、白キズと黒キズの仕様を定めて、すべてのCCDに対して、その量を検査しています。

コスマティックスの定義を以下に示します。メーカーによって定義に差がありますので、比較する場合には注意が必要です。

#### (1) ポイント欠陥 (point defect)

- 白キズ

冷却温度 0 °Cで1秒間蓄積したときに、飽和電荷量の3%を超える暗電流が発生する画素を白キズとして定義しています。

- 黒キズ

飽和電荷量の50~90%になるように、CCDに均一光を入射します。このときの各画素の出力の平均値を算出し、平均値の50%以下の出力の画素を黒キズとします。当社は、通常、飽和電荷量の50%になるような均一光で検査をしています。

#### (2) クラスタ欠陥 (cluster defect)

連続した画素欠陥で2~9個の固まりをクラスタ欠陥と呼び、ポイント欠陥と区別します。クラスタ欠陥は、縦方向にみられる場合が多いですが、裏面入射型CCDやFOS (Fiber Optic plate with Scintillator)がカップリングされた表面入射型CCDの黒キズに起因するクラスタ欠陥は、2次元的な固まりとしてみられます。

#### (3) コラム欠陥 (column defect)

連続した画素欠陥で10個以上の固まり（クラスタ欠陥よりも大きいもの）をコラム欠陥と呼び、クラスタ欠陥とは区別します。コラム欠陥も縦方向にみられる場合が多いですが、裏面入射型CCDやFOSがカップリングされた表面入射型CCDの黒キズに起因するコラム欠陥は、クラスタ欠陥と同様に2次元的な固まりとしてみられます。

S9970/S9971シリーズのように受光面積の小さな表面入射型CCDは、ポイント欠陥・クラスタ欠陥・コラム欠陥はゼロになっています。FOP (Fiber Optic Plate)やFOSをカップリングしたCCDでは、CCD以外の要因で欠陥が発生するため、欠陥の形状や数はCCDのみの場合とは異なります。

## □ 宇宙線によるCCDへの影響

CCDに宇宙線が入射した場合、図1-52のように宇宙線が検出される場合があります。宇宙線は、ある程度の割合で地表に降り注いでいます。主なものは $\mu$ 粒子（～数GeV）で、CCDのSi内部で飛跡に沿って信号電荷を発生させます [図1-53]。標準タイプ裏面入射型CCDの場合はSiが薄いため、宇宙線による偽信号が現れるのは多くても数画素程度ですが、完全空乏化タイプ裏面入射型CCDでは、多数の画素で偽信号が現れる場合があります。

宇宙線が検出される頻度は、センサ構造や環境によって異なりますが、およそその目安として150個/(cm<sup>2</sup>·h)程度です。なお、地表から離れるほど、宇宙線の量は増えることが知られています。

宇宙線によって一時的に偽信号が発生する場合は、複数回の画像を取得して平均化したり、蓄積時間を短くすることによって、その影響を低減できます。

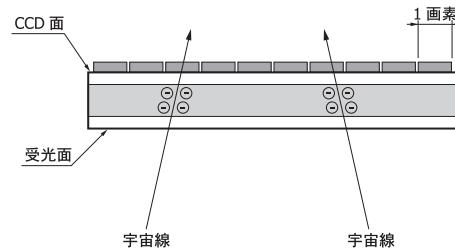
宇宙線は、Si原子との相互作用により格子欠陥を発生させる場合があり、白キズや電荷トラップの原因となります。あらかじめ白キズに対する補正機能を装置に加えることを推奨します。

[図1-52] 完全空乏化タイプ裏面入射型CCDにおける宇宙線による擬似信号発生画像例



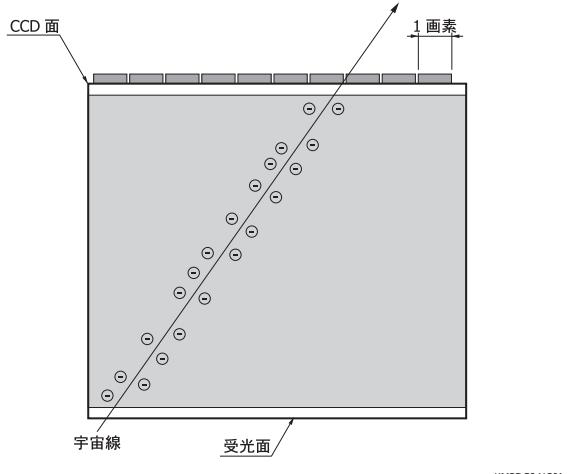
[図1-53] 宇宙線が入射したCCD (裏面入射型)の断面図

(a) 標準タイプ



KMPDC0412JA

## (b)完全空乏化タイプ



平方向をすべて転送しますが、このときサミングゲートパルスをサミングするビット数だけパルスを止めると、サミングウェルに電荷が加算されます。

注) ラインビニングとピクセルビニングは、同時に動作させることもできます。

## (4) TDI動作

「1-1 構造、動作原理／TDI-CCD」で説明したように、TDI動作によって移動する物体の画像化が可能になります。そのためには、被写体の受光面上での移動速度とCCDの垂直転送クロックパルスを同期させる必要があります。

## 1 - 3 使い方

## □ タイミング

CCDを動作させるためには、垂直シフトレジスタ用2相クロックパルス (P1V, P2V)、トランスマニアゲートパルス (TG)、水平シフトレジスタ用2相クロックパルス (P1H, P2H)、サミングゲートパルス (SG)、リセットパルス (RG)の7つの信号が必要になります。TGは、最終のP2V電極を分割したもので、P2Vと同じタイミングで別端子としてクロックパルスを入れることを推奨しますが、P2V端子と短絡させることによっても動作します。CCDの動作に必要なパルスのタイミングチャートについてはデータシートを参照してください。

FFT型CCDには、ラインビニング・2次元動作・ピクセルビニング・TDI動作という4つの動作モードがあります。これらの動作モードは、各動作のタイミングを調整することで、簡単に選択することができます。

## (1) ラインビニング

最初に、ビニングしたいビット数だけ垂直方向を転送します。これによって、対応する水平レジスタに電荷が加算されます。その後、水平方向をすべて転送します。サミングゲートパルスは、水平シフトレジスタ用クロックパルス (P2H)とまったく同じパルスにします。

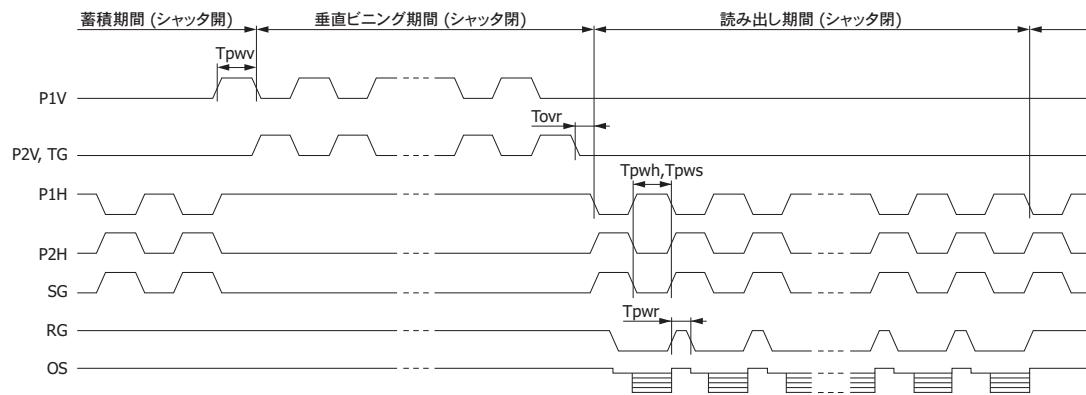
## (2) 2次元動作 (エリアスキャン)

垂直方向に1ビット転送するごとに、水平方向をすべて転送します。垂直方向がすべて転送し終わったとき、フレームの転送が終了することになります。このとき、サミングゲートパルスは、水平シフトレジスタ用クロックパルス (P2H)とまったく同じパルスにします。

## (3) ピクセルビニング

最初に、垂直方向は1ビットの転送をします。その後、水

[図1-54] ラインビニングのタイミングチャート



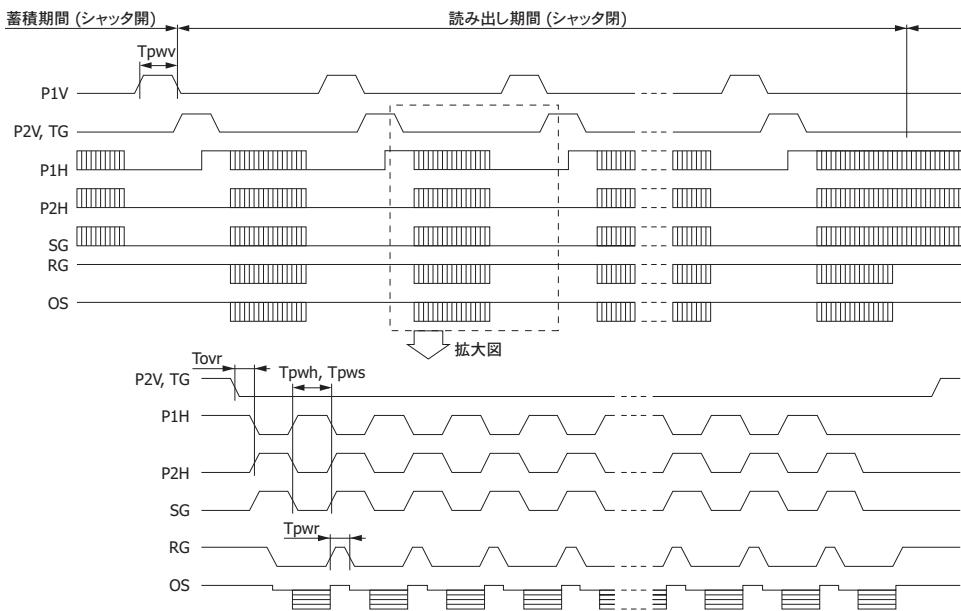
KMPDC0050JB

項目		記号	Min.	Typ.	Max.	単位
P1V, P2V, TG <sup>*1</sup>	パルス幅	S703*-0906	Tpww	1.5	2	-
		S703*-0907/-1006		3	4	-
		S703*-1007		6	8	-
上昇／下降時間		Tprv, Tpfv	10	-	-	ns
P1H, P2H <sup>*1</sup>	パルス幅	Tpwh	500	2000	-	ns
	上昇／下降時間	Tprh, Tpfh	10	-	-	ns
	デューティ比	-	-	50	-	%
SG	パルス幅	Tpws	500	2000	-	ns
	上昇／下降時間	Tprs, Tpfs	10	-	-	ns
	デューティ比	-	-	50	-	%
RG	パルス幅	Tpwr	100	-	-	ns
	上昇／下降時間	Tprr, Tpfr	5	-	-	ns
TG-P1H	オーバーラップ時間	Tovr	3	-	-	μs

\*1: 最大パルス振幅の50%のところに対称クロックパルスをオーバーラップさせてください。

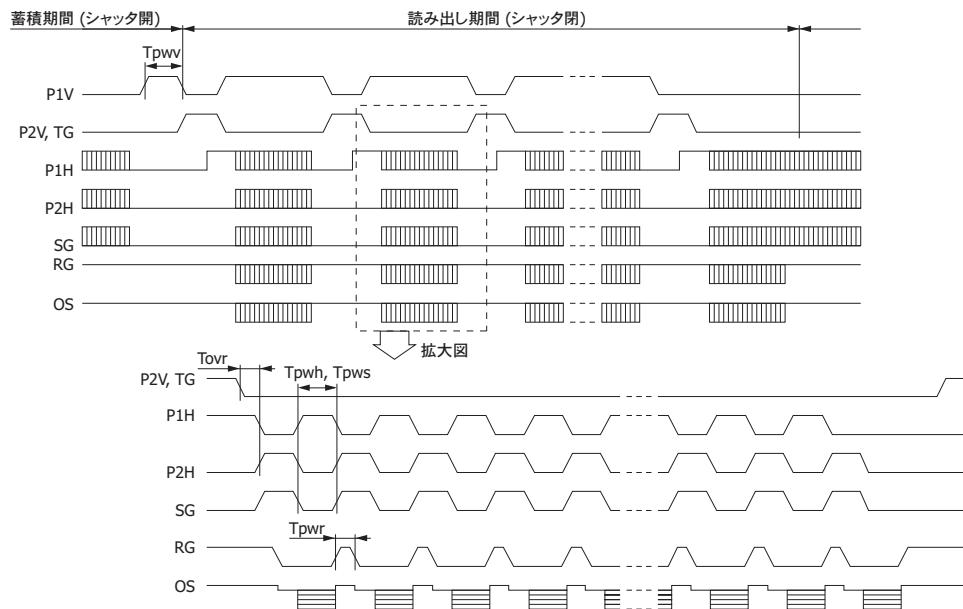
[図1-55] 2次元動作のタイミングチャート

## (a) 低暗電流モード



KMPDC0049JB

## (b) 大飽和電荷量モード



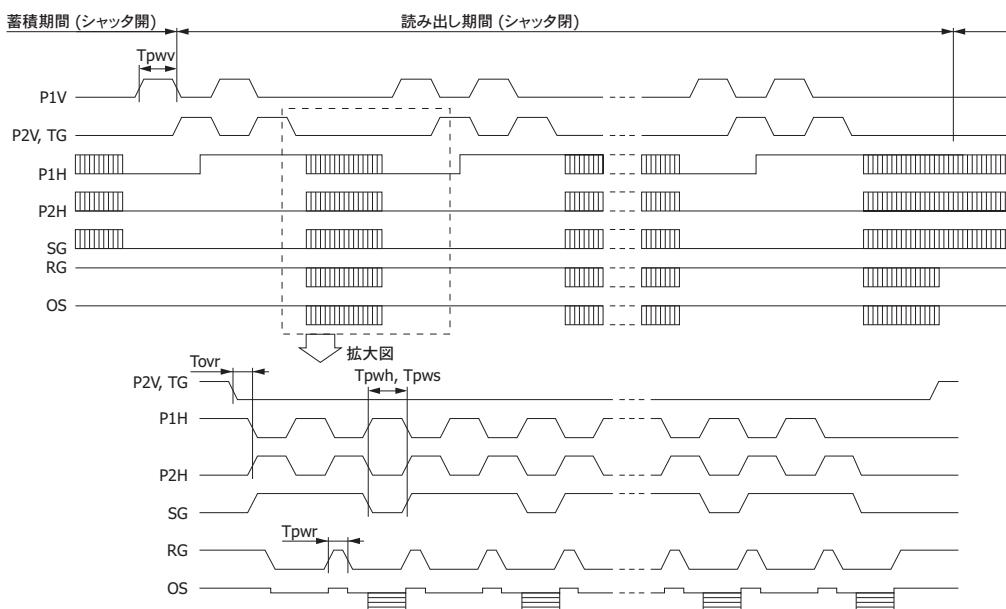
KMPDC00145JA

項目	センサ	記号	Min.	Typ.	Max.	単位
P1V, P2V, TG	S7171-0909-01	Tpww	6	8	-	μs
パルス幅*2		Tprv, Tpfv	200	-	-	ns
上昇／下降時間		Tpwh	500	2000	-	ns
P1H, P2H	全シリーズ	Tprh, Tpfh	10	-	-	ns
パルス幅		-	40	50	60	%
上昇／下降時間		Tpws	500	2000	-	ns
SG	全シリーズ	Tprs, Tpfh	10	-	-	ns
デューティ比		-	40	50	60	%
上昇／下降時間		Tpwr	100	-	-	ns
RG	全シリーズ	Tprr, Tpfr	5	-	-	ns
オーバーラップ時間		Tovr	3	-	-	μs

\*2: 最大パルス振幅の50%のところに対称クロックパルスをオーバーラップさせてください。

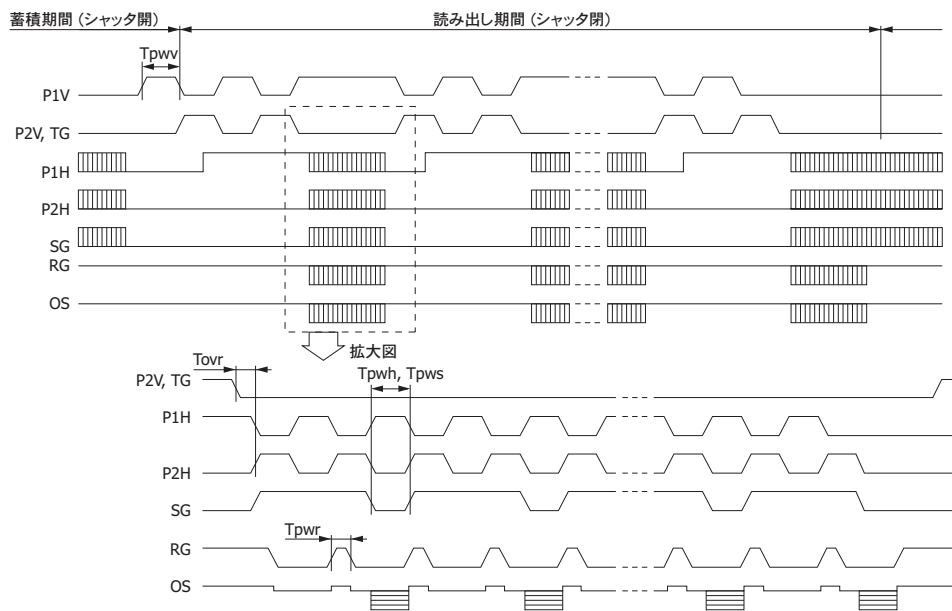
[図1-56] ピクセルビニング(2×2)のタイミングチャート

## (a) 低暗電流モード



KMPDC0051JB

## (b) 大飽和電荷量モード



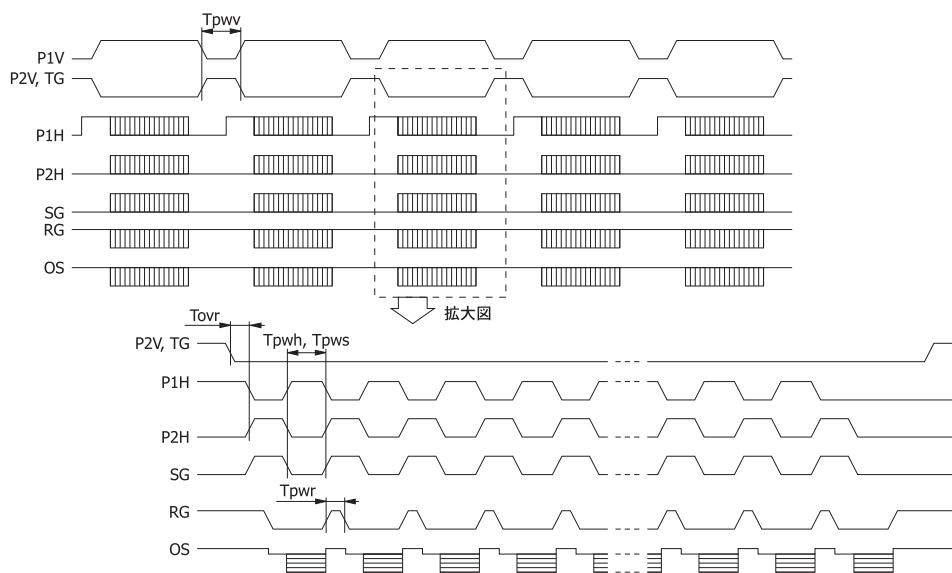
KMPDC0146JA

項目		記号	Min.	Typ.	Max.	単位
P1V, P2V, TG <sup>*1</sup>	パルス幅 S703*-0906 S703*-0907/-1006 S703*-1007	Tpww	1.5	2	-	μs
			3	4	-	
			6	8	-	
上昇／下降時間		Tprv, Tpfv	10	-	-	ns
P1H, P2H <sup>*1</sup>	パルス幅	Tpwh	500	2000	-	ns
	上昇／下降時間	Tph, Tpfh	10	-	-	ns
	デューティ比	-	-	50	-	%
SG	パルス幅	Tpws	500	2000	-	ns
	上昇／下降時間	Tprs, Tpfs	10	-	-	ns
	デューティ比	-	-	50	-	%
RG	パルス幅	Tpwr	100	-	-	ns
	上昇／下降時間	Tprr, Tpfr	5	-	-	ns
TG-P1H	オーバーラップ時間	Tovr	3	-	-	μs

\*1: 最大パルス振幅の50%のところに対称クロックパルスをオーバーラップさせてください。

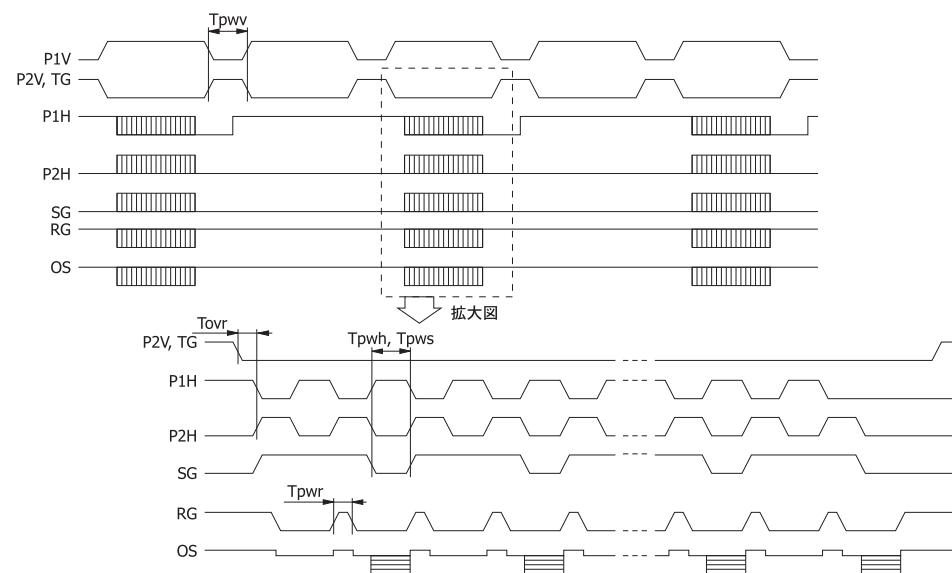
[図1-57] TDI動作のタイミングチャート

## (a) 1×1、大飽和電荷量モード



注) 低暗電流モードでのタイミングチャートは、図1-55 (a)のP1V、P2V、TGを参考にしてください。

## (b) 2×2、ピクセルビニング、大飽和電荷量モード



注) 低暗電流モードでのタイミングチャートは、図1-56 (a)のP1V、P2V、TGを参考にしてください。

項目	センサ	記号	Min.	Typ.	Max.	単位
P1AV, P1BV	パルス幅	tpww	30	-	-	μs
P2AV, P2BV, TG <sup>*2</sup> <sup>*3</sup>		tprv, tpfv	200	-	-	ns
		tpwh	125	-	-	ns
P1AH, P1BH	パルス幅	tprh, tpfh	10	-	-	ns
P2AH, P2BH <sup>*3</sup>		-	-	50	-	%
		tpws	125	-	-	ns
SG	パルス幅	tprs, tpfs	10	-	-	ns
		-	-	50	-	%
		tpwr	10	-	-	ns
RG	パルス幅	tprr, tpfr	5	-	-	ns
		tovr	10	-	-	μs
TG-P1AH, P1BH	オーバーラップ時間					

\*2: TGにP2AVと同じパルスを入力してください。

\*3: 最大パルス振幅の50%のところに対称クロックパルスをオーバーラップさせてください。

## □ クロックパルス、DCバイアスの調整

CCDの性能を最大限に利用するためには、クロックパルスやDCバイアスを調整する必要があります。

### (1) 転送クロックパルス

垂直シフトレジスタのクロック電圧のLowレベルは、CCDの暗電流に影響し、MPP動作になるピンニング電圧より高い電圧に設定した場合には、期待したほどには暗電流が下がらなくなります。ピンニング電圧は、製造時のバラツキなどにより個々のCCDで異なるため、理想的には製品ごとに調整する必要があります。

垂直のクロック電圧のLowレベルを決定した後に、Highレベルを調整します。飽和電荷量を確保するためには、クロックパルスの振幅をある程度大きくする必要があります。ただしクロックパルスの振幅が大きすぎると、スプリアスチャージが大きくなってしまい、読み出し時間中の暗電流(Nb)が大きくなり、結果として出力信号全体にわたるオフセットの形で現れます。通常スプリアスチャージは、室温付近では暗電流とは区別できませんが、CCDを冷却した状態においては問題になることがあります。したがって垂直クロックパルスの振幅は、他の特性に対して問題ない範囲で最小になるように調整する必要があります。

### (2) リセットクロックパルス

リセットクロックパルスは、リセットゲート(RG)に加えるクロックパルスで、FD(Floating Diffusion)に流れ込んだ信号電荷を定期的にリファレンス電圧(VRD)にリセットします。クロックパルスのLowレベル・Highレベルの調整によって、出力部の飽和電荷量が変化します。出力部の飽和電荷量は、適切に調整された状態では、CCDの飽和電荷量よりは十分に大きくなります。リセットクロックパルスのLowレベルの電圧が高くなると、リセットスイッチがオフになった状態での電位が十分に下がっていないためFDに蓄積できる電荷量が減少し、転送電荷のすべてを電圧に変換する前にオーバーフローしてしまうことがあります。したがって、リセットクロックパルスのLowレベルは、出力部の飽和電荷量に影響しないように十分に低い電圧に設定することが必要です。

リセットクロックパルスのパルス幅は、10 ns～100 ns程度に設定してください(100 nsよりも長くても問題は生じません)。

### (3) 転送クロックパルス生成回路

転送クロックパルス生成回路の例を図1-58に示します。前述の通りCCDを動作させるためには、HighレベルとLowレベルの電圧振幅をもつクロックパルスが必要です。このクロックパルスは数百pF～数nFの入力容量をもつ垂直シフトレジスタや水平シフトレジスタを高速で動作させなければなりません。このため、一般にCCDを駆動する場合は、容量性負荷を高速で駆動できるMOSドライバが使用されます。

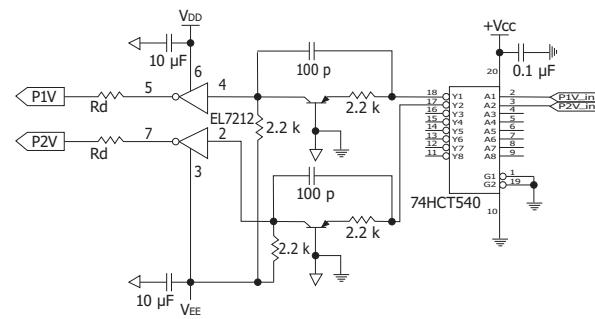
通常、タイミング信号発生回路には、TTLもしくはCMOS

ロジックレベルのICを使用します。これらの動作電圧は、+3.3 Vもしくは+5.0 Vであるため、MOSドライバにはレベル変換回路を接続する必要があります。

2相CCDの場合では、垂直シフトレジスタや水平シフトレジスタを駆動するクロックパルスはオーバーラップが必要です(「1-1 構造、動作原理／電荷転送動作」参照)。このため、MOSドライバICとCCDの間には適当な値の抵抗Rd(ダンピング抵抗: 数Ω～数十Ω)を挿入し、クロックパルスの上昇時間と下降時間を調整します。

デジタル系回路からのCCDへのノイズ混入をできるだけ減らすため、アナログ系グランドとデジタル系グランドは転送クロックパルス生成回路で同電位とすることを推奨します。

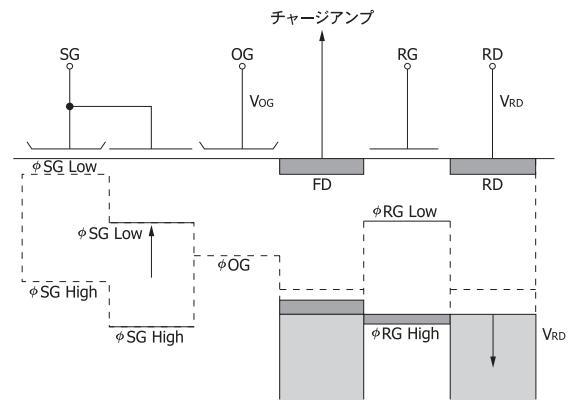
[図1-58] 転送クロックパルス生成回路の例



V<sub>DD</sub>: クロックパルスHighレベル電圧  
V<sub>EE</sub>: クロックパルスLowレベル電圧  
R<sub>d</sub>: ダンピング抵抗(数Ω～数十Ω)

KMPDC0052JB

[図1-59] CCD出力部の電位



KMPDC0183JA

### (4) DCバイアス

- ODに加えるバイアス(V<sub>OD</sub>)

V<sub>OD</sub>は、出力トランジスタに加えるバイアスです。1段ソースフォロワ出力形式のアンプでは、V<sub>OD</sub>として約20 Vを印加してください。ソースフォロワ回路においてMOSFETのソースに接続した20 kΩ程度の負荷抵抗では、ソースのDCレベルは15 V程度になっています。したがって、ODに加える電圧によりMOSFETのソースドレイン間には数V程度の電圧が加わりますが、この電圧が十分に高くないと次の現象が発生します。

①ソースフォロワ回路の電圧ゲイン( $A_v$ )が低くなる。

②MOSFETが飽和領域で動作しない。

これらの現象によって、CCDの変換係数(単位:  $\mu\text{V}/\text{e}^-$ )の低下や読み出しノイズの増加、直線性の悪化など、性能に悪影響があります。

2段ソースフォロワ出力形式などの多段のアンプでは、 $V_{OD}$ は約+15 Vで1段の場合に比べて低くします。なお、2段ソースフォロワ出力形式の場合も、1段と同様に①②の現象が発生します。

#### • RDに加えるバイアス( $V_{RD}$ )

$V_{RD}$ はリセットドレインに加えるバイアスで、出力部のリセットレベルを決めるとともに、出力トランジスタのゲートの電圧になります。 $V_{RD}$ は、 $V_{OD}$ と同様に電圧ゲインやMOSFETの動作領域を決定し、出力部の飽和電荷量に影響します。 $V_{RD}$ を大きくするとFDの電位も大きくでき信号量としては増加しますが、出力トランジスタで①②の現象が発生することを考慮して最適な値にする必要があります。

#### • OGに加えるバイアス( $V_{OG}$ )

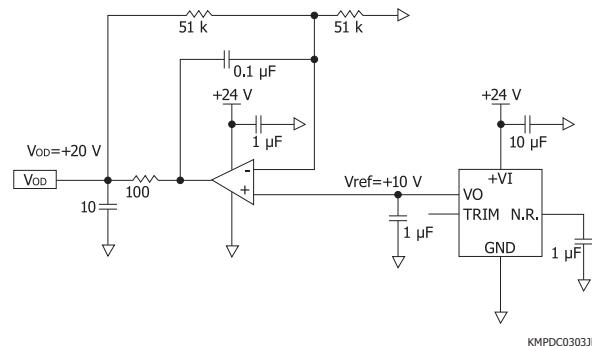
$V_{OG}$ は、水平シフトレジスタの最終部に配置されたFDと最終のクロッキングゲート(サミングゲート)を分離するためのOGに加えるバイアスです。信号電荷は、最終のクロッキングゲートであるサミングゲートパルス(SG)のLowレベルへの立ち下がりに同期してFDに出力されます。したがってOGの電位は、SGがLowレベルになったときの電位よりも小さくなり、OGの電位とリセット時の電位差が取り扱い可能な信号電荷量を決める要因になります。図1-59からも明らかなように、信号電荷量は、OG下の電位とリセットゲートのLowレベル時の電位のいずれかで制限されます。 $V_{OG}$ が低いほど、出力部の飽和電荷量は大きくなります、低すぎる場合にはSGのLowレベル時に信号電荷がFDに流入できなくなるため、 $V_{OG}$ は適切な値に調整する必要があります。

#### • バイアス電圧発生回路

バイアス電圧は、主にCCDの出力アンプ周辺部に印加されます。したがって、電源は比較的ノイズの少ない安定したものを使用してください。また、電圧精度・電圧変動・リップル・出力電流などに注意することも重要です。

図1-60にOD端子のバイアス電圧発生回路の例を示します。基準電圧は電源ICより生成し、ローパスフィルタを構成する増幅器で所定の電圧値にしています。これにより、低ノイズで高安定・高精度の電圧が得られます。

[図1-60] バイアス電圧発生回路の例



KMPDC0303JB

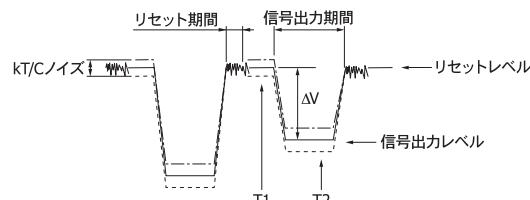
### □ 信号処理回路

CCDのノイズの主な要因には、一般的によく知られているkT/Cノイズと1/fノイズがあります。kT/Cノイズは、FDA(「1-1 構造・動作原理/FDA」参照)における電荷放電(リセット動作)によって生じます。このノイズはFDAのノード容量( $C_{fd}$ )の平方根に反比例し、CCDの全ノイズに対して大きな比率を占めます。また、1/fノイズはFDAを構成するMOSFETで発生するノイズで、周波数に反比例します。

これらのノイズはCCDシステムのS/Nを悪化させるため、信号処理回路においてできる限り減らすように工夫する必要があります。その代表的な回路がCDS回路です。

CDS回路の動作原理について説明します。図1-61はCCDの出力波形を示しています。前述の通りFDAにおけるリセット期間中にkT/Cノイズが発生します。このため、リセット期間が終了した時点の電圧レベルはkT/Cノイズによって変動します。したがって、時間T2においてデータを取得した場合、kT/Cノイズの変動分がS/Nを悪化させます。これに対して、出力波形の時間T1と時間T2でデータを取得し、その差を取ることでkT/Cノイズが除去された信号分 $\Delta V$ のみを取り出すことができます。このとき、オフセット電圧分や、リセットフィードスルーなどのDC成分も同時に取り除かれます。

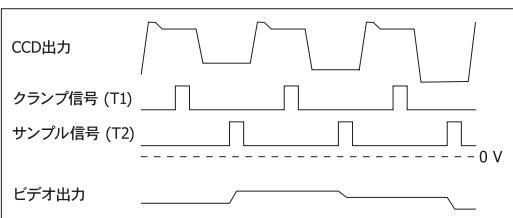
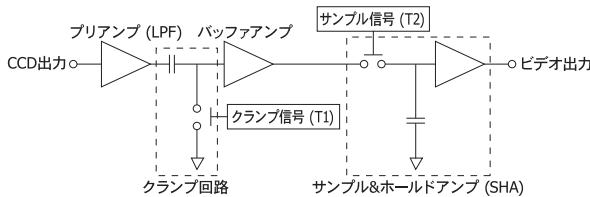
[図1-61] CCDの出力波形



KMPDC0304JA

CDS回路には「①クランプ回路とサンプル&ホールドアンプ(以下、SHA)を組み合わせた方式」と、「②SHAと差動アンプを組み合わせた方式」があります。①の方式[図1-62]は、非常に単純な回路構成ですが、クランプ回路に使用するスイッチのオン抵抗が大きい場合、除去されるノイズ量が少なくなったり、DC電圧誤差を生じたりします。なお、オン抵抗は0 Ωであることが理想的です。

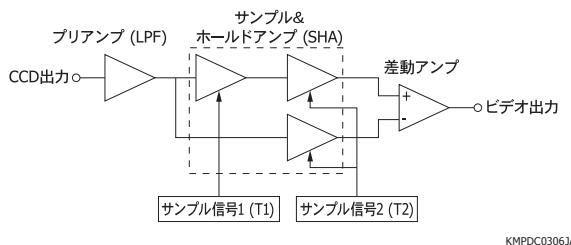
[図1-62] CDS回路(クランプ回路とSHAを組み合わせた方式)のブロック図



KMPDC0305JA

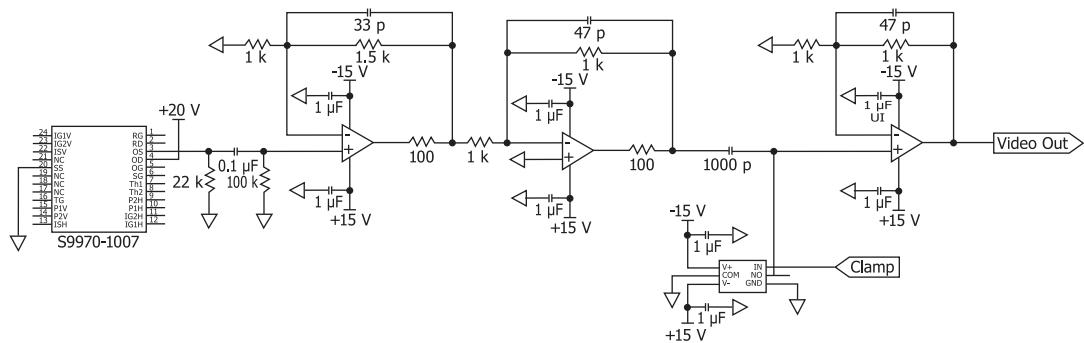
②の方式 [図1-63]は、部品点数が多くなりますが、①の方式に比べてノイズの除去効果は高くなります。しかし、SHA出力をアナログ的に演算するため、SHA自体のもつノイズが加算され、ノイズが多くなる場合があります。SHAのノイズは  $kT/C$  ノイズが無視できる程度に小さい必要があります。

[図1-63] CDS回路(SHAと差動アンプを組み合わせた方式)のブロック図



KMPDC0306JA

[図1-64] CDS回路例(クランプ回路とSHAを組み合わせた方式)



KMPDC0053JC

図1-64に①の方式の回路例を示します。

プリアンプではCCDの出力を十分に増幅するためゲインを高くします。CCDの出力にはDC電圧成分を含んでいるため、コンデンサでAC結合します。しかし、プリアンプのバイアス電流が大きい場合、このコンデンサによって大きなDC電圧誤差を生じます。したがってバイアス電流の小さなアンプを選択する必要があります。一般的にはJFETもしくはCMOS入力型アンプを使用します。またCCDの出力波形を増幅できる十分な帯域をもった低ノイズのアンプを選択する必要があります。

クランプ回路はコンデンサとアナログスイッチにて構成します。アナログスイッチについては、低オン抵抗でチャージインジェクション量の小さな高速タイプを推奨します。

最終段のアンプは、プリアンプと同様にコンデンサによるAC結合となるため、JFETまたはCMOS入力型を選択します。また、入力インピーダンスが高くなるように非反転増幅器を構成します。

ところで、CCDの出力は負極性であり、アナログ-デジタル変換を容易にするために最終段アンプの出力を正極性とします。このため、プリアンプの後段に反転増幅器を接続します。

## □ 高速信号処理回路

数MHz以上の読み出し速度が必要とされるCCDの信号処理回路において、ディスクリート部品だけで構成された回路ではクランプの高速動作やコンデンサへの速い充放電特性を実現することは困難です。

CCDの信号処理に最適化されたアナログフロントエンドIC(CDS/ゲイン/オフセット回路、A/D変換器などを1チップで構成したIC)を使用することで高速信号処理回路を構成できます。

## □ 出力回路における発光の対策

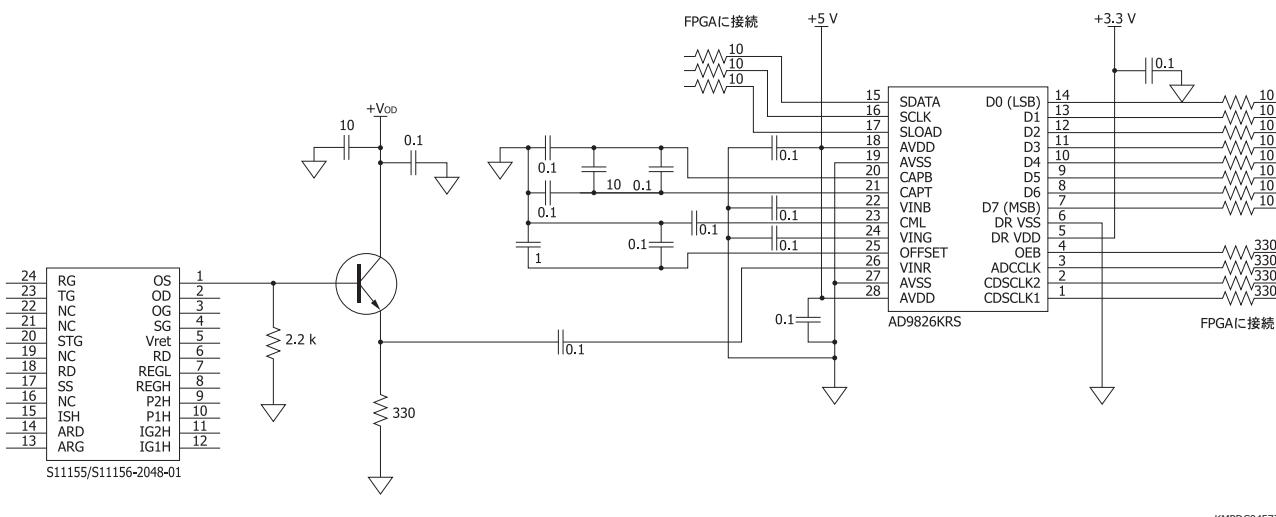
2段MOSFETソースフォロワを採用しているCCDの出力回路において、動作条件が適切でない場合、アンプが発光することがあります。この発光をレジスティブゲートやスト

レージゲート、水平シフトレジスタで受光すると、暗状態においても読み始めの画素で出力が大きくなる現象が発生します[図1-67]。

この影響を減らすためには以下の対策が有効です。

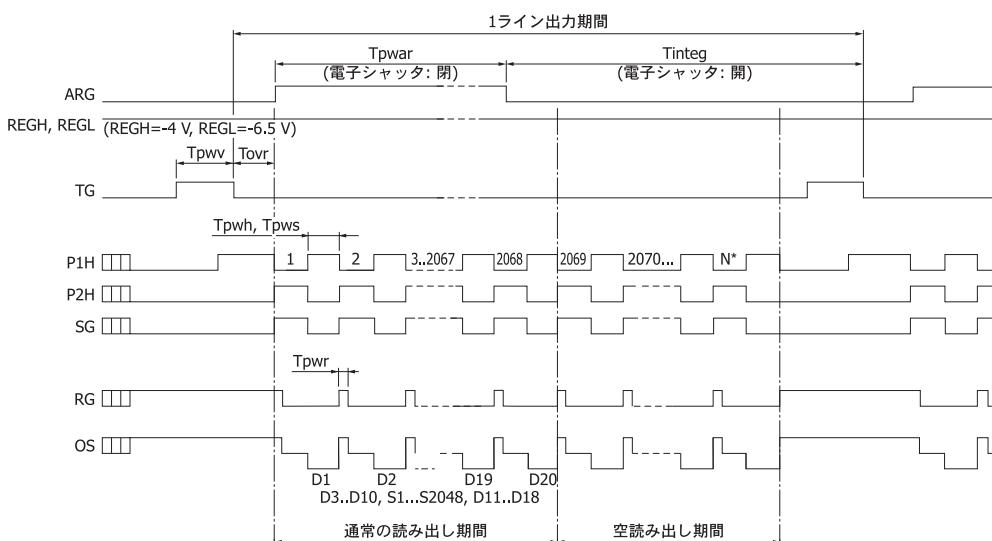
- ① Vret端子に+1V typ.の電圧を印加する(Vret端子がある場合)。
- ② 水平シフトレジスタクロックパルス(P1H, P2H)を振幅の $50\% \pm 10\%$ で交差させる[図1-68]。
  - ・水平2相駆動の場合: P1H, P2H
  - ・水平4相駆動の場合: P1H, P3HおよびP2H, P4H
- ③ 全画素の読み出し後、TGがHighレベルになる直前まで水平方向の空読み出しを行う。

[図1-65] 高速信号処理回路例(S11155/S11156-2048-01とアナログフロントエンドICを使用)



KMPDC0457JA

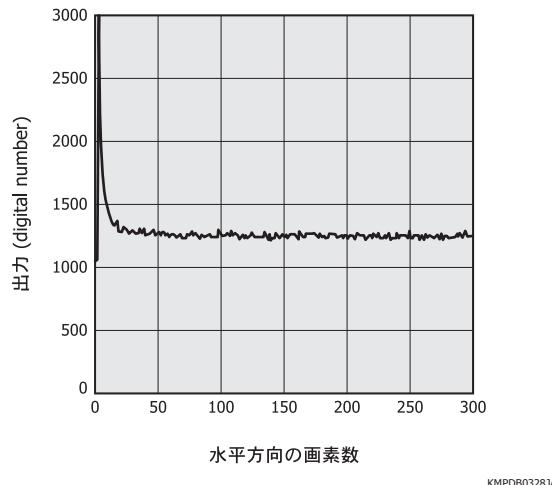
[図1-66] タイミングチャート(S11155-2048-01)



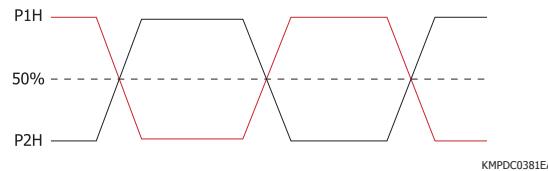
\* 空読み出し期間中は所定の端子にクロックパルスを印加してください。  
蓄積時間に応じて、全クロックパルス数 N を設定してください。

KMPDC0382JB

[図1-67] 出力回路における発光の影響  
(暗状態における水平プロファイル, 代表例)



[図1-68] 水平シフトレジスタクロックパルスの波形

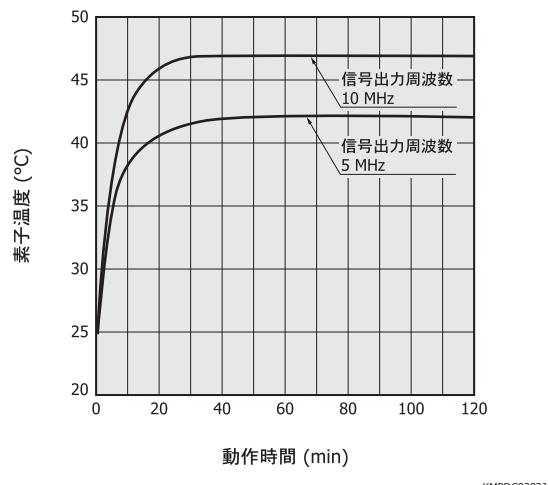


比較的長い蓄積をする場合には、水平シフトレジスタで発生する電荷を捨てるために、全画素の読み出し後にトランസファーゲートへの転送を開始する直前まで空読み出しを行います。この方法は、蓄積時間中に水平シフトレジスタで発生する電荷を捨てる場合にも有効です。

## □ 素子温度

図1-69は当社製評価回路を用いてS11155-2048-01を動作させたときの素子温度と動作時間の関係を示した測定例です(回路系は密閉されており、放熱対策が施されていない状態)。高速動作させた場合は、素子温度の上昇が顕著になります。素子温度の上昇は暗電流の増加を招くため、放熱器の取り付けや送風などの放熱対策を行うことを推奨します。

[図1-69] 素子温度ー動作時間  
(S11155-2048-01, 当社製評価回路を使用, 代表例)



## □ 補正

一般にイメージセンサには、画素間においてフォトン(光子)に対する感度の不均一性(PRNU)と、設定した動作条件における暗電流の不均一性(DCNU: Dark Current Nonuniformity)があります。高精度のデータを収集するためには、少なくともこれらの2つの不均一性を補正する必要があります。不均一性は温度によって値が変わります。そのため、温度を考慮に入れた上で補正する必要があります。

### (1) 暗電流の補正

暗電流は画素によって異なるため、高精度に補正するためには画素単位で考える必要があります。光の入射がないときのCCDの暗電流( $N_t$ )は式(16)で表されます。

$$N_t(x, y, t, T) = Nd(x, y, T) \times t + Nb(x, y, T) \dots\dots (16)$$

$x$	: 水平方向のアドレス
$y$	: 垂直方向のアドレス
$t$	: 蓄積時間
$T$	: CCDの温度
$Nd(x, y, T)$	: 各画素の暗電流 [e-/pixel/s]
$Nb(x, y, T)$	: 蓄積時間ゼロのときの暗電流

蓄積時間がゼロのときの暗電流  $Nb(x, y, T)$  は、オフセットやバイアスとも呼ばれます。この値は、動作条件によって変わります。当社のデータシートに記載された暗電流値は、 $Nd(x, y, T)$  をある領域で平均した暗電流であり、実際にCCDから出力される暗電流とは異なります。補正のためには、 $Nd$  と  $Nb$  の両方を取得する必要があります。 $Nd$  や  $Nb$  は1回の読み出しデータから取得できますが、外乱ノイズの影響を除くためには数回から10回程度、画像を取得して平均化すれば、より精度の高い補正画像データが得られます。

### (2) フラットフィールド補正

「1-2 特性／感度不均一性」で示したように、CCDの感度は各画素で均一でないため、暗電流と同様に画素単位で補正する必要があります。ある露光条件での補正されていない出力  $I(x, y)$  は、式(17)で表されます。

$$I(x, y) = Nt(x, y, t, T) + i(x, y) \times r(x, y) \dots\dots (17)$$

$i(x, y)$ : 元画像の出力  
 $r(x, y)$ : 各画素の感度

元画像の出力  $i(x, y)$  を得るためには、暗電流( $N_t$ )とともに  $r(x, y)$  を知る必要があります。通常は、CCDに非常に均一な光を入射して、そのときの出力を取ることで  $r(x, y)$  が得られますが、均一な光を入射することは困難です。また、CCDの受光部上の位置によって波長ごとの感度が異なることがあります。1%以下の精度で補正するためには、光学系や温度などに注意して補正データを取得する必要があります。 $r(x, y)$  は、1回の読み出しデータでも取得でき

ますが、外乱ノイズの影響を除くためには、数回から10回程度、画像を取得して平均化すれば、より精度の高い校正データが得られます。

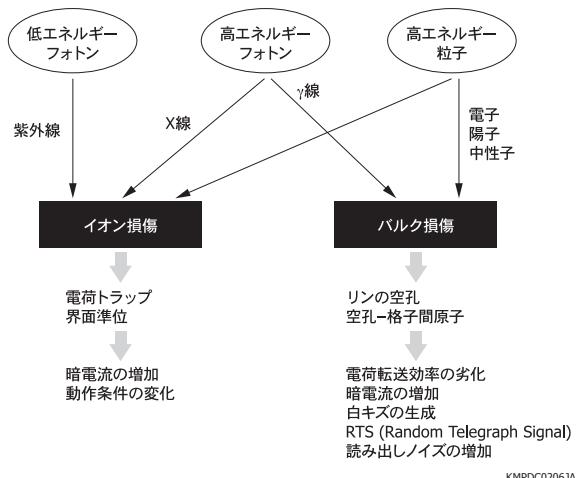
### □ FOSとのカップリング

表面入射型CCDにFOS (Fiber Optic plate with Scintillator)をカップリングして数十keV以上の中性子線を検出することができます。詳細は「9章 X線検出器／3. CCDエリアイメージセンサ」を参照してください。

### □ 放射線損傷

Siを使った他のデバイスと同じように、CCDも放射線によってイオン損傷とバルク (bulk)損傷を生じます。CCDをX線検出に使用したり、宇宙環境で用いる場合には、放射線損傷についてあらかじめ考慮しておく必要があります。

[図1-70] 放射線によるCCDへの影響

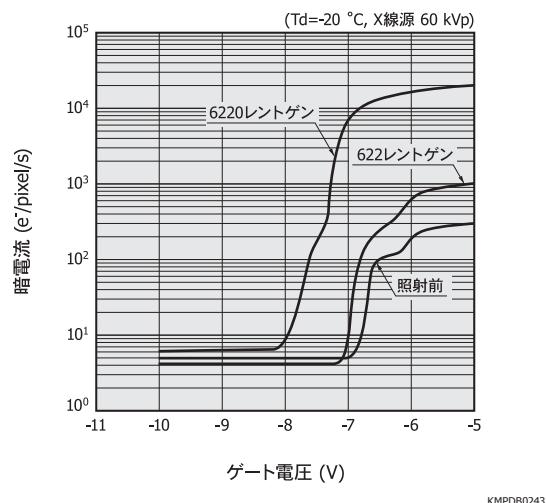


イオン損傷は、あるレベル以上のエネルギー（おむね紫外線よりエネルギーが高い場合）のフォトンが入射しゲート酸化膜内で電子-正孔対が生成されたときに発生します。フォトンにより発生した電子-正孔対のほとんどは再結合して消滅しますが、電子に比べて移動度の小さな正孔の一部は酸化膜中でトラップされ、CCDの動作ゲート電圧をシフトさせるような電圧を発生させます。これによってCCDのピンニング電圧がより負側に移動します（シフト量が数Vになる場合もあります）。高エネルギーの電子あるいはフォトンが入射すると、イオン損傷とバルク損傷を引き起します。一方、陽子や中性子のような重粒子も、ゲート絶縁膜中で電荷を発生させます。電子やフォトンは、酸化膜界面において新たな界面準位を発生させます。その界面準位のエネルギーはバンドギャップ中にあるため、暗電流が増加することになります。

バルク損傷は、陽子のようなエネルギーを帯びた荷電粒子がSi原子と相互作用するときに発生します。陽子に十分なエネルギーがあると、Si原子を格子状の位置から格

子間に位置に置き換えます（これが発生するには約100eVのエネルギーが必要です）。置き換えたSi原子は、他のSi原子と衝突してさらに多くの原子を置き換えます。これにより生じた欠陥は、電子のトラップとして働きます。CCDの電荷転送チャンネル内に多くのトラップが作られるとき、電荷転送効率 (CTE) が劣化します。生成された欠陥は、暗電流の大きい画素となります。

[図1-71] X線による損傷 (S9970-0907)

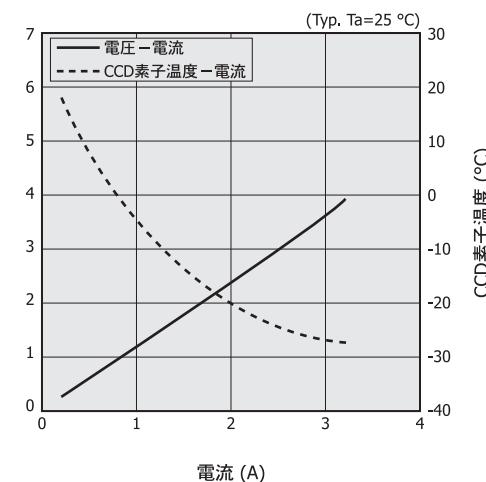


### □ 放熱

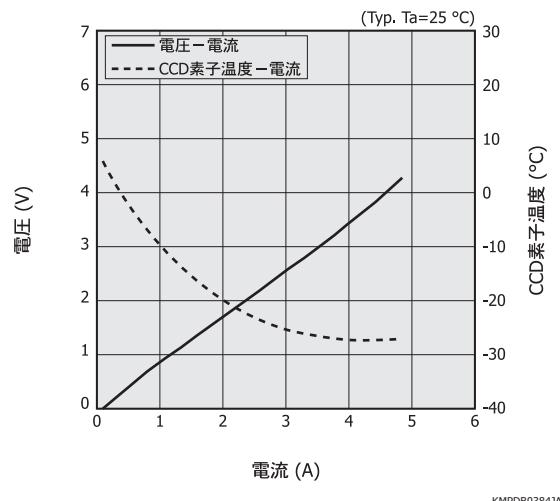
#### (1) 放熱器の選択

電子冷却型CCDを使用する場合には、十分な放熱能力をもった放熱器を選択する必要があります。

[図1-72] 1段電子冷却素子の温度特性 (S7031-1006S/-1007S, CCD未駆動)



[図1-73] 2段電子冷却素子の温度特性  
(S7032-1007, CCD未駆動)



## (2) 装置の設計

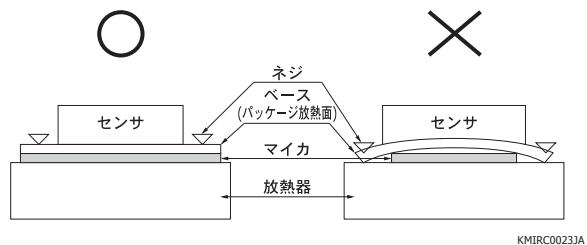
放熱器で発生した熱が十分放熱されるように装置を設計する必要があります。エアファンや通気ダクトを配置した通風のある設計を行ってください。

## (3) 放熱器の取り付け方法

冷却能力を十分に発揮させるためには、製品と放熱器を正しく接着する必要があります。以下の点に注意して放熱器を取り付けてください。

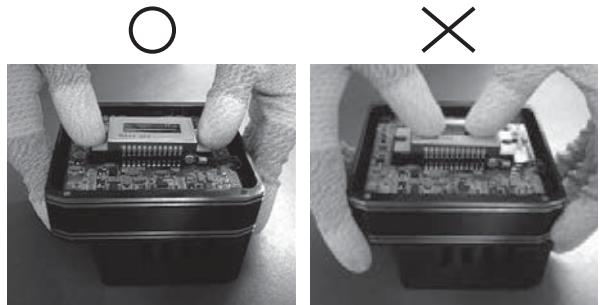
- ・製品の放熱面と放熱器の接着面がきれいで平坦であることを確認してください。
- ・電子冷却素子による冷却時の放熱が不十分な場合、素子温度が高くなり製品に物理的な損傷を与える可能性があります。冷却時には十分な放熱を行ってください。放熱方法としては、製品と放熱器の間に熱伝導性の高い材料（例：富士高分子工業社製放熱シリコーンゲルGR-d、東レ・ダウコーニング社製放熱シリコーンSE 4490 CV、住友スリーエム社製熱伝導シート 5580Hなど）を挟むことを推奨します。これらの熱伝導材を使用する場合、製品と放熱器の接合部の全面に均一な厚さで塗布してください。また、マイカなどを使用する場合にも、パッケージ放熱面の全面が接触するようにしてください。もし、ネジ止め位置までマイカの寸法がないままネジ止めした場合、冷却効果が下がるだけでなく、ベースがそり、センサとベースの間でクラックが発生することがあります [図1-74]。
- ・製品を基板などに挿入する際、受光窓を絶対に押さないでください。受光窓にひび・割れが生じたり脱落する可能性があり、故障の原因となります [図1-75]。
- ・放熱器に製品をネジ止めする場合、トルクは0.3 N·m以下に設定し、製品に均等な応力がかかるように2箇所のネジを交互に締めてください。

[図1-74] 放熱器への取り付け方法



KMIRC0023JA

[図1-75] 基板への取り付け方法



## (4) 電子冷却素子への供給電流

電子冷却素子を保護し安定した動作を維持するために、電子冷却素子への供給電流はデータシートに定められた最大電流の60%以下に設定してください。

### □ 静電気／サージ対策

CCDは、静電気やサージにより破壊もしくは劣化する危険性がありますので、以下の点に十分注意してください。

#### (1) 取扱上の注意

CCDを梱包ケースから取り出す際は、静電気対策をした場所にて行います。作業台・床は、導電性シート (1 MΩ～100 MΩ) を敷いて接地してください。

CCDを取り扱う作業者は、必ずリストバンドを装着し、静電気防止対策のされた作業服・手袋・靴などを着用してください。リストバンドは、必ず人体側に保護抵抗 (1 MΩ程度) 入りのものを使用し、接地してください。保護抵抗がない場合は、漏電によって感電する恐れがあり、非常に危険です。

はんだごてでは、漏洩電圧が加わらないように必ず接地する必要があります。

CCDに帯電物（プラスチック、ビニールなどの絶縁物、PCのVDTなど）を近づけないでください。近づけるだけでCCDが帯電し、放電破壊を起こす危険性があります。

#### (2) 使用上の注意

測定器や治工具などは、必ずアースに接続して、漏洩電圧によりサージが加わらないようにしてください。CCDには、測定器などから絶対最大定格を超えた電圧が加わらないようにしてください（特に電源のオン・オフ時に起こりやすいので注意する必要があります）。サージが加わる恐

のある場合は、フィルタ（抵抗・コンデンサで構成）を入れて保護してください。

CCDの逆挿入・誤挿入・端子間ショートをしないように十分注意してください。

動作中は、電源ラインや出力ラインに接続されているコネクタなどを付けたり外したりしないでください。

### (3) 運搬上の注意

CCDは、導電性のマットに挿して（リードを短絡）、導電性の容器に入れて運搬してください。実装基板は、導電性の容器に入れて運搬してください。プラスチック・発泡スチロールなどにCCDを入れて運搬すると、振動などで静電気が発生し、劣化もしくは破壊の原因となります。

### (4) 保管上の注意

CCDは、導電性のマットに挿して（リードを短絡）、導電性の容器に入れて保管してください。実装基板は、導電性の容器に入れて保管してください。

高電圧・高電磁界を発生する機器の近くにCCDを置かないでください。

以上のような静電気／サージ対策は、必ずしもすべて実施しなければならないということではありませんが、劣化もしくは破壊の発生状況に応じて実施してください。

## 1 - 4 新たな取り組み

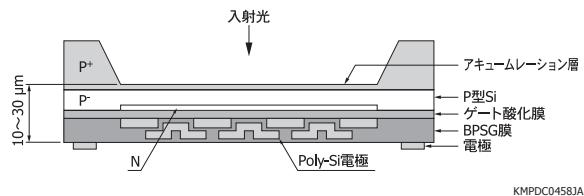
当社は、これまでに蓄積した技術に加え新しい技術を応用して、新たなCCDを開発しています。

### (1) 全面薄型CCD

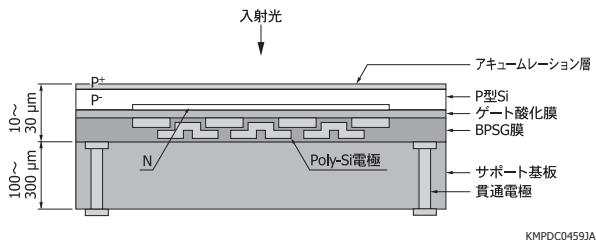
当社の裏面入射型CCDは、一部の近赤外高感度タイプを除き、部分薄型と呼ばれる、Siを部分的に薄くした構造です。部分薄型CCDは、受光部のSi厚が10～30 μm程度のため大面積化は困難です。また、薄いSiを支えるために、厚いSiでその周囲を取り囲む必要があるため、受光部表面における遮光部の形成やFOPなどの実装が難しくなります。

このような問題を解決するために、当社では全面薄型CCDの開発を行っています。全面薄型構造にするために、ウエハにサポート基板を貼り付けた後、ウエハ全面を薄くします。電極については、サポート基板側に貫通電極を設けます。全面薄型構造を採用することにより、チップの強度が高まり、大面積化が可能となるとともに、受光部表面への遮光部の形成やFOPなどの実装が容易となります。

[図1-76] 部分薄型CCDの構造



[図1-77] 全面薄型CCDの構造



### (2) TDI-CMOS CCD

TDI-CMOS CCDは、高速撮像時において低照度下でも高S/Nの画像が得られるTDI-CCDの特長と、デジタル出力（A/D変換器をチップに内蔵）・低電圧駆動というCMOSセンサの特長を融合させたイメージセンサです。信号電荷はTDI動作により電荷の状態で蓄積・転送され、各列に設けた読み出しアンプで電圧に変換した後、オンチップの信号処理回路とA/D変換器によりデジタル信号に変換して出力されます。

### (3) 紫外線照射による感度劣化を抑えた裏面入射型CCD

製造方法・センサ構造を工夫することにより、紫外域に高い感度をもち、紫外線照射時に問題となる感度劣化の少ない裏面入射型CCDを開発しています。

## 2. NMOS リニアイメージセンサ

NMOSリニアイメージセンサは、マルチチャンネル分光光度計用の検出器として設計された自己走査型フォトダイオードアレイです。走査回路は、NチャンネルMOSトランジスタで構成され、低消費電力の駆動が可能なため、取り扱いが容易です。各フォトダイオードの受光面積が大きく紫外感度が高い上、ノイズが極めて小さいため微弱な入射光に対してもS/Nの高い信号が得られます。なお、電流出力タイプのNMOSリニアイメージセンサは、優れた出力直線性、広いダイナミックレンジを実現しています。

### 2-1 特長

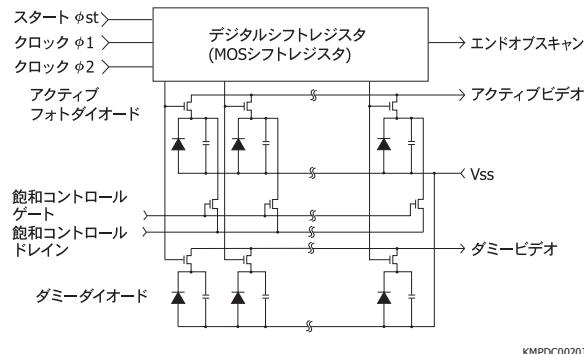
- 広い受光面
- 紫外感度が高く、紫外線照射に対して特性が安定している
- 低暗電流、大飽和電荷量
- 常温で長い蓄積時間と広いダイナミックレンジが得られます。
- 優れた出力直線性と感度均一性
- 低消費電力
- スタートパルス、クロックパルスは、CMOSロジックコンパチブル
- 赤外高感度タイプ: 赤外域・軟X線域で高感度
- 電子冷却型: サファイア窓を溶接した信頼性の高いパッケージ

### 2-2 構造

NMOSリニアイメージセンサは、光電変換と電荷蓄積を兼ねたフォトダイオードアレイ、各フォトダイオードに接続されたアドレススイッチ、デジタルシフトレジスタから構成され

ています。アドレススイッチは、フォトダイオードをソース、シフトレジスタからのアドレスパルスをゲート、ビデオライン（共通出力線）をドレインとするMOSスイッチで形成されています。電流出力タイプNMOSリニアイメージセンサ（S3901～S3904シリーズ）の等価回路を図2-1に示します。

[図2-1] 等価回路 (S3901～S3904シリーズ)



KMPDC0020JA

### 2-3 動作原理

フォトダイオードは、アドレススイッチがオン状態になったときに外部から一定の電位に初期化されます。光が入射すると、フォトダイオードには入射光量に比例した光電流が流れ、光電流 ( $I_L$ ) と蓄積時間 ( $T_s$ ) の積で表される電荷 ( $Q_{out} = I_L \times T_s$ ) がフォトダイオードの接合容量 ( $C_j$ ) に蓄積されます。蓄積時間は、フォトダイオードのアドレススイッチがオンになってから、次にオンになるまでの時間であり、シフトレジスタに加えるスタートパルス間隔に相当します。このようなフォトダイオードの動作を電荷蓄積モードと呼び、電荷を蓄積することで、画素サイズの小さいイメージセンサでも大きな信号を得ることができます。微弱光検出の際は、蓄積時間を長くすることにより、大きな出力を得ることができます。

シフトレジスタにクロックパルス列を加えた状態でスタートパルスを入力すると、シフトレジスタが走査を開始します。クロックパルスに同期して、まず1画素目のフォトダイオードに接続されたアドレススイッチがオン状態となり、1画素目のフォトダイオードに蓄積された電荷がビデオラインから外部に出力されます。次に1画素目のアドレスパルスがオフ状態、2画素目のアドレスパルスがオン状態にな

[表2-1] 浜松ホトニクスのNMOSリニアイメージセンサ (電流出力タイプ)

タイプ	型名	画素高さ (mm)	画素ピッチ (μm)	画素数
標準タイプ	S3901シリーズ	2.5	50	128, 256, 512, 1024
	S3904シリーズ		25	256, 512, 1024, 2048
	S3902シリーズ	0.5	50	128, 256, 512
	S3903シリーズ		25	256, 512, 1024
赤外高感度タイプ	S8380シリーズ	2.5	50	128, 256, 512
	S8381シリーズ		25	256, 512, 1024

注) 電流積分回路を内蔵した電圧出力タイプ、微弱光検出用の電子冷却型も用意しています。

り、2画素目のフォトダイオードに蓄積された電荷が同様に外部に読み出されます。この動作を最終画素まで順次繰り返すことにより、1次元に配置されたフォトダイオードアレイに照射された光の位置情報は、時間差をもった時系列信号として外部に読み出されます。

最小の蓄積時間は、1画素の読み出し時間と画素数の積になります。NMOSリニアイメージセンサは、アドレスイッチのオン／オフ動作がフォトダイオードの蓄積時間を決定し、そのタイミングはフォトダイオードごとにずれています。したがって蓄積時間は全画素で同じでも、蓄積開始／終了時刻は画素ごとに異なります。なお、最終画素までの走査が完了しないうちに、次のスタートパルスを入れることはできません。

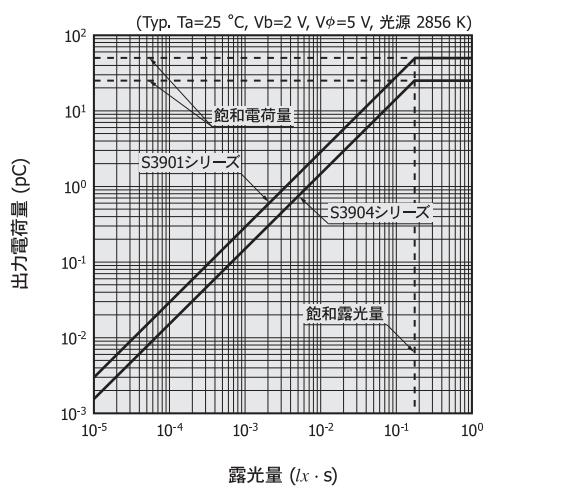
## 2-4 特性

### □ 入出力特性

図2-2に電流出力タイプNMOSリニアイメージセンサ(S3901/S3904シリーズ)の入出力特性を示します。横軸は入射光量と蓄積時間の積である露光量です。フォトダイオードは、接合容量 × バイアス電圧以上の電荷を蓄積できず、出力電荷量には上限が存在します。出力電荷量の上限を飽和電荷量といい、そのときの露光量を飽和露光量と呼びます。

過飽和状態では、過剰電荷はフォトダイオードに接続されているオーバーフロードレインに流れるため、過剰電荷が他の画素に影響を与えることはありません。チャージアンプで読み出しを行う場合、 $\gamma=1$ の理想直線に対する実際の出力の差は1%以下であり、良好な入出力特性を示します。

[図2-2] 出力電荷量—露光量 (S3901/S3904シリーズ)



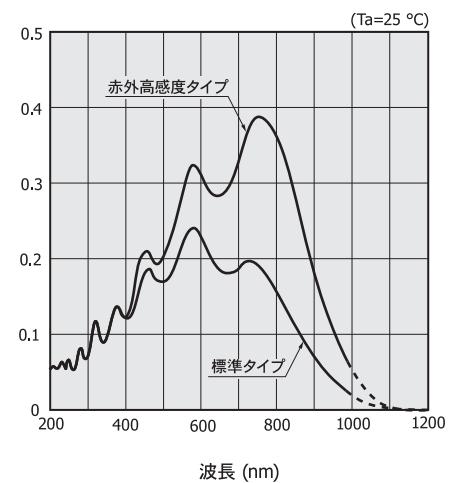
### □ 分光感度特性

図2-3にNMOSリニアイメージセンサの標準タイプと赤外高感度タイプの分光感度特性を示します。どちらのタイプも200 nmから1000 nmまで感度をもっています。

感度は温度に対して直線的に変化します。最大感度波長以下では、ほとんど温度依存性がなく安定しています。長波長域ほど温度依存性は大きくなり、1000 nmの温度係数は約0.7%/°Cです。

NMOSリニアイメージセンサは、紫外線による感度劣化を防ぐ構造を採用しているため、安定した紫外線計測を行うことができます。

[図2-3] 分光感度特性 (代表例)



### □ 感度不均一性

イメージセンサには多数のフォトダイオードが配列されていますが、それぞれのフォトダイオードの感度には違いがあります。これはSi基板内の結晶欠陥や製造工程における加工や拡散のバラツキによって生じるものです。NMOSリニアイメージセンサでは、タングステンランプの均一光を入射したときの全画素の出力バラツキを感度不均一性 (PRNU: Photoresponse Nonuniformity)として式(1)のように定義しています。

$$\text{PRNU} = (\Delta X / X_{ave}) \times 100 [\%] \dots \dots \dots (1)$$

X<sub>ave</sub>: 全画素の出力の平均値  
 $\Delta X$  : 画素の出力の最大値または最小値とX<sub>ave</sub>との差

当社のNMOSリニアイメージセンサのPRNUは、最大±3%で規定しています。

### □ 暗出力

暗出力は、光が照射されていないときの出力です。暗出力は、フォトダイオードの表面や空乏層内における再結合電流によって生じます。暗出力の値は画素ごとに異なりま

すが、固定パターンのため、暗状態と明状態の2つのデータを取り、ソフトウェア上で差を取ることによって暗出力成分を取り除くことができます。暗出力は温度依存性をもち、NMOSリニアイメージセンサの場合、温度が5 °C上昇するごとに約2倍になります。長時間露光を行う場合は暗出力が増加しますが、センサを冷却することによって暗出力を減らすことができます。

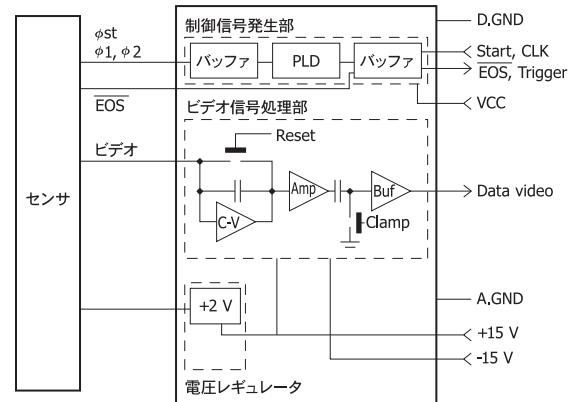
### □ ノイズとダイナミックレンジ

ノイズは、時間的にランダムな出力の揺らぎで、微弱光領域での検出限界を決定します。ノイズには、フォトダイオードの暗電流のショットノイズ、入射光のショットノイズ、チャージアンプのリセットノイズ、アンプノイズなどがあります。チャージアンプのリセットノイズは、クランプ回路によって低減することができます。NMOSリニアイメージセンサではアンプノイズが支配的で、ビデオライン容量が大きいほどノイズ量が大きくなります。ノイズは出力の標準偏差で定義しており、S3901-128Qの場合、電子数で3000 e<sup>-</sup> rms、電荷量で0.5 fC rmsです。ダイナミックレンジを上限の飽和電荷量と、下限のノイズの比で定義する場合、S3901-128Qの飽和電荷量は50 pC、ノイズは0.5 fCのため、ダイナミックレンジは10<sup>5</sup>となります。ノイズを小さくするには、信号処理回路にローパスフィルタを入れた上で低速読み出しを行うことと、10回以上取り込んだデータの平均を取ることが有効です。

## 2-5 使い方

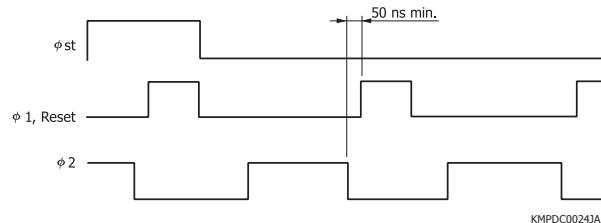
NMOSリニアイメージセンサの外部駆動回路は、入力クロックパルスを発生させるデジタル回路部と出力電荷を電圧信号に変換するアナログ回路部に分けられます。デジタル回路部は、クロック発振回路とタイミング制御回路で構成されます。クロックパルス信号は、CMOSロジックレベルで入力します。アナログ回路部は、出力処理回路と增幅回路で構成されます。通常、出力処理回路にはチャージアンプによる電荷積分回路が用いられます。この方式には、信号検出精度が高いことと信号処理しやすいボックスカーブ形が得られるという利点があります。図2-4に外部電流積分方式の推奨ブロック図、図2-5にタイミングチャートを示します。

[図2-4] 推奨ブロック図 (外部電流積分方式)



KACCC0149JA

[図2-5] タイミングチャート



KMPDC0024JA

フォトダイオードに接続されたアドレススイッチがオンになる直前に、チャージアンプのフィードバック容量をリセットパルスによって放電させます。アドレススイッチがオンになると、フォトダイオードに蓄積された電荷がフィードバック容量に蓄積されます。チャージアンプの出力電圧 (Vout)、フォトダイオードの蓄積電荷量 (Qout)、フィードバック容量 (Cf) の関係は式 (2) で表されます。

$$V_{\text{out}} = Q_{\text{out}} / C_f \dots \dots \dots (2)$$

フィードバック容量には、10 pF程度の容量を用います。チャージアンプの後段にはクランプ回路を接続します。クランプ回路では、フィードバック容量のリセット直後の期間に出力をグランドに固定します。これによって、フィードバック容量をリセットする際に生じるノイズ成分を大幅に低減させます。

### □ 駆動回路を作成する際の注意点

- ・アナログ回路部とデジタル回路部のグランドを分離してください。
- ・ビデオ出力端子からアンプ入力端子までを最短で配線してください。
- ・アナログ／デジタル信号の交差をできるだけ避けてください。
- ・電圧変動の小さいシリーズ電源を使用してください。

## 3. CMOSリニアイメージセンサ

CMOSプロセスでは、NMOSプロセスと異なりデジタル回路・アナログ回路をチップ内に形成することができます。CMOSリニアイメージセンサは、イメージセンサチップ上に信号処理回路・タイミング制御回路などを搭載したセンサで、外部駆動回路を簡略化できるという利点があります。また、外部回路での構成が難しい機能をセンサ内部に取り入れて、イメージセンサを高機能化することができます。A/D変換器をチップ上に搭載すれば、ビデオデータをデジタル信号として出力することができます。特注品にも対応していますので、お気軽にご用命ください。

### 3-1 特長

仕様に合わせた信号処理回路をチップに内蔵することによって、以下のような特長のある機能をセンサにもたせることができます。これによって光検出システムの小型化・高性能化が可能となります。

- 高速応答
- 高ゲイン
- 低ノイズ
- デジタル出力方式 (A/D変換器を搭載)
- 低電圧駆動 (3.3 V駆動)

[表3-1] 浜松ホトニクスのCMOSリニアイメージセンサ

タイプ	型名	画素数	画素高さ (μm)	画素ピッチ (μm)	ビデオデータレート max. (MHz)
PPS (Passive Pixel Sensor)	S9226シリーズ*	1024	125	7.8	0.2
	S8377シリーズ	128, 256, 512	500	50	0.5
	S8378シリーズ	256, 512, 1024		25	
APS (Active Pixel Sensor)	S9227シリーズ*	512	250	12.5	5
	S10453シリーズ	512, 1024	500	25	10
	S11106	64	127	127	
	S11107	128	63.5	63.5	
	S11108	2048	14	14	10
	S11638		42		
	S11105	512	250	12.5	50
デジタル出力	S10077	1024	50	14	1
電流出力	S10111シリーズ	128, 256, 512	2500	50	0.25
	S10114シリーズ	256, 512, 1024		25	
	S10112シリーズ	128, 256, 512	500	50	0.5
	S10113シリーズ	256, 512, 1024		25	

\* 表面実装型の小型プラスチックパッケージタイプも用意しています。

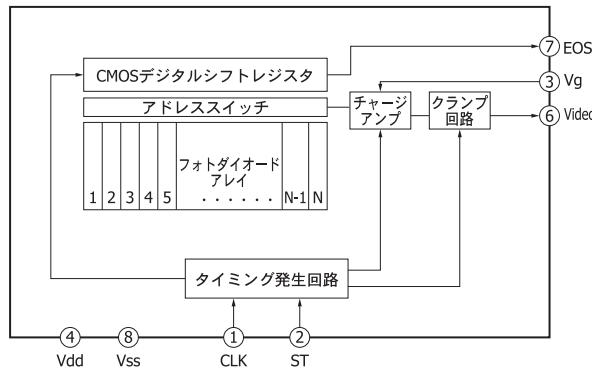
### 3-2 動作原理、特性

当社のCMOSリニアイメージセンサの中から5タイプを紹介します。

#### □ 標準タイプ S8377/S8378シリーズ

S8377/S8378シリーズは、NMOSリニアイメージセンサの外部回路部をチップ内に搭載したCMOSリニアイメージセンサです。図3-1にブロック図を示します。NMOSリニアイメージセンサと同様にフォトダイオード、アドレススイッチ、シフトレジスタの構成になっています。入力側にタイミング発生回路、出力側に読み出し回路としてチャージアンプ、クランプ回路による信号処理回路が形成されています。

[図3-1] ブロック図 (S8377/S8378シリーズ)



KMPDC0150JC

S8377/S8378シリーズは、5 V単一電源、グランド、クロックパルス、スタートパルスだけで動作します。シフトレジスタ、チャージアンプ、クランプ回路を動作させるために必要なパルスは、すべてタイミング発生回路で作られます。出

力信号として、ボックスカーブ形によるアナログビデオ出力とエンドオブスキャン（走査終了）パルスが出力されます。ゲイン選択端子入力電圧によって、チャージアンプのフィードバック容量を切り替えて、電荷-電圧変換ゲインを2段階に変えることができます。

最大感度波長は500 nmで、NMOSリニアイメージセンサより短波長側にシフトしています。5 V単一電源で動作させるため、±15 V電源で駆動するNMOSリニアイメージセンサに比べるとダイナミックレンジは狭いですが、リニアリティ精度や暗出力特性などの基本特性は、NMOSリニアイメージセンサとほとんど違いはありません。また外部駆動回路が簡略化できるため、小型計測システムに適しています。

S8377/S8378シリーズには、ピッチや画素数が異なる6種類が用意されています。また、同じブロック構成で7.8 μmピッチ、受光部高さ 0.125 mm、1024画素のS9226シリーズも用意しています。

S8377/S8378シリーズは、最終段の1個のチャージアンプで読み出しを行うため、1画素を読み出すごとにチャージアンプをリセットする必要があります。なおS8377/S8378シリーズのビデオデータレートは500 kHz max.です。

## □ 高速タイプ S11105シリーズ

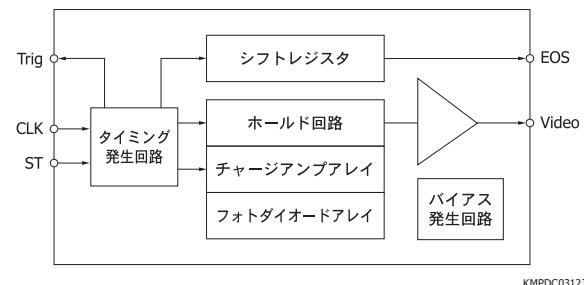
S11105シリーズは、高速読み出し用の同時蓄積機能をもったCMOSリニアイメージセンサです。従来の高速タイプ（S10453シリーズ）がビデオデータレート 10 MHz max.であったのに対して、ビデオデータレート 50 MHz max.を実現しました。受光部は12.5 μmピッチ、高さ 0.25 mmで512画素が配置されています。NMOSリニアイメージセンサ、CMOSリニアイメージセンサ S8377/S8378シリーズでは各画素の蓄積開始／終了時刻にはズレが生じますが、S11105シリーズでは内蔵のCMOS信号処理回路によって、同時蓄積機能と蓄積時間可変機能（シャッタ機能）をもっており、全画素で同時に蓄積開始／終了することができます。

S11105シリーズは、CMOSアンプアレイによって電荷-電圧変換を行います。変換ゲインは、チャージアンプのフィードバック容量によって決まります。フィードバック容量を0.1 pFと小さい値に設定しているため、高い出力電圧を得ることができます。

フォトダイオードには、画素ごとにチャージアンプが接続されています。フォトダイオードとチャージアンプの間にスイッチではなく、フォトダイオードは電流源として働くため、フォトダイオードには電荷は蓄積されず、信号電荷はチャージアンプのフィードバック容量に蓄積されます。蓄積時間中には、入射光量に比例してチャージアンプの出力電圧が変化します。チャージアンプの後段には、画素ごとにホールド回路が接続されています。チャージアンプのリセット動作は、全画素同時に行われます。チャージアンプのリセットが行われる直前にホールド回路にホールドパルスを入れ

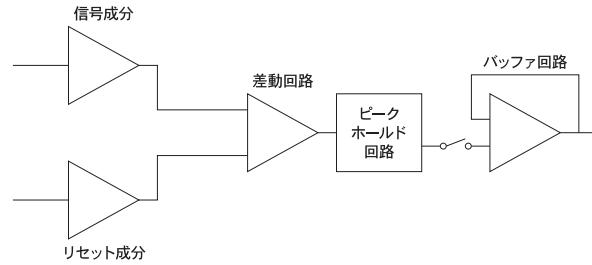
ることにより、チャージアンプの出力は、全画素同時に各画素のホールド回路に保持されます。チャージアンプのリセットスイッチがオフになってからホールドパルスが入るまでの間が、蓄積時間となります。このように蓄積の開始・終了は全画素同時に行われます。その後、シフトレジスタからのアドレスパルスがホールド回路の後段のスイッチに入力され、ホールド回路に保持された出力信号が時系列信号として順次ビデオ出力端子から出力されます。フォトダイオードの蓄積動作とホールド回路からの信号読み出し動作は別の回路部で行われるため、ビデオ出力を読み出している期間にもフォトダイオードとチャージアンプは次の蓄積を始めることができます。

[図3-2] ブロック図 (S11105シリーズ)



KMPDC0312JA

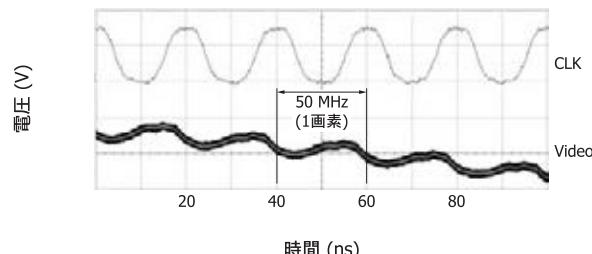
[図3-3] 等価回路 (S11105シリーズの高速読み出し回路)



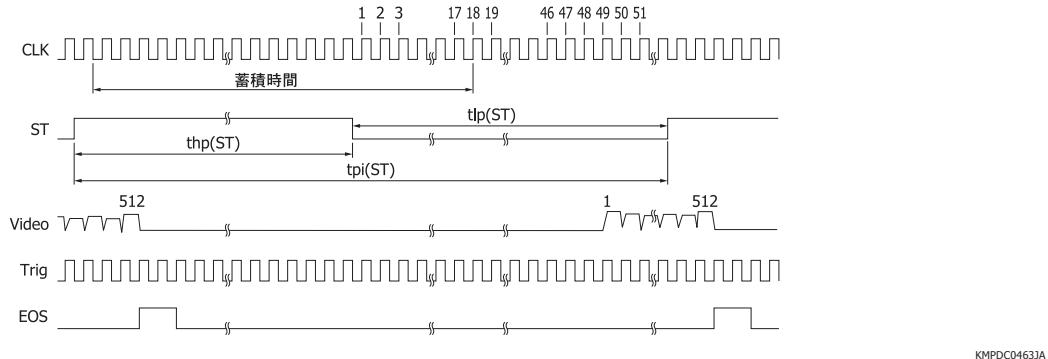
KMPDC0462JA

S11105シリーズでは、ビデオデータレートを高速化するため、ピークホールド回路を使った高速読み出し回路を採用しています [図3-3]。信号成分とリセット成分が差動回路に入り、信号成分のみが出力されてピークホールド回路に入り、信号成分のピーク値で出力波形をホールドします。通常の回路のように1画素の信号を読み出すごとにリセット動作を行う必要がないため、信号変動が小さくなり高速読み出しが可能です。図3-4にオシロスコープで表示したビデオ出力波形を示します。

[図3-4] ビデオ出力波形 (S11105シリーズ)



[図3-5] タイミングチャート (S11105シリーズ)

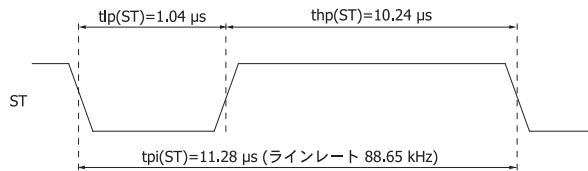


S11105シリーズへの入力パルスは、クロックパルスとスタートパルスの2種類です。チャージアンプのリセットパルス、ホールド回路へのホールドパルス、シフトレジスタへのスタートパルスは、すべて内蔵のタイミング発生回路で作成されます。スタートパルスをHighからLowにすることで、タイミング発生回路が初期化され、各種制御パルスを順次発生します。まずホールドパルスが発生し、チャージアンプの出力がホールド回路に保持されます。次にチャージアンプのリセットパルスがオン状態になり、チャージアンプがリセット状態に入ります。チャージアンプがリセット状態になると、信号電荷の蓄積動作は行われません。その後、シフトレジスタのスタートパルスが入り、ビデオ出力信号が1画素目から順次時系列信号として読み出されます。チャージアンプのリセットパルスのオフ状態への変化、つまり蓄積の開始動作は、スタートパルスのLowからHighへの変化によって決定します。再びスタートパルスがHighからLowに変化すると、前述のようにタイミング発生回路が初期化され、1周期の動作が終了します。厳密には、蓄積の開始はスタートパルスのLowからHighへの変化の0.5クロック後、蓄積の終了はスタートパルスのHighからLowへの変化の0.5クロック後に行われます。したがって蓄積時間は、スタートパルスのHigh期間と等しくなります。1周期の長さを固定した場合、スタートパルスのHighとLowの比率を変えることで、蓄積時間を変化させることができます。

S11105シリーズは、512画素をすべて読み出すことに加えて、1画素目からとえば32画素目までの32画素を読み出すことができます [図3-6]。ラインレートは、512画素を読み出す場合 88.65 kHz、32画素の場合は595 kHzになります。

[図3-6] 動作例

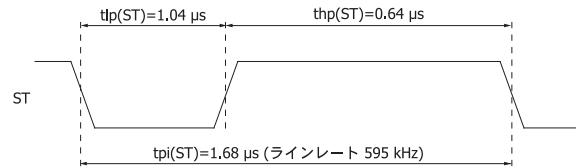
(a) 512画素のすべてを読み出す場合



クロックパルス周波数を最大（ビデオデータレートも最大）、1回のスキャン時間を最小、蓄積時間を最大とした場合（512 chのすべてを出力させる場合）。  
クロックパルス周波数=ビデオデータレート=50 MHz  
スタートパルス周期=564/f(CLK)=564/50 MHz=11.28 μs  
スタートパルスHigh期間=スタートパルス周期 - スタートパルスLow期間の最小期間  
=564/f(CLK) - 52/f(CLK)=564/50 MHz - 52/50 MHz=10.24 μs  
蓄積時間は、スタートパルスのHigh期間に相当するため、10.24 μsとなります。

KMPDC0407JA

(b) 1~32画素のすべてを読み出す場合



クロックパルス周波数を最大（ビデオデータレートも最大）、蓄積時間を最大とした場合（32 chで出力を停止させる場合）。  
クロックパルス周波数=ビデオデータレート=50 MHz  
スタートパルス周期=84/f(CLK)=84/50 MHz=1.68 μs  
スタートパルスHigh期間=スタートパルス周期 - スタートパルスLow期間の最小期間  
=84/f(CLK) - 52/f(CLK)=84/50 MHz - 52/50 MHz=0.64 μs  
蓄積時間は、スタートパルスのHigh期間に相当するため、0.64 μsとなります。

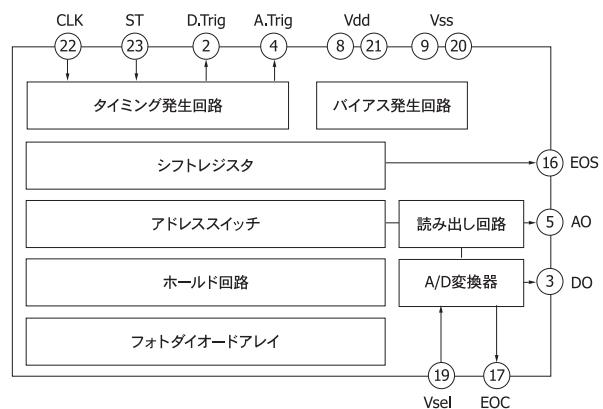
KMPDC0408JA

従来品 S10453シリーズのパッケージはDIPタイプのみでしたが、S11105シリーズではDIPタイプ（S11105）と表面実装型（S11105-01）の2種類を用意しています。

### □ デジタル出力タイプ S10077

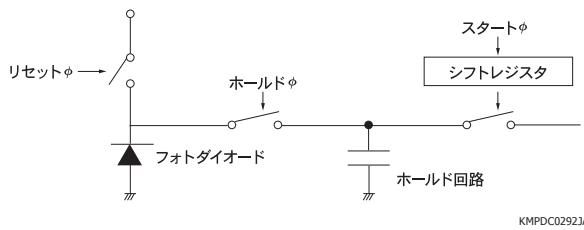
S10077は、低消費電力で同時蓄積機能とA/D変換器を内蔵したCMOSリニアイメージセンサです。デジタル出力で、8ビットと10ビットを切り替えることができます。ビデオデータレートは1 MHz max.、電源電圧は3.3 V单一が可能で消費電力は30 mWです。14 μmピッチ、受光部高さ 0.05 mmで1024画素が配置されています。内蔵のCMOS信号処理回路によって、同時蓄積機能と蓄積時間可変機能（シャッタ機能）をもっています。

[図3-7] ブロック図 (S10077)



KMPDC0293JA

[図3-8] 等価回路 (S10077)



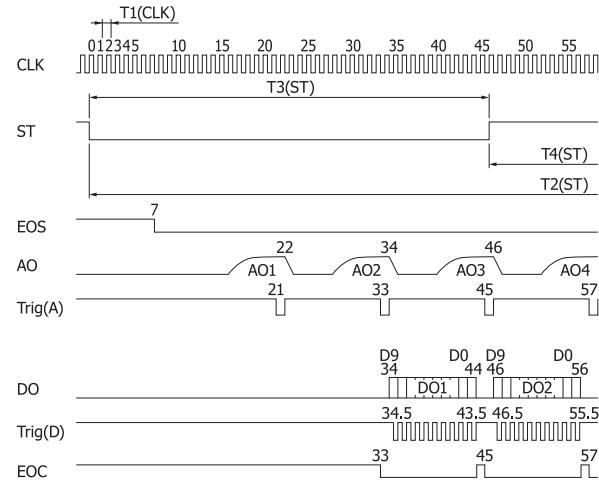
S10077では、フォトダイオードに蓄積された信号電荷をホールド回路に転送し、アドレススイッチを介して読み出し回路からA/D変換器にアナログ電圧を送ります。A/D変換器でデジタルデータに変換されてMSB (Most Significant Bit: 最上位ビット)からシリアル出力されます。読み出し回路用チャージアンプのフィードバック容量を0.05 pFと小さい値に設定しているため、受光面サイズが小さくても高い出力電圧を得ることができます。フォトダイオードには、画素ごとにスイッチとホールド回路が接続されています。蓄積時間中には、入射光量に比例したフォトダイオードの信号電荷をホールド回路に転送して保持します。フォトダイオードのリセット動作は、全画素同時に行われます。フォトダイオードのリセットスイッチがオフになってからホールドパルスがオンになり、オフになるまでの間が蓄積時間となります。その後、シフトレジスタからのアドレスパルスがホールド回路に入力され、保持された出力信号が時系列信号として順次ビデオ出力端子から出力されます。フォトダイオードの蓄積動作とホールド回路からの信号読み出し動作は別の回路で行われるため、ビデオ出力を読み出している期間にもフォトダイオードは次の蓄積を始めることができます。

S10077への入力パルスは、クロックパルスとスタートパルスの2種類です。フォトダイオードへのリセットパルス、ホールド回路へのホールドパルス、シフトレジスタへのスタートパルスは、すべて内蔵のタイミング発生回路で作成されます。スタートパルスをHighからLowにすることで、タイミング発生回路は初期化され、各種制御パルスを順次発生します。まずホールドパルスを発生し、フォトダイオードに蓄積された電荷がホールド回路に保持されます。次にフォトダイオードのリセットパルスがオン状態になり、フォトダイオードがリセット状態に入ります。フォトダイオードがリセット状態になると、信号電荷の蓄積動作は行われません。それからスタートパルスがシフトレジスタに入り、ビデオ出力信号が1画素目から順次時系列信号として読み出されます。フォトダイオードのリセットパルスのオフ状態への変化、つまり蓄積の開始動作は、スタートパルスのLowからHighへの変化のタイミングに行われます。再びスタートパルスがHighからLowに変化すると、前述のようにタイミング発生回路が初期化され、1周期の動作が終了します。厳密には、蓄積の開始はスタートパルスのLowからHighへの変化の0.5クロック後、蓄積の終了はスタートパルスのHighからLowへの変化の7.5クロック後に行われます。したがって蓄積時間は、スタートパルスのHigh期間とクロックパルス7つ

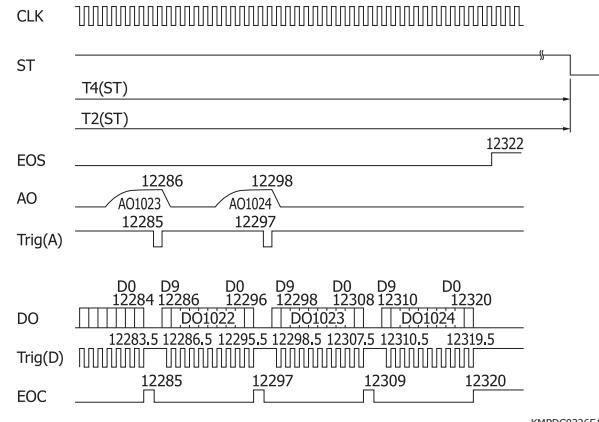
分の和になります。1周期の中でスタートパルスのHighとLowの比率を変えることで、蓄積時間を変化させることができます。

[図3-9] タイミングチャート (S10077, 10ビットモード)

(a) スタート画素付近



(b) 最終画素付近



S10077の解像度をコントラスト伝達関数で示します。解像度は、入射パターンをどれだけ細かく出力に再現できるかを示す度合いのことです。イメージセンサの受光部はフォトダイオードが規則的に並んでいるため、図3-10に示すような間隔の異なる白黒の繰り返しパターン像を入射すると、入射パターンのパルス幅が狭くなるほど白黒の出力差が小さくなります。この場合、コントラスト伝達関数 (CTF: Contrast Transfer Function)は、式 (1)で定義されます。

$$CTF = \frac{V_{WO} - V_{BO}}{V_W - V_B} \dots \dots \dots (1)$$

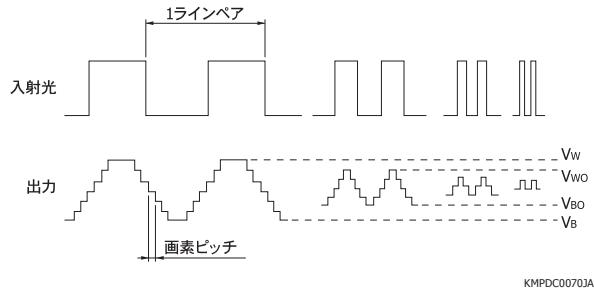
$V_{WO}$ : 出力の白レベル

$V_{BO}$ : 出力の黒レベル

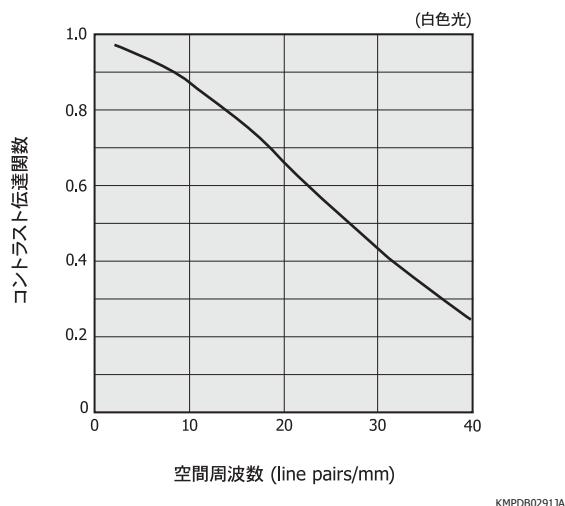
$V_W$ : 出力の白レベル (入射パターンのパルス幅が広い場合)

$V_B$ : 出力の黒レベル (入射パターンのパルス幅が広い場合)

[図3-10] コントラスト伝達関数特性



入射パターンの白黒の間隔の細かさは、入射像の空間周波数で与えられます。空間周波数は、単位長さ当たりの繰り返しパターンの数です。この空間周波数が高いほど、入射パターンが細かくなりコントラスト伝達関数は低下します。S10077のコントラスト伝達関数の測定例を図3-11に示します。

[図3-11] コントラスト伝達関数-空間周波数  
(S10077, 代表例)

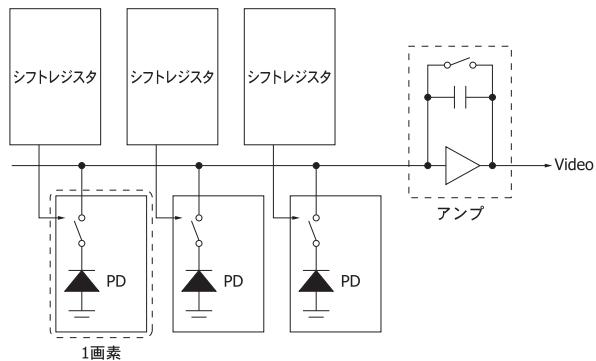
### □ 高感度タイプ S11108

S11108は、画素サイズ  $14 \times 14 \mu\text{m}$ 、2048画素の高感度タイプCMOSリニアイメージセンサです。電源電圧 5 Vと2種類の駆動用パルス信号を入れるだけで動作させることができるために、取り扱いが容易です。

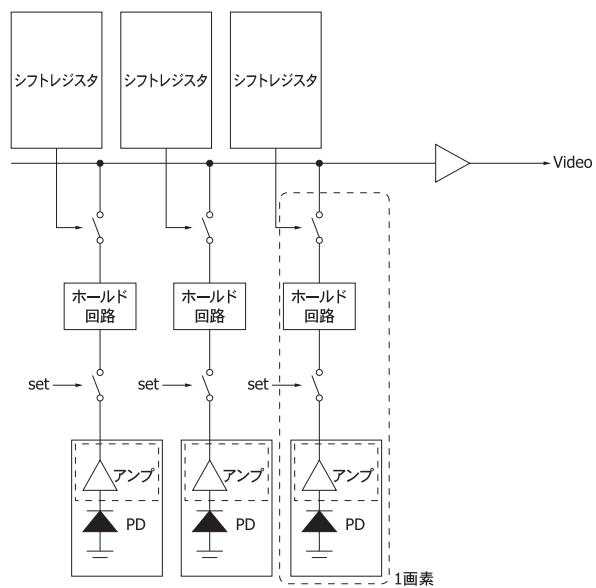
S11108は、バーコードリーダやエンコーダなどの民生・産業用として、従来品に比べて画素サイズを小さく、画素数を多くし、高感度・高速応答を実現しています。最終段アンプにて電荷-電圧変換を行う従来からのPPS (Passive Pixel Sensor)タイプに対して、S11108は画素ごとにアンプにて電荷-電圧変換を行うAPS (Active Pixel Sensor)タイプで、電荷-電圧変換効率を高くして高感度を実現しています。また、受光部で発生した電荷の変換効率を上げるために電荷-電圧変換部において、その電荷蓄積容量を小さくしました。受光部には、従来からの表面型フォトダイオード構造に対して、暗電流や暗状態のショットノイズを小さくするため埋め込み型フォトダイオード構造を採用しました。

[図3-12] 概念図 (CMOSリニアイメージセンサ)

(a) PPSタイプ

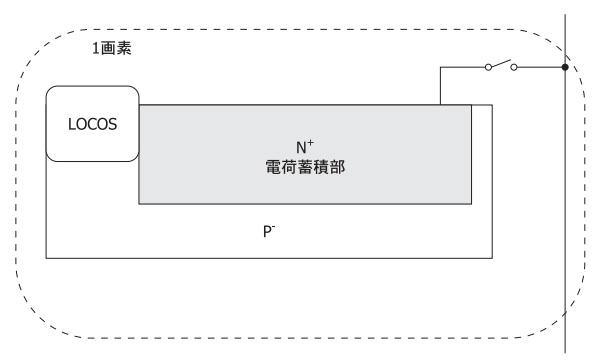


(b) APSタイプ

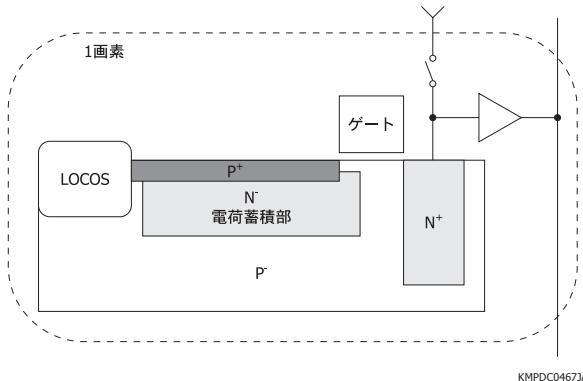


[図3-13] 受光部の構造

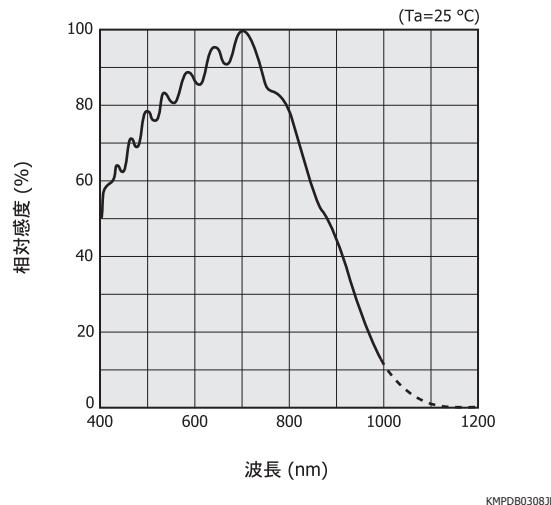
(a) 表面型フォトダイオード



(b) 埋め込み型フォトダイオード



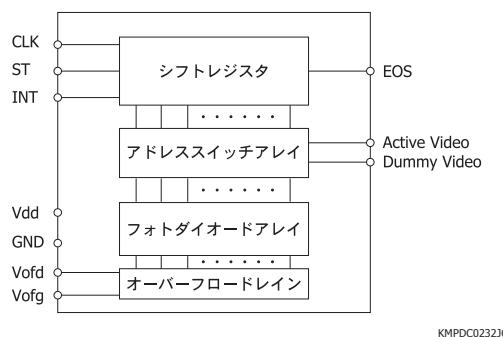
[図3-14] 分光感度特性 (S11108, 代表例)



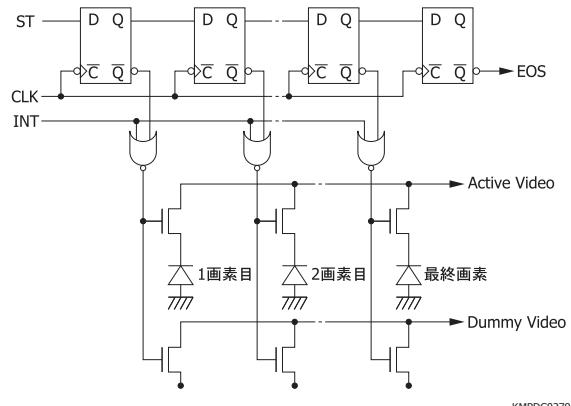
### □ 電流出力タイプ S10111～S10114シリーズ

S10111～S10114シリーズは、光電変換と電荷蓄積を兼ねたフォトダイオードアレイ、各フォトダイオードに接続されたアドレススイッチアレイ、読み出し制御機能付シフトレジスタなどから構成された電流出力タイプのCMOSリニアイメージセンサです。アドレススイッチは、フォトダイオードをソース、シフトレジスタからのアドレスパルスをゲート、ビデオライン（共通出力線）をドレインとするMOSスイッチで形成されています。シフトレジスタはD (delayed)型フリップフロップとNORゲートで構成されています。

[図3-15] ブロック図 (S10111～S10114シリーズ)



[図3-16] 等価回路 (S10111～S10114シリーズ)

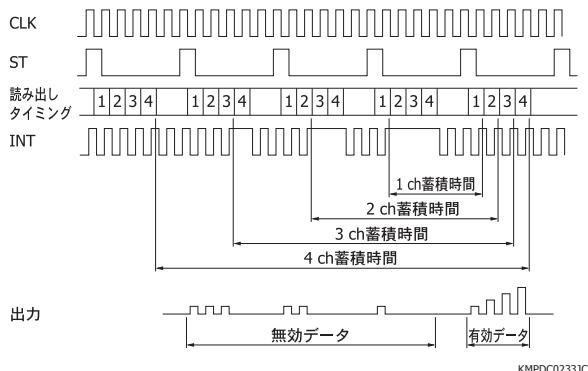


S10111～S10114シリーズの構造はNMOSリニアイメージセンサ S3901～S3904シリーズとほぼ同じですが、読み出し制御機能付シフトレジスタを採用している点が異なります。S10111～S10114シリーズは、INTパルスにより、シフトレジスタの出力を制御することができます。D型フリップフロップの出力とINTパルスがNORゲートに入力されます。NORゲートの出力は、アドレススイッチのゲートと接続されています。読み出しを行う場合は、D型フリップフロップからの出力信号と外部からのINTパルスをともにLowレベルにする必要があります。

D型フリップフロップにクロックパルスを入力した状態でスタートパルスを入力すると、D型フリップフロップが動作を開始します。D型フリップフロップはクロックパルスの立ち下がりに同期して、1画素目から順番にLowレベルのロジック信号を出力します。読み出す画素のINTパルスもLowレベルにし、読み出さない画素のINTパルスはHighレベルにします。このようにINTパルスを制御することで、読み出したい画素だけを選択して読み出すことが可能となります。これにより、蓄積時間を画素ごとに変更することができます。

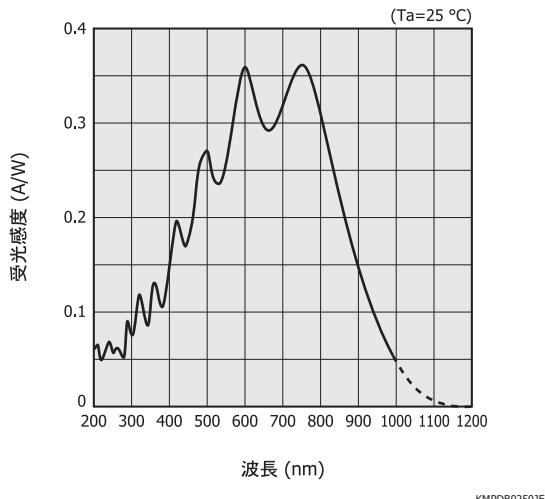
蓄積時間可変機能についてのタイミングチャートを図3-17に示します。ここでは、1画素目の蓄積時間を基準として、2画素・3画素・4画素目の蓄積時間をそれぞれ2倍・3倍・4倍に設定した場合の例を表しています。1画素目はスタートパルスの1周期分、2画素目は2周期分、3画素目は3周期分、4画素目は4周期分となるように、INTパルスを入力することで、蓄積時間を画素ごとに変更することが可能となります。

[図3-17] タイミングチャート(蓄積時間可変機能)



CMOSリニアイメージセンサの飽和電荷量は、同じ画素サイズのNMOSリニアイメージセンサの2倍以上です [表3-2]。このため、CMOSリニアイメージセンサが検出できる光量の上限が大きくなります。図3-18にS10111～S10114シリーズの分光感度特性を示します。感度波長範囲は200～1000 nmで、高い紫外感度を特長としています。紫外線による感度劣化を抑える構造を採用しているため、安定した紫外線計測を行うことができます。

[図3-18] 分光感度特性(S10111～S10114シリーズ、代表例)



[表3-2] 飽和電荷量の比較表(NMOSリニアイメージセンサ、CMOSリニアイメージセンサ)

製品名	NMOSリニアイメージセンサ				CMOSリニアイメージセンサ			
型名	S3901 シリーズ	S3902 シリーズ	S3903 シリーズ	S3904 シリーズ	S10111 シリーズ	S10112 シリーズ	S10113 シリーズ	S10114 シリーズ
画素ピッチ ( $\mu\text{m}$ )	50		25		50		25	
画素高さ (mm)	2.5	0.5	0.5	2.5	2.5	0.5	0.5	2.5
飽和電荷量 (pC)	50	10	5	25	140	28	14	70

### 3-3 新たな取り組み

#### ■ 埋め込み型フォトダイオード構造の大画素化

埋め込み型フォトダイオード構造を採用したCMOSリニアイメージセンサは、画素サイズが $14 \times 14 \mu\text{m}$ 、 $14 \times 42 \mu\text{m}$ と比較的小さいサイズとなっています。現在、 $7 \times 125 \mu\text{m}$ 、 $14 \times 200 \mu\text{m}$ 、 $127 \times 127 \mu\text{m}$ などの大画素サイズの開発に取り組んでいます。また、その受光部に紫外域高感度／高耐性、近赤外高感度などの特長をもたせていくことも進めています。

#### ■ デジタル出力

当社のCMOSリニアイメージセンサは、ほとんどの製品がアナログ出力ですが、現在12ビットのパイプライン型のA/D変換器を搭載した製品を計画しています。これによって、オールデジタル入出力を実現でき、非常に取り扱いが容易になります。また、高速化も可能になります。

さらに、これらの取り組みを融合したCMOSリニアイメージセンサの開発も進めています。

## 4. CMOS エリアイメージセンサ

当社のCMOSエリアイメージセンサは、歯科用の口腔内撮影などのX線撮像に用いられる画素サイズの比較的大きなセンサから製品化が始まりました。近年、埋め込み型フォトダイオード構造の開発、画素の微細化、読み出し回路の改良により、通常の撮像機能に加えて、産業・計測用として位置／パターン検出などの特殊機能に対応したCMOSエリアイメージセンサを用意しています。

### 4-1 特長

- ・近赤外高感度 (S11661, S11662, S12524)
- ・グローバルシャッタ読み出し  
(S11661, S11662, S12524)
- ・高速部分読み出し (S11661, S11662, S12524)
- ・位置検出 (S9132)
- ・単一電源動作
- ・カスタム対応が可能 (さまざまな機能を追加)

### 4-2 動作原理、特性

当社の産業・計測用CMOSエリアイメージセンサの代表的な製品を紹介します。

#### □ 近赤外高感度APS (Active Pixel Sensor)タイプ S11661, S11662

近赤外域で高感度を実現したCMOSエリアイメージセンサです。SXGAタイプ (1280 × 1024画素)のS11661、VGAタイプ (640 × 480画素)のS11662の2タイプを用意しています。画素サイズは $7.4 \times 7.4 \mu\text{m}$ で、埋め込み型フォトダイオード構造を採用しています。

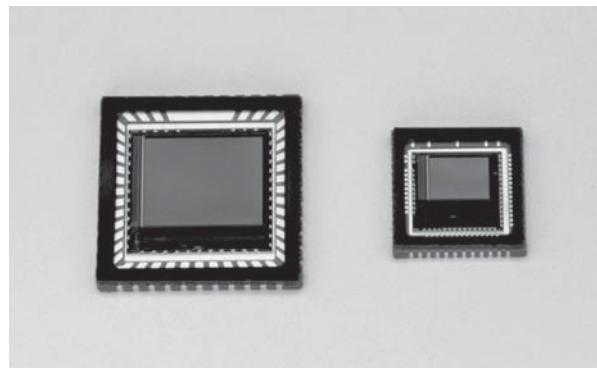
一般的にCMOSイメージセンサは4個のトランジスタで1画素が形成されることが多いですが、S11661・S11662では、蓄積時間中の読み出しを可能 [グローバルシャッタ (全画素同時蓄積)読み出し時]にするために、5個のトランジスタで1画素を形成しています。広いダイナミックレンジを実現するために画素内のトランジスタのみ5 Vを超える電圧信号で駆動させていますが、チャージポンプ型の昇圧回路を内蔵することにより、3.3 V単一電源駆動が可能です。

また、タイミング回路を内蔵することにより、クロック信号のみで連続駆動させることができます。特定領域の画素の部分読み出し機能が搭載されており、読み出し画素数

を減らすことによりフレームレートを高速化することが可能です。なお部分読み出し領域の指定は、フレームごとに変えることができます。

S11661・S11662はパイプライン型A/D変換器を内蔵しており、アナログ信号を12ビットデジタル信号に変換して出力します。

[図4-1] 近赤外高感度APSタイプ S11661, S11662

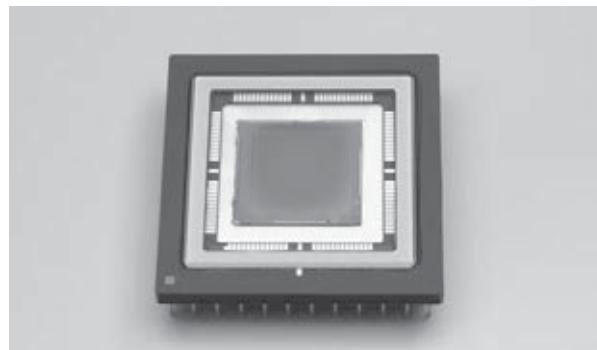


#### □ マルチポートタイプ S12524<sup>4) 5)</sup>

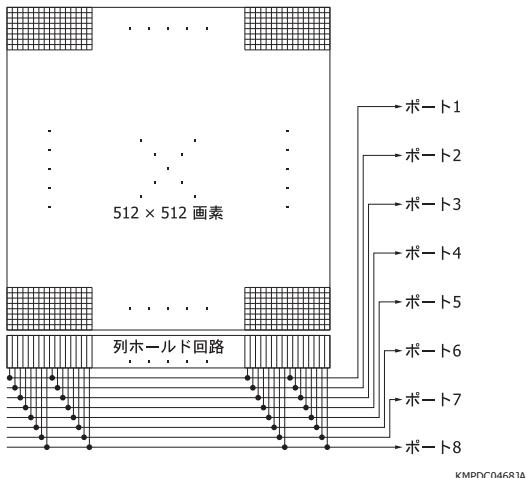
マルチポート (8ポート)で、 $512 \times 512$ 画素のアナログビデオ出力を並列に出力するCMOSエリアイメージセンサです。S11661・S11662と同様に、近赤外域で高感度を実現しています。画素サイズは $20 \times 20 \mu\text{m}$ で、埋め込み型フォトダイオード構造を採用しています。グローバルシャッタ読み出しを可能にするために、1画素は5個のトランジスタで形成されています。内蔵タイミング回路は必要最小限の回路で構成され、垂直走査回路・水平走査回路とともに、外部から直接制御できる構成です。外部から制御することにより、任意の領域・領域数の部分読み出しが可能となり、その部分読み出し領域を1フレームごとに変えることにより、移動する対象物を追尾する読み出しも可能です。

図4-3にブロック図を示します。部分読み出し時にも、8ポートの読み出し負荷が均一になるように工夫されています。 $512 \times 512$ 画素のフル画面読み出し時は250 frames/s max.、 $64 \times 64$ 画素の4領域の部分読み出し時は880 frames/s max.で撮像が可能です。なおS12524は、当社製インテリジェントビジョンセンサの高速センサヘッドに採用されています [図4-4]。

[図4-2] マルチポートタイプ S12524



[図4-3] ブロック図 (S12524)



[図4-4] インテリジェントビジョンセンサの高速センサヘッド



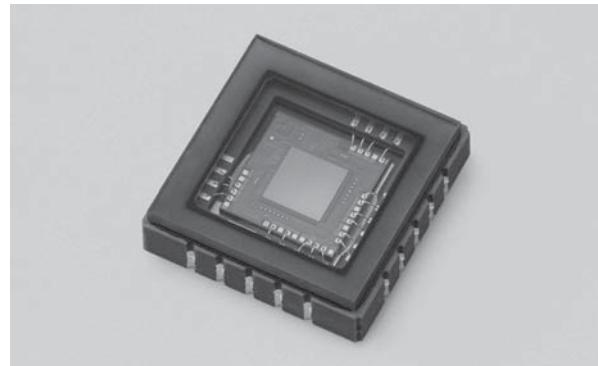
### □ プロファイルセンサ S9132<sup>6) 7)</sup>

プロファイルセンサは、射影プロファイルデータの取得に特化したCMOSエリアイメージセンサです。射影プロファイルデータとは1ラインの出力の総和のデータであり、このデータから、入力スポット光の位置情報・輝度情報を得ることができます。プロファイルセンサの受光部は、X方向用の受光部とY方向用の受光部に分けられています〔図4-6〕。X方向用の受光部は縦1列の受光部をメタル配線で接続し、Y方向用の受光部は横1行を同様にメタル配線で接続した形状をしています。これにより、X軸・Y軸の射影プロファイルデータを読み出すことが可能となります。X方向・Y方向には、それぞれに読み出しアンプとA/D変換器があり、X方向・Y方向で別々に動作させることができます。

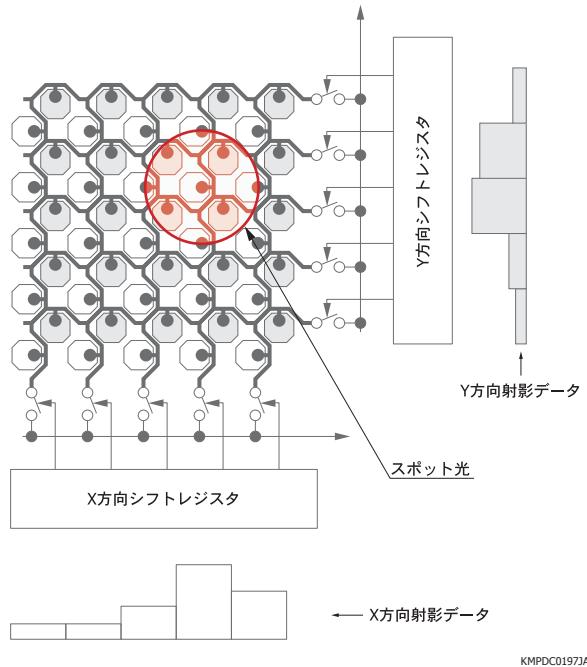
プロファイルセンサのX方向・Y方向の射影プロファイルデータはデータ量が小さいため、通常のエリアイメージセンサに比べスポット光の高速の位置検出・動体検出が可能です。画素レートは833 kHzで、256画素を読み出すと、フレームレートは3200 frames/s max.です。一般的にスポット光検出には2次元PSDが使用されますが、プロファイルセンサには、出力直線性の向上、マルチスポット光の検出が可能、外部駆動回路の簡易化といったメリットがあります。センサチップ内にタイミング発生回路、バイアス電圧発生回路、逐次比較型10ビットA/D変換器を内蔵しているた

め、非常に簡単な外部駆動回路と外部信号処理回路で動作させることができます。

[図4-5] プロファイルセンサ S9132



[図4-6] 動作原理 (プロファイルセンサ)



### 4 - 3 新たな取り組み

#### □ カラムパラレルADCタイプ

A/D変換器の数でイメージセンサのタイプを分類すると、チップに1個の高速A/D変換器を搭載したタイプと、各列に1個の低速A/D変換器を搭載したタイプ（カラムパラレル型ADC）があります。CMOS微細加工技術の進歩により、カラムパラレル型ADCのイメージセンサが高速・低ノイズの用途では採用されるケースが多くなりました。カラムパラレル型ADCの性能は、特に画素数が多くなったときに発揮されます。

当社ではチップに1個のA/D変換器をもったCMOSエリアイメージセンサを主に製品化してきましたが、近年はさまざまなタイプのカラムパラレル型ADCの開発を進めています。モノリシックで高速・低ノイズのCMOSエリアイメージセンサ

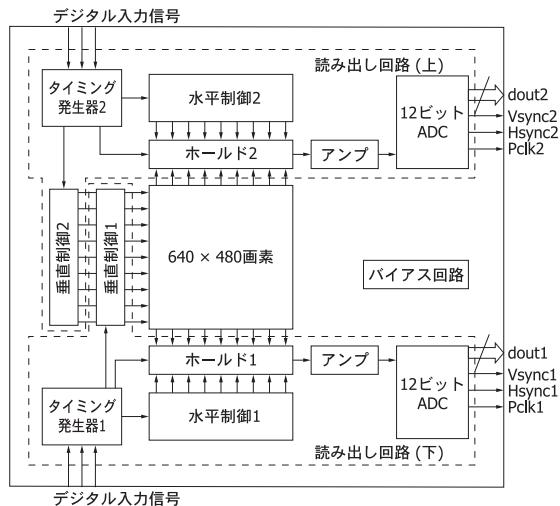
の読み出し回路と、CCDまたは化合物光半導体（InGaAsなど）をハイブリッド接合したイメージセンサの製品化も企画しています。

### □ 2ポート並列出力型<sup>⑧)</sup>

当社ではさまざまな機能を内蔵したCMOSエリアイメージセンサを開発していますが、その一例として、2ポート並列出力型を紹介します。2ポート並列出力型は、図4-7のように受光部の上下に1つずつの読み出し回路をもち、それぞれを独立して動作させることができます。各画素には上下回路用のビデオラインが1本ずつ接続されており、すべての画素のデータを上下どちらかの回路から読み出すことが可能です。この回路構成により、たとえば受光部の上半分を上の回路で読み出し、受光部の下半分を下の回路で読み出すことができます。また、一方の回路で小さな特定領域を高フレームレートで読み出し、他方の回路で残りの領域を通常の速度で読み出すこともできます。本センサを光通信と画像撮像を並列に行う光通信イメージセンサとして使う場合、以下のような、さまざまなモードの読み出しが可能です。

- ① 通常撮像モード（640 × 480画素、40 frames/s、残り1ポートは休止）
- ② 倍速撮像モード（640 × 240画素の上半分: 80 frames/s、下半分: 80 frames/s）
- ③ 点滅光源検出モード（640 × 240画素の奇数行: 80 frames/s、偶数行: 80 frames/s）
- ④ 撮像／通信（1箇所）並列モード（640 × 479画素: 40 frames/s、32 × 1画素: 100 kHz）
- ⑤ 撮像／通信（3箇所）並列モード（640 × 477画素: 40 frames/s、136 × 1画素 × 3領域: 20 kHz）
- ⑥ 通信（2箇所）並列モード（32 × 1画素: 100 kHz、32 × 1画素: 100 kHz）

[図4-7] ブロック図（2ポート並列出力型）



KMPDC0469JA

## 5. 測距イメージセンサ

測距イメージセンサは、TOF（Time-of-Flight）方式で対象物までの距離を測定するイメージセンサです。パルス変調した光源と組み合わせて使用し、発光／受光タイミングの位相差情報を出力します。その信号を外付けの信号処理回路またはPCで演算することによって、距離データが得られます。

### 5-1 特長

- ・高速電荷転送
- ・非破壊読み出しによる広いダイナミックレンジ・低ノイズ（S11961/S11963-01CR）
- ・列ゲインアンプ内蔵（S11963-01CR）  
ゲイン: 1倍, 2倍, 4倍
- ・外乱光のもとでも誤動作の少ない検出（電荷排出機能）
- ・リアルタイム距離計測用

### 5-2 構成

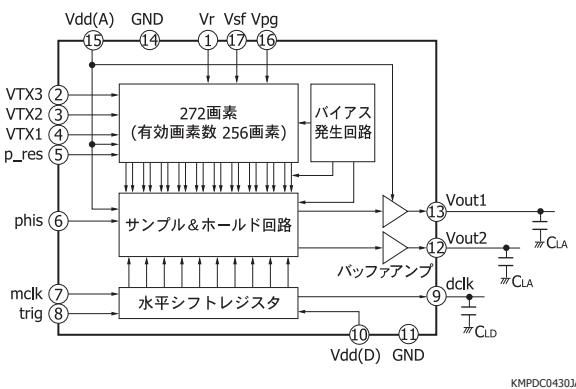
測距イメージセンサは、受光部・シフトレジスタ・出力バッファアンプ・バイアス発生回路・タイミング発生回路などから構成されています。図5-1にブロック図を示します。測距イメージセンサは、一般的なCMOSイメージセンサとは以下の点が異なります。

- ・高速電荷転送が可能な画素構造
- ・2つの出力端子から距離情報に相当する2つの位相信号を出力

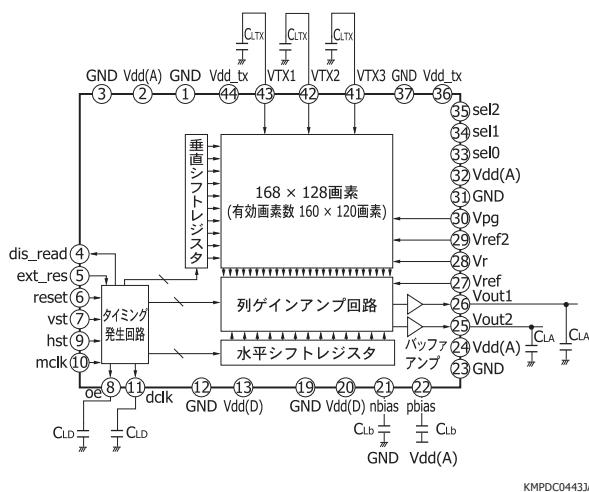
受光部からの出力信号は、一般的なCMOSイメージセンサと同様に、サンプル&ホールド回路または列ゲインアンプ回路で必要な信号処理が行われ、シフトレジスタで順次走査されて電圧出力として読み出されます。

## [図5-1] ブロック図

(a) S11961-01CR



(b) S11963-01CR



## 5-3 動作原理

測距イメージセンサの受光部のタイミングチャートを図5-2に示します。蓄積電荷  $Q_1$  および  $Q_2$  をそれぞれの積分容量  $C_{fd1}$ 、 $C_{fd2}$ において電荷-電圧変換した出力電圧  $V_1$ 、 $V_2$  は式(1)(2)で表されます。

$$V_1 = Q_1/C_{fd1} = N \times I_{ph} \times \{(T_0 - T_d)/C_{fd1}\} \quad \dots \dots \dots (1)$$

$$V_2 = Q_2/C_{fd2} = N \times I_{ph} \times (T_d/C_{fd2}) \quad \dots \dots \dots (2)$$

$C_{fd1}$ 、 $C_{fd2}$ : 各出力の積分容量  
 $N$ : 電荷転送クロック回数  
 $I_{ph}$ : 光電流  
 $T_0$ : パルス幅  
 $T_d$ : 遅延時間

式(1)(2)において  $C_{fd1}=C_{fd2}$  の場合の遅延時間  $T_d$  は、

式(3)で表されます。

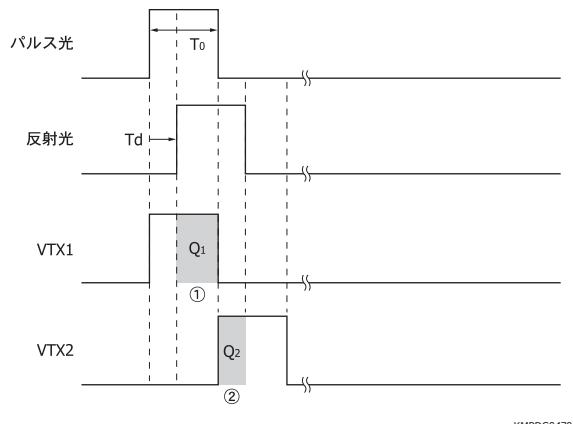
$$T_d = \{V_2/(V_1 + V_2)\} \times T_0 \quad \dots \dots \dots (3)$$

距離に応じて出力された値 ( $V_1$ 、 $V_2$ ) を用いて、距離 ( $L$ ) を式(4)で表すことができます。

$$L = 1/2 \times c \times T_d = 1/2 \times c \times \{V_2/(V_1 + V_2)\} \times T_0 \quad \dots \dots \dots (4)$$

c: 光速 ( $3 \times 10^8$  m/s)

## [図5-2] 受光部のタイミングチャート



測距イメージセンサの受光部構造および表面ポテンシャルを図5-3に示します。一般的なCMOSイメージセンサは単一電源駆動が可能ですが、受光部から蓄積部へ電荷を転送するのにμsオーダーの時間が必要です。一方CCDイメージセンサは、高速電荷転送が可能(nsオーダー)ですが、高電圧、複数の印加電圧が必要です。

距離情報を取得するために必要な高速電荷転送(数十ns～)を実現するために、当社はCMOSプロセスにおいて、CCDのような高速電荷転送が可能な画素構造を開発しました。これにより、測距イメージセンサは距離測定に必要とされる高速の電荷転送が可能となりました。

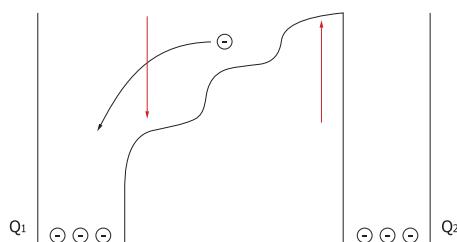
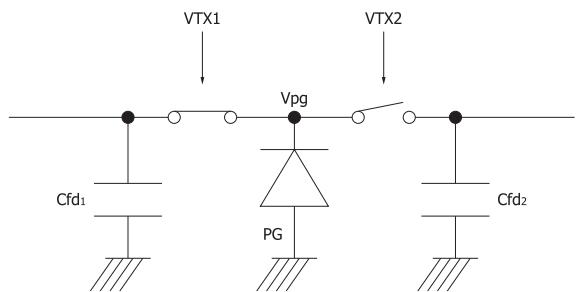
1回のパルス発光で発生する電子数は数e-程度です。このため、図5-3の動作を数千回～数万回繰り返した後に、蓄積された電荷の読み出しを行います。なお繰り返す回数は、入射光量や、必要とされる距離精度などによって変わります。

[表5-1] 浜松ホトニクスの測距イメージセンサ

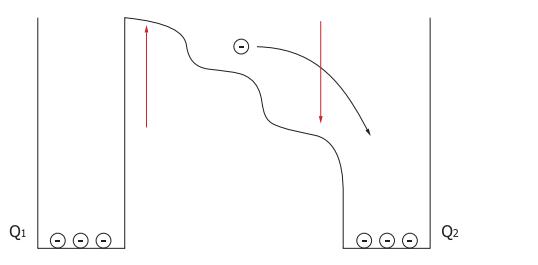
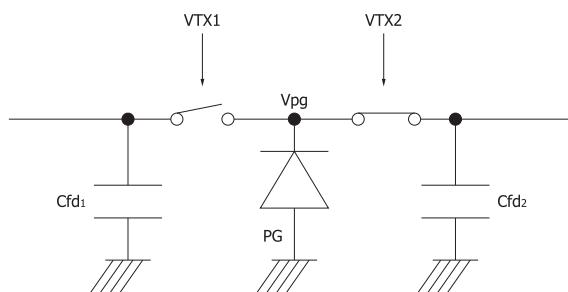
型名	タイプ	画素数	画素サイズ [μm (H) × μm (V)]	パッケージ	外形寸法 (mm)
S11961-01CR	リニアイメージセンサ	256	20 × 50	表面実装型 PWB	10.6 × 5.8 × 1.85
S11962-01CR	エリアイメージセンサ	64 × 64	40 × 40		8.18 × 9.26 × 1.85
S11963-01CR		160 × 120	30 × 30		11.85 × 9.5 × 1.85

[図5-3] 受光部構造、表面ポテンシャル

(a) VTX1: オン, VTX2: オフ (図5-2 ①の場合)



(b) VTX1: オフ, VTX2: オン (図5-2 ②の場合)



[表5-2] 測定距離範囲とVTX1、VTX2、発光パルス幅

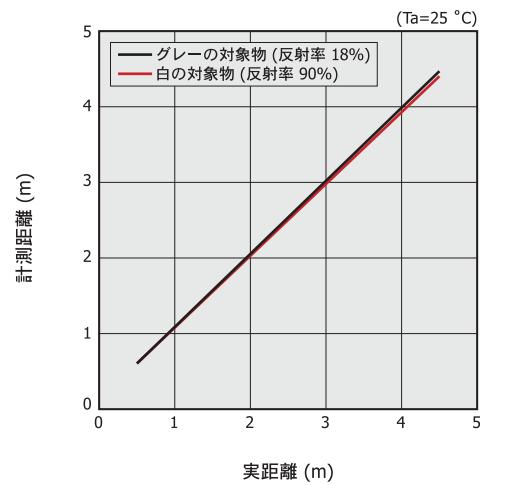
測定距離範囲 max. (m)	VTX1, VTX2 発光パルス幅 (ns)
4.5	30
6	40
9	60

注) 光は、1 nsに約30 cmを進みます。

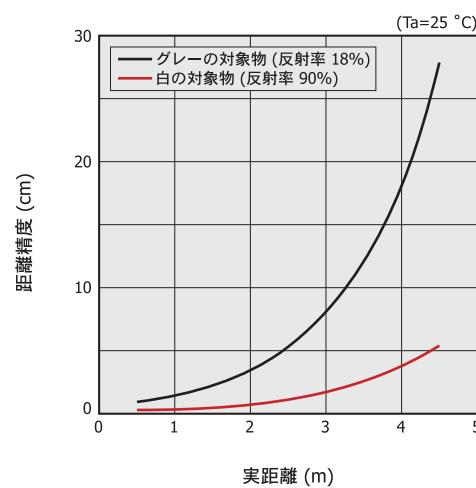
## 5 - 4 特性

S11961-01CRと光源を用いて、以下の条件にて距離を測定した例を図5-4・図5-5に示します。

- 蓄積時間=30 ms (実効的な蓄積時間=180  $\mu$ s)
- 電荷転送クロック幅 (VTX1, VTX2)=30 ns
- 受光レンズ F=1.2, 受光画角=37.5° × 27.7°
- 光源出力=10 W, デューティ比=0.3%, 発光パルス幅=30 ns,  $\lambda$ =870 nm
- 投光角度=10° × 10°
- 外乱光: 室内光レベル

[図5-4] 計測距離-実距離  
(S11961-01CR, 受光部中央の1画素, 代表例)

KMPDB0389JA

[図5-5] 距離精度-実距離  
(S11961-01CR, 受光部中央の1画素, 代表例)

KMPDB0390JA

## 5 - 5 使い方

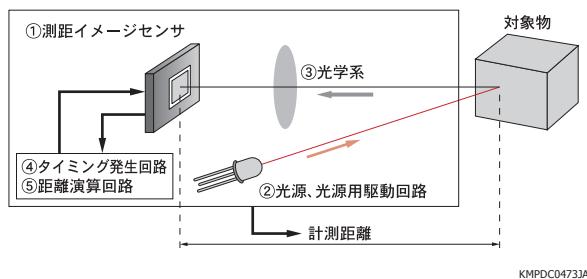
測距イメージセンサを動作させるためには、電源電圧・タイミング信号・バイアス電圧を入力する必要があります。S11963-01CRの場合、電源電圧としてはVdd=5 V, Vdd\_tx=3 Vの2種類が必要です。また、タイミング信号 (ext\_res,

reset, vst, hst, mclk, VTX1, VTX2, VTX3)を外部回路で生成して入力します(データシート参照)。ただし、VTX1、VTX2、VTX3は高速クロックパルス信号のため、高速応答に対応したバッファICを測距イメージセンサの近くに配置する必要があります。バイアス電圧(Vr, Vpg, Vref, Vref2)は、データシートに記載された範囲の値を入力してください。

## □ 構成例

測距イメージセンサを使用した距離計測システムの構成例を図5-6に示します。測距イメージセンサ、光源および光源用駆動回路、投／受光の光学系、タイミング発生回路、距離演算回路から構成されています。距離精度は、光源の発光量や投／受光の光学系に大きく依存します。

[図5-6] 距離計測システムの構成例



## □ 光源の選択

測距イメージセンサを使用して距離計測を行う場合、測距イメージセンサの電荷転送クロックのパルス幅に合わせた光源(LEDまたはパルスレーザダイオード)を選択する必要があります。たとえば、4.5 mまでの距離計測を行う場合には、電荷転送クロックのパルス幅、および発光パルス幅を30 nsに設定する必要があるため、光源には上昇／下降時間10 ns程度以下の応答性が必要です。測距リニアイメージセンサ S11961-01CRを使用する場合はライン状に、測距エリアイメージセンサ S11962-01CR、S11963-01CRを使用する場合はエリア状に光源を照射するため、大きな出力パワーが必要で、そのために光源を複数個配列する場合もあります。光源を複数個配列する場合、複数光源を高速・高出力でドライブするための駆動回路も必要です。

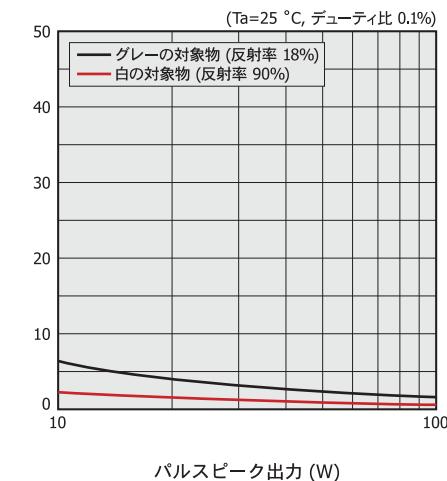
光源のパルスピーク出力と距離精度の関係についての試算例を図5-7に示します。

### ◎ 条件

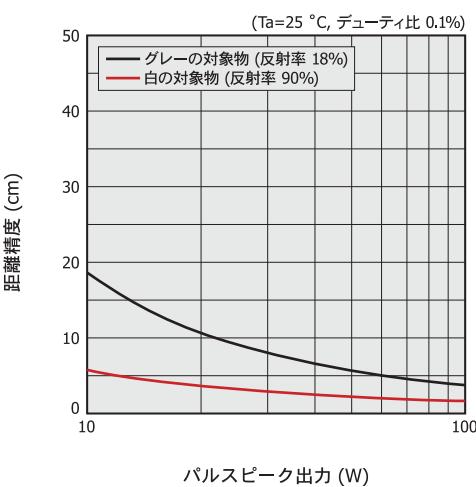
- 蓄積時間=16 ms(実効的な蓄積時間=32 μs)
- 電荷転送クロック幅(VTX1, VTX2)=30 ns
- 受光レンズ F=1.2, 焦点距離 f=2.8 mm
- 発光パルス幅=30 ns, λ=870 nm
- 投光角度=20° × 20°
- 外乱光: 室内光レベル

[図5-7] 距離精度一パルスピーク出力(試算例)

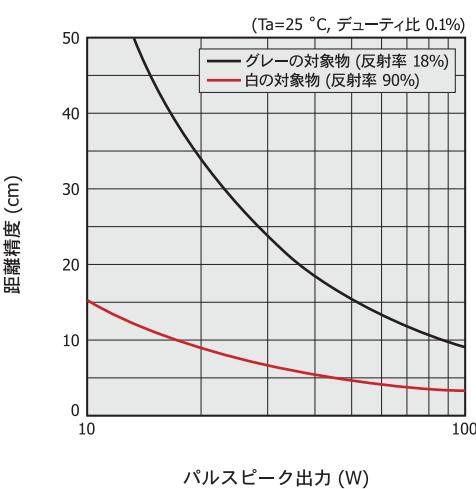
### (a) 計測距離: 1 m



### (b) 計測距離: 2 m



### (c) 計測距離: 4 m



## 6. アンプ付 フォトダイオードアレイ

アンプ付フォトダイオードアレイは、等倍光学系を用いた長尺検出システム用に適したCMOSリニアイメージセンサです。SiフォトダイオードアレイとCMOS信号処理ICから構成されています。CMOS信号処理ICには、タイミング発生回路、シフトレジスタ、ホールド回路、チャージアンプアレイが内蔵されているため、外付け回路の構成を簡略化できます。アンプ付フォトダイオードアレイを複数配列することにより、長尺イメージセンサを構成することができます。なお、X線検出用として受光部上に蛍光板を付けたタイプも用意しています。

### 6-1 特長

- 複数配列により長尺センサを構成することが可能
- 5 V電圧駆動
- チャージアンプアレイによる同時蓄積方式
- シフトレジスタによる時系列信号読み出し  
(データレート: 1 MHz max.)
- フォトダイオードをゼロバイアス駆動するため低暗電流
- クランプ回路内蔵により低ノイズ、広ダイナミックレンジ
- タイミング発生回路を内蔵し、2種類の入力パルス(リセット、クロック)で動作
- X線検出用として受光部上に蛍光板を付けたタイプを用意
- さまざまな仕様のフォトダイオードを使用できる  
(特注品)

### 6-2 構造

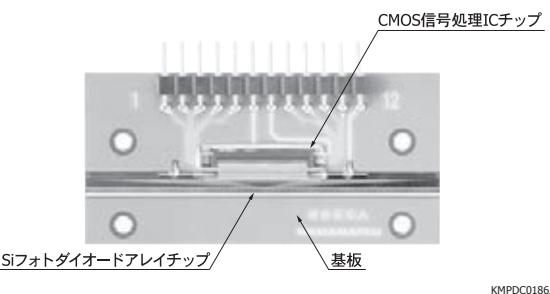
アンプ付フォトダイオードアレイは、図6-1に示すように受光部のSiフォトダイオードアレイチップとCMOS信号処理ICチップの2つのチップから構成されています。

[表6-1] 浜松ホトニクスのアンプ付フォトダイオードアレイ

型名	画素高さ (mm)	画素ピッチ (mm)	画素数	ラインレート (lines/s)
S11865-64	0.8	0.8	64	14678
S11865-128	0.6	0.4	128	7568
S11866-64-02	1.6	1.6	64	14678
S11866-128-02	0.8	0.8	128	7568

注) 受光部上に蛍光板を付けたX線検出用のタイプも用意しています。

[図6-1] 構成図 (S11865シリーズ)



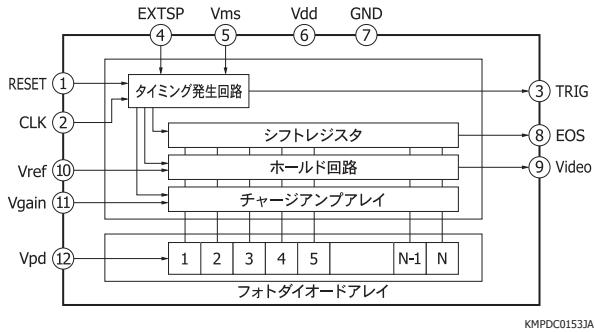
信号処理は64画素または128画素ごとにCMOS信号処理ICにて行うため、フォトダイオードアレイの1画素ずつに外部信号処理回路を接続する場合に比べると、システム全体の構成を非常に簡単にすることができます。

X線検出用として受光部上に蛍光板を付けたタイプは、センサ上にX線を照射すると、X線は蛍光板によって可視光に変換され、受光部はこの可視光を検出します。このタイプは、検出長が長いX線非破壊検査用ラインセンサとして用いられます。

### 6-3 動作原理

CMOS信号処理ICチップは、タイミング発生回路、シフトレジスタ、ホールド回路、チャージアンプアレイで構成されています[図6-2]。フォトダイオードの各画素とCMOS信号処理ICチップ内のチャージアンプは、ワイヤボンディングで接続されています。フォトダイオードで生じた光電流( $I_L$ )と蓄積時間( $T_s$ )の積で表される光生成電荷( $Q_{out}$ )は、チャージアンプのフィードバック容量( $C_f$ )によって出力電圧( $V_{out} = Q_{out}/C_f$ )に変換されます。チャージアンプがリセットされる前にホールド回路に移された出力信号は、シフトレジスタによって時系列電圧信号として読み出されます。S11865/S11866シリーズでは、全画素において同時に蓄積方式で信号を読み出します。また、蓄積時間を可変するシャッタ機能も備えています。ビデオデータレートは1 MHz max.です。

[図6-2] ブロック図 (S11865/S11866シリーズ)



システムを構成することができます。複数のセンサを並べて配置した場合、各センサの出力信号を複数の外部回路で並列に読み出すことができ、1つの回路で直列に読み出すこともできます。直列に読み出す場合には、前段のエンドオブスキャナ（走査終了）信号を次段のスタート信号として使用するように外部電圧を設定します。

アンプ付フォトダイオードアレイによって検出長の長いイメージセンサを形成できる上に、検出システムを小型化することができます。また、CMOS信号処理ICに当社の標準チップを使えば、Siフォトダイオードアレイチップまたは基板を任意の形状に変えた特注イメージセンサを簡単に作ることができます。

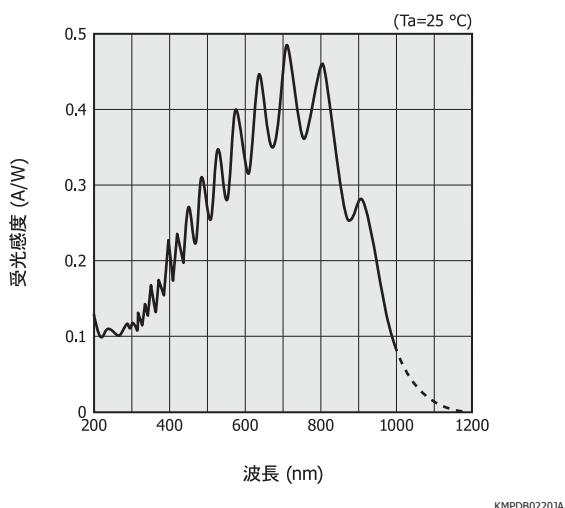
[図6-5] アンプ付フォトダイオードアレイを複数並べた長尺イメージセンサ



## 6-4 特性

図6-3はS11865/S11866シリーズの分光感度特性を示しています。

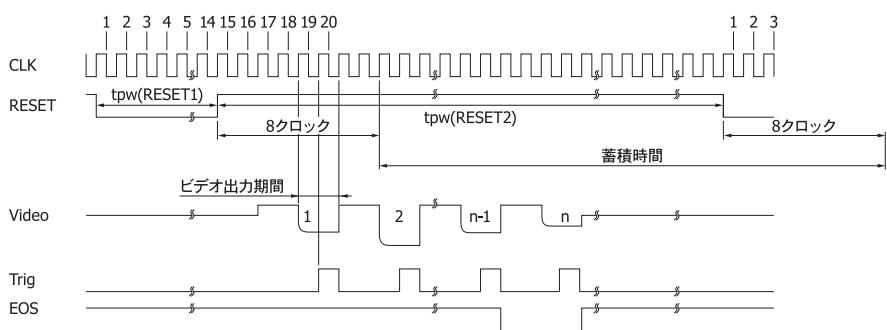
[図6-3] 分光感度特性 (S11865/S11866シリーズ, 代表例)



## 6-5 使い方

S11865/S11866シリーズは、有効エリア長と基板長が同じ長さで設計されているため、複数を並べることにより、一般のイメージセンサでは作成が難しい長尺の1次元検出シ

[図6-4] タイミングチャート(S11865/S11866シリーズ)



KMPDC0294JB

## 7. InGaAs リニアイメージセンサ

InGaAsリニアイメージセンサは近赤外線検出用のリニアイメージセンサです。InGaAsフォトダイオードアレイをゼロバイアスで駆動することにより、暗電流の影響を極力抑え、近赤外域で広いダイナミックレンジを実現しています。

### 7-1 特長

- 広いダイナミックレンジ
- ゼロバイアス駆動のため低暗電流
- 広い感度波長範囲
- チャージアンプ方式のため高ゲイン
- CDS回路によって低ノイズを実現
- 飽和制御回路を内蔵
- タイミング発生回路内蔵のため簡単動作
- 低クロストーク
- ゲインの選択が可能
- ハイブリッドタイプ: 異なる感度波長範囲の裏面入射型チップを内蔵

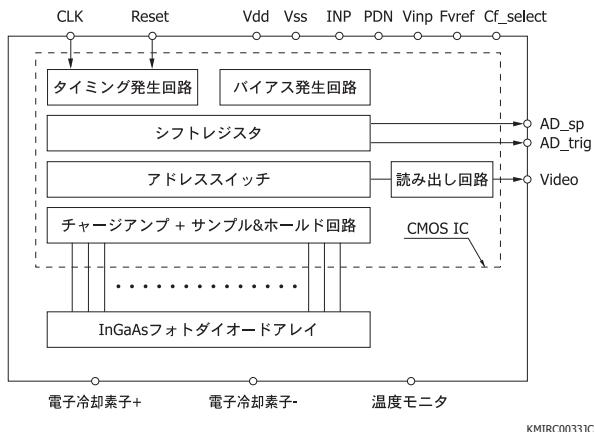
### 7-2 構造

InGaAsリニアイメージセンサは、InGaAsフォトダイオードアレイと、チャージアンプアレイ・サンプル&ホールド回路・シフトレジスタ・読み出し回路・タイミング発生回路をもったCMOS IC (ROIC)から構成されています。InGaAsフォトダイオードアレイとCMOS ICはワイヤボンディングまたはバンプによって接続されています。パッケージには、常温動作用セラミックパッケージや電子冷却素子が内蔵されたメタルパッケージがあり、用途に応じて選択できます。電子冷却型InGaAsリニアイメージセンサのブロック図を図7-1に示します。アナログ入力の+5 V (Vdd)、GND (Vss)、チャージアンプリセット電圧 (INP)、画素電圧 (PDN)、読み出し回路リセット電圧 (Vinp, Vref, Fvref)、デジタル入力のマスタークロックパルス (CLK)と蓄積時間制御パルス (Reset)を入力すれば、アナログビデオ出力 (Video)とサンプル&ホールド用デジタル出力 (AD\_trig, AD\_sp)が得られます。

[表7-1] 浜松ホトニクスのInGaAsリニアイメージセンサ

入射型	タイプ	感度波長範囲 (μm)	画素数	画素サイズ [μm (H) × μm (V)]	パッケージ
表面入射型	標準タイプ	0.9~1.7	128	50 × 250	セラミック
			256	50 × 250, 50 × 500	セラミック、 メタル
			512	25 × 250, 25 × 500	
	高速タイプ	0.9~1.7	256	50 × 50	セラミック
			512	25 × 25	
		1024	25 × 25, 25 × 100		
	長波長タイプ	0.9~1.85	256	50 × 250	メタル
			512	25 × 250	
		0.9~2.05	256	50 × 250	
		0.9~2.15	256	50 × 250	
			512	25 × 250	
		0.9~2.25	256	50 × 250	
裏面入射型	標準タイプ	0.95~1.7	256	50 × 50, 50 × 500	セラミック
			512	25 × 25, 25 × 500	
	ハイブリッドタイプ	0.95~2.15	512 (256 + 256)	25 × 250	メタル

[図7-1] ブロック図(電子冷却型)

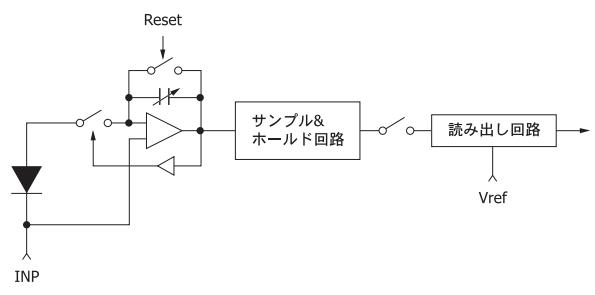


KMIRC0033JC

### 7-3 動作原理

InGaAsリニアイメージセンサのCMOS ICには、「チャージアンプとサンプル&ホールド回路」のアレイが形成され、InGaAsフォトダイオードアレイの各画素と1対1で接続されています。図7-2に1画素分の等価回路を示します。

[図7-2] 等価回路(1画素分)



KMIRC0034JA

InGaAsリニアイメージセンサのフォトダイオードに光が入射すると電荷が発生し、チャージアンプのフィードバック容量に流れ込みます。差動入力型チャージアンプを採用しており、フォトダイオードをほぼゼロバイアスで駆動することができるため暗電流を抑えることができます。しかし実際にはアンプにオフセット電圧が存在し、各画素の印加電圧には $\pm$ 数mV程度のバラツキがあるため、ビデオ出力がリセットレベルに対してプラス側だけではなく、マイナス側に出力する画素も存在します。このため光を入射しない場合、蓄積時間を延ばすとプラス・マイナスの両側に出力が伸びていきます。ただし、この暗電流による出力は固定パターンであるため、光入射がある場合の出力信号から暗電流による出力を減算することによって、光入射により発生した出力信号のみを取り出すことができます。なお、InGaAsフォトダイオードは化合物半導体のため格子欠陥が存在し、暗電流の絶対値およびそのバラツキはSiフォトダイオードと比較すると大きな値となります。その結果InGaAsフォトダイオードでは、最大蓄積時間(暗電流によって飽和するまでの蓄積時間)が画素間で異なります。暗電流の大きな画素が飽和し、その後も蓄積していく

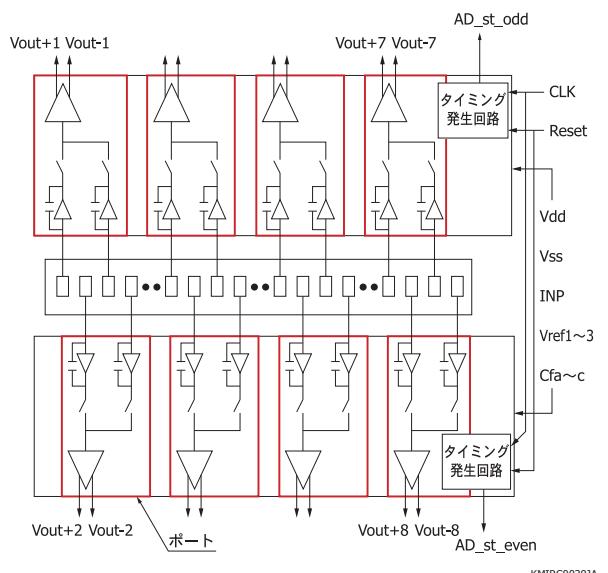
とチャージアンプのフィードバック容量では蓄積しきれない電荷があふれて隣の画素に流れ込み、信号出力の純度を下げてしまいます(ブルーミング)。この対策として、チャージアンプのフィードバック容量が飽和したことを検知し、蓄積を停止する回路を各画素に設けることにより、ブルーミングの回避をしています。

チャージアンプは、連続した信号を取り出すために積分容量をリセットする必要があります。その際、大きくなりセットノイズが発生するという欠点があります。このリセットノイズを除去しないと、高精度の測定を行うことができません。InGaAsリニアイメージセンサのCDS回路では、リセット直後に信号処理回路内で蓄積開始出力をホールドし、次に蓄積終了出力をホールドし、その差を取ることによりリセット時のスイッチングノイズを除去しています。

なお、標準タイプはダイナミックレンジを優先した回路構成で、高速タイプは高速読み出しを優先した回路構成となっています。

また、マルチポートタイプは、さらに高速化を実現するために、画素をポートに分割して並列に読み出すマルチポート読み出し方式を採用しています。

[図7-3] マルチポートの例(8ポート)



KMIRC0039JA

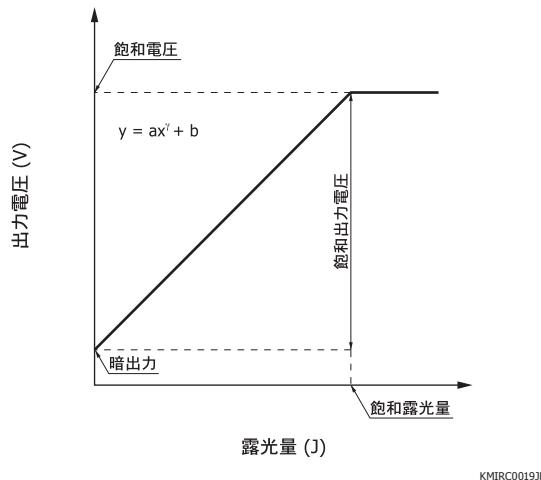
### 7-4 特性

#### □ 入出力特性

イメージセンサの入射光量と信号出力の関係を示した特性を入出力特性といいます。InGaAsリニアイメージセンサはチャージアンプ方式で動作するため、露光量(単位: J)は、光量(単位: W)と蓄積時間(単位: s)の積で表されます。

InGaAsリニアイメージセンサの出力は、電圧で表されます。図7-4に入出力特性の概念図を示します。斜線部分は式(1)で表されます。

[図7-4] 入出力特性の概念図(対数グラフ)



$$y = ax^r + b \quad \dots \dots \dots (1)$$

y: 出力電圧  
a: 感度(露光量に対する出力比)  
x: 露光量  
r: 傾き係数  
b: 暗出力(露光量=0のときの出力)

露光量を増やした場合、出力電圧の上限はチャージアンプの出力電圧範囲で決まるため、入出力特性は屈曲点をもちらします。この屈曲点における露光量を飽和露光量、出力電圧を飽和出力電圧、チャージアンプに蓄えられた電荷量を飽和電荷量と呼びます。

当社のデータシートでは飽和出力電圧( $V_{sat}$ )は、光入射による出力の飽和電圧から暗出力を引いた差と定義しています。光を入射しない状態(暗状態)では、蓄積時間を延ばしていくとプラス・マイナスの両側に出力は伸びていきます。マイナス側に振れる電圧は、約0.5 Vで飽和します。

飽和電荷量は、飽和出力電圧から  $Q = C V$  の式により算出されます。積分容量( $C_f$ )が10 pF、飽和出力電圧が3.2 Vの場合、飽和電荷量は32 pCとなります。

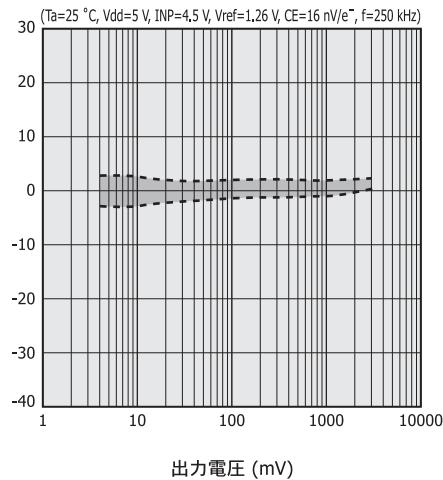
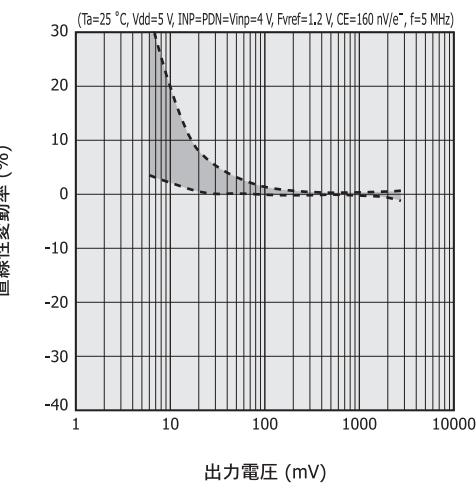
## □ 直線性変動率

前項における傾き係数( $r$ )は、入出力特性を対数グラフで示したときの傾きに相当します。 $r$ の値は1ですが、実際の入出力特性は1よりわずかにずれています。このズレを直線性変動率(リニアリティエラー)と呼び、パーセントで表示します。

図7-5にランダムサンプリングの直線性変動率を示します。G9204-512Sの直線性変動率は飽和の95%以下の露光量に対して±3%以下と小さい値になっています。G12230-512WBは、高ゲイン( $CE=160 \text{ nV/e}^-$ )における直線性変動率が小さくなるように改善されたタイプです。

[図7-5] 直線性変動率

(a) G9204-512S

(b) G12230-512WB ( $\lambda_c=1.7 \mu\text{m}$ のチップ)

## □ 分光感度特性

PN接合で形成された受光部に入射した光のエネルギーが、InGaAsのバンドギャップエネルギーより大きいと、価電子帯の電子が伝導帯に励起され、電子-正孔対が生成されます。この生成電荷は、拡散によってフォトダイオードの空乏層に到達し、電界で加速されPN接合を通過し、信号として読み出されます。バンドギャップエネルギーよりも小さいエネルギーの光は検出することができません。カットオフ波長( $\lambda_c$ )は式(2)で表されます。

$$\lambda_c = \frac{1.24}{E_g} [\mu\text{m}] \quad \dots \dots \dots (2)$$

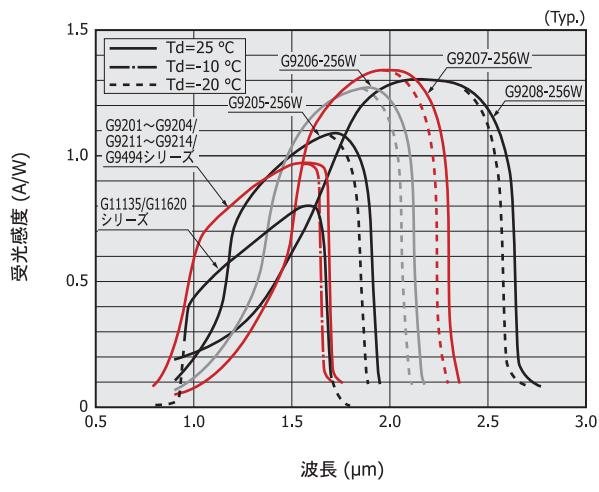
Eg: バンドギャップエネルギー [eV]

In<sub>x</sub>Ga<sub>1-x</sub>As ( $x=0.53$ )のバンドギャップエネルギーは常温で0.73 eVのため、カットオフ波長は1.7 μmです。また、長波長タイプのIn<sub>x</sub>Ga<sub>1-x</sub>As ( $x=0.82$ )のバンドギャップエネルギーは常温で0.48 eVのため、カットオフ波長は2.6 μmになります。

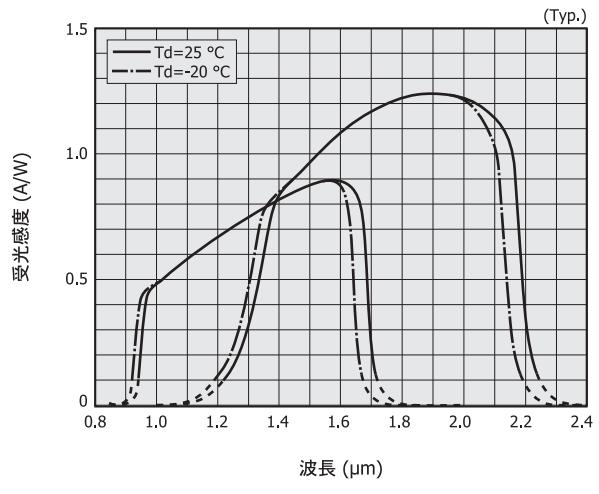
InGaAsの光吸収係数は、波長によって異なります。長波長ほど光吸収係数が小さくなり、カットオフ波長付近で急激に減少します。長波長の光ほどInGaAs基板の深部まで到達し、キャリアの生成位置が深くなります。キャリアは特定の寿命をもっており、生成されてから特定の距離（拡散長）しか拡散できないため、同じ入射光量が入っても空乏層に到達し信号として出力される確率は、波長によって異なります。また、フォトダイオード上の絶縁膜などの表面保護膜による入射光の干渉・反射・吸収も波長によって異なり、感度に影響します。

図7-6・図7-7に分光感度特性の例を示します。温度が変わると、分光感度特性も変化します。これは、バンドギャップエネルギーが温度依存性をもっているためです。温度が低下すると、InGaAsのバンドギャップエネルギーが大きくなるため、最大感度波長およびカットオフ波長が短波長側に移動します。

[図7-6] 分光感度特性



[図7-7] 分光感度特性 (G12230-512WB)



## □ 感度不均一性

InGaAsリニアイメージセンサには多数のInGaAsフォトダイオードが配列されていますが、それぞれのフォトダイオードの感度にはバラツキがあります。これは、InGaAs基板内の結晶欠陥や製造工程における加工や拡散のバラツキに加えて、CMOSチャージアンプアレイのバラツキなどに起因しています。当社のInGaAsリニアイメージセンサでは、フォトダイオードの有効受光面に均一な光を入射したときの全画素出力のバラツキを感度不均一性 (PRNU: Photoresponse Nonuniformity)として式(3)のように定義しています。

$$\text{PRNU} = (\Delta X / X) \times 100 [\%] \cdots \cdots \cdots (3)$$

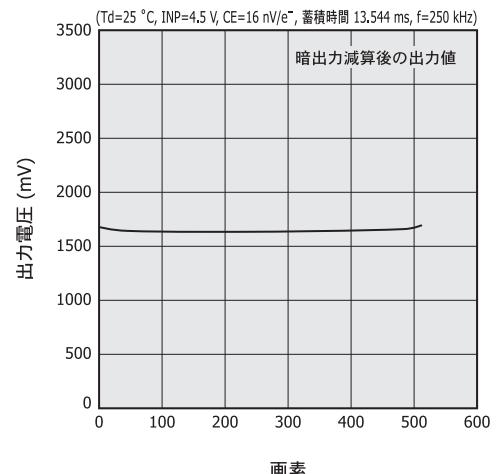
X : 全画素の出力の平均値  
 $\Delta X$ : 最大または最小出力画素の出力とXとの差の絶対値

感度不均一性の出荷検査は、飽和出力電圧の約50%、使用光源はハロゲンランプで行われています。InGaAsリニアイメージセンサは、検出部に化合物半導体結晶を用いているため、フォトダイオードアレイ中に結晶欠陥などが存在し、異常出力信号を示す画素（不良画素）があります。感度不均一性の仕様は、±5%～±20%の範囲です。

受光窓上の傷や汚れによって感度均一性が悪化することがあるため、素子の取り扱いには注意が必要です。図7-8に感度不均一性の測定例を示します。いずれもランダムサンプリングのデータです。

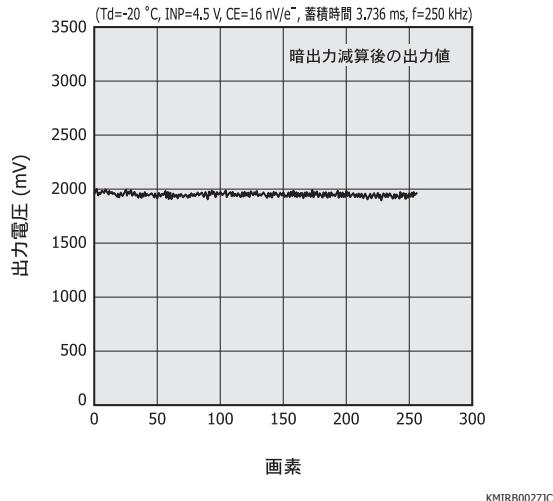
[図7-8] 感度不均一性（代表例）

(a) G9204-512S



KMIRB0026JC

## (b) G9207-256W

□ 暗出力

暗出力は、光が入射していない状態における出力で、フォトダイオードの暗電流（拡散電流・再結合電流・表面リーキ電流の合計）がチャージアンプを充電し、電圧変換して出力されます。出力の上限は飽和出力電圧で制限されるため、暗出力が大きいと出力信号のダイナミックレンジが狭くなります。暗出力と光出力の和が出力信号となるため、画素ごとに暗出力を減算する信号処理を行うことにより、出力信号の純度を高めることができます。

暗出力は式(4)で表されます。蓄積時間は、暗出力の大きさを考慮して決める必要があります。

$$V_d = I_d \times (T_s/C_f) + V_{off} \quad \dots \dots \dots (4)$$

Vd : 暗出力 [V]  
Id : 暗電流 [pA]  
Ts : 蓄積時間 [s]  
Cf : 積分容量 [pF]  
Voff: ROICのオフセット電圧 [V]

ここで、暗出力 (Vd)を飽和出力電圧 (Vsat)に置き換え、蓄積時間 (Ts)について式を書き直すと、最大蓄積時間 (Tsmax)は式(5)で表されます。

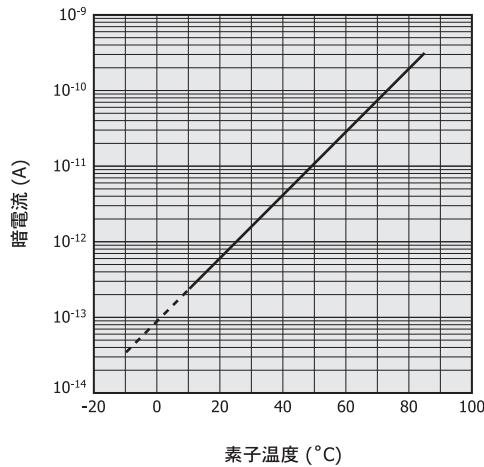
$$T_{smax} = C_f \times V_{sat}/I_d \quad \dots \dots \dots (5)$$

温度が低いほどバンドギャップが広がり、伝導帯から価電子帯に励起するキャリアの数が減るため、暗電流は温度に対し指数関数的に減少します。当社のInGaAsリニアイメージセンサの場合、暗電流の温度係数  $\beta$ は1.06～1.1であり、ある温度  $T_1$  (単位: °C)での暗電流を  $I_{DT1}$  (単位: A) とすると、任意の温度  $T$ における暗電流  $I_{DT}$ は式(6)で求められます。

$$I_{DT} = I_{DT1} \times \beta^{(T - T_1)} [A] \quad \dots \dots \dots (6)$$

図7-9にG9204-512Sの暗電流の温度特性（ランダムサンプリング）を示します。

## [図7-9] 暗電流-素子温度 (G9204-512S, 代表例)

□ ノイズ

InGaAsリニアイメージセンサのノイズは、固定パターンノイズとランダムノイズに大別されます。

固定パターンノイズには、フォトダイオードの暗電流などがあります。暗電流はDC成分の電流性ノイズです。固定パターンノイズは読み出し条件が変わっても一定で、外部信号処理によってキャンセルすることができます。

ランダムノイズは、センサ内部で信号が出力される過程に起こる「電圧・電流・電荷の揺らぎ」によって生じます。固定パターンノイズを外部信号処理でキャンセルした場合、ランダムノイズがInGaAsリニアイメージセンサの微弱光に対する検出限界、つまりダイナミックレンジの下限を決定します。

ランダムノイズには次の4種類の成分があります。

- ① 暗電流によるショットノイズ (Nd)
- ② 光入射時の信号電流によるショットノイズ (Ns)
- ③ チャージアンプをリセットする際のリセットノイズ (Nr)
- ④ CMOSチャージアンプの読み出しノイズ (Nr)

通常、③のチャージアンプのリセットノイズが支配的です。リセットノイズはCDS回路で大幅に低減でき、ノイズ量は①の暗電流によるショットノイズと④のCMOSチャージアンプの読み出しノイズが大きな成分となります。暗電流によるショットノイズは、暗電流による出力電荷の不規則な発生によって生じます。このノイズは暗電流による出力電荷量とともに増加するため、蓄積時間・温度などの動作条件によって値が異なります。

②のショットノイズは、入射フォトンが不規則に到達することによる揺らぎによって生じます。

トータルノイズ (N)は、式(7)で表されます。

$$N = \sqrt{Nd^2 + Ns^2 + Nr^2} \quad \dots \dots \dots (7)$$

暗電流によるショットノイズ (Nd)や光入射時の信号電流によるショットノイズ (Ns)は、イメージセンサへの入力電

荷量に換算した等価入力雑音電荷量で示すと、発生した電荷量の平方根で表すことができます。

$$Nd = \sqrt{\frac{2Id}{q}} \times Ts [e^- rms] \quad \dots\dots\dots (8)$$

$$Ns = \sqrt{\frac{2Is}{q}} \times Ts [e^- rms] \quad \dots\dots\dots (9)$$

Is: 光入射による信号電流  
q: 1電子当たりの電荷量

当社では、InGaAsリニアイメージセンサのノイズ量を各画素の出力電圧の揺らぎで示しており、単位は実効雑音電圧 (V rms)で表しています。したがって式(8)(9)を電圧換算すると、それぞれ次の式になります。

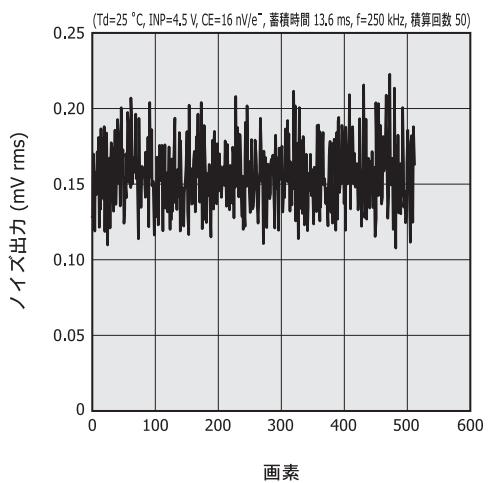
$$Nd = \sqrt{2q Id} \times \frac{Ts}{Cf} [V rms] \quad \dots\dots\dots (10)$$

$$Ns = \sqrt{2q Is} \times \frac{Ts}{Cf} [V rms] \quad \dots\dots\dots (11)$$

CMOSチャージアンプの読み出しノイズ (Nr)は、25 °C、蓄積時間 1 ms、データレート 250 kHz、積算回数 50回で行い標準偏差を算出すると、G9201シリーズの場合、Cf=10 pFで180 μV rms、Cf=0.5 pFで400 μV rmsとなります。データシートに記載されているノイズ量の測定方法は、G9201/G9211シリーズの場合、25 °C、蓄積時間 10~20 ms、データレート 250 kHz、積算回数 50回で標準偏差を算出しています。また、G9205~G9208シリーズの場合、-20 °C、蓄積時間 1 ms以下、データレート 250 kHz、積算回数 50回で行っています。図7-10にG9204-512S・G9207-256Wの遮光時のノイズ出力のバラツキを示します。いずれもランダムサンプリングによるデータです。

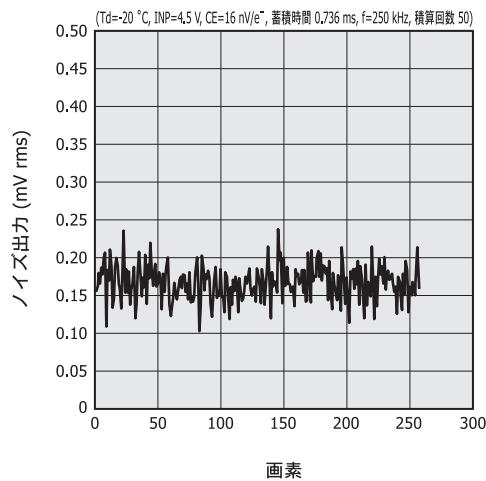
[図7-10] ノイズ出力のバラツキ

#### (a) G9204-512S



KMIRB0029JB

#### (b) G9207-256W



KMIRB0030JB

## 7-5 使い方

InGaAsリニアイメージセンサの駆動方法、動作条件の設定、取り扱いの注意について説明します。

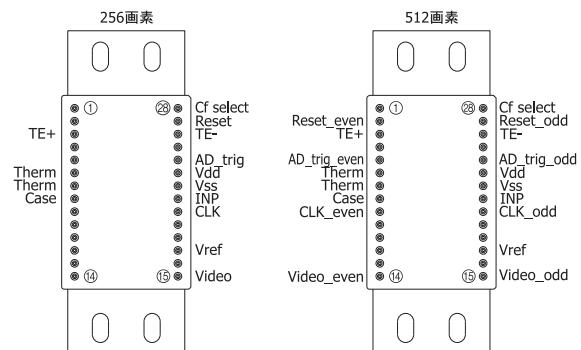
### ■ セットアップ

InGaAsリニアイメージセンサには、冷却用の電子冷却素子およびサーミスタを内蔵したタイプと内蔵しないタイプがありますが、冷却の有無を除けば駆動方法は同じです。

#### (1) 端子の説明

図7-11・図7-12と表7-2を参照して接続を行ってください。

[図7-11] ピン接続 (G9201~G9204シリーズ, 上面図)

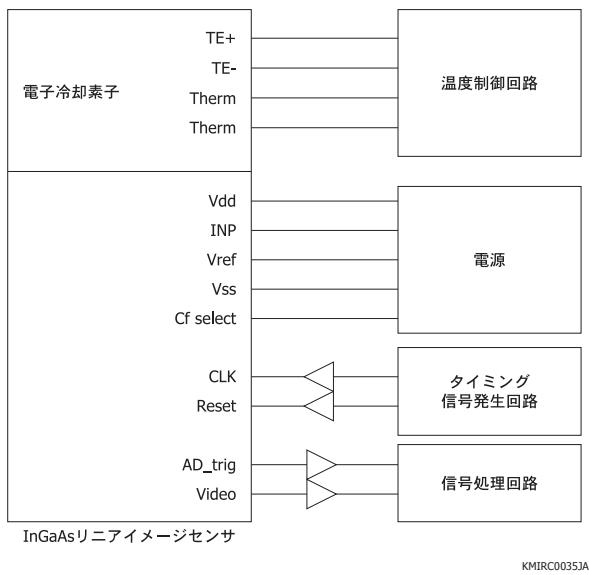


KMIRC0013JA

[表7-2] 端子の機能および推奨接続 (G9201～G9204シリーズ)

端子名	入出力	機能および推奨接続
CLK	入力 (CMOSロジック)	CMOSシフトレジスタを動作させるためのパルス
Reset	入力 (CMOSロジック)	CMOSチップ上のチャージアンプのフィードバック容量を初期化するためのリセットパルス。パルス幅によって積分時間が決まります。
Vdd	入力	CMOSチップ上の信号処理回路を動作させるための供給電圧
Vss	—	CMOSチップ上の信号処理回路用グランド
INP	入力	CMOSチップ上のチャージアンプアレイ用のリセット電圧
Cf select	入力	CMOSチップ上のフィードバック容量 (Cf)を決める電圧
Case	—	この端子はパッケージに接続されています。
Therm	—	パッケージ内の温度をモニタするためのサーミスタ用端子
TE+, TE-	—	フォトダイオードアレイを冷却するための電子冷却素子用電源端子
AD_trig	出力	A/D変換用のデジタル信号、正極性
Video	出力	アナログビデオ信号、正極性
Vref	入力	CMOSチップ上のオフセット補償回路用のリセット電圧

[図7-12] セットアップ図 (G9201～G9204シリーズ)



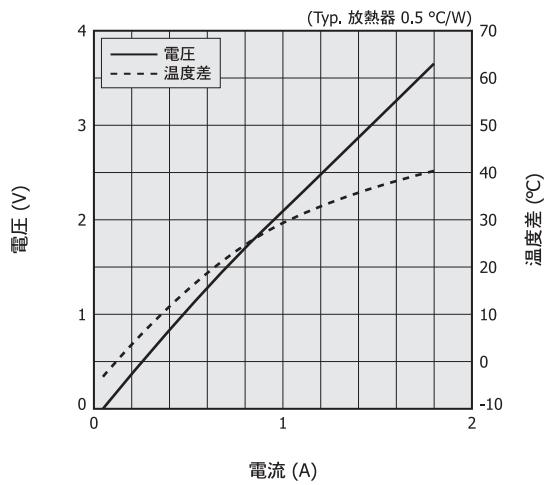
## (2) 放熱器

## ・放熱器の選択

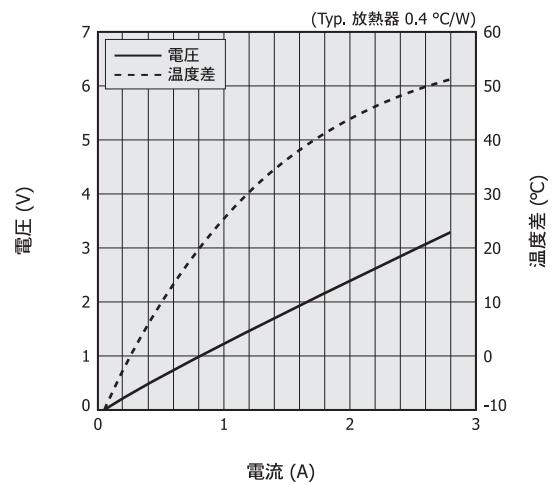
1段電子冷却素子を-10 °Cに設定する場合、セーフティマージンをみて0.5 °C/W以下の放熱器を選択してください。また、2段電子冷却素子を-20 °Cに設定する場合は、0.4 °C/W以下の放熱器を選択してください。

放熱器を熱がこもるような環境下に置かないように装置の設計をする必要があります。エアファンや通気ダクトを配置して、放熱器で発生した熱が十分放熱されるように通風設計を行ってください。なお、強制ファン空冷によっても放熱器の熱抵抗は変わります。

[図7-13] 1段電子冷却素子の温度特性



[図7-14] 2段電子冷却素子の温度特性



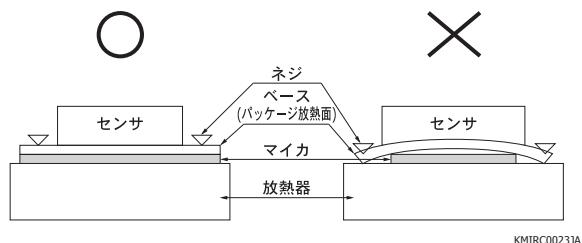
## ・放熱器への取り付け方法

冷却能力を十分に発揮させるには、パッケージと放熱器を正しく接着する必要があります。以下の点に注意して取り付けてください。

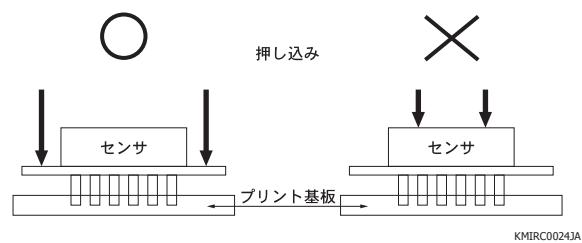
- ・放熱器の接着面およびパッケージの放熱面がきれいで平坦であることを確認してください。
  - ・パッケージ放熱面の全面が放熱器に密着するように取り付けてください。破損を防止し冷却効率を向上させるため、放熱面は表面積を広くする必要があります。
  - ・パッケージ放熱面と放熱器の間の熱抵抗を下げるため、熱伝導グリスなどを薄く均一に塗布し、一様に広がるように均一にネジ止めしてください。また、マイカなどを使用する場合にも、パッケージ放熱面の全面が接触するようにしてください。もし、ネジ止め位置までマイカの寸法がないままネジ止めした場合、冷却効率が下がるだけでなく、ベースがそりセンサとベースの間でクラックが発生することがあります〔図7-15 (a)〕。
  - ・パッケージを放熱器やプリント基板に固定する際は、パッケージ上面を指などで押して付けないようにしてください。ガラス面板に応力がかかり、ガラス面板の脱落やパッケージの気密が損なわれる原因になります〔図7-15 (b)〕。

[図7-15] センサの取り付け方法

(a) 例 1



(b) 例2



### (3) VIDEO信号のモニタ

ビデオ信号はイメージセンサ出力端において駆動能がないため、バッファアンプを通した後、オシロスコープにてモニタしてください。

## □ 駆動方法

動作確認は、センサを暗状態にして行う必要があります。受光部を遮光して行ってください。

### (1) 駆動回路への電源投入

センサに供給する電源電圧 (Vdd, INP, Vrefなど)を確認してから電源を投入します。このとき、電流値が正常であることを確認してください。過電流が流れている場合は、電源ラインがショートしている可能性があるため、速やかに

電源を切り、電源ラインを確認してください。

## (2) パルスジェネレータからの制御信号入力

図7-16のタイミングチャートを参照して、パルスジェネレータからの制御信号をInGaAsリニアイメージセンサ(G9201/G11135シリーズ)へ入力します。2種類の制御信号(CLK, Reset)を入力します。各信号は、H-CMOSレベルの入力にしてください。これ以外のレベルで入力すると誤動作します。またG9201/G9494シリーズの場合、Reset信号のパルス幅は6 μs以上にしてください。CLK信号の周波数はVideoの読み出し周波数を決定し、Resetのパルス間隔は蓄積時間を決定します。

CLKとResetは、同期していないても正常に動作します。Resetの立ち上がりがCLKの立ち下がりと同期している場合、Resetの立ち上がりから次のCLKの立ち下がりで蓄積が開始します。同期していない場合は、Resetの立ち上がりから2つ目のCLKの立ち下がりで蓄積時間が開始します。また、Resetの立ち下がりがCLKの立ち下がりと同期している場合、Resetの立ち下がりから次のCLKの立ち下がりで蓄積を終了します。同期していない場合は、Resetの立ち下がりから2つ目のCLKの立ち下がりで蓄積を終了します。

### (3) 駆動タイミングの設定

- 例1: InGaAsリニアイメージセンサ G9201-256S  
をCLK周波数 1 MHzで動作させる場合

Video信号の読み出し周波数は、CLK信号の周波数の1/8であり、1画素当たりの読み出し時間( $t_r$ )は8 μsとなります。このため、1回のスキャンにかかる時間( $t_{scan}$ )は、式(12)のようになります。

tc: CLK周期  
N: 画素数

この場合のリセット時間 [図7-16 (a)のResetのLow期間] は、1回のスキャン時間より長くする必要があるため、tscan > 2062  $\mu$ sに設定します。スキャン時間は、Resetのパルス幅や CLK信号との同期の仕方により若干長くなります。

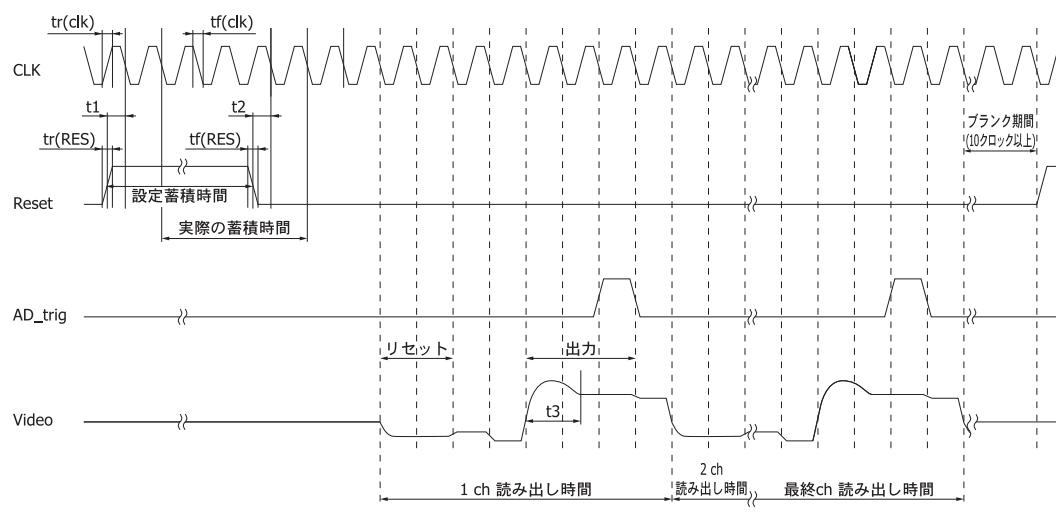
G9201シリーズは全画素同時蓄積／順次読み出し方式を採用しているため、ラインレートは蓄積時間 (ResetのHigh期間)と1回のスキャンにかかる時間 (tscan)を用いて計算します。G9201シリーズの最大CLK周波数は4 MHz、最小蓄積時間は6  $\mu$ sのため、G9201-256Sの最大ラインレートは式 (13)で表されます。

$$\begin{aligned} \text{最大ラインレート} &= 1 / (\text{設定蓄積時間} + t_{\text{scan}}) \dots\dots\dots (13) \\ &= 1 / (6 [\mu\text{s}] + 515.5 [\mu\text{s}]) \\ &= 1917 [\text{lines/s}] \end{aligned}$$

蓄積時間が長くなると、ラインレートは下がります。

[図7-16] タイミングチャート

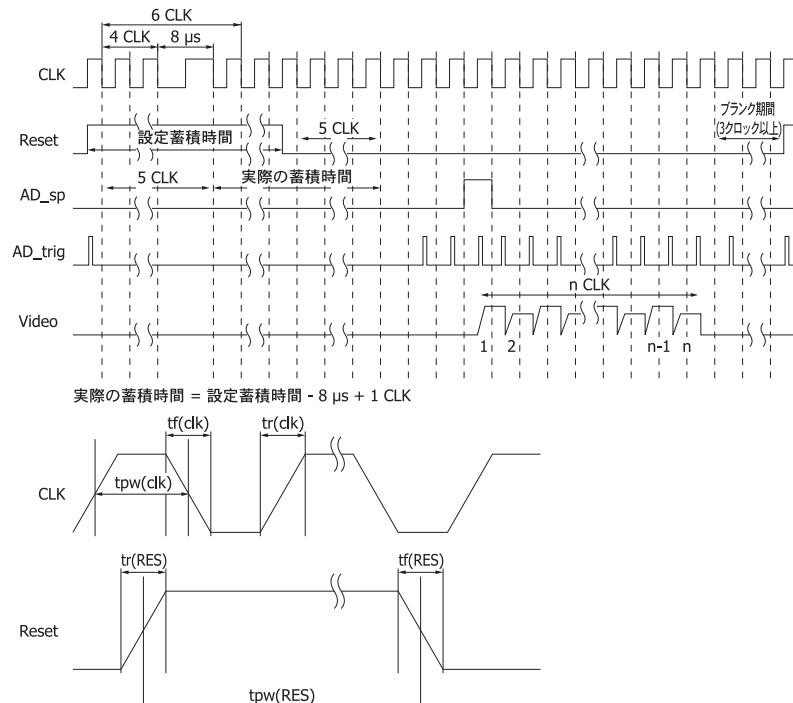
## (a) G9201シリーズ



KACCC0224JB

項目	記号	Min.	Typ.	Max.	単位
クロックパルス周波数	f	0.1	-	4	MHz
クロックパルス幅	tpw(clk)	100	-	-	ns
クロックパルス上昇／下降時間	tr(clk), tf(clk)	0	20	100	ns
リセットパルス幅	tpw(RES)	6000	-	-	ns
リセットパルス上昇／下降時間	tr(RES), tf(RES)	0	20	100	ns
リセット (上昇)タイミング	t1	50	-	-	ns
リセット (下降)タイミング	t2	50	-	-	ns
出力セトリング時間	t3	-	-	600	ns

## (b) G11135シリーズ



KMIRC0050JC

項目	記号	Min.	Typ.	Max.	単位
クロックパルス周波数	f	0.1	-	5	MHz
クロックパルス幅	tpw(clk)	60	100	-	ns
クロックパルス上昇／下降時間	tr(clk), tf(clk)	0	20	30	ns
リセットパルス幅 High	tpw(RES)	*1	-	*2	clock
Low		チャンネル数 + 12	-	-	
リセットパルス上昇／下降時間	tr(RES), tf(RES)	0	20	30	ns

\*1: (8 μs + 5 CLK)、(18 μs - 1 CLK)のうちの長い方の時間

\*2: 1.008 ms - 1 CLK

- 例2: InGaAsリニアイメージセンサ G11135-512DE をCLK周波数 5 MHzで動作させる場合

Video信号の読み出し周波数は、CLK信号の周波数と同じであり、1画素当たりの読み出し時間 (tr)は0.2 μsです。このため、1回のスキャンにかかる時間 (tscan)は、式(14)のようになります。

$$\begin{aligned} t_{\text{scan}} &= (tc \times 12) + (tr \times N) \dots \dots \dots (14) \\ &= 0.2 [\mu\text{s}] \times 12 + 0.2 [\mu\text{s}] \times 512 \\ &= 104.8 [\mu\text{s}] \end{aligned}$$

tc: CLK周期  
N: 画素数

リセット時間は、スキャン時間より大きくする必要があるため、リセット時間>104.8 μsに設定します。スキャン時間は、Reset信号のパルス幅やCLK信号との同期の仕方により若干長くなります。

G11135シリーズは全画素同時蓄積／順次読み出し方式を採用しているため、ラインレートは蓄積時間 (ResetのHigh期間)と1回のスキャンにかかる時間 (tscan)を用いて計算します。G11135シリーズの最大CLK周波数は5 MHz、最小設定蓄積時間は17.8 μsのため、G11135-512DEの最大ラインレートは式(15)で表されます。

$$\begin{aligned} \text{最大ラインレート} &= 1/(\text{設定蓄積時間} + t_{\text{scan}}) \dots \dots \dots (15) \\ &= 1/(17.8 [\mu\text{s}] + 104.8 [\mu\text{s}]) \\ &= 8156 [\text{lines/s}] \end{aligned}$$

設定蓄積時間が長くなると、ラインレートは下がります。

#### (4) 電子冷却素子への電源投入

電子冷却素子への電源の投入時には、センサを破損させないように十分に注意する必要があります。電子冷却素子の電源回路を設計する場合、次の点について注意してください。

- 絶対最大定格を超えて使用しないでください。
- 電源電圧・極性を間違えないように確実に行ってください。間違えた状態で電源を投入すると、センサを破損します。
- 電源は、できる限り低ノイズ・低リップルのものを使用してください。電源ラインは、低インピーダンスになるように配線ができるだけ太くしてください。特にTE+・TE-は必ず太

くしてください。

- 電子冷却素子の破損を避けるため、過電流防止回路を必ず付けてください。
- 放熱器の高温側の温度をモニタし、過冷却で放熱器の温度が設計値以上にならないように保護回路を付けてください。
- 図7-13・図7-14を参照して、目標温度にするために最適な電圧値・電流値を設定してください。

## 7-6 新たな取り組み

InGaAsイメージセンサは、近赤外域の分光測光用に広く利用されています。近赤外域の光を試料に照射し、反射または透過した拡散光を分光することにより、特徴的なスペクトルを得ることができます。このスペクトルには、試料の構成部分に関する複数の情報が含まれており、短時間に非破壊で定量／定性分析を行うことができます。また、近赤外分光器は小型化され、実験室からオンラインや屋外において使われるようになりました。

近赤外用イメージセンサは、用途の拡大に伴い高いコストパフォーマンスを求められています。そのためにはウエハを大面積化し、その上でチップを小型化する必要があります。

この問題に対して裏面入射型構造は、チップの小型化とともに配線容量の減少による高速化を実現しました。今後は狭ピッチチャージアンプアレイの開発により、従来問題とされてきたビデオラインごとの出力バラツキを抑えていきます。また、裏面入射型InGaAsチップのInP基板を薄型化することで、短波長域の感度を向上させ、可視域から近赤外域までの広い範囲の光検出を可能にしていきます。

## 8. InGaAs エリアイメージセンサ

人の目には見えない近赤外線を感知し、微弱光を画像化することが可能なInGaAsエリアイメージセンサです。高い量子効率の裏面入射型InGaAsフォトダイオードの2次元アレイと、高ゲインで低ノイズのCMOS読み出し回路(ROIC: Readout Integrated Circuit)をInバッファで接続したハイブリッド構成です。1画素は、1素子のInGaAsフォトダイオードと1つのROICから構成されています。ROICにはタイミング発生器が内蔵されており、外部からマスタークロック(MCLK)とマスタースタートパルス(MSP)を入力するだけで、アナログビデオ出力、AD\_trigデジタル出力が得られます。

### 8-1 特長

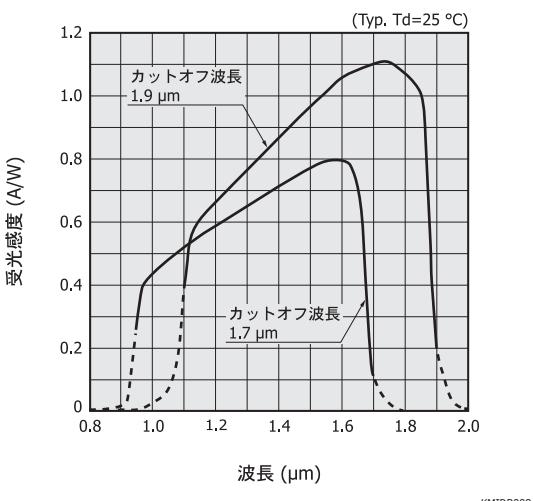
- カットオフ波長: 1.7 μmまたは1.9 μm
- 高い量子効率
- 高感度: 1600 nV/e<sup>-</sup> min.
- 読み出しモード:  
グローバルシャッタモード、ローリングシャッタモード
- 簡易動作: タイミング発生器を内蔵
- 量産可能なTO-8パッケージのタイプを用意:  
小型、低価格

### 8-2 構成

#### InGaAsフォトダイオード

InGaAsエリアイメージセンサに内蔵した裏面入射型InGaAsフォトダイオードの2次元アレイは、近赤外域で高い量子効率を実現しています[図8-1]。なお、フォトダイオードの温度制御を行うために電子冷却素子を内蔵したタイプも用意しています。

[図8-1] 分光感度特性



#### ROIC

InGaAsエリアイメージセンサのROICは、InGaAsフォトダイオードの特性に合わせCMOS技術を用いて作製されています。信号処理を行うアナログ回路と、タイミング発生器のデジタル回路を同一のチップ上に搭載して、多機能・高性能とともにシステムの低コスト化を実現しています。

ROICには、CTIA(Capacitive Trans-Impedance Amplifier)タイプとSF(Source Follower)タイプの2種類があります。用途に適したROICのタイプを選ぶ必要があります。それぞれのタイプのブロック図を図8-2に示します。

CTIAタイプのメリットは、電荷-電圧変換部がアンプ構成であることと、InGaAsフォトダイオードへの印加電圧を一定に保持できるため優れた直線性をもつことです。デメリットは、アンプに供給する消費電流が大きいことと、消費電力が大きくセンサの温度上昇があるため電子冷却素子による温度制御が必要であることです。また、CTIAタイプはSFタイプに比べアンプのサイズが大きいため、ピッチが大きくなります。

SFタイプは、高ゲイン・高分解能を実現しています。電荷-電圧変換部が単純な構成で小型のため、ピッチを小さくでき高密度化が可能です。また、低消費電力のため冷却する必要がありません。さらに、寄生容量を減らすことができるため、高感度化が可能です。なおSFタイプのデメリット

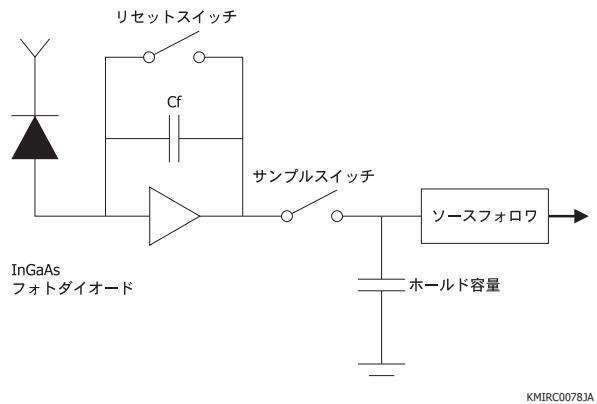
[表8-1] 浜松ホトニクスのInGaAsエリアイメージセンサ

タイプ	カットオフ波長(μm)	画素数	画素ピッチ(μm)	ROIC	冷却	パッケージ
小型	1.7	64 × 64	50	CTIA	1段電子冷却	TO-8
高分解能		128 × 128				28Lメタル
長波長、小型	1.9	64 × 64			2段電子冷却	TO-8
高分解能、小型	1.7	128 × 128	20	SF	2段電子冷却	TO-8
VGA		640 × 512			4段電子冷却	40Lメタル

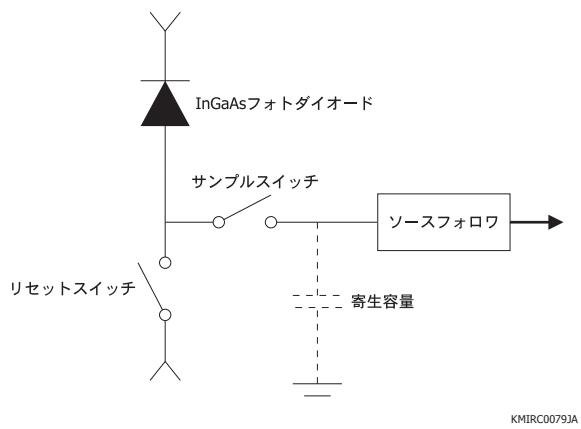
は、直線性の範囲が狭いことです。

### [図8-2] ブロック図

#### (a) CTIAタイプ



#### (b) SFタイプ

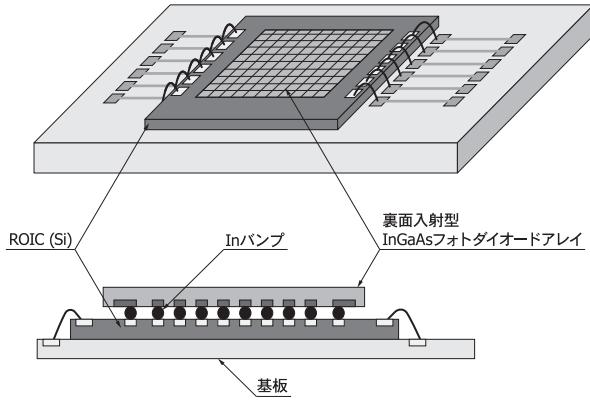


信号の読み出し方式には、グローバルシャッタモードとローリングシャッタモードがあります。グローバルシャッタモードでは、全画素が同時にリセットされ、全画素同時に積分が開始されます。このため、同じ時間に蓄積されたデータが全画素から出力されます。ローリングシャッタモードは、1行ごとにリセットを行い、出力後、直ちに積分を開始します。フレームレートを優先する場合には、ローリングシャッタモードを選択する必要があります。

### □ Inバンプ

Inバンプは、InGaAsフォトダイオードとROICを電気的に接続しています。Inのヤング率は、Au・Cu・Alと比較すると低く、融点は157 °Cのため熱的歪みを抑えられるため、熱膨張係数が異なる金属や半導体の接続に適しています。

### [図8-3] InGaAsエリアイメージセンサの概念図

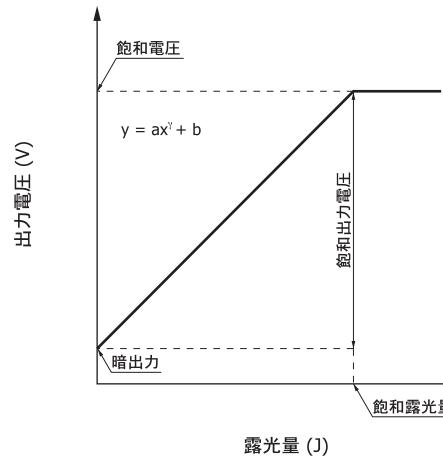


## 8 - 3 特性

### □ 入出力特性

入出力特性は、イメージセンサの入射光量と出力の関係を示す特性です。InGaAsエリアイメージセンサはチャージアンプ方式で動作するため、露光量（単位: J）は、光量（単位: W）と蓄積時間（単位: s）の積で表されます。図8-4に入出力特性の概念図を示します。斜線部分は式（1）で表されます。

### [図8-4] 入出力特性の概念図 (対数グラフ)



$$y = ax^y + b \quad \dots \dots (1)$$

- y: 出力電圧
- a: 感度 (露光量に対する出力比)
- x: 露光量
- y: 傾き係数
- b: 暗出力 (露光量=0のときの出力)

出力電圧の上限はROICの出力電圧範囲で決まるため、入出力特性は屈曲点をもちます。この屈曲点における露光量を飽和露光量、出力電圧を飽和出力電圧、チャージアンプに蓄えられた電荷量を飽和電荷量と呼びます。

当社のデータシートでは、飽和出力電圧 (Vsat) は、光入射による出力の飽和電圧から暗出力を引いた差と定義しています。飽和電荷量は、飽和出力電圧から  $Q = C V$  により

算出されます。積分容量 ( $C_f$ ) 0.1 pF、飽和出力電圧 2.0 V の場合、飽和電荷量は 0.2 pC となります。

## □ 感度不均一性

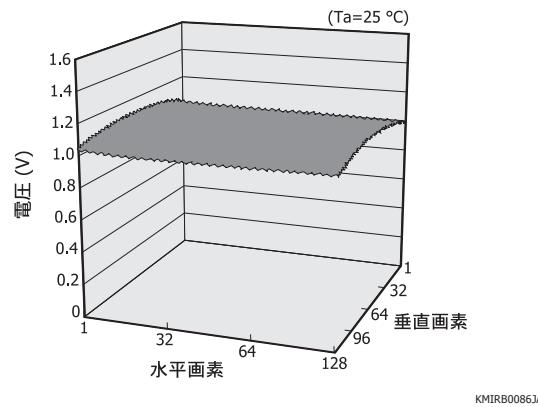
InGaAsエリアイメージセンサには多数のInGaAsフォトダイオードが配列されていますが、それぞれのフォトダイオードの感度にはバラツキがあります。これは、InGaAs基板内の結晶欠陥や製造工程における加工や拡散のバラツキ、ROICのゲインのバラツキなどに起因しています。当社のInGaAsエリアイメージセンサでは、フォトダイオードの有効受光面に均一な光を入射したときの全画素出力のバラツキを感度不均一性 (PRNU: Photoresponse Nonuniformity)として、式 (2)で定義しています。

$$\text{PRNU} = (\Delta X/X) \times 100 [\%] \quad \dots \dots \dots (2)$$

X : 全画素の出力の平均値  
 $\Delta X$ : 最大または最小出力画素の出力とXとの差の絶対値

感度不均一性についての製品出荷時の検査は、飽和出力電圧の約50%、光源はハロゲンランプで行っています。InGaAsエリアイメージセンサは、光電変換部に化合物半導体結晶を用いているため、フォトダイオードアレイ中に結晶欠陥が存在し、異常出力信号を示す画素（不良画素）があります。また、受光窓上の傷や汚れによって感度均一性が悪化することがあるため、素子の取り扱いには注意が必要です。図8-5に感度不均一性の測定例（ランダムサンプリング）を示します。

[図8-5] 感度不均一性 (G12242-0707W, 代表例)



## □ 暗出力

暗出力は、光が入射していない状態の出力です。フォトダイオードの暗電流（拡散電流・再結合電流・表面リーク電流の合計）とROICのオフセット電圧の和として出力されます。ビデオ出力の上限は飽和出力電圧で制限されるため、暗出力が大きいと出力信号のダイナミックレンジが狭くなります。暗出力と光出力の和が出力信号となるため、画素ごとに暗出力を減算する信号処理を行うことにより、出

力信号の純度を高めることができます。暗出力は式 (3) で表されます。蓄積時間は、暗出力の大きさを考慮して決める必要があります。

$$V_d = I_d \times (T_s/C_f) + V_{off} \dots \dots \dots (3)$$

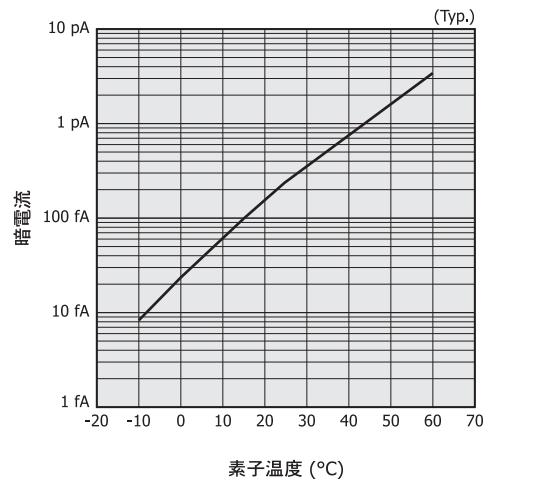
$V_d$  : 暗出力 [V]  
 $I_d$  : 暗電流 [pA]  
 $T_s$  : 蓄積時間 [s]  
 $C_f$  : 積分容量 [pF]  
 $V_{off}$ : ROICのオフセット電圧 [V]

温度が低いほどバンドギャップが広がり、伝導帯から価電子帯に励起するキャリアの数が減るため、暗電流は指數関数的に減少します。当社のInGaAsエリアイメージセンサの場合、暗電流の温度係数 ( $\beta$ ) は 1.06 ~ 1.1 であり、ある温度  $T_1$  (単位: °C) における暗電流を  $I_{DT1}$  (単位: A) とすると、任意の温度  $T$  における暗電流  $I_{DT}$  は式 (4) で表されます。

$$I_{DT} = I_{DT1} \times \beta^{(T - T_1)} [A] \dots \dots \dots (4)$$

図8-6は、G12242-0707Wの暗電流の温度特性（ランダムサンプリング）を示します。

[図8-6] 暗電流の温度特性 (G12242-0707W)



## □ ノイズ

InGaAsエリアイメージセンサのノイズは、固定パターンノイズとランダムノイズに大別されます。固定パターンノイズには、ROICのDCオフセット電圧やフォトダイオードの暗電流などがあります。暗電流はDC成分の電流性ノイズです。固定パターンノイズは読み出し条件が変わっても一定で、外部信号処理によってキャンセルすることができます。

ランダムノイズは、センサ内部で信号が取出される過程に起こる「電圧・電流・電荷の揺らぎ」によって生じます。固定パターンノイズを外部信号処理でキャンセルした場合、ランダムノイズがInGaAsエリアイメージセンサの微弱光に対する検出限界、すなわちダイナミックレンジの下限を決定します。ランダムノイズには次の4種類の成分があります。

- ① 暗電流によるショットノイズ (Nd)
- ② 光入射時の信号電流によるショットノイズ (Ns)
- ③ チャージアンプをリセットする際のリセットノイズ (Nr)
- ④ CMOSチャージアンプの読み出しノイズ (Nr)

①の暗電流によるショットノイズは、電荷の不規則な揺らぎによって生じます。このノイズは暗電流による出力電荷量とともに増加するため、蓄積時間・温度などの動作条件によって値が異なります。②のショットノイズは、入射フォトンが不規則に到達することによる揺らぎによって生じます。トータルノイズ (N) は、式 (5) で表されます。

$$N = \sqrt{Nd^2 + Ns^2 + Nr^2 + Nr^2} \quad \dots \dots \dots (5)$$

当社では、InGaAsエリアイメージセンサのノイズ量（単位: Vrms）を各画素の出力電圧の揺らぎで定義しています。

#### 8 - 4 新たな取り組み

近赤外線検出素子としてInGaAsエリアイメージセンサは、単素子InGaAs PINフォトダイオード・InGaAsリニアイメージセンサよりも、検出によって得られる情報が格段に増加します。その応用分野は広がりつつあり、セキュリティなどに利用されるナイトビジョン、プラスチック選別（ペットボトルなどの廃棄物）、農作物選別（穀類など）、半導体解析装置、天文・衛星などの学術研究など多岐にわたります。ナイトビジョンや半導体解析装置では、対象物からの微弱な発光を再現性よく検出することが要求されます。そのためには、高感度・高解像度が必要とされます。これを実現するためには、変換ゲインを上げることと狭ピッチ化を同時に達成する必要があります。当社はROICの最適化と、狭ピッチのバンプ接合の開発を進めています。選別機では、対象物により使用する波長が異なります。農産物の選別では長波長が使用され、さらに高速処理も要求されます。当社は、長波長タイプのInGaAsエリアイメージセンサの大面積化とともに、バッファアンプの高速化とマルチポート化による高速処理を実現していきます。

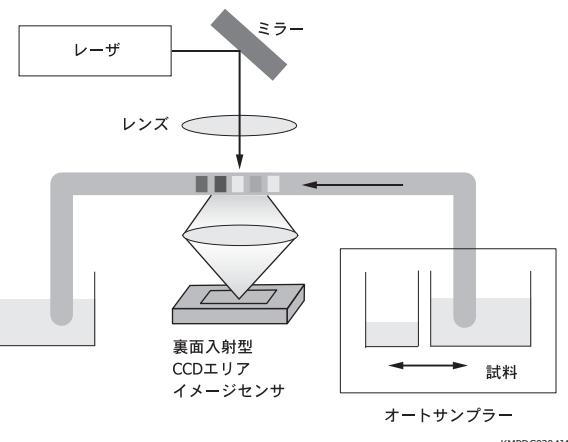
## 9. 応用例

### 9 - 1 DNAシーケンサ

裏面入射型CCDの応用例の1つとして、DNAシーケンサを紹介します<sup>9)</sup>。断片化された蛍光色素で標識されたDNAを分子量の大きさに従って分離させ、レーザ光で励起し、その蛍光を検出することにより塩基配列を順次読み取ります。

DNAシーケンサは、DNAの4種の塩基（アデニン、チミン、シトシン、グアニン）に対応する微弱な蛍光を精度よく検出することが求められ、可視域で極限に近い高い量子効率をもつ裏面入射型CCDが利用されています。

[図9-1] DNAシーケンサの構成



KMPDC0204JA

### 9 - 2 ICP AES装置

ICP AES (Inductively Coupled Plasma Atomic Emission Spectroscopy) 装置は、液体中の微少金属を定性／定量分析する装置で、環境測定用として急速に需要が拡大しています。

ICP AES装置には、高い検出感度および精度が要求されるため、低ノイズ・高感度の裏面入射型CCDが使用されています。検出波長域の一部は紫外域であり、裏面入射型CCDの高い紫外感度がICP AES装置の高感度化に役立っています。

[図9-2] 各種分析法の感度比較



重量法、容量法

原子吸光法

ICP AES装置

KMPDC0205JA

## 9-3 発光分光分析装置

発光分光分析装置 (OES: Optical Emission Spectrometer) は、試料にさまざまな方法でエネルギーを与えて、放射された光を分光分析することで、試料の成分の定性／定量分析をします。放射される光のスペクトルは試料に含まれる元素により異なり、紫外域から近赤外域にわたります。当社の裏面入射型CCDリニアイメージセンサは、発光分光分析装置に適した高い紫外感度を実現しています。

## 9-4 分光測光装置

電子冷却素子を内蔵した表面入射型CCDのS9971シリーズは、広い波長範囲 (400~1200 nm)における分光分析に用いられます。同じ受光面積の裏面入射型CCDに比べて安価なため、コンパクトな分光測光装置用のセンサに適しています。

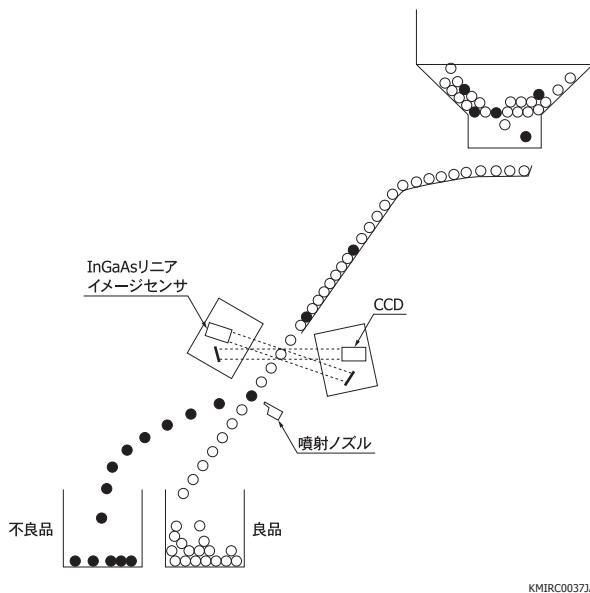
紫外域から近赤外域で高い感度をもつ裏面入射型CCDエリニアイメージセンサは、ビニング時に縦長画素のリニアイメージセンサとして使用することができます。幅広い波長範囲にわたり高感度で、分光測光装置に適したセンサ構造のため、LED検査装置や、半導体プロセスモニタ用の光干渉式膜厚計をはじめ、高精度な測定が要求されるさまざまな分光測光装置に搭載されています。

なお、当社のCCDイメージセンサ、InGaAsリニアイメージセンサを内蔵したマルチチャンネル検出器 PMA (Photonic Multichannel Analyzer) やミニ分光器も用意しています。

## 9-5 穀物選別機

穀物選別機では、流下する穀物に光を照射し、その反射光・透過光から不良品を識別し、高圧空気の噴射によって不良品を除去します。InGaAsリニアイメージセンサを用いることで、穀物の成分分析ができ同時に多数の穀物の識別処理が可能になります。

[図9-3] 穀物選別機の構成

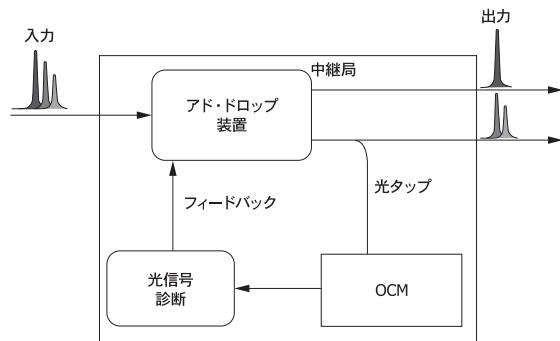


KMIRC0037JA

## 9-6 光チャンネルモニタ

伝送情報量の多い波長多重 (WDM) ネットワークにおいて、信号の波長・パワーをモニタする光チャンネルモニタ (OCM) というデバイスが重要な役割を果たしています。OCMにおいて、InGaAsリニアイメージセンサは、分光素子により空間的に分波された光を検出します。

[図9-4] 光チャンネルモニタの構成例

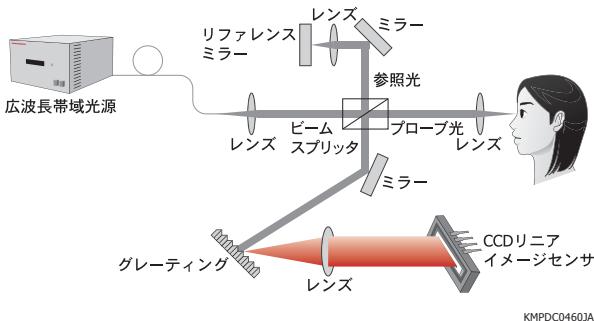


KMIRC0038JA

## 9-7 SD-OCT (Spectral Domain-Optical Coherence Tomography)

OCTは、光干渉を利用した断層イメージング技術です。広波長帯域光源 (SLDなど)と分光器を用いたOCTがSD-OCTであり、眼底組織などの検査に利用されています。光源からの光をビームスプリッタでプローブ光と参照光に分けて、プローブ光を対象物 (眼球など)に照射します。プローブ光と参照光による干渉信号をグレーティングで分光し、リニアイメージセンサが計測します。眼底の検査においては高速イメージングが必要とされ、当社製の高ラインレートのCCDリニアイメージセンサが利用されています。

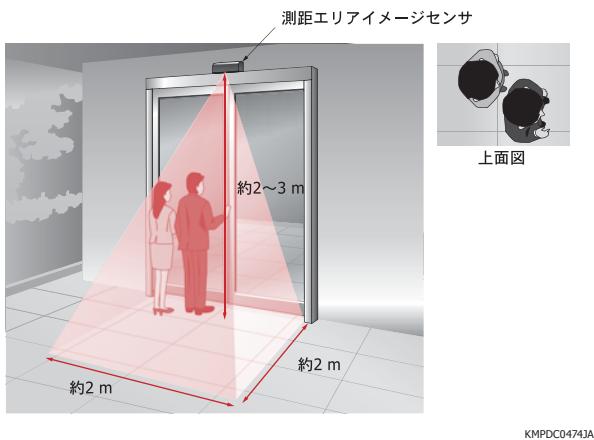
[図9-5] SD-OCTの構成



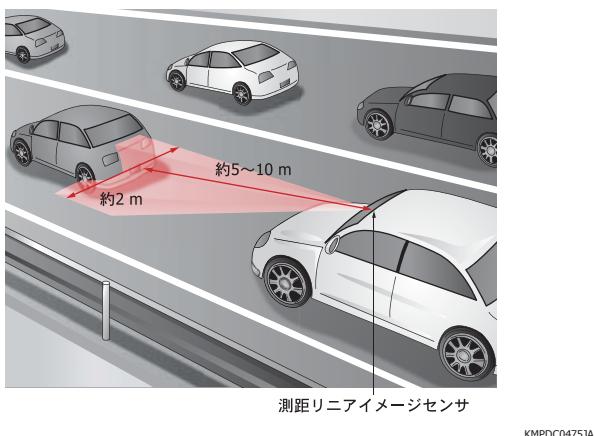
### 9-8 セキュリティ、入退出管理、障害物検知、形状認識

光源を対象物に照射して、反射光を測距イメージセンサが検出することによって、TOF (Time-of-Flight)方式で対象物までの距離を計測します。距離計測システムを構築し画像処理を行うことで、セキュリティ・入退室管理（共連れ検知など）、障害物検知（自動走行車、ロボットなど）、形状認識（物流、ロボットなど）、モーションキャプチャなどへの応用が期待されます。

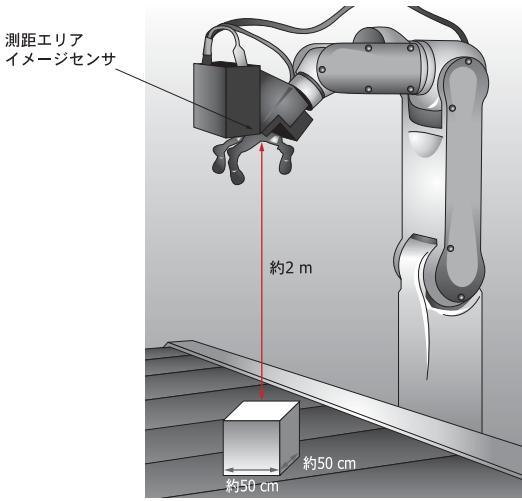
[図9-6] セキュリティ（共連れ検知）



[図9-7] 自動車による障害物検知



[図9-8] ロボットによる形状認識



### 9-9 すばる望遠鏡の主焦点カメラ用検出器

近赤外高感度タイプ裏面入射型CCD (Si厚を厚くした完全空乏型CCD)は、ハワイ島マウナケア山の山頂に設置されている国立天文台すばる望遠鏡の主焦点カメラ用検出器として使用されています。このCCDの特長である1000 nmにおける高い量子効率は、ダークエネルギーの研究、宇宙で最初にできた天体の発見といった遠方宇宙の研究など、観測天文学の最先端分野に多大な貢献をすることが期待されています。

2008年には、当社のCCD (S10892-01)が10個配置されたSuprime-Camの運用が始まりました。2013年からは、青領域の感度をさらに向上させたCCD (S10892-02)を焦点面に116個配置したHyper Suprime-Camによる観測が開始されました。このCCDは可視域から1000 nmの近赤外域だけでなく、軟X線領域 ( $\sim 20$  keV)にも高い感度をもっています。この優れた性能により、日本のX線天文衛星ASTRO-Hへの搭載も決まっています。

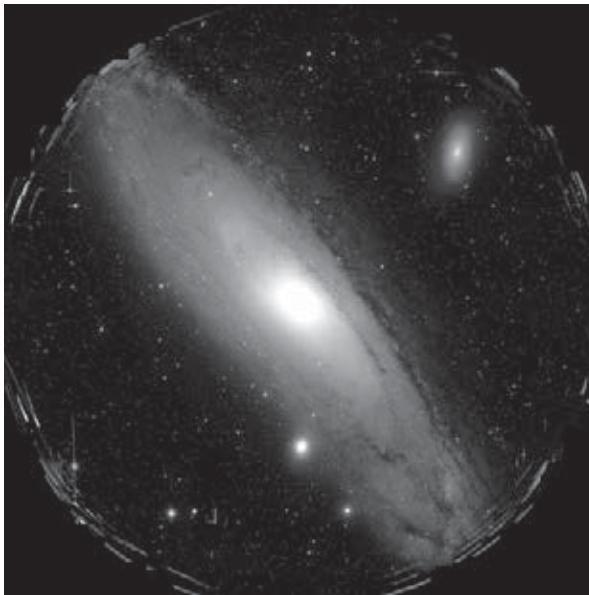
[図9-9] すばる望遠鏡



(提供: 国立天文台)

KMPDC0476JA

【図9-10】すばる望遠鏡が撮影したアンドロメダ銀河



## 9 - 10 小惑星探査機 はやぶさ

「はやぶさ」の蛍光X線スペクトロメータ（小惑星の地表物質を上空から調べる装置）の検出部として当社製CCDエリアイメージセンサが採用されました。地表物質の元素は、太陽からのX線が当たると、そのエネルギーによって特定の波長の蛍光X線を発します。この蛍光X線は元素により波長が決まっているため、小惑星の地表から発せられる蛍光X線を測定することで、どのような元素がどのくらい存在するのかを知ることができます。蛍光X線スペクトロメータは、今回の計測で小惑星「イトカワ」の地表物質の組成（マグネシウム、アルミニウム、シリコンなど）を調べることができました。

また、「はやぶさ」の近赤外線分光器には、近赤外域における高い感度に加え、高い信頼性と耐久性が評価された当社製InGaAsリニアイメージセンサが採用されました。近赤外線分光器は、小惑星の表面で反射した太陽光の赤外線を分光し検出することにより、地表の鉱物の種類や地表形状を分析する装置です。「イトカワ」からの0.8~2.1 μmの反射光を分光計測した結果、1 μmと2 μm付近に反射率の低下が存在したため、地表の鉱物にかんらん石と輝石が含まれていることが分かりました。

## ■参考文献

- 1) Masaharu Muramatsu, Hiroshi Akahori, Katsumi Shibayama, Syunsuke Nakamura and Koei Yamamoto, Hamamatsu Photonics K. K., Solid State Division: "Greater than 90% QE in Visible Spectrum Perceptible from UV to near IR Hamamatsu Thinned Back Illuminated CCDs", SPIE, Solid State Sensor Arrays: Developments and Applications, 3019 (1997), P2
- 2) M. P. Lesser, Steward Observatory, University of Arizona: "Chemical/Mechanical Thinning Results", SPIE, New Methods in Microscopy and Low Light Imaging, 1161 (1989), P98
- 3) James Janesic, Tom Elliott, Taher Daud, Jim McCarthy, Jet Propulsion Laboratory California Institute of Technology, Morley Blouke, Tektronix Inc.,: "Backside charging of the CCD", SPIE, Solid State Imaging Arrays, 570 (1985), P46
- 4) Y. Sugiyama, et. al., "A High-Speed CMOS Image Sensor With Profile Data Acquiring Function", IEEE Journal of Solid-State Circuits, Vol.40, No.12, pp.2816-2823, (2005)
- 5) 宅見ら, "高速部分読み出しイメージセンサを用いた微弱光計測カメラの評価", 高速度撮像とフォトニクスに関する総合シンポジウム2005論文集, P2-3, (2005)
- 6) Y. Sugiyama, et. al., "A 3.2kHz, 14-Bit Optical Absolute Rotary Encoder with a CMOS Profile Sensor", IEEE Sensors Journal, Vol.8, No.8, pp.1430-1436, (2008)
- 7) 松井ら, "点滅信号源に対するプロファイルセンサの基礎的評価", 第15回画像センシングシンポジウム, IS1-03, (2009)
- 8) 淨法寺ら, "点滅光源検出機能と高速部分読み出し機能を有する2ポート並列出力型光通信用CMOS エリアイメージセンサ", 第16回画像センシングシンポジウム講演論文集, IS1-17, (2010)
- 9) 神原秀記 光アライアンス 1998. 12 光による遺伝子解析 分析展総覧 DNAシーケンサ (1998)12月号, P1