

SM16106

Übersicht

Der SM16106 ist ein Treiberchip für LED-Anzeigen mit eingebauten CMOS-Bit-Shift-Registern und Latch-Funktion zur Umwandlung serieller Eingangsdaten in parallele Ausgangsdaten.

Der SM16106 arbeitet mit 3,3 V bis 5,0 V und verfügt über 16 Stromquellen, die an jedem Ausgang einen konstanten Strom von 1 mA bis 32 mA liefern können; die Schwankung des Ausgangsstroms innerhalb eines einzelnen ICs beträgt weniger als $\pm 2,5\%$; die Schwankung des Ausgangsstroms zwischen mehreren ICs beträgt weniger als $\pm 3,5\%$; der Kanalausgangsstrom variiert nicht mit der Ausgangsspannung (V). Der Kanalausgangsstrom variiert nicht mit der Spannung am Ausgang (V_{DS}); und der Strom variiert um weniger als 1% in Abhängigkeit von der Spannung und der Umgebungstemperatur; der Ausgangsstrom jedes Kanals wird durch einen externen Widerstand eingestellt.

Der SM16106-Ausgangsport kann Spannungen von bis zu 17V standhalten, so dass mehrere LEDs in Reihe an jeden Ausgang angeschlossen werden können; außerdem kann der SM16106 mit bis zu 25MHz getaktet werden, um den Bedarf des Systems an großer Datenübertragung zu erfüllen.

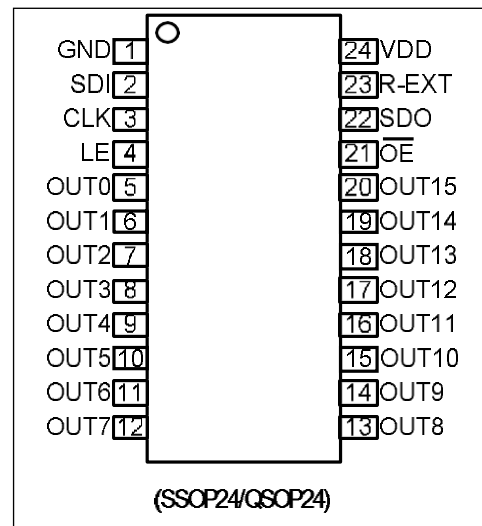
Eigenschaften

- ◆ 16-Kanal-Konstantstromquellen-Ausgang
- ◆ Konstanter Strom.
1-32mA@VDD=5.0V

@ Intra-Slice-Fehler $< \pm 2,5\%$, Inter-Slice-Fehler $< \pm 3,5\%$ 1-22mA@VDD=3.3V

@ Intra-Slice-Fehler $< \pm 2,5\%$, Inter-Slice-Fehler $< \pm 3,5\%$

- ◆ Ausgangsstrom einstellbar mit externem Rext-Widerstand
- ◆ Schnelle Ausgangsstromreaktion, OE (min): 35ns
- ◆ Bis zu 25MHz Taktfrequenz
- ◆ Betriebsspannung: 3.3V~5.0V
- ◆ Gehäusetyp: SSOP24, QSOP24, QFN24 (4*4)



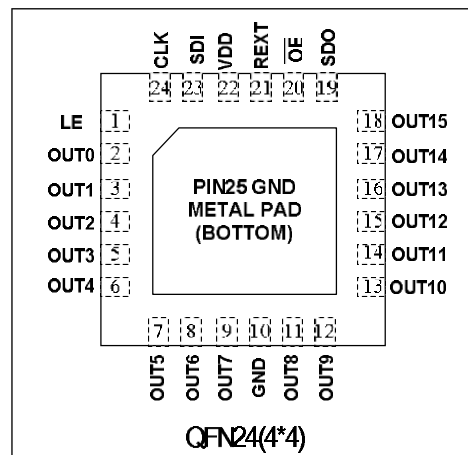
Informationen zur Verpackung

Name des Produkts	Paket-Formular	Abmessungen des Plastisols (mm)	Fußabstände (mm)
SM16106D	SSOP24	13.0*6.0*1.8	1.0
SM16106SC	QSOP24	8.65*3.9*1.4	0.635
SM16106CN-2	QFN24(4*4)	4*4*0.85	0.5

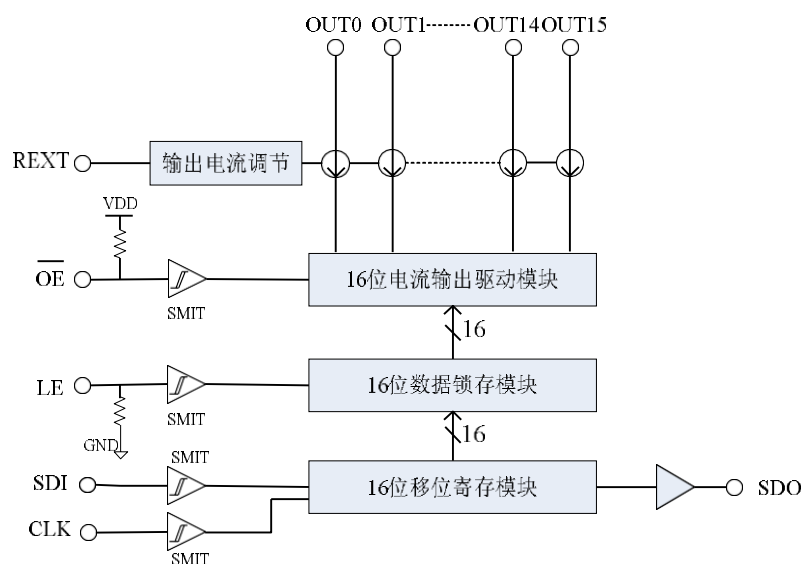
Pin-Definitionen

Anwendungsbereiche

- ◆ Werbebildschirme
- ◆ LED-Beleuchtung



Einfaches Blockdiagramm der internen Funktionen



Pin Beschreibung

Name	Beschreibung der Funktion
GND	Chip-Land
SDI	Serieller Dateneingangsanschluss
CLK	Eingangsport für Taktsignal; verschiebt Daten bei steigender Flanke des Takts
LE	Datenlatch-Steueranschluss. Wenn LE hoch ist, werden die seriellen Daten an das Ausgangslatch weitergeleitet; wenn LE niedrig ist, werden die Daten im Ausgangslatch gespeichert. Die Informationen werden gesperrt
OUT0 bis OUT15	Ausgang der Konstantstromquelle

$\overline{\text{OE}}$	Steueranschluss für die Ausgangsfreigabe. Wenn $\overline{\text{OE}}$ niedrig ist, werden die Ausgänge OUT0 bis OUT15 aktiviert; wenn $\overline{\text{OE}}$ hoch ist, werden die Die Ausgänge OUT0 bis OUT15 werden abgeschaltet
SDO	Serieller Datenausgang; kann mit dem SDI-Port des nächsten Chips verbunden werden

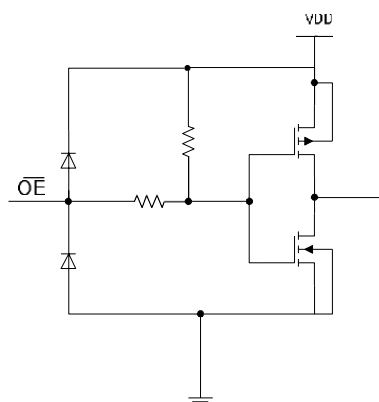
R-EXT	Eingang für den Anschluss eines externen Widerstands; ein zusätzlicher Widerstand kann angeschlossen werden, um den Ausgangsstrom aller Ausgangskanäle einzustellen
VDD	Chip-Leistung

Bestellinformationen

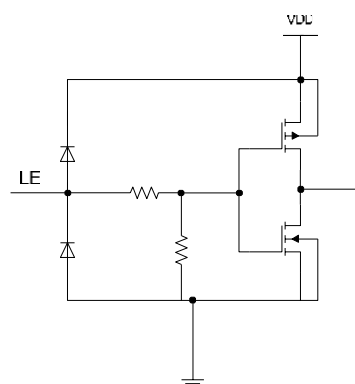
Modell bestellen	Formular für das Paket	Verpackungsmethode		Größe der Spule
		Rohrverschraubung	Geflochtenes Band	
SM16106D	SSOP24	36000 Stück/Karton	2000 Stück/Platte	13
SM16106SC	QSOP24	100000 Stück/Karton	4000 Stück/Platte	13
SM16106CN-2	QFN24(4*4)	/	5000 Stück/Tabl ett	13

Ausgangs- und Eingangsersatzschaltungen

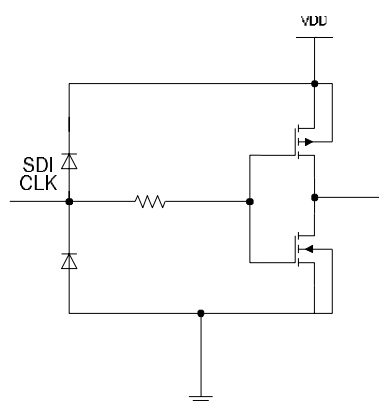
◆ $\overline{\text{OE}}$ -Eingang



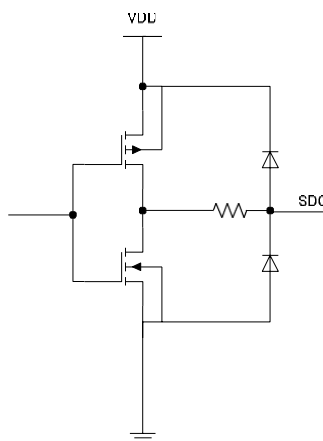
LE-Eingang



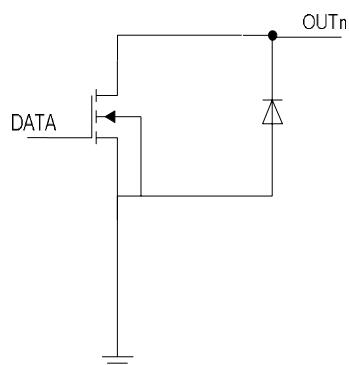
◆ CLK, SDI-Eingang



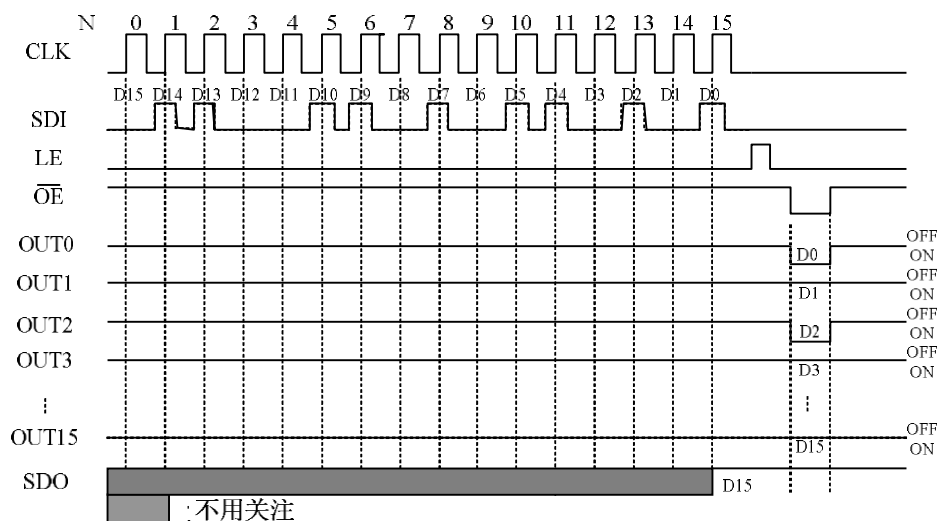
SDO-Ausgang



◆ OUT0 bis OUT15 Ausgänge



Zeitreihendiagramm



Wahrheitstabelle

CLK	LE	\overline{OE}	SDI	$\overline{OUT0} \dots \overline{OUT7} \dots \overline{OUT15}$	SDO
	H	L	Dn	$\overline{Dn} \dots \overline{Dn-7} \dots \overline{Dn-15}$	Dn-15
	L	L	Dn+1	No Change	Dn-14
	H	L	Dn+2	$\overline{Dn+2} \dots \overline{Dn-5} \dots \overline{Dn-13}$	Dn-13
	X	L	Dn+3	Dn+2...Dn-5...Dn-13	Dn-13
	X	H	Dn+3	off	Dn-13

Maximale Grenzparameter

Eigenschaften	Repräsentative Symbole	Höchstgrenze	Einheit
Versorgungsspannung	VDD	0 bis 7,0	V
Spannung am Eingang	VSDA,VCLK,VLE,VOE	-0,4 bis VDD+0,4V	V
Stromausgang Klemmenstrom	IOUT	+45	mA
Stehende Spannung am Ausgang	VDS	-0,5 bis +17,0	V
Taktfrequenz	fCLK	30	MHz
Umgebungstemperatur , bei der der IC arbeitet	Topr	-40 bis +85	°C
Umgebungstemperatur für die IC- Lagerung	Tstg	-55 bis +150	°C
HBM Human Discharge Mode	VESD	>4	KV

Hinweis: Die maximale Spitzenlöttemperatur für oberflächenmontierbare Produkte darf 260° C nicht überschreiten. Das Temperaturprofil basiert auf der Norm **J-STD-020** und wird vom Werk unter Berücksichtigung der tatsächlichen Fabrik und der Empfehlungen des Lötpastenlieferanten festgelegt.

DC-Eigenschaften

(VDD= 5,0V, Ta = 27° C)

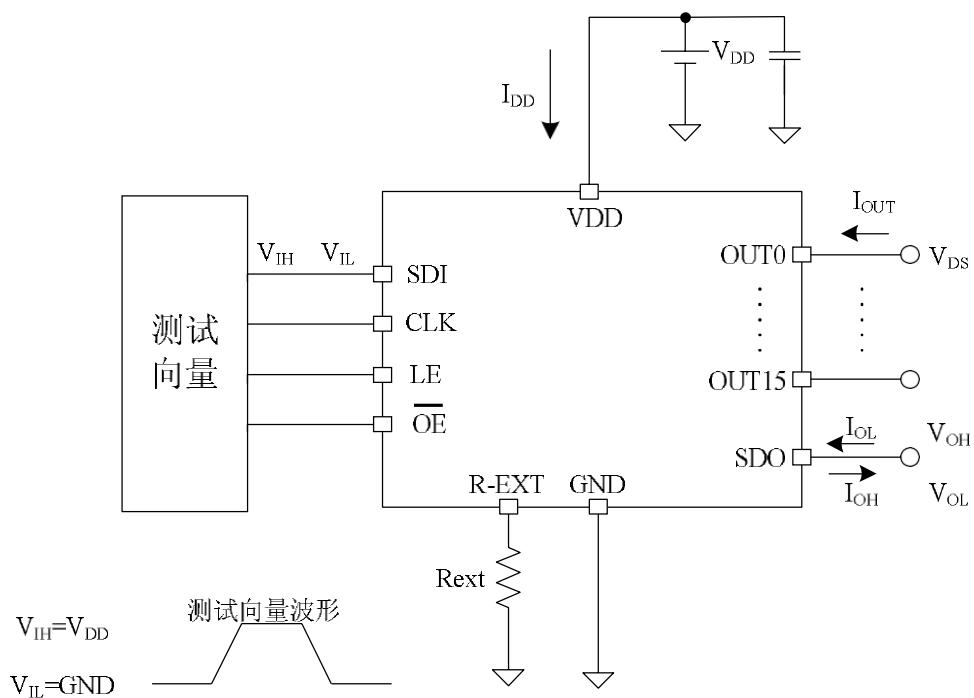
Eigenschaften	Repräsentative Symbole	Messbedingungen	Minimaler Wert	Typische Werte	Maximaler Wert	Einheit
Statischer Strom	IDD	VDD = 5,0V, R-EXT Überhang, IOUT aus	-	1.5	-	mA
OUT-Port Spannungsfestigkeit	VDS (MAX)	OUT0 ~ OUT15	-	-	17	V
Ausgangsstrom des OUT-Anschlusses	IOUT	VDD = 5,0 V	1	-	32	mA
SDO-Treiberstrom	IOH	VDD = 5,0 V	-	-21	-	mA
	IOL		-	21	-	mA
Eingangsanschluss Flip-Level	VIH		0,7*VDD	-	VDD	V
	VIL		GND	-	0,3*VDD	V
OUT Ausgangsleckstrom	IOH	VDS = 17V	-	-	0.5	uA
Spannung am SDO-Ausgang	VOL	IOL = +1mA	-	-	0.4	V
	VOH	IOH = -1mA	4.6	-	-	V
Strom am Ausgang von OUT Port 1	IOUT1	VDS = 1,0V rext = 1800Ω	-	8.8	-	mA
Fehler im Ausgangsstrom	DIOUT	IOUT = 8,8mA VDS = 1,0V rext = 1800Ω	Im Inneren des Films	-	-	±2.5%
			zwischen den Filmen	-	-	±3.5%
Strom am Ausgang von OUT Port 2	IOUT2	VDS = 1,0 V rext = 920Ω	-	17.5	-	mA
Fehler beim Ausgangsstrom	DIOUT	IOUT = 17,5mA VDS = 1,0V rext = 920Ω	Im Inneren des Films	-	-	±2.5%
			zwischen den Filmen	-	-	±3.5%
Ausgangsstromfehler/VDS-Abweichung	%ΔVDS	VDS = 1,0V bis 3,0V	-	±0.5%	-	%/V
Ausgangsstromfehler/VDD-Schwankung	%ΔVDD	VDD = 4,5V bis 5,5V	-	±0.5%	-	%/V
Klimmzugwiderstand	ROE (oben)	OE	-	250	-	KΩ
Durchzugswiderstand	ROLE (unten)	LE	-	250	-	KΩ
IC Statischer	IDD(aus)1	R-EXT Überhang, OUT0 bis OUT15 = OFF	-	1.5	-	mA
	IDD(aus)2	rext = 1800 · , OUT0-OUT15 = AUS	-	2.6	-	

Strom	$I_{DD(off)3}$	$rest = 920 \cdot , OUT0 \sim OUT15 = AUS$	-	3.8	-	
-------	----------------	--	---	-----	---	--

(VDD = 3,3 V, Ta = 27 ° C)

Eigenschaften	Repräsentative Symbole	Messbedingungen	Minimaler Wert	Typische Werte	Maximaler Wert	Einheit
Statischer Strom	IDD	VDD = 3,3V, R-EXT Überhang, IOUT aus	-	1.2	-	mA
OUT-Port Spannungsfestigkeit	VDS (MAX)	OUT0 ~ OUT15	-	-	17	V
Ausgangsstrom des OUT-Anschlusses	IOUT	VDD = 3,3 V	1	-	22	mA
SDO-Treiberstrom	IOH	VDD = 3,3V	-	-10.5	-	mA
	IOL		-	13.3	-	mA
Eingangsanschluss Flip-Level	VIH		0,7*VDD	-	VDD	V
	VIL		GND	-	0,3*VDD	V
OUT Ausgangsleckstrom	IOH	VDS = 17V	-	-	0.5	uA
Spannung am SDO-Ausgang	VOL	IOL = +1mA	-	-	0.3	V
	VOH	IOH = -1mA	3.0	-	-	V
Strom am Ausgang von OUT Port 1	IOUT1	VDS = 1,0V rext = 1800Ω	-	8.8	-	mA
Fehler im Ausgangsstrom	DIOUT	IOUT = 8,8mA VDS = 1,0V rext = 1800Ω	Im Inneren des Films	-	-	±2.5%
			zwischen den Filmen	-	-	±3.5%
Strom am Ausgang von OUT Port 2	IOUT2	VDS = 1,0 V rext = 920Ω	-	17.5	-	mA
Fehler im Ausgangsstrom	DIOUT	IOUT = 17,5mA VDS = 1,0V rext = 920Ω	Im Inneren des Films	-	-	±2.5%
			zwischen den Filmen	-	-	±4.5%
Ausgangsstromfehler/VDS-Abweichung	%ΔVDS	VDS = 1,0V bis 3,0V	-	±0.5%	-	%/V
Ausgangsstromfehler/VDD-Schwankung	%ΔVDD	VDD = 3,3V bis 3,8V	-	±1%	-	%/V
Klimmzugwiderstand	ROE (oben)	OE	-	250	-	KΩ
Durchzugswiderstand	RL (unten)	LE	-	250	-	KΩ
IC Statischer Strom	IDD(aus)1	R-EXT Überhang, OUT0 bis OUT15 = OFF	-	1.2	-	mA
	IDD(aus)2	rext = 1800 · , OUT0~OUT15 = AUS	-	3.6	-	
	IDD(off)3	rext = 920 · , OUT0~OUT15 = AUS	-	2.5	-	

DC-Charakteristik-Testschaltung



Dynamische Eigenschaften

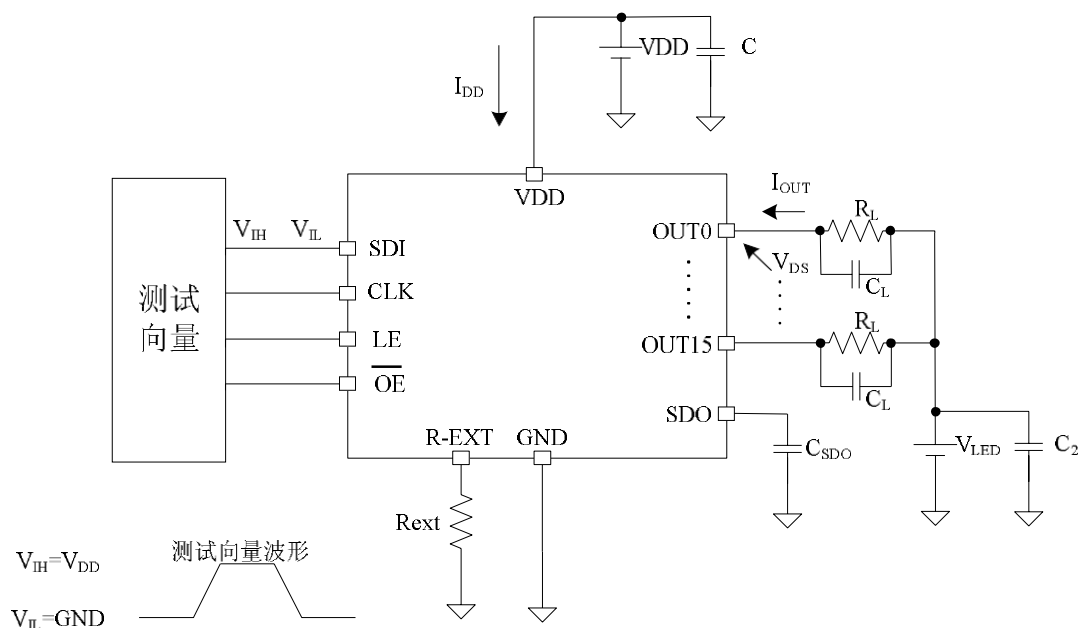
(VDD= 5,0V)

Eigenschaft	Darstellung Symbol	Messbedingungen	Minimaler Wert	Allgemeine Werte	Maximaler Wert	Einheit
Verzögerungszeit (niedrig bis hoch)	CLK--OUT	$V_{IH} = V_{DD}$ $V_{IL} = GND$ $R_{ext}=1800\Omega$ $V_{DD} = 5,0 V$ $R_L=400\Omega$ $C_L=10pF$	--	30	--	ns
	LE--OUT		--	26	--	ns
	OE - OUT		--	30	--	ns
	CLK - SDO		--	28	--	ns
Verzögerungszeit (Hoch zu niedrig)	CLK--OUT	$R_{ext}=1800\Omega$ $V_{DD} = 5,0 V$ $R_L=400\Omega$ $C_L=10pF$	--	35	--	ns
	LE--OUT		--	33	--	ns
	OE - OUT		--	35	--	ns
	CLK - SDO		--	27	--	ns
Zeit der steigenden Flanke am Stromausgang	$t_{OUT-RISE}$	$R_{ext}=1800\Omega$ $V_{DD} = 5,0 V$ $R_L=400\Omega$ $C_L=10pF$	--	30	--	ns
Zeit der fallenden Flanke am Stromausgang	$t_{OUT-FALL}$		--	35	--	ns

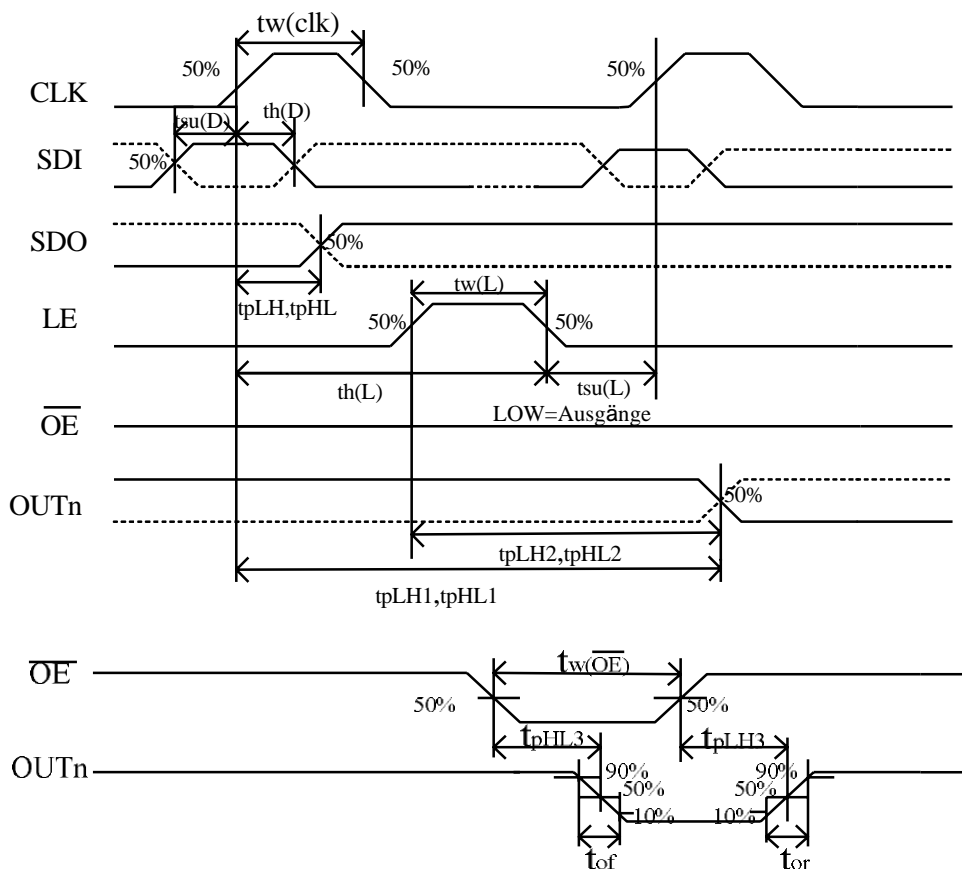
(VDD= 3,3V)

Eigenschaft	Darstellung Symbol	Messbedingungen	Minimaler Wert	Allgemeine Werte	Maximaler Wert	Einheit
Verzögerungszeit (niedrig bis hoch)	CLK--OUT	$V_{IH} = V_{DD}$ $V_{IL} = GND$ $R_{ext}=1800\Omega$ $V_{DD} = 3,3V$ $R_L=200\Omega$ $C_L=10pF$	--	42	--	ns
	LE--OUT		--	36	--	ns
	OE - OUT		--	45	--	ns
	CLK - SDO		--	30	--	ns
Verzögerungszeit (Hoch zu niedrig)	CLK--OUT	$R_{ext}=1800\Omega$ $V_{DD} = 3,3V$ $R_L=200\Omega$ $C_L=10pF$	--	38	--	ns
	LE--OUT		--	33	--	ns
	OE - OUT		--	40	--	ns
	CLK - SDO		--	29	--	ns
Zeit der steigenden Flanke am Stromausgang	$t_{OUT-RISE}$	$R_{ext}=1800\Omega$ $V_{DD} = 3,3V$ $R_L=200\Omega$ $C_L=10pF$	--	26	--	ns
Zeit der fallenden Flanke am Stromausgang	$t_{OUT-FALL}$		--	18	--	ns

Testschaltung für dynamische Eigenschaften



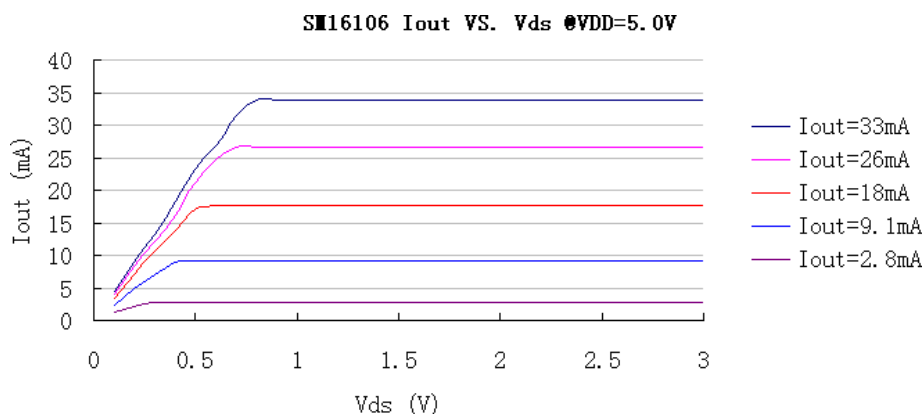
Timing-Wellenform-Diagramm



Produktanwendungen

Wenn der SM16106 in LED-Display-Designs verwendet wird, gibt es nur sehr geringe Stromschwankungen zwischen den Kanälen oder sogar zwischen den Chips. Dies ist auf die hervorragenden Konstantstrom-Ausgangseigenschaften des SM16106 zurückzuführen.

- ◆ Der maximale Stromfehler zwischen Kanälen innerhalb eines Chips beträgt weniger als $\pm 2,5\%$, während der maximale Stromfehler zwischen Chips weniger als $\pm 3,5\%$ beträgt.
- ◆ Die Stabilität des Ausgangsstroms wird nicht beeinträchtigt, wenn die Spannung auf der Lastseite (V_{DS}) schwankt, wie im folgenden Diagramm dargestellt.

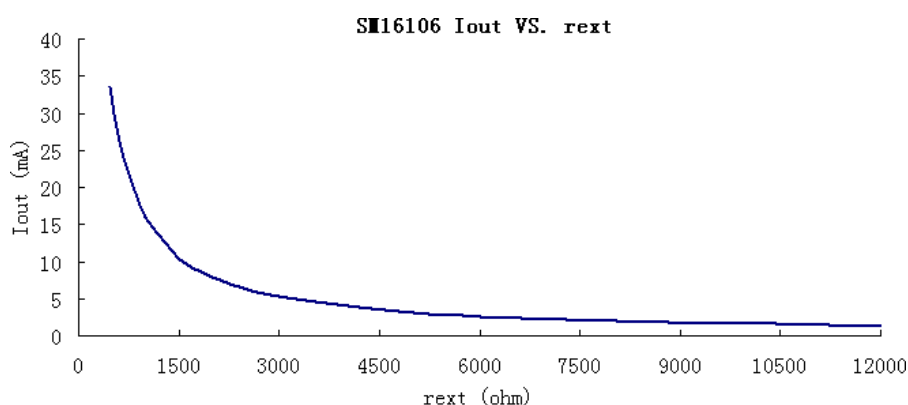


Beziehungskurve zwischen Iout und Vds
für VDD = 5V

Einstellung des Ausgangsstroms

Wie in der Abbildung unten gezeigt, wird der Ausgangsstrom durch einen externen **rext-Widerstand** I_{OUT} eingestellt, und der Ausgangsstromwert kann durch Anwendung der folgenden Formel berechnet werden: $I_{OUT} = (16/rext) \cdot 1000$ mA.

Das **rext** in der Formel ist der Widerstand des R-EXT-Anschlusses gegen Masse und der Strom in mA. Wenn z.B. **rext** = 750Ω, ergibt die Formel einen Ausgangsstrom von 21,4mA; wenn **rext** = 6000Ω, beträgt der Ausgangsstrom 2,7mA.



I_{OUT} gegen **rext** Widerstandskurve

Gehäuse-Verlustleistung (PD)

Die maximale Wärmeabgabeleistung des Gehäuses ergibt sich aus der Gleichung

$$PD(max) = \frac{(T_j - T_a)}{R_{th(j-a)}} \text{ bestimmen}$$

Wenn die 16 Kanäle vollständig geöffnet sind, beträgt der tatsächliche Stromverbrauch.

$$PD(act) = I_{DD} * V_{DD} + I_{OUT} * Duty * V_{DS} * 16$$

Die tatsächliche Leistungsaufnahme muss geringer sein als die maximale Leistungsaufnahme, d. h.

$PD(act) < PD(max)$, 为了保持 $PD(act) < PD(max)$, und die maximale Stromabgabe im Verhältnis zum Tastverhältnis ist:

$$I_{out(j-a)} = \frac{T_j - T_a}{R_{th(j-a)}} - I_{DD} * V_{DD} * \frac{1}{V_{DS}} * 16$$

Dabei ist T_j die Betriebstemperatur des ICs, T_a die Umgebungstemperatur, V_{DS} die geregelte Ausgangsspannung, $Duty$ die Einschaltdauer und $R_{th(j-a)}$ der Wärmewiderstand des Gehäuses. Das folgende

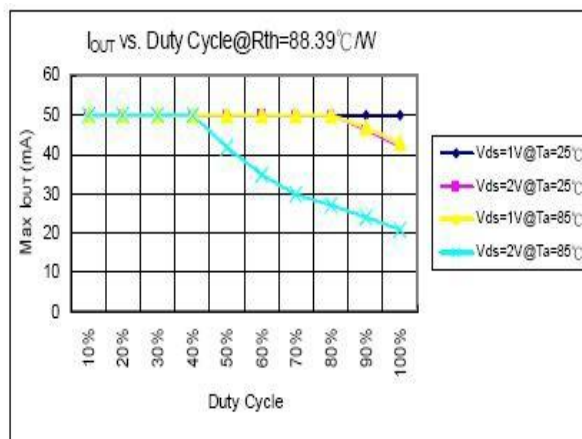
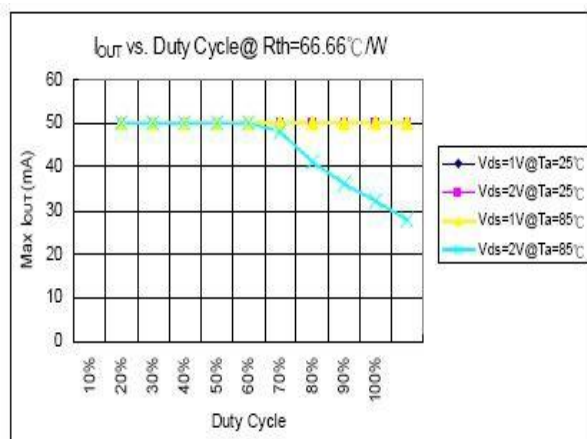


Diagramm zeigt den maximalen Ausgangsstrom in Abhängigkeit vom Tastverhältnis.

Wenn ein höherer Ausgangsstrom I_{out} erforderlich ist, wird eine bestimmte Menge an Kühlkörper hinzugefügt, die wie folgt berechnet wird

$$R_{fc} = \frac{1}{PD} + \frac{I_{PD}(\alpha\chi\tau)}{R_{th(j-a)} * (T_j - T_a)}$$

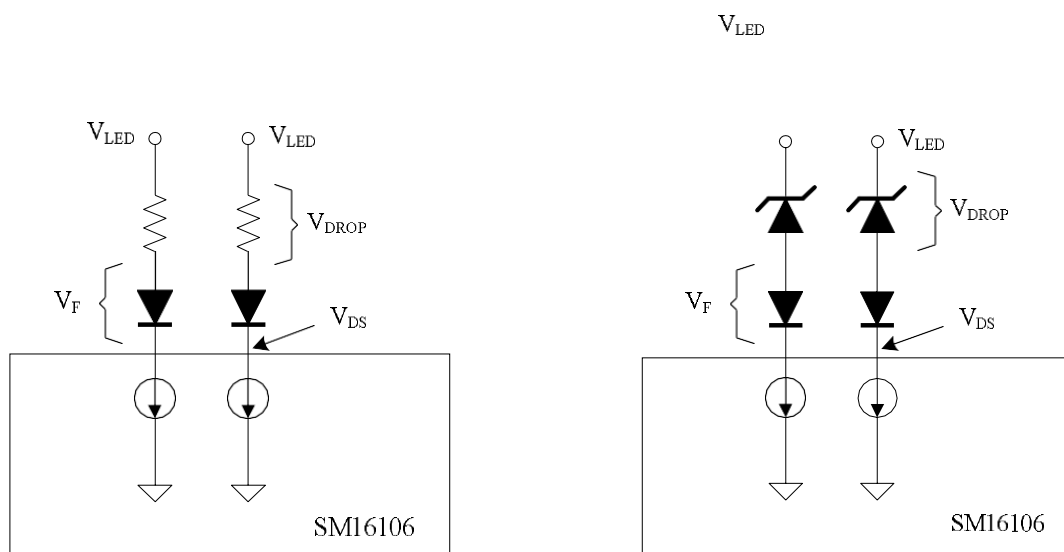
$$R_{fc} = \frac{R_{th(j-a)} * (T_j - T_a)}{PD - PD(act)}$$

wobei $PD(act) = I_{DD} * V_{DD} + I_{OUT} * Duty * V_{DS} * 16$

Um einen höheren Strom I_{out} zu liefern, kann daher aus der obigen Gleichung berechnet werden, dass der IC mit einem Kühlkörper mit dem Widerstand R_{fc} beheizt werden muss.

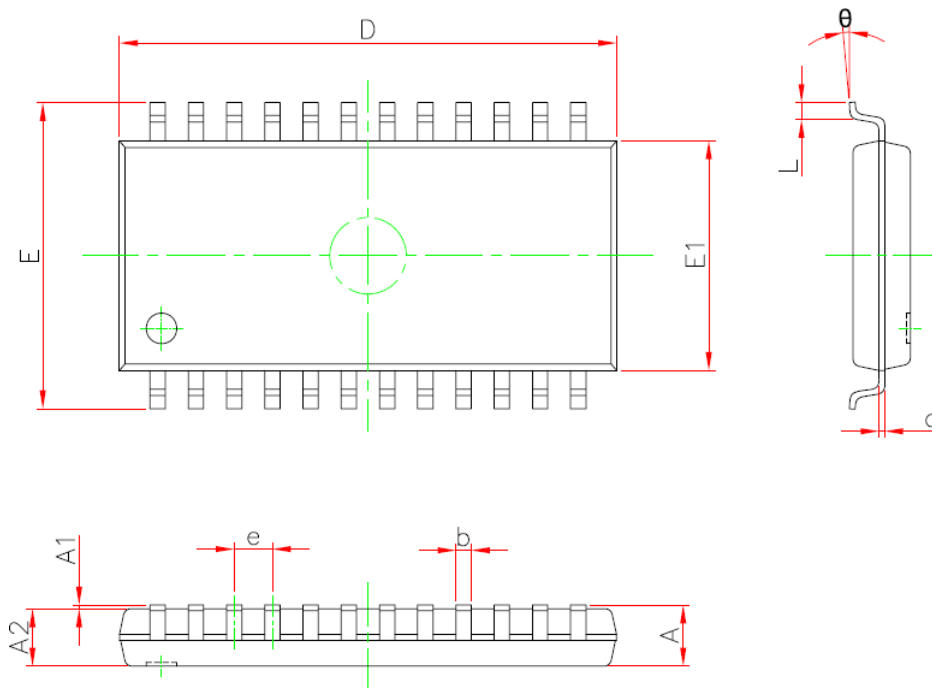
Spannung an der Last (VLED)

Um die Wärmekapazität des Gehäuses zu optimieren, wird empfohlen, die Ausgangsspannung (V_{DS}) im optimalen Bereich von 1,0 V zu halten (basierend auf $I_{OUT} = 1\text{ mA}$ bis 32 mA). Wenn $V_{DS} = V_{LED} - V_F$ und $V_{LED} = 5,0\text{V}$, kann eine zu hohe Ausgangsspannung (V_{DS}) zu $P_D(\text{act}) > P_D(\text{max})$ führen. In diesem Fall wird empfohlen, wenn möglich eine niedrigere Versorgungsspannung (V_{LED}) zu verwenden oder einen externen Widerstand oder Spannungsregler als V_{Drop} zu verwenden, was zu $V_{DS} = (V_{LED} - V_F) - V_{DROP}$ führt und somit die Ausgangsspannung (V_{DS}) verringert.



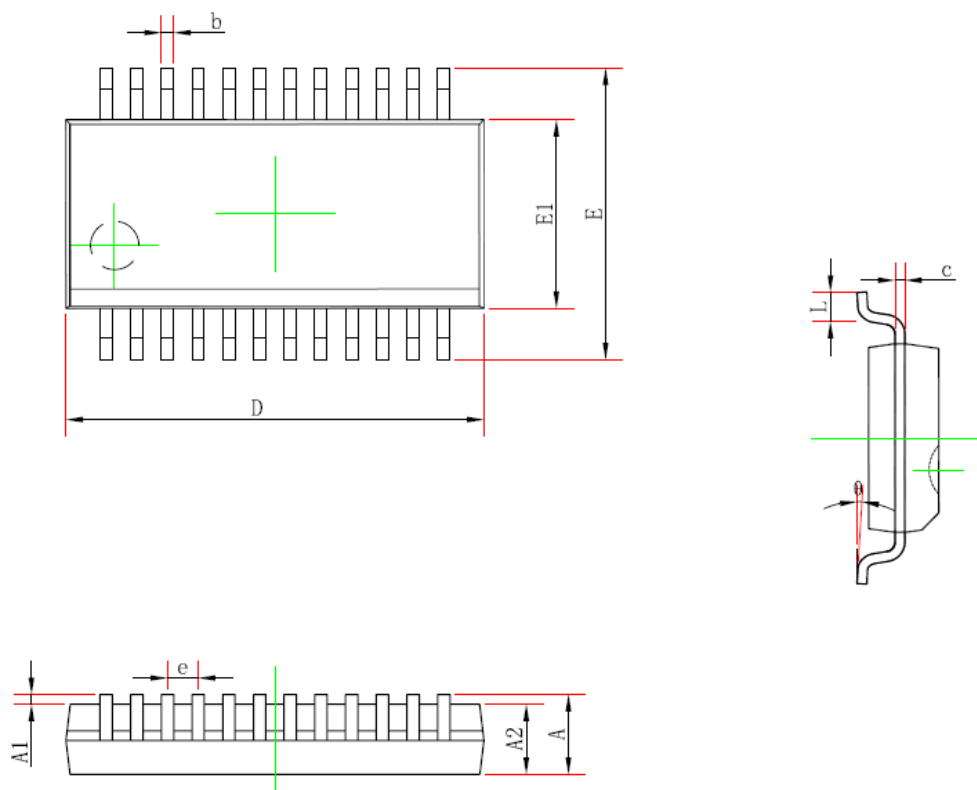
Formular für das Paket

SSOP24



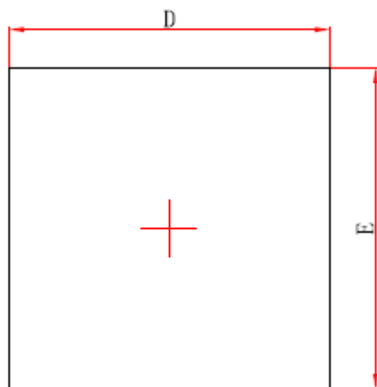
Symbol	Min(mm)	Max(mm)
A	-	2.15
A1	0.05	0.35
A2	1.2	1.9
b	0.15	0.75
c	0.05	0.45
D	12.6	13.5
E	7.6	8.5
E1	5.6	6.5
e	1.0TYP	
L	0.2	1.0
θ	0°	10°

QSOP24

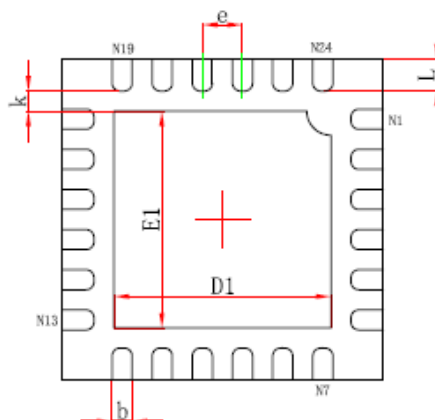


Symbol	Min(mm)	Max(mm)
A	-	1.95
A1	0.05	0.35
A2	1.05	-
b	0.1	0.4
c	0.05	0.254
D	8.2	9.2
E1	3.6	4.2
E	5.6	6.5
e	0,635TYP	
L	0.3	1.5
θ	0°	10°

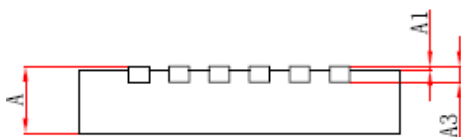
QFN24(4*4)



Top View



Bottom View



Side View

Symbol	Min(mm)	Max(mm)
A	0.6	1.0
A1	-	0.1
A3	0,203REF	
D	3.8	4.3
E	3.8	4.3
D1	2.4	3.0
E1	2.4	3.0
K	0.2min	
e	0,5TYP	
b	0.1	0.4
L	0.2	0.7