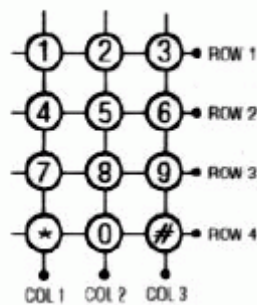


Lab IV: การเชื่อมต่อ FPGA กับ Keypad Scanner

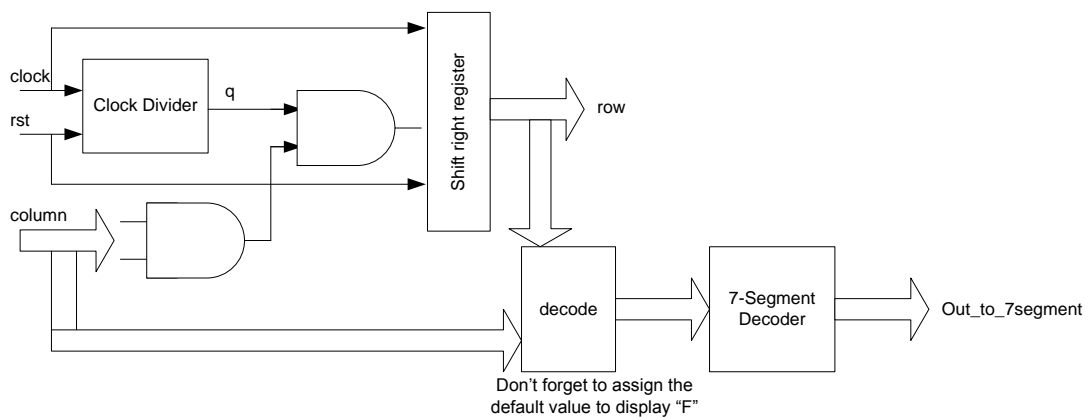
อุปกรณ์ต่อพ่วง DTMF keypad มีการใช้งานอย่างแพร่หลายตัวอย่างเช่นในโทรศัพท์ เป็นต้น องค์ประกอบหลักของ keypad ประกอบด้วยสวิตช์ 4 แถว 3 คอลัมน์ ดังรูปที่ 1

Circuit Diagram



รูปที่ 1 ตัวอย่าง 4 x 3 keypad scanner

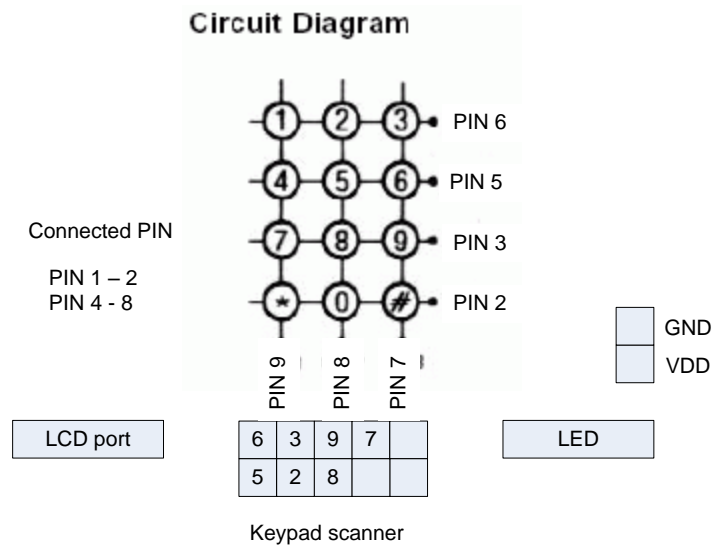
การออกแบบวงจรรับข้อมูลผ่านทาง Keypad Scanner สามารถทำได้โดยการป้อนข้อมูล row หรือ column แล้วรับข้อมูลผ่านทาง column หรือ row จากนั้นจะนำค่าที่ได้มาทำการแปลความหมายว่าปุ่มที่กดคือหมายเลขใด ซึ่งสามารถออกแบบ diagram การทำงานได้ดังรูปที่ 2



รูปที่ 2 diagram วงจรแสดงค่าบน 7-segment โดยการป้อนค่าจาก keypad scanner

ข้อมูลเพิ่มเติมที่จำเป็นสำหรับการออกแบบ

1. Block diagram ของ บอร์ด keypad scanner interface



2. ตาราง keypad encoder

Data Output				Data Input			Key Pressed
R1	R2	R3	R4	C1	C2	C3	
0	1	1	1	0	1	1	1
0	1	1	1	1	0	1	2
0	1	1	1	1	1	0	3
1	0	1	1	0	1	1	4
1	0	1	1	1	0	1	5
1	0	1	1	1	1	0	6
1	1	0	1	0	1	1	7
1	1	0	1	1	0	1	8
1	1	0	1	1	1	0	9
1	1	1	0	0	1	1	*
1	1	1	0	1	0	1	0
1	1	1	0	1	1	0	#

3. การกำหนด clock ให้กับระบบจะส่งผลต่อการทำงานของ keypad scanner เนื่องจากวงจรที่มีความถี่ในการทำงานของ clock สูงมากเกินไปจะทำให้ไม่สามารถ scan รับปุ่มที่กดได้ทัน แต่ถ้ากำหนดให้ clock มีความถี่ต่ำเกินไปจะทำให้เกิดค่าหน่วงจะต้องกดปุ่มค้างไว้นาน ดังนั้นในการออกแบบนี้ จึงกำหนดให้ใช้ clock ผ่านทาง I/O P7 ที่ได้รับจากวงจรสร้างสัญญาณนาฬิกา VRCLK ด้วยไมโครคอนโทรลเลอร์ PIC6F676 บนบอร์ด FPGA Surveyor-III XC3S200

โจทย์

ให้ออกแบบวงจรด้วยภาษา Verilog เพื่อให้สามารถรับข้อมูลจาก keypad และแสดงผลของปุ่มที่กดผ่านทาง 7-segment ได้ ซึ่งกำหนดให้ปุ่ม * แสดงด้วยอักษร A แทน และกดปุ่ม # แสดงด้วยอักษร B แทน นอกจากนี้กำหนดให้แสดงค่า F เป็นค่า default เมื่อไม่มีการกดปุ่มใดๆบน keypad

Check-point: กดตัวเลขบน keypad แล้วสามารถแสดงตัวเลขนั้นออกทาง 7-segment ได้ถูกต้อง