

Bureau d'étude CEM

Chip, package/board power and signal integrity analysis

LECRUBIER Vincent

1 Introduction

L'électronique d'aujourd'hui repose sur l'intégration de nombreux éléments hétérogènes, de tailles et de puissances variées. Ces éléments interagissent entre eux via les pistes, de manière volontaire ou pas, mais aussi via le champ électromagnétique local, de manière le plus souvent parasite. Ces éléments sont intégrés à des niveaux et échelles variées :

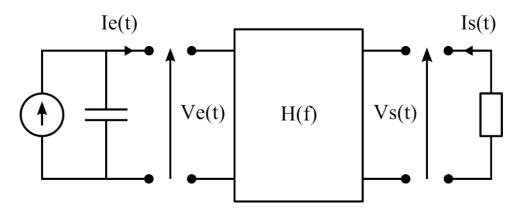
- Sur la même puce (Chip), constituée de multiples composants élémentaires (transistors, résistances, condensateurs, diodes, pistes...) imprimés sur une plaque de silicium.
- Dans un même boitier électronique (Package), constitué d'une ou plusieurs puces, reliées entre elles et avec les broches du boitier de différentes manières (bonding, micro billes ...)
- Sur une même carte électronique (Printed Circuit Board), composée d'une carte en matériau composite sur laquelle sont imprimées plusieurs couches de pistes métalliques, qui seront soudées aux différentes broches des boitiers.

Les signaux transitant dans ces assemblages sont de nature soit numérique, soit analogique. Nous étudierons ici les interactions entre ces différents signaux, aux différents niveaux d'intégration.

Des simplifications sont nécessaires pour pouvoir étudier ces phénomènes de manière efficace. Les plus souvent, les circuits numériques sont simplifiés et remplacés par un modèle décrivant le niveau logique plutôt que le niveau physique. Les blocs analogiques sont quant a eux définis par des impédances linéaires dynamiques Z(f).

Les circuits numériques sont beaucoup plus résistants aux perturbations que les signaux analogiques, c'est pourquoi la suite du BE aura pour objectif de quantifier les perturbations induites par un circuit numérique sur un circuit analogique.

Nous allons modéliser le couplage qui peut exister entre deux lignes de longueur L, et le caractériser dans le domaine fréquentiel. On adoptera un modèle général a deux ports décris ci dessous.

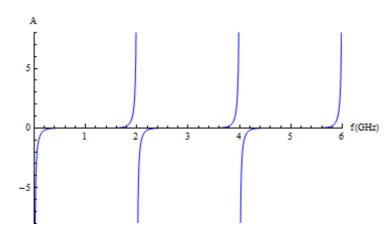


Chip, package/board power and signal integrity analysis - 2/7

Ce modèle nous donne la matrice de transfert en impédance de la ligne, avec Zc impédance caractéristique, égale à $50\,\Omega$ si la ligne est adaptée.

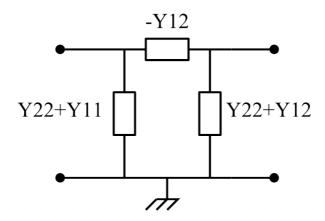
$$\begin{bmatrix} \cosh(\omega \cdot \alpha \cdot L) & Zc \sinh(\omega \cdot \alpha \cdot L) \\ \frac{1}{Zc} \sinh(\omega \cdot \alpha \cdot L) & \cosh(\omega \cdot \alpha \cdot L) \end{bmatrix}$$

Dans le domaine fréquentiel, la fonction de transfert donne le graphe suivant :



2 Modélisation de la ligne

Deux modèles sont possible pour schématiser la ligne : un modèle en Π et un modèle en T Le modèle en Π a l'avantage d'expliciter l'admittance vue par chaque coté. Le schéma suivant représente le modèle en Π ainsi que les notation utilisées par la suite.



L'admittance de transfert est Y11, d'après l'expression de la matrice de transfert, elle s'écrit :

$$YII = \frac{1}{Zc} \coth(\gamma \cdot L)$$

2.1 Première modélisation

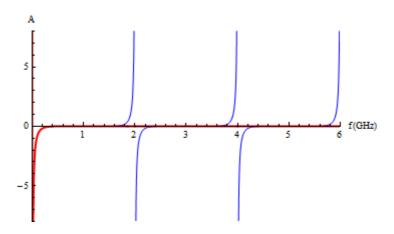
Nous allons chercher le modèle physique correspondant le mieux possible à cette loi. Un premier modèle simplifié consiste a représenter l'admittance par une inductance dont la valeur est donnée par l'approximation basse fréquence de Y11.

$$\Im(YII) = \frac{-1}{Zc} \coth(\gamma L) = \frac{-1}{Zc} \cdot \frac{1}{\omega \cdot \alpha \cdot L} = \frac{-1}{\omega \cdot (Zc \alpha L)}$$

$$L_{self} = Z_c \alpha L \text{ avec } \alpha = \frac{\sqrt{\delta_{eff}}}{c}$$

$$\text{Lself}$$

Le résultat de cette modélisation est présenté sur la figure suivante :



2.2 Deuxième modélisation

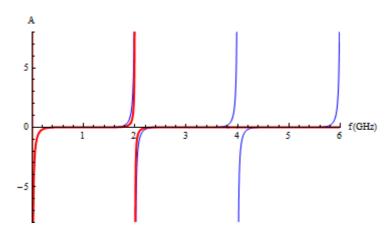
On remarque que la modélisation est valide en Basse fréquence, mais qu'elle ne rend pas compte des résonances qui ont lieu a Haute fréquence. Afin de modéliser la physique associée à la première résonance, nous allons ajouter le circuit correspondant, en parallèle.

$$\omega_{res} = \frac{1}{\sqrt{L_{self} \cdot C_{capa}}}$$

$$\text{Ccapa}$$

$$\text{Lself} \qquad \text{Lself}$$

Le résultat de cette modélisation, plus convaincant, est représenté sur la figure suivante :



Chip, package/board power and signal integrity analysis - 5/7

2.3 Modélisation générale

Le schéma précédent permet de retrouver la première résonance, mais on se rend compte que pour retrouver toutes les résonances, il faudrait placer une infinité de circuits en parallèle. Une méthode analytique plus exacte est présentée ici.

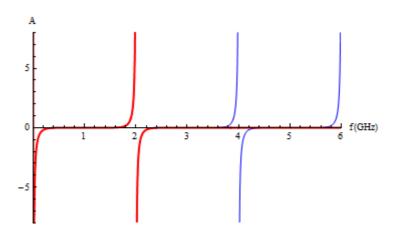
Il suffit d'appliquer la méthode des résidus sur Y11 :

$$\Im(YII) = \frac{-1}{Zc} \left(\frac{1}{\theta} + 2\theta \sum_{k=1}^{\infty} \frac{1}{\theta^2 - (k\pi)^2} \right)$$

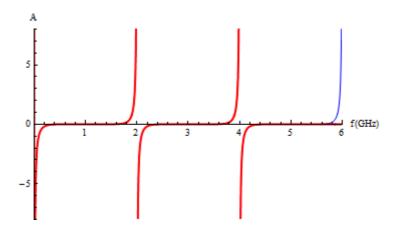
En faisant une approximation au premier ordre, on trouve :

$$\Im(YII) = -\frac{1}{Zc\omega\alpha} - \frac{1}{Zc(\frac{\omega\alpha}{2} - \frac{\pi^2}{2\omega\alpha})}$$

Ce qui donne un résultat qui colle parfaitement, dans le domaine fréquentiel, jusqu'à la première résonance.



En approximant aux ordres supérieurs, on trouve les résonances suivantes :



3 Conclusion

Avec la même méthode, on peut trouver la partie imaginaire de Y12 :

$$Y12 = \frac{-1}{Zc} \sinh(\gamma \cdot L)$$

Ce qui permet de calculer la matrice de transfert, qui donne le couplage entre les deux lignes.

$$\begin{pmatrix} V_S \\ I_S \end{pmatrix} = \begin{pmatrix} A & B \\ C & D \end{pmatrix} \cdot \begin{pmatrix} V_e \\ I_e \end{pmatrix}$$

On peut donc en déduire l'impédance de la ligne d'entrée :

$$Z_{\rm in} = \frac{AZ_{ch} + B}{CZ_{ch} + D}$$

Nous avons donc pu retrouver les caractéristiques de couplage entre deux lignes, à partir de calculs théoriques, en supposant une géométrie simplifiée.

Dans le cas de circuits complets, ces interactions sont beaucoup plus complexes, et restent encore aujourd'hui difficiles à déterminer complètement, nécessitant beaucoup de calculs numériques.