



哈爾濱工業大學(深圳)

HARBIN INSTITUTE OF TECHNOLOGY, SHENZHEN

实验报告



课程名称: 数字电子技术实验 实验 六 : 学习应用 FPGA

实验日期: 2021 年 5 月 6 日 地 点: K410 实验台号: 63

专业班级: 19 自动化 1 班 学 号: 190410102 姓名: 方尧

评分: _____

教师评语:

教师签字: _____

日 期: _____

一、实验目的

- (1) 了解 Xilinx 公司 Vivado 开发软件的使用方法。
- (2) 了解使用 IP 库描述组合逻辑和时序逻辑电路的方法。

二、实验设备及元器件

表 6-1 实验仪器与器件列表

名称	数量	型号
安装有 Vivado 软件的计算机	1 台	
Xilinx 实验板	1 块	EGO1

三、实验原理

(简述实验原理，画出原理图)

搭载了 Xilinx Artix-7 FPGA 的 EGO1 实验电路板作为课程 FPGA 部分基础教学平台。其搭载的 FPGA 具有大容量高性能特点，能实现较复杂数字逻辑设计。

编号	描述	编号	描述
1	VGA 接口	9	1 个 8 位 DIP 开关
2	音频接口	10	5 个按键
3	USB 转 UART 接口	11	1 个模拟电压输入
4	USB 转 JTAG 接口	12	1 个 DAC 输出接口
5	USB 转 PS2 接口	13	SRAM 存储器
6	2 个 4 位数码管	14	SPI Flash 存储器
7	16 个 LED 灯	15	蓝牙
8	8 个拨码开关	16	通用扩展接口

四、实验内容

6.4.1 Vivado 软件使用方法及 JTAG 接口直接配置 FPGA 方法

1. 创建工程 2. 选择IP

3. 烧写程序

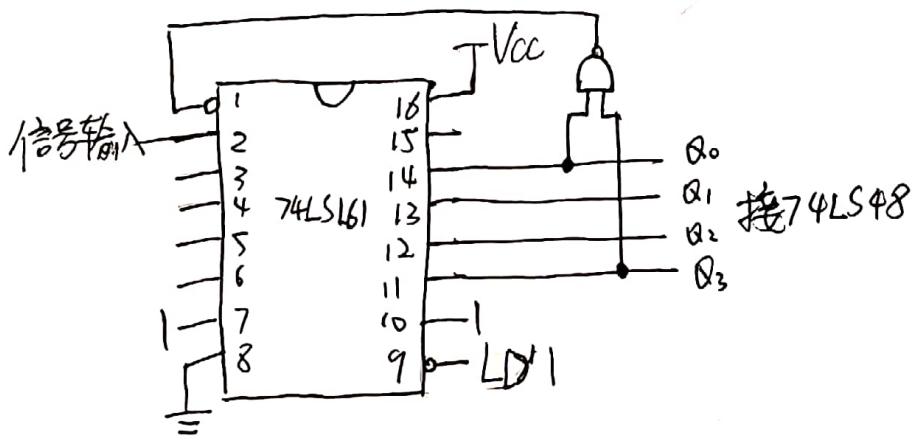
6.4.2 Flash 芯片配置FPGA方法

JTAG配置FPGA在关闭FPGA芯片后将失去配置信息。

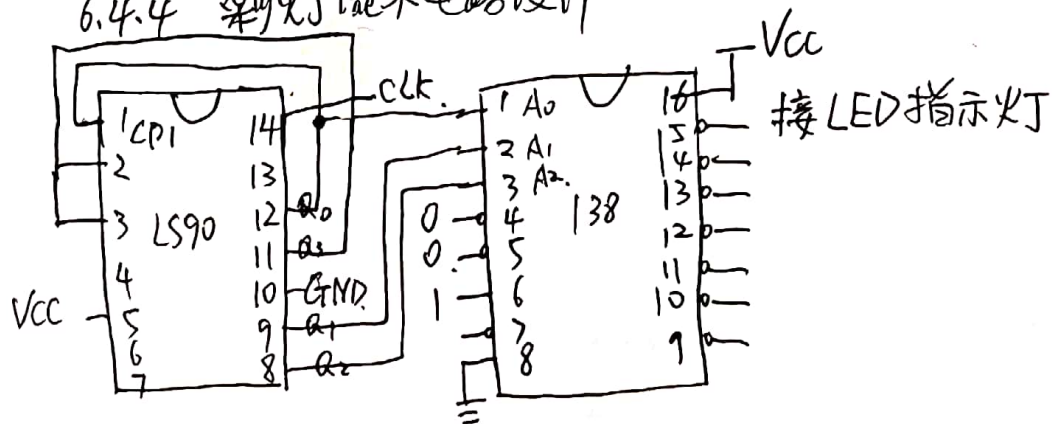
1. 生成bin文件 2 加入Device

3 选择bin文件

6.4.3 通过图形界面使用集成计数器芯片搭建九进制计数器,数码管显示



6.4.4 彩灯流水电路设计



五、实验数据分析

（按指导书中实验报告的要求用图表或曲线对实验数据进行分析 and 处理，并对实验结果做出判断，如需绘制曲线请在坐标纸中进行）

验证成功，实验现象课上已检查

六、问题思考

（回答指导书中的思考题）

问题一：

机械按键有抖动问题，需要进行消抖。利用定时器或触发器的消抖上升沿下降沿触发，带阻特性从而产生消噪功能。

问题二：

三次：系统综合设定 // 对程序进行综合，综合结果可查看，

实现设定 // 可查看FPGA逻辑电路配置结果。

生成二次比特流文件

七、实验体会与建议

了解了ViVado 开发软件使用方法。

了解了IP 库描述组合逻辑和时序逻辑的方法