

哈尔滨工业大学 2018 学年 秋 季学期

数字电子技术基础 试 题

题号	一	二	三	四	五	六	七	八	总分
得分									
阅卷人									

片纸鉴心 诚信不败

得分

一、填空、选择与判断(共 13 分)

1. CMOS 门电路输入端对地接入 $10\text{M}\Omega$ 电阻时, 应视为 高电平 输入。

a. 高电平; b. 低电平; c. 不定。

2. 根据对偶规则,若 $F = A + \overline{B + CD} + \overline{AD} \cdot \bar{B} \cdot \bar{C}$, 则 F' 的最简与或式为_____。

3. 已知某组合逻辑电路的输入 A 、 B 、 C 和输出 X 、 Y 的工作波形如图 1-1 所示, 其逻辑功能为 _____。

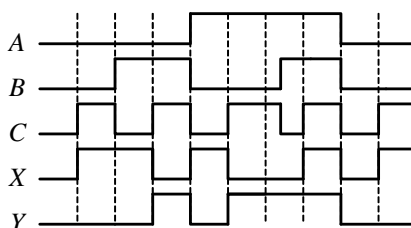


图 1-1

4. 在逻辑功能上属于一对互反操作的是_____。

a. 译码器和编码器

b. 全加器和全减器

c. 数码寄存器和移位寄存器

d. 数据选择器和数据分配器

5. 判断下述说法是否正确, 正确者在其后()内打√, 反之打×。

a. 若 $X+Y=X+Z$, 则 $Y=Z$ 。()

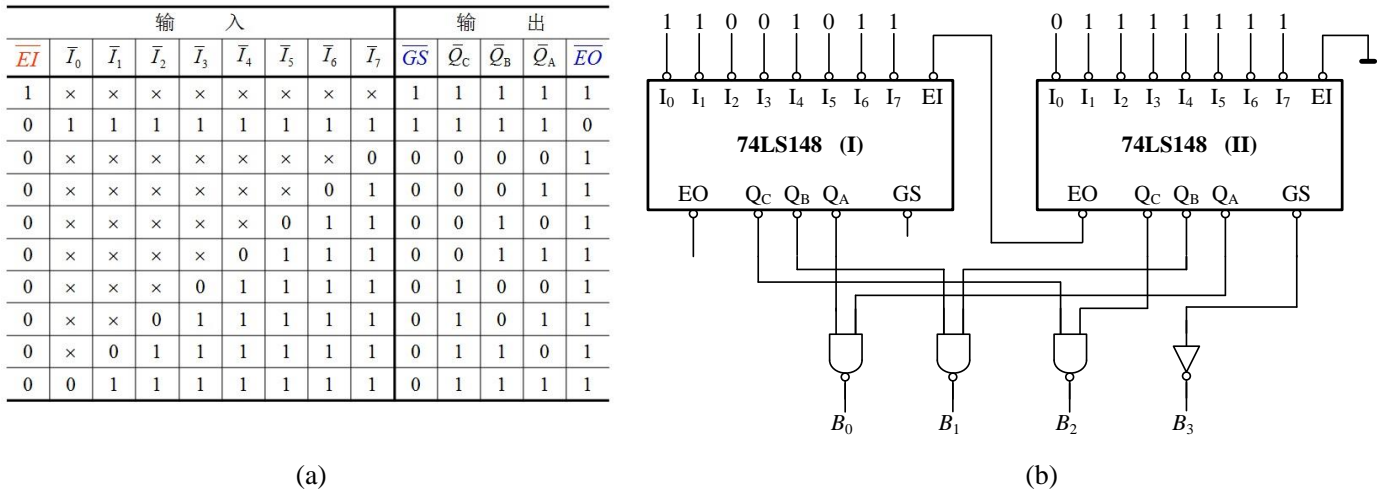
b. 全部最大项之积恒等于“0”。 ()

c. 集电极开路门在使用时，需要在其输出与电源之间接一个电阻。()

d. 组合逻辑电路产生冒险信号的原因是门电路的延迟时间。()

e. 在双积分型 A/D 转换器中, 输入电压 U_I 和参考电压 U_{REF} 的极性必须相反, 且满足 $|U_I| > |U_{REF}|$, 才能完成模-数转换。()

6. 已知 8 线-3 线集成编码器 74148 的功能表如图 1-3(a)所示, 请分析判断图 1-3(b)所示电路的输出编码 $B_3B_2B_1B_0$ 为_____。



```

if (!reset) begin
    q <= 1'b0;
end
else if (!set) begin
    q <= 1'b1;
end
else case ( {j, k} )
    2'b00 : q <= q;
    2'b01 : q <= 1'b0;
    2'b10 : q <= 1'b1;
    2'b11 : q <= ~q;
    default : q <= 1'bx;
endcase
end
endmodule

```

```

module mod1( a, b, c, q1 );
input  a, b, c;
output q1;
and u1(out1, a, b);
ff0 u2(q1, out1, a, c, 1'b1, 1'b1);
endmodule

```

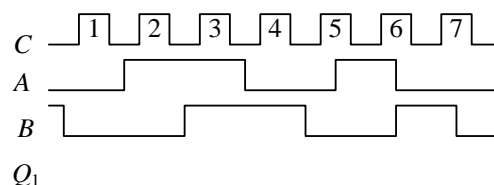
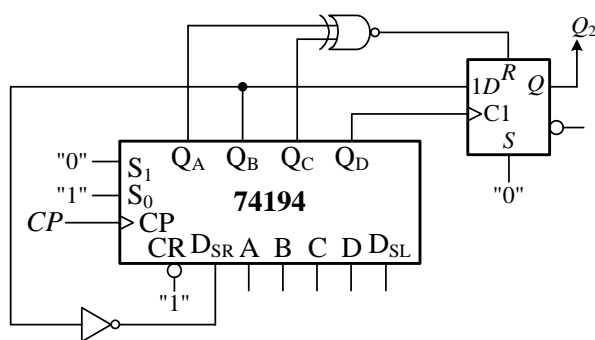


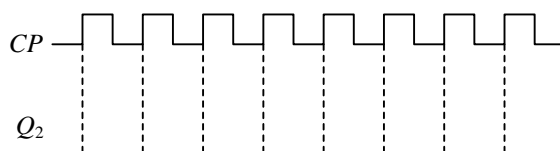
图2-2

3. 电路如图 2-3(a)所示, 移位寄存器 74LS194 的功能表如表 2-1 所示。已知初始时刻 $[Q_D Q_C Q_B Q_A] = [0101]$, 试分析:

- (1) 设以 Q_D 为高位, 在时钟信号控制下, $[Q_D Q_C Q_B Q_A]$ 构成多少进制计数器?
- (2) 在图 2-3(b)中画出 Q_2 的输出波形。



(a)



(b)

图 2-3

表 2-1 74LS194 功能表

功能	输 入										输 出			
	\overline{CR}	S_1	S_0	CP	D_{SL}	D_{SR}	A	B	C	D	Q_A^{n+1}	Q_B^{n+1}	Q_C^{n+1}	Q_D^{n+1}
清零	0	×	×	×	×	×	×	×	×	×	0	0	0	0
保持	1	×	×	0	×	×	×	×	×	×	Q_A^n	Q_B^n	Q_C^n	Q_D^n
送数	1	1	1	\downarrow	×	×	A	B	C	D	A	B	C	D
右移	1	0	1	\downarrow	×	1	×	×	×	×	1	Q_A^n	Q_B^n	Q_C^n
右移	1	0	1	\downarrow	×	0	×	×	×	×	0	Q_A^n	Q_B^n	Q_C^n
左移	1	1	0	\downarrow	1	×	×	×	×	×	Q_B^n	Q_C^n	Q_D^n	1
左移	1	1	0	\downarrow	0	×	×	×	×	×	Q_B^n	Q_C^n	Q_D^n	0
保持	1	0	0	×	×	×	×	×	×	×	Q_A^n	Q_B^n	Q_C^n	Q_D^n

得分

三、设计一个 3 变量的组合逻辑电路，要求输入为 3 位二进制数码(ABC)，当输入可以被 3 整除时，电路输出商值；当不能被 3 整除时，输出为 0。试分析：(6 分)

- (1) 列写电路的功能真值表；
(2) 请在图 3 中完成该电路设计，允许使用适当的门电路，图中 74153 为双 4 选 1 数据选择器。

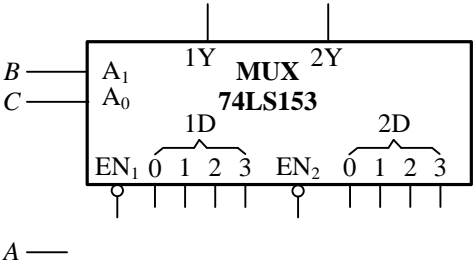


图 3

得分

四、已知某时序电路的状态转换图如图 4 所示。试求：(8 分)

1. 分别说明当 $X=0$ 及 $X=1$ 时电路的逻辑功能；
2. 请画出该电路的次态卡诺图和输出 Z 的函数卡诺图；
3. 请写出电路的驱动方程和输出方程。

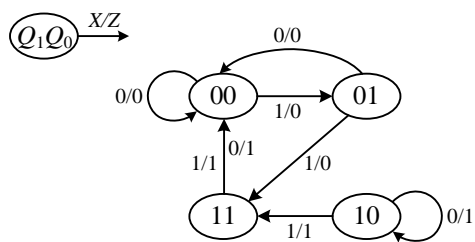


图 4

得分

五、电路如图 5-1 所示，其中 555 定时器的功能如表 5-1 所示。设二极管 VD 具有理想特性，试求：(7 分)

1. 写出电路的名称；
2. 已知该电路的工作波形如图 5-2 所示，计算电路参数 V_{CC} 、 R_1 和 R_2 的具体数值；
3. 在图 5-2 中画出电路输出 u_o 的工作波形，必须标明信号幅值与时间坐标；
4. 若 555 定时器的第 5 脚接入控制电压 $U_{IC} = V_{CC}$ ，电路能否正常工作？请简述理由。

表 5-1 555 定时器的功能表

$\overline{R_d}(4)$	$U_{TH}(6)$	$U_{TL}(2)$	$U_O(3)$	DIS(7)
L	×	×	L	导通
H	$>\frac{2}{3}V_{CC}$	$>\frac{1}{3}V_{CC}$	L	导通
H	$<\frac{2}{3}V_{CC}$	$>\frac{1}{3}V_{CC}$	保持	保持
H	$<\frac{2}{3}V_{CC}$	$<\frac{1}{3}V_{CC}$	H	截止
H	$>\frac{2}{3}V_{CC}$	$<\frac{1}{3}V_{CC}$	H	截止

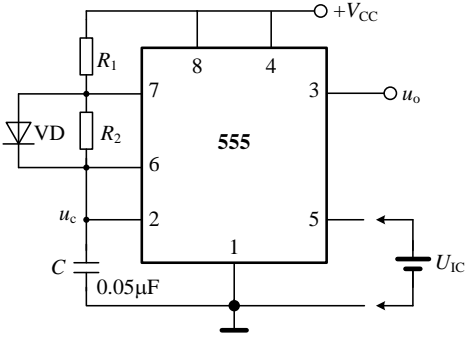


图 5-1

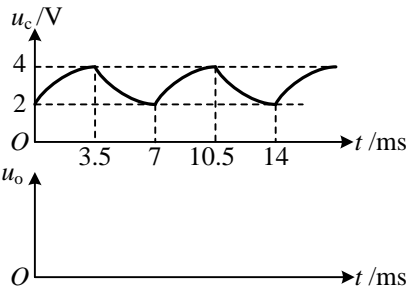


图 5-2

得分

- 六、由 2/5 分频 10 进制异步加法计数器 74LS90、2/8 分频 16 进制异步加法计数器 74LS93 和 4 位二进制码比较器 74LS85 构成的电路如图 6 所示，已知 $Q_7Q_6Q_5Q_4Q_3Q_2Q_1Q_0$ 初始状态为 0。试分析：(6 分)
1. 设开关 S 切换至触点 1，请按照 $Q_7Q_6Q_5Q_4$ 的顺序画出 74LS93 构成电路的状态转换图；
 2. 设开关 S 切换至触点 2，试分析并说明 $[Q_7Q_6Q_5Q_4Q_3Q_2Q_1Q_0]$ 构成多少进制计数器。

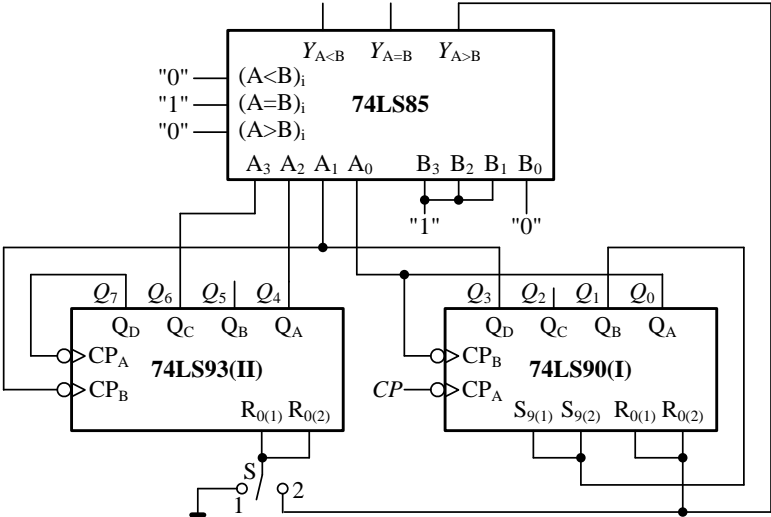


图 6

得分

- 七、由 16 进制同步加法计数器 74LS163、集成 4 位加法器 74LS283 和存储器构成的电路如图 7 所示。试分析：(8 分)
1. 请写出输出 D_4 、 D_3 与变量 A_3 、 A_2 、 A_1 、 A_0 之间的最简与-或式；
 2. 若 $[I_1 I_2 I_3 I_4 I_5 I_6 I_7]=[10001111]$ ，请画出 74LS163 的输出 $Q_D Q_C Q_B Q_A$ 完整的状态转换图，并写出 74LS283 的输出 $S_3 S_2 S_1 S_0$ 为何种编码；
 3. 若 $[I_1 I_2 I_3 I_4 I_5]=[11001]$ ， I_6 接 D_2 ， I_7 接 D_1 ，保持 $S_3 S_2 S_1 S_0$ 编码方式不变，请直接在图上画出 D_1 、 D_2 的阵列，并写出此时 $Q_D Q_C Q_B Q_A$ 的输出为何种编码。

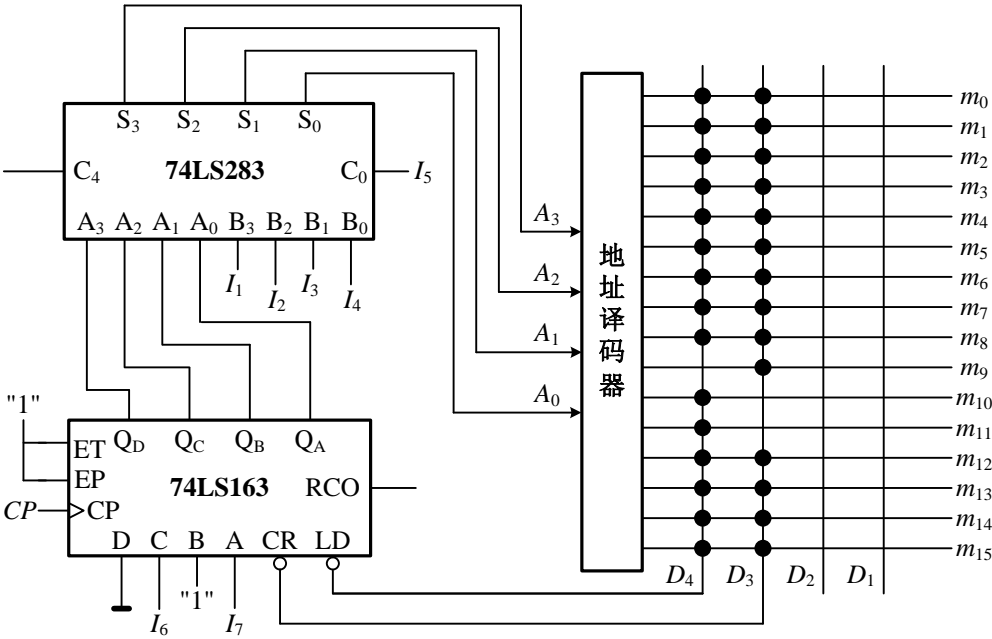


图 7

得分

- 八、在图 8 所示电路中，4 位集成加法计数器 74160 在时钟 CP 作用下连续工作，计数器的输出如图中虚线所示与 D/A 转换电路的数据端相连。当 $D_i=1$ 时，控制模拟开关 S_i 接电源 U_{REF} ；当 $D_i=0$ 时， S_i 接地（ $i=0,1,2,3$ ）。已知 $U_{REF}=-8V$ ， $R_f=R$ ， $R_{off}=0.75R$ 。试分析：（8 分）
1. 请画出图中虚线框内电路的完整状态转换图，并计算计数器的模值；
 2. 试分析并写出电路输出 U_O 与二进制数码 $D_3D_2D_1D_0$ 之间的函数表达式；
 3. 设 $U_{OFF}=0V$ ，计算电路输出 U_O 的电压范围。

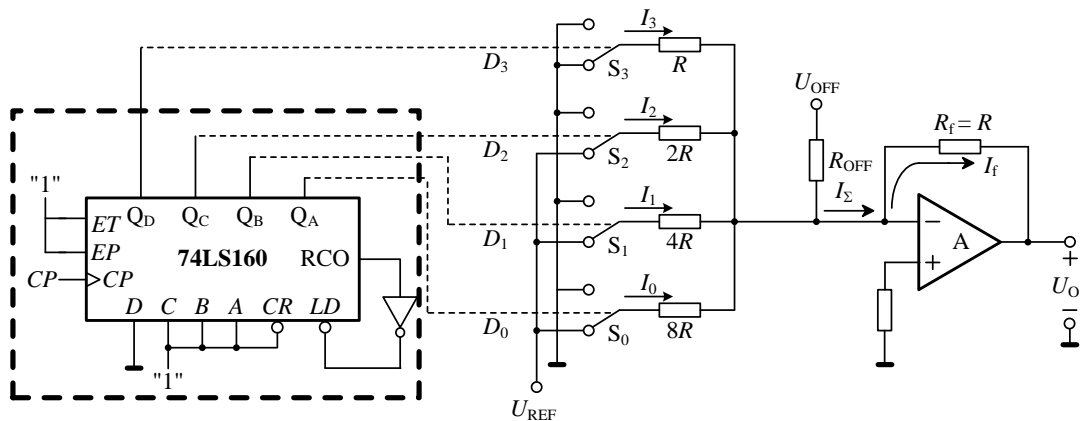


图 8

